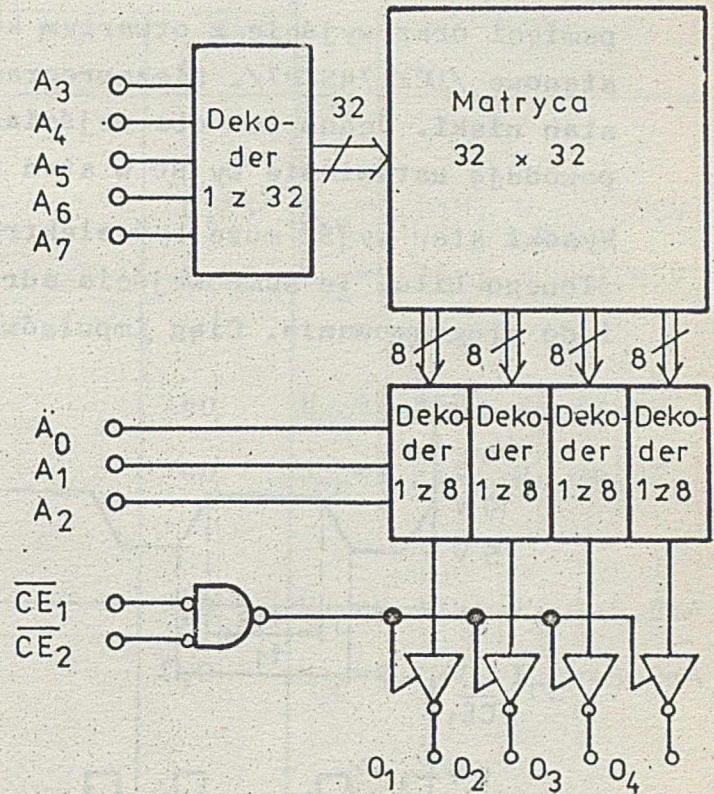
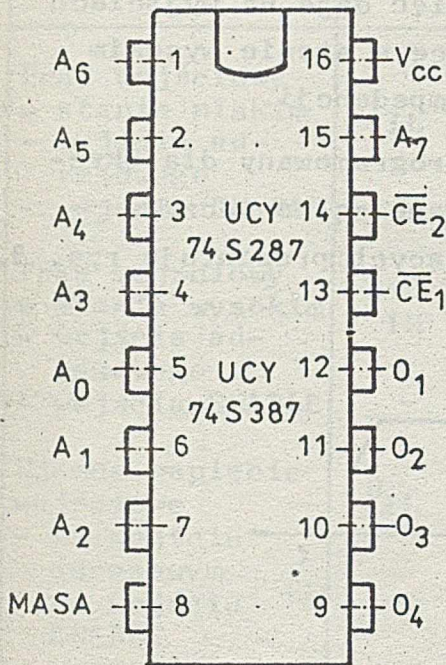


BIPOLARNA PAMIĘĆ PROGRAMOWALNA
O ORGANIZACJI 256 x 4 /PROM/

UCY 74S287

UCY 74S387



Rys.1. Rozkład wyprowadzeń

Rys.2. Uproszczony schemat blokowy

OPIS WYPROWADZEN

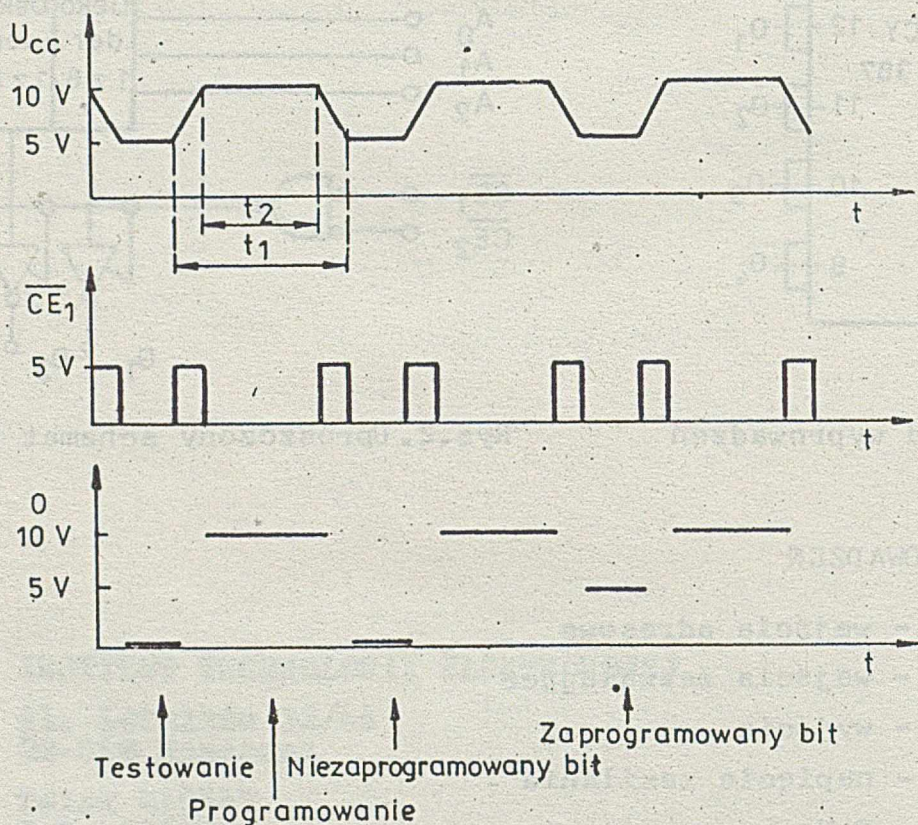
- $A_0 \div A_7$ - wejścia adresowe
- $\overline{CE}_1, \overline{CE}_2$ - wejścia zezwalające
- $O_1 \div O_4$ - wyjścia
- U_{cc} - napięcie zasilania
- MASA - 0 V

OPIS UKŁADU

UCY 74S287/UCY 74S387/ jest 1024-bitową programowalną pamięcią stałą zorganizowaną w 256 słów 4 bitowych. Jest monolitycznym bipolarnym układem scalonym wykonanym technologią TTLs.

Układ zawiera dekodery adresu, dwa wejścia zezwalające, matrycę pamięci oraz wyjście z otwartym kolektorem /UCY 74S387/ lub trójstanowe /UCY 74S287/. Niezaprogramowana pamięć daje na wyjściach stan niski. Jedno lub oba wejścia zezwalające w stanie wysokim powodują ustawienie wyjść w stan wysokiej impedancji.

Wysoki stan wyjść może być elektrycznie zaprogramowany dla określonego bitu. Te same wejścia adresowe używane są do odczytu i do programowania. Ciąg impulsów programujących prezentuje rys. 3.



Rys.3. Impulsy programujące \overline{CE}_2 w stanie niskim/.

t_1 - czas narastania, nie większy niż 10 V/ μ s

t_2 - 1/2 okresu; wartość początkowa okresu 1 μ s

wzrasta liniowo do wartości 8 μ s w czasie 100 ms.

PARAMETRY CHARAKTERYSTYCZNE

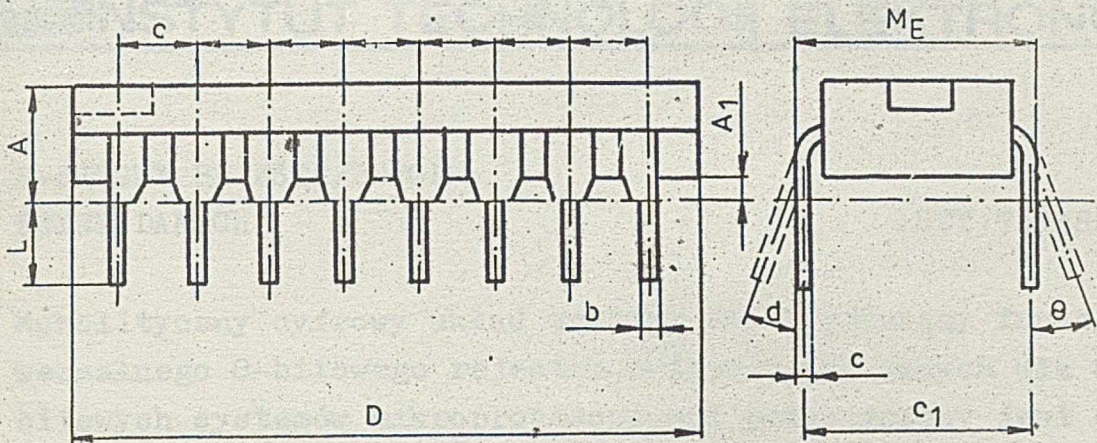
PARAMETRY STAŁOPRĄDOWE

Nazwa parametru	Oznaczenie param.	Jedn.	Wartość param.		Warunki pomiaru
			min	max	
Prąd wejściowy w stanie niskim - wejścia adresowego - wejścia ENABLE	$-I_{IL}$	mA		-0,25	$U_{CC}=5,25V$; $U_A=0,45V$
		mA		-0,25	$U_{CC}=5,25V$; $U_{CE}=0,45V$
Prąd wejściowy w stanie wysokim - wejścia adresowego - wejścia ENABLE	I_{IH}	μA		40	$U_{CC}=5,25V$; $U_A=4,0V$
		μA		40	$U_{CC}=5,25V$; $U_{CE}=4,0V$
Ujemne napięcie wejściowe - na wejściu adresowym - na wejściu ENABLE	$-U_{IL}$	V		1,0	$U_{CC}=4,75V$; $I_A=-5,0mA$
		V		1,0	$U_{CC}=4,75V$; $I_{CE}=-5,0mA$
Napięcie wejściowe w stanie niskim	U_{IL}	V		0,85	$U_{CC}=5,0V$
Napięcie wejściowe w stanie wysokim	U_{IH}	V	2,0		$U_{CC}=5,0V$
Napięcie wyjściowe w stanie niskim	U_{OL}	V		0,54	$U_{CC}=4,75V$ $I_{OL}=15 mA$
Prąd wyjściowy w stanie wysokim	I_{OH}	μA		100	$U_{CC}=5,25V$ $U_{CE}=5,25V$
Prąd zasilania	I_{CC}	mA		130	$U_{CC}=5,25V$ $U_{A6} = U_{A7} = 0V$ $U_{CE1} = U_{CE2} = 0V$

PARAMETRY DYNAMICZNE

Nazwa parametru	Oznaczenie parametru	Jedn.	Wartość param.		Warunki pomiaru
			min	max	
Pojemność wejścia adresowego	C_{IA}	pF		10	$U_{CC} = 5V$ $U_I = 2,5V$
Pojemność wejścia ENABLE	C_{IE}	pF		10	$U_{CC} = 5V$ $U_I = 2,5V$
Pojemność wyjściowa	C_O	pF		12	$U_{CC} = 5V$ $U_O = 2,5V$
Opóźnienie wyjścia względem wejścia adresowego	t_{AO}	ns		60	wejścia ENABLE są w stanie niskim
Opóźnienie wyjścia względem wejść ENABLE	t_{EO}	ns		25	

x/ czas dostępu

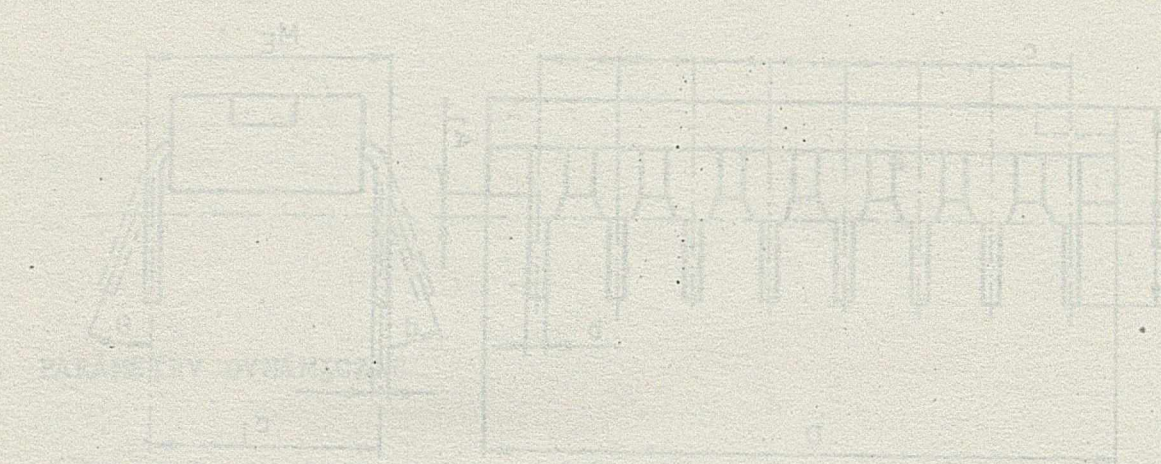


Rys.4. Kształt obudowy typu A49c 16-wyprowadzeniowej

Wymiary obudowy

Symbol wymiaru	wymiary [mm]			Kąt stopnie
	min.	nom.	max.	
A	-	-	5,1	-
A ₁	0,51	-	-	-
b	0,38	-	0,59	-
c	0,20	-	0,36	-
D	-	-	20,36	-
e	-	2,54	-	-
e ₁	-	7,62	-	-
L	2,54	-	4,50	-
ME	-	-	8,30	-
θ	-	-	-	0÷15

INSTYTUT TECHNOLOGII ELEKTRONOWEJ
 Zakładowy Ośrodek Informacji Naukowej, Technicznej i Ekonomicznej
 Al. Lotników 32/46 02-668 Warszawa
 Tel. 435401 w. 480 Telex 815647



INSTYTUT TECHNOLOGII ELEKTRONOWEJ

**Al. Lotników 32/46
02-668 Warszawa**

**tel. 43-54-01
tlx 815647**

**Cena 18 zł
Styczeń 1983**

DRUK ZOINTE ITE zam. /83 n.

PRAWO REPRODUKЦИИ ЗАСТРЖЕЗОНЕ