

Krzysztof Tannenberga

Instytut Technologii i Konstrukcji
Urządzeń Automatyki i Elektroniki
Zakład Elektroniki

UKŁAD DETEKCYI ODSTĘPU CZASU
POMIĘDZY KOLEJNYMI IMPULSAMI W CIĄGU IMPULSÓW

Streszczenie. W artykule zaproponowano układ detekcji odstępów czasu pomiędzy kolejnymi impulsami w ciągu impulsów. Układ zbudowany jest z dwóch uniwersatorów sprzęgniętych w ten sposób, że wzbudzenie jednego z nich powoduje wyzerowanie drugiego. Dokonano przybliżonej analizy stanów przejściowych, określono błędy wnoszone przez układ oraz podano przykłady zastosowań.

Wstęp

Przy projektowaniu elektronicznych układów pomiarowych spotkać się można z następującym zagadnieniem:

mamy ciąg impulsów s_k , $k = 0, 1, \dots, n$;

należy zaprojektować układ, którego sygnał wyjściowy

$$x_{wy} = x_0 \quad \text{dla} \quad 0 < t \leq t_1 + T$$

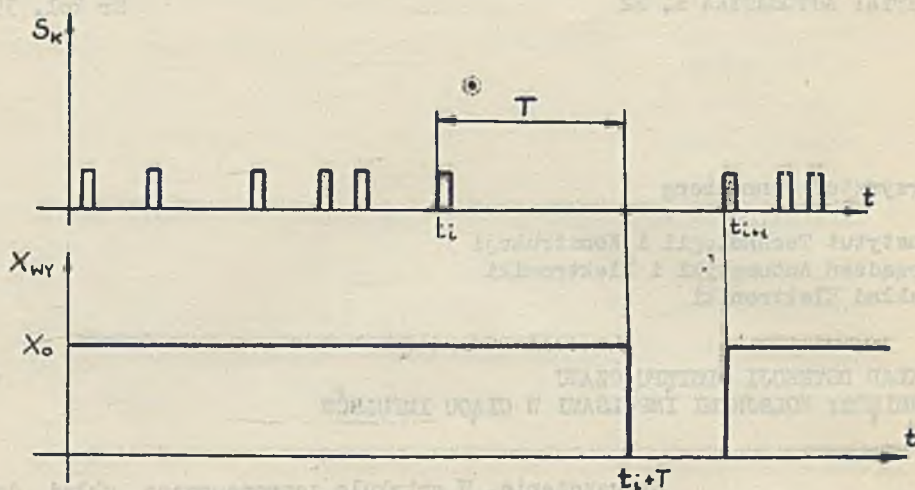
$$x_{wy} = 0 \quad \text{dla} \quad t_1 + T < t \leq t_{1+1}$$

gdzie

x_0 - określony poziom sygnału logicznego

t_1 - moment pojawienia się takiego i-tego impulsu, że: $t_{1+1} - t_1 >$

T - odstęp czasu pomiędzy kolejnymi impulsami, po przekroczeniu którego ma nastąpić detekcja.

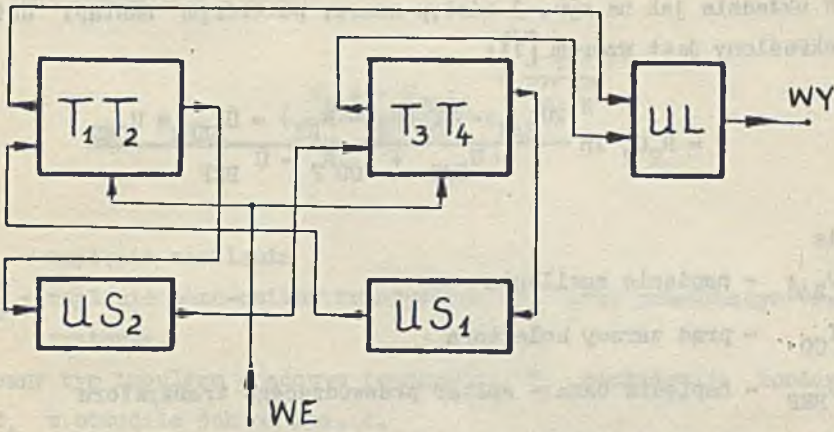


Rys. 1. Przebieg sygnału na wejściu i wyjściu układu

Opis układu

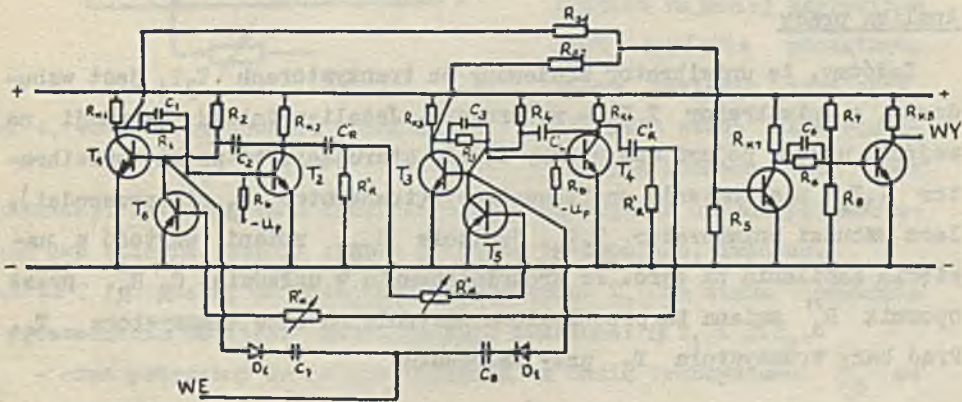
Układ składa się z dwóch uniwbulatorów sprzęgniętych z sobą w ten sposób, że wzbudzenie jednego powoduje wyzerowanie drugiego. Impulsy wejściowe podawane są na bazy odpowiednich tranzystorów każdego z uniwbulatorów. Schemat blokowy układu przedstawiony jest na rys. 2.

Każdy impuls wejściowy powoduje wzbudzenie uniwbulatora niewzbudzonego i dzięki sprzężeniu wyzerowanie uniwbulatora wzbudzonego. Wyzerowanie uniwbulatora wzbudzonego następuje w wyniku szybkiego rozładowania kondensatora $C_2(C_4)$, który zwierany jest impulsowo sterowanym tranzystorem $T_6(T_5)$. Impulsy sterujące tranzystorami $T_6(T_5)$ otrzymuje się przez różniczkowanie napięcia na kolektorze tranzystora $T_4(T_2)$. Stałą czasową różniczkowania określają: C'_R i R'_R oraz C''_R i R''_R , zaś wartość prądu sterującego $I_{b6}(I_{b5})$ ogranicza opornik $R'_d(R''_d)$. Napięcia z kolektorów tranzystorów T_1 i T_3 podane są na układ sumy logicznej. Sygnał wyjściowy U_{wy} jest w przybliżeniu równy napięciu zasilania, jeżeli dowolny z uniwbulatorów jest wzbudzony. Jeżeli obydwa uniwbulatory są wyzerowane (co nastąpi po przerwie między kolejnymi impulsami dłuższej niż T) na wyjściu pojawi się napięcie równe w przybliżeniu zero.



Rys. 2. Schemat blokowy układu

T_1T_2 ; T_3T_4 - uniwibratory z tranzystorami zerującymi, U_{S1} ; U_{S2} - układy sprzęgające, U_L - układ logiczny



Rys. 3. Schemat ideowy układu

W układzie jak na rys. 3 odstęp czasu, po którym nastąpi detekcja T określony jest wzorem [1]:

$$T = R_2 C_2 \ln \frac{2U_{ZAS} - I_{CO}(R_2 - R_{K2}) - U_{BEP} - U_{CES}}{U_{ZAS} + I_{CO}R_2 - U_{BEP}}$$

gdzie

U_{ZAS} - napięcie zasilania

I_{CO} - prąd zerowy kolektora

U_{BEP} - napięcie baza - emiter przewodzącego tranzystora

U_{CES} - napięcie kolektor - emiter tranzystora nasyconego

U'_{BEP} - napięcie baza-emiter, przy którym tranzystor zaczyna przewodzić.

W przybliżeniu można przyjąć:

$$T \cong R_2 C_2 \ln 2 \cong R_4 C_4 \ln 2$$

Analiza pracy

Założmy, że uniwibrator zbudowany na tranzystorach $T_3 T_4$ jest wzbudzony, a uniwibrator $T_1 T_2$ - wyzerowany. Jeżeli w takiej sytuacji na wejściu układu pojawi się ujemny impuls sterujący, to przez uniwibrator $T_3 T_4$ nie zostanie on "zauważony" (tranzystor T_3 nie przewodzi), lecz wzbudzi uniwibrator $T_1 T_2$. Napięcie U_{CE2} zmieni wartość z napięcia zasilania na zero. Po zróżniczkowaniu w układzie $C''_R R''_R$, przez opornik R''_d zmiana ta przeniesiona zostanie na bazę tranzystora T_5 . Prąd bazy tranzystora T_5 przy założeniu:

$$R''_d \gg R_{K2}$$

$$R''_d \gg R_R$$

opisany jest równaniem:

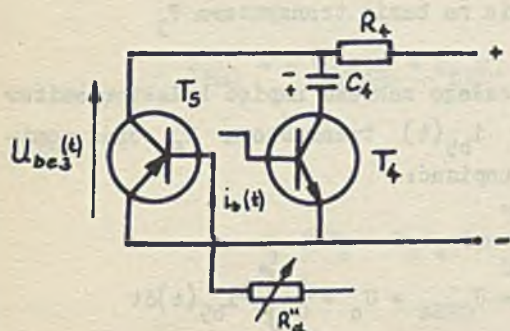
$$i_{b5}(t) = - \frac{U_{ZAS} - U_{BES6}}{R_d''} e^{-\frac{t}{R'' C_R}}$$

gdzie

U_{ZAS} - napięcie zasilania

U_{BES6} - napięcie baza-emiter tranzystora T_5 przy przewodzącym tranzystorze.

Wysterowany tym impulsem prądowym tranzystor T_5 rozładowuje kondensator C_4 w obwodzie jak na rys. 4.



Rys. 4. Obwód rozładowania kondensatora C_4

W zależności od momentu pojawienia się impulsu prądowego w bazie tranzystora T_5 na kondensatorze istnieje napięcie początkowe, które przyjmuje wartości od zera do napięcia zasilania. Przypadkiem najmniej korzystnym jest napięcie początkowe równe napięciu zasilania, ponieważ wtedy czas rozładowania kondensatora jest

najdłuższy. Sytuacja taka zaistnieje, gdy na wejście układu podane zostaną dwa kolejne, bardzo szybko po sobie następujące, impulsy.

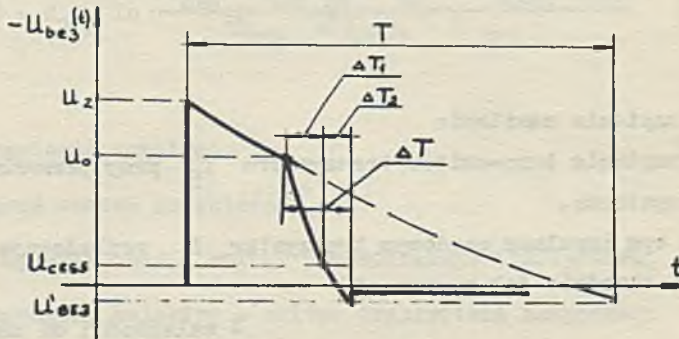
Czas ΔT potrzebny do przejścia tranzystora T_3 ze stanu odcięcia do przewodzenia podzielić można na dwie składowe: ΔT_1 i ΔT_2 .

ΔT_1 - czas potrzebny do zmiany napięcia na bazie tranzystora T_3 od wartości U_0 do U_{CES5}

U_0 - napięcie początkowe na kondensatorze

ΔT_2 - czas potrzebny do zmiany napięcia na bazie tranzystora T_3 od wartości U_{CES5} do U'_{BE3}

U'_{BE3} - napięcie baza-emiter tranzystora T_3 , przy którym tranzystor T_3 zaczyna przewodzić.



Rys. 5. Przebieg napięcia na bazie tranzystora T_3

Zakładając $\beta = \beta_{SR} = \text{const.}$ dla całego zakresu napięć kolektor-emiter i całego zakresu zmian prądu bazy $i_{b5}(t)$ tranzystora T_5 oraz pomijając wpływ opornika R_4 możemy napisać:

$$U_{CE5}(t) = U_{CES4} + U_C(t) = U_{CES4} + U_o - \frac{1}{C} \int_0^t \beta i_{b5}(t) dt$$

ΔT_1 obliczamy podstawiając: $U_{CE5}(t) = U_{CES5}$ i $t = \Delta T_1$

$$U_{CES5} = U_{CES4} + (U_o - \frac{1}{C} \int_0^{\Delta T_1} \beta i_{b5}(t) dt),$$

stąd

$$\Delta T_1 = R''_R C''_R \ln \frac{1}{A+1},$$

gdzie

$$A = \frac{U_{CES5} - U_{CES4} - U_0}{(U_{ZAS} - U_{BE3})} \frac{R_d'' C}{R_R'' C_R''}$$

Czas ΔT_2 obliczamy zakładając, że po osiągnięciu na bazie tranzystora T_3 napięcia U_{CES5} dalsze rozładowanie kondensatora C_4 odbywa się ze stałą czasową $R_4 C_4$.

$$U_{BE3}(t) = - (U_{CES5} + U_{ZAS}) e^{-\frac{t}{R_4 C_4}} + U_{ZAS}$$

$$U'_{BE3} = - (U_{CES5} + U_{ZAS}) e^{-\frac{\Delta T_2}{R_4 C_4}} + U_{ZAS},$$

stąd

$$\Delta T_2 = R_4 C_4 \ln \frac{U_{ZAS} + U_{CES5}}{U_{ZAS} - U'_{BE3}}$$

Czas ΔT decyduje o jakości układu. W czasie ΔT obydwa uniwibratory są wzbudzone, a więc układ nie reaguje na impulsy wejściowe. Skrócenie czasu ΔT osiąga się przez dobór tranzystora o dużym I_{Cmax} i dużym β . Dalsze skrócenie czasu ΔT można uzyskać podwyższając potencjał emiterów tranzystorów T_5 i T_6 .

Zastosowanie

W zbudowanym wg schematu jak na rys. 2, układzie o parametrach:

$$U_{ZAS} = 12 \text{ V}; \quad T = 8 \text{ s}$$

uzyskano

$$\Delta T_{\max} = 0.5 \text{ s}; \quad \frac{\Delta T_{\max}}{T} \approx 6.5\%.$$

Układ służył do wypracowania sygnału "STOP" przy pomiarze spłaszczeń brył obrotowych metodą fotoelektryczną. Obraz obracającej się bryły porównywany był na ekranie z przesuwającym się w kierunku osi obrotu bryły, elementem fotoelektrycznym. Jeżeli przez czas odpowiadający jednemu obrotowi, fotoelement znajdował się stale w cieniu bryły, to układ detekcji sygnałem "STOP" kończył cykl pomiarowy.

Układ może znaleźć zastosowanie do sterowania pomiarami, przy których zachodzi konieczność zrezygnowania z pomiaru w przypadku wystąpienia zakłóceń na okres ich występowania i dodatkowo w czasie T po ustaniu działania zakłóceń.

LITERATURA

1. Baranowski J. - Półprzewodnikowe układy impulsowe - WNT Warszawa 1970.

СХЕМА ДЕТЕКТИРОВАНИЯ ИНТЕРВАЛА ВРЕМЕНИ
МЕЖДУ ПОСЛЕДОВАТЕЛЬНЫМИ ИМПУЛЬСАМИ В СЕТИ ИМПУЛЬСОВ

Резюме

В настоящей статье представлено описание схемы детектирования интервала времени между последовательными импульсами. Схема построена на двух унивибраторах связанных так что возбуждение первого вызывает зануление второго. Представлено приближенный анализ переходных состояний, сделано оценку ошибок и даны примеры применений.

NETWORK OF AN INTERVAL DETECTION BETWEEN TWO FOLLOWING PULSES
IN SERIES OF PULSES

S u m m a r y

Network of an interval detection between two following pulses in series of pulses is described. The network consists of two single-shot multivibrators, one of which exciting causes the zero adjusting of the other one. The analysis of the transient states and the errors of this network is presented.