

Marian Budka
Instytut Automatyki Przemysłowej
i Pomiarów

PRZERZUTNIKI WIELOPOZYCYJNE - STRUKTURA, REALIZACJA I ZASTOSOWANIE

Streszczenie. W artykule przedstawiono szereg problemów związanych z projektowaniem i zastosowaniem przerzutników wielopozycyjnych w układach zliczających. Zaproponowano macierzowy opis stanu takich przerzutników oraz przeanalizowano możliwe struktury przerzutników wielopozycyjnych, poświęcając szczególną uwagę układom o liczbie pozycji jedynkowych większej niż "1". Zwrócono uwagę na możliwości zmiany struktury przerzutników wielopozycyjnych oraz przedstawiono sposób realizacji takich układów z zastosowaniem zunifikowanych elementów logicznych.

1. Wstęp

Fragmentami wielu cyfrowych układów są tzw. przerzutniki wielopozycyjne. Spełniają one rozliczne funkcje w układach zliczających i w związku z tym są często różnie nazywane np. licznik pierścieniowy, pierścieniowa komórka licząca, licznik n-pozycyjny, pierścień liczący itp.

Szereg cennych zalet, jakie posiadają ww. przerzutniki np. łatwa zmiana struktury, możliwości pracy rewersyjnej, duża pewność i szybkość działania sprawia, że układy te znajdują ciągle zastosowanie.

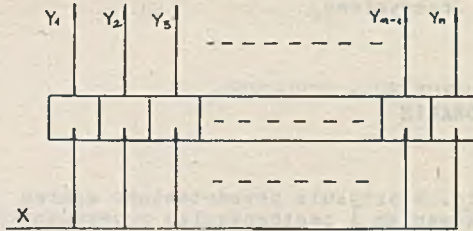
Przedstawienie struktury przerzutników w sposób umożliwiający ich realizację w oparciu o zunifikowane elementy logiczne zapewnia nowoczesność rozwiązań poprzez stosowanie najnowszych elementów np. scalonych.

2. Struktura przerzutników wielopozycyjnych

Pod pojęciem przerzutnika wielopozycyjnego rozumie się elementarny układ liczący o n wyjściach, przy czym określona ilość wyjść (stała dla danego przerzutnika) pozostaje w stanie jednakowym.

Sygnal wejściowy x podawany jest na wejścia wszystkich pozycji jednocześnie, gdzie jako pozycję rozumie się fragment układu odpowiadający jednemu wyjściu. Zwykle na jedną pozycję przypada jeden element czynny np. tranzystor czy dioda tunelowa.

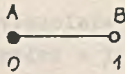
Analogicznie, jak dla przerzutnika dwupozycyjnego, można przedstawić schematycznie przerzutnik wielopozycyjny w sposób pokazany na rys. 1, gdzie: $Y_1 \dots Y_n$ - są sygnałami wyjściowymi przerzutnika.



Rys. 1. Oznaczenie przerzutnika n-pozycyjnego

Działanie wszelkiego typu przerzutników wielopozycyjnych oparte jest na utrzymywaniu elementów pozycji zerowych w stanie "0" przez elementy pozycji jedynkowych, np.: utrzymywanie tranzystorów pozycji zerowych w nasyceniu przez tranzystory pozycji jedynkowych.

Oddziaływanie elementów pozycji jedynkowych na elementy pozycji zerowych odbywa się poprzez sieć dodatnich sprzężeń zwrotnych.



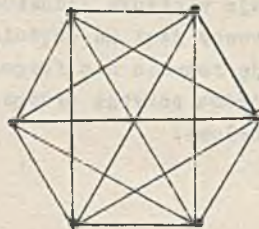
Rys. 2. Oznaczenie przerzutnika dwupozycyjnego

Przyjmując oznaczenie dla przerzutnika dwupozycyjnego jak na rys. 2, gdzie odcinek łączący punkty oznaczające elementy czynne pozycji odpowiada dodatniemu sprzężeniu zwrotnemu z wyjścia elementu pozycji A na wejście elementu B i odwrotnie, można analogicznie

przedstawić schemat strukturalny przerzutnika wielopozycyjnego przy czym oznaczono przez:

- - element pozycji jedynkowej (w stanie "1")
np. tranzystor zatkany,
- - element pozycji zerowej (w stanie "0")
np. tranzystor nasycony.

Przykładowo dla przerzutnika sześciopozycyjnego z jedną pozycją jedynkową schemat ten jest jak na rys. 3.



Rys. 3. Oznaczenie strukturalne przerzutnika sześciopozycyjnego

2.1. Przerzutniki z jednym wyróżnionym stanem

2.1.1. Opis matematyczny

Przerzutniki wielopozycyjne, w których stan jednego z wyjść jest przeciwny niż stan pozostałych, nazywane są przerzutnikami z jednym wyróżnionym stanem. Mogą to być przerzutniki, w których kolejno poszczególne wyjścia osiągają stan "1", podczas gdy pozostałe stan "0" lub odwrotnie.

Dla przerzutnika n-pozycyjnego z jedną pozycją jedynkową, stan wyjść można opisać funkcjami logicznymi:

$$Y_i = y_{i-1} \delta \bar{x} + \bar{y}_{i+1} y_i \quad (1)$$

dla $i = 1, 2, \dots, n$; przy czym dla $i = 1$; $y_{i-1} = y_n$.

W postaci macierzanej zapis ten jest następujący:

$$\begin{bmatrix} Y_1 \\ Y_2 \\ \cdot \\ \cdot \\ Y_n \end{bmatrix} = \left\{ \delta \bar{x} \cdot \begin{bmatrix} 0 & 0 & 0 & \dots & 0 & 1 \\ 1 & 0 & 0 & \dots & 0 & 0 \\ 0 & 1 & 0 & \dots & 0 & 0 \\ \cdot & \cdot & \cdot & \cdot & \cdot & \cdot \\ 0 & 0 & 0 & \dots & 1 & 0 \end{bmatrix} + \begin{bmatrix} \bar{y}_2 & 0 & 0 & \dots & 0 \\ 0 & \bar{y}_3 & 0 & \dots & 0 \\ \cdot & \cdot & \cdot & \cdot & \cdot \\ \cdot & \cdot & \cdot & \cdot & \cdot \\ 0 & 0 & \dots & \bar{y}_1 \end{bmatrix} \right\} \begin{bmatrix} y_1 \\ y_2 \\ \cdot \\ \cdot \\ y_n \end{bmatrix} \quad (2)$$

lub w postaci skróconej:

$$Y = (\delta \bar{x} \cdot A + B) \cdot Y \quad (3)$$

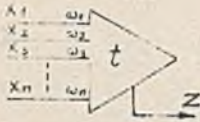
W równaniu (3) oznaczono kolejno:

$$Y = \begin{bmatrix} Y_1 \\ Y_2 \\ \cdot \\ \cdot \\ Y_n \end{bmatrix} \quad \text{- wektor stanu następnego przerzutnika,}$$

$$Y = \begin{bmatrix} y_1 \\ y_2 \\ \cdot \\ \cdot \\ y_n \end{bmatrix} \quad \text{- wektor stanu poprzedniego przerzutnika,}$$

- $A^{n/n}$ - macierz zapisu; kwadratowa o wymiarach n/n , której wyrazami są zera lub jedynki; zależna od sposobu bramkowania; stała dla danej struktury przerzutnika,
- $B^{n/n}$ - macierz podtrzymywania; diagonalna o wymiarach n/n , której wyrazami są stany poprzednie odpowiednich wyjść,
- $\delta \bar{x}$ - impuls powstający przez różniczkowanie tylnego zbocza sygnału x .

Oznaczmy element progowy realizujący funkcję:

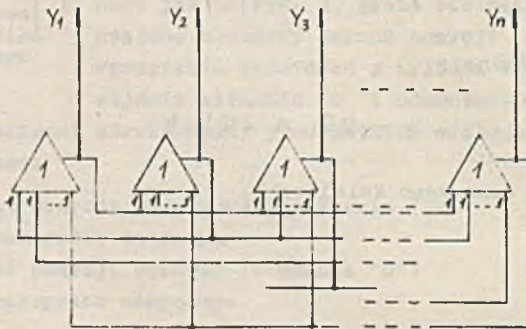


$$T_t(\omega_1 x_1, \dots, \omega_n x_n) = \begin{cases} 0, & \text{gdy } \sum_{i=1}^n \omega_i x_i \geq t \\ 1, & \text{gdy } \sum_{i=1}^n \omega_i x_i < t \end{cases} \quad (4)$$

Rys. 4. Oznaczenie elementu progowego

jak na rys. 4, gdzie przez ω_i oznaczono wagi sygnałów x_i .

Korzystając z przyjętego oznaczenia elementu progowego schemat ideowy przerzutnika n -pozycyjnego z jedną pozycją jedynkową można przedstawić jak na rys. 5.



Rys. 5. Schemat ideowy przerzutnika n -pozycyjnego z jedną pozycją jedynkową - bez obwodów wyzwania

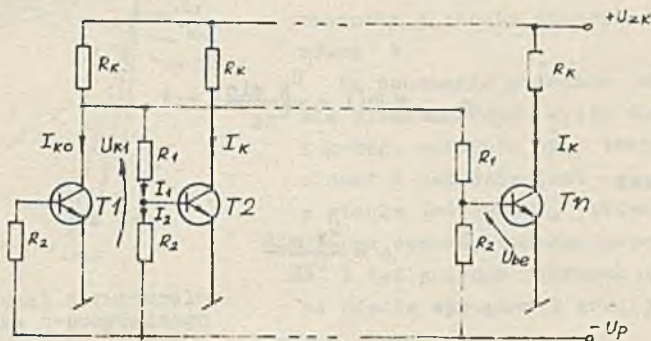
2.1.2. Określenie maksymalnej ilości pozycji

W przypadku budowy przerzutników wielopozycyjnych z jedną pozycją jedynkową, interesująca jest maksymalna liczba pozycji jaką można uzyskać przy konkretnym sposobie realizacji.

Rozpatrzmy przerzutnik wielopozycyjny zrealizowany na tranzystorach [1]. Ze względu na fakt, że w takim przypadku jeden tranzystor zatkany musi utrzymać $(n-1)$ tranzystorów pozycji zerowych w stanie nasycenia istnieje ograniczona ilość pozycji takiego przerzutnika. Ograniczenia wyni-

kające z obciążenia stopnia jedynkowego przez sieć sprzężeń, poprzez które oddziałują one na pozostałe tranzystory.

Korzystając ze schematu przerzutnika wielopozycyjnego nieobciążonego z zaznaczeniem sieci sprzężeń tylko dla tranzystora zatkanego można określić maksymalną ilość pozycji.



Rys. 6. Schemat przerzutnika n-pozycyjnego z jednym tranzystorem zatkanym T1 z uwzględnieniem sieci sprzężeń zwrotnych tylko od tranzystora T1

Wartość napięcia wyjściowego określa zależność:

$$U_{K1} = U_{ZK} - (n-1) I_1 R_K - I_{K0} R_K \quad (5)$$

w przypadku, gdy tranzystor T1 jest zatkany.

Korzystając z zależności:

$$I_1 = I_2 + I_b$$

$$I_b \approx \frac{I_K}{\beta} \approx \frac{U_{ZK}}{R_K \beta}$$

$$I_2 = \frac{U_{be} + U_P}{R_2}$$

wyrażenie (5) przyjmuje postać:

$$U_{K1} = U_{ZK} - (n-1) \frac{U_{ZK}}{\beta} - (n-1)(U_{be} + U_P) \frac{R_K}{R_2} \quad (6)$$

Zakładając $I_{KO} \approx 0$, $U_p = 0$ oraz $U_{be} \approx 0$ otrzymamy dla przerzutnika o $n = n_{\max}$

$$U_{K \min} = U_{ZK} - (n_{\max} - 1) \frac{U_{ZK}}{\beta} \quad (7)$$

stąd

$$n_{\max} \approx \beta \left(1 - \frac{U_{K \min}}{U_{ZK}}\right) + 1 \quad (8)$$

Oznaczmy przez

$$e = \frac{U_{K \min}}{U_{ZK}}$$

stąd:

$$n_{\max} < \beta(1-e) + 1 \quad (9)$$

Jak widać, im większe wymagania odnośnie poziomu napięcia wyjściowego pozycji jedynkowej w stosunku do napięcia zasilania U_{ZK} , tym bardziej jest ograniczona liczba pozycji.

Np. dla $U_{ZK} = 12 \text{ V}$; $U_{K \min} = 10 \text{ V}$; $\beta > 60$ otrzymamy maksymalną liczbę pozycji ograniczoną nierównościami:

$$n_{\max} < 11 \quad (10)$$

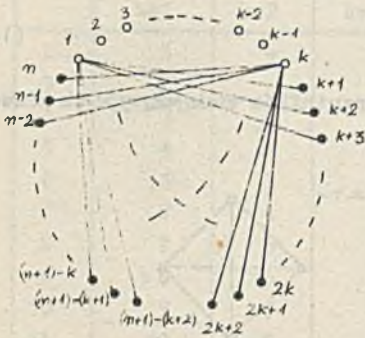
Przytoczone tutaj rozwiązania dotyczą nieobciążonych układów nawet bez uwzględnienia obwodów polaryzujących diody w podzespołach wyzwalania. W praktyce (na podstawie literatury) ilość stopni zapewniająca poprawną pracę przerzutnika jest nie większa od 10.

2.2. Przerzutnik z większą liczbą pozycji jedynkowych

Trudności w budowie przerzutników wielopozycyjnych z jedną pozycją jedynkową związane są z rozbudową sieci sprzężeń i koniecznością utrzymania w stanie nasycenia $(n-1)$ tranzystorów przez jeden tranzystor zatkany.

Układy przerzutników wielopozycyjnych ulegają znacznemu uproszczeniu, jeżeli mają więcej niż jedną pozycję jedynkową. Wówczas zadanie utrzymania elementów pozycji zerowych w stanie "0" jest rozdzielone pomiędzy więcej niż jeden element pozycji jedynkowej.

2.2.1. Optymalna liczba pozycji jedynkowych



Rys. 7. Schemat strukturalny przerzutnika n-pozycyjnego

Opierając się na przyjętym poprzednio symbolicznym oznaczeniu przerzutników wielopozycyjnych można przedstawić schemat strukturalny n-pozycyjnego przerzutnika z liczbą pozycji jedynkowych równą k.

Na schemacie pokazano skrajne gałęzie sieci sprzężeń tylko dla pierwszego i k-tego elementu np. tranzystora. Ponieważ w układzie jest k tranzystorów w stanie jedynkowym, zatem między nimi nie ma obwodów sprzęgających.

I tak pozycja pierwsza jest połączona na siecią sprzężeń z pozycjami:

$$k + 1, k + 2, k + 3, \dots, n + 1 - (k + 1), n + 1 - k$$

a pozycja k ze stopniami:

$$2k, 2k + 1, 2k + 2, \dots, n + k - (k + 1), n + k - k$$

Zatem na każdy stopień przerzutnika przypada ilość sprzężeń określona zależnością:

$$S = (n + 1 - k) - k = n + 1 - 2k, \tag{11}$$

gdzie S jest liczbą kanałów sprzęgających.

Stan przerzutnika n-pozycyjnego z liczbą pozycji jedynkowych równą k jest określony jednoznacznie przez stan dwóch skrajnych pozycji jedynkowych, dlatego też do deszyfracji stanu takiego przerzutnika potrzebne są iloczyny logiczne z dwoma wejściami.

Dla zapewnienia jednoznacznej konfiguracji pozycji jedynkowych, określonej stanem skrajnych pozycji jedynkowych, konieczna jest odpowiednia sieć sprzężeń. Stąd dla pozycji pierwszej i k-tej, ilość kanałów sprzęgających powinna spełniać zależność:

$$2S \geq n - k \tag{12}$$

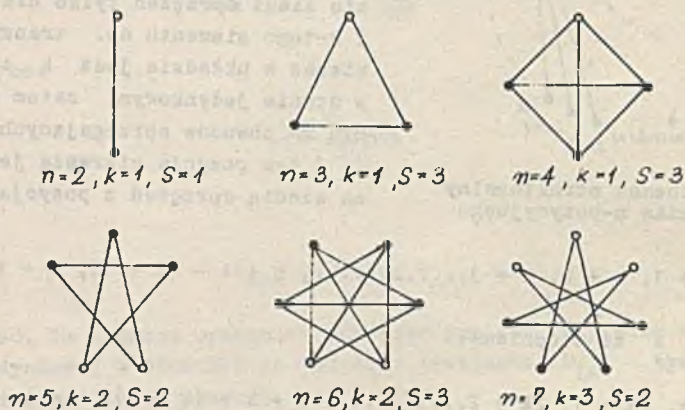
Stąd liczba torów sprzęgających na jedną pozycję jest określona nierównością:

$$s \geq \frac{n - k}{2}$$

Korzystając z wyrażenia (11) otrzymamy zależność określającą możliwe warianty przerzutników wielopozycyjnych:

$$n + 2 \geq 3k \quad (14)$$

Schematy strukturalne najprostszych przerzutników wielopozycyjnych przedstawione są na rys. 8.



Rys. 8. Schematy strukturalne najprostszych przerzutników wielopozycyjnych

Wyniki rozważań [11] odnośnie możliwych struktur oraz liczby koniecznych torów sprzęgających zebrano w tabeli 1.

Ograniczenia:

- $n + 2 \geq 3k$ (zależność 14),
- $k < n/2$ - przerzutniki z wyróżnionymi stanami jedynkowymi,
- maksymalna ilość sprzężeń w praktycznych układach.

Opisane powyżej przerzutniki mają liczbę stanów równą ilości pozycji, tj. ilości użytych w układzie elementów progowych (rys. 5). Można budować również przerzutniki, których liczba stanów przewyższa ilość pozycji. Schematy takich układów są jeszcze prostsze od opisanych w tym rozdziale przerzutników, a mianowicie posiadają one mniej kanałów sprzęgających. Jednak ilość gałęzi sprzęgających, mniejsza niż określona nierównością (13) nie zapewnia tylko jednej konfiguracji stanów przerzutnika w przypadku jedynki na pierwszej i k -tej pozycji, jak to miało miejsce we wszystkich omawianych dotychczas układach. Dla przerzutnika o parzystej liczbie pozycji w granicznym przypadku można otrzymać $n/2$ bistabilnych przerzutników, dla których liczba sprzężeń dla jednej pozycji $S = 1$, czyli znany licznik pierścieniowy zrealizowany na przerzutnikach dwupozycyjnych.

Tabela 1

n	S							
	k=1	k=2	k=3	k=4	k=5	k=6	k=7	k=8
2	1	-	-	-	-	-	-	-
3	2	-	-	-	-	-	-	-
4	3	1	-	-	-	-	-	-
5	4	2	-	-	-	-	-	-
6	5	3	1	-	-	-	-	-
7	6	4	2	-	-	-	-	-
8	7	5	3	1	-	-	-	-
9	8	6	4	2	-	-	-	-
10	9	7	5	3	1	-	-	-
11	10	8	6	4	2	-	-	-
12	11	9	7	5	3	1	-	-
13	12	10	8	6	4	2	-	-
14	13	11	9	7	5	3	1	-
15	14	12	10	8	6	4	2	-
16	15	13	11	9	7	5	3	1
17	16	14	12	10	8	6	4	2
18	17	15	13	11	9	7	5	3
19	18	16	14	12	10	8	6	4
20	19	17	15	13	11	9	7	5

3. Realizacja przerzutników wielopozycyjnych

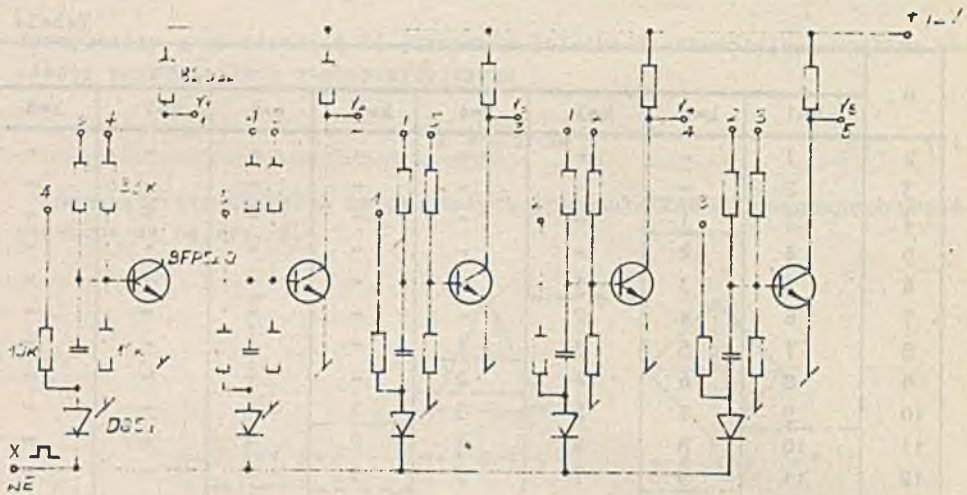
Jak wynika z zasady działania przerzutników wielopozycyjnych (por. 2), na każdej pozycji musi znajdować się element czynny np. tranzystor.

Całość układów przerzutników wielopozycyjnych, tzn. m.in. oporową sieć sprzężeń i obwody wyzwiania, może być realizowana w sposób konwencjonalny z zastosowaniem odpowiedniej upraszczającej techniki montażowej lub przy pomocy zunifikowanych elementów logicznych.

Konwencjonalne rozwiązania z zastosowaniem przede wszystkim tranzystorów jako elementów czynnych wymagają stosowania elementów o małych tolerancjach co w praktyce znacznie ogranicza zakres stosowania przerzutników wielopozycyjnych tak realizowanych.

Realizacja przerzutnika wielopozycyjnego na tranzystorach została przykładowo pokazana na rys. 9.

Na uwagę zasługuje licznik pierścieniowy zbudowany na diodach tunelowych [9], który w porównaniu ze znanymi układami przerzutników wielopozycyjnych posiada wiele cennych zalet. Na pracę takiego przerzutnika w dużym zakresie nie ma wpływu zmiana amplitudy ani szerokość impulsu sterującego, jak również zmiany napięcia zasilania. Dochodzi do tego łatwość



Rys. 9a. Przerzutnik pięciopozycyjny z dwiema pozycjami jedynkowymi zrealizowany na tranzystorach



Rys. 9b. Graf układu

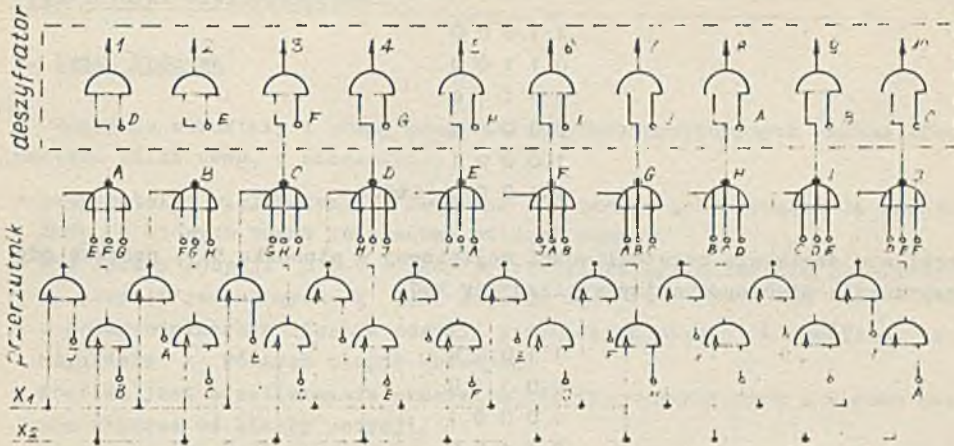
projektowania układu oraz znikoma ilość elementów półprzewodnikowych potrzebnych do realizacji przerzutnika. Niezwykle cenną zaletą tego układu jest możliwość zliczania ciągu impulsów o bardzo dużych częstotliwościach rzędu dziesiątków MHz.

Stosowanie zunifikowanych elementów logicznych do realizacji przerzutników wielopozycyjnych upraszcza ich konstrukcję i zwiększa pewność działania.

Dla przykładu rozpatrzmy przerzutnik dziesięciopozycyjny, z czterema pozycjami jedynkowymi, spełniający rolę rewersyjnego licznika impulsów o pojemności 10.

Przedstawiona na rys. 10 dekada licznika rewersyjnego zbudowana jest z dziesięciu elementów NOR, 20 bramek impulsowych i dziesięciu iloczynów logicznych stanowiących deszyfrator. Dla przykładu odpowiada to, w przypadku stosowania elementów logicznych serii, przemysłowej systemu "LOGISTER", użyciu dwudziestu minimodułów (dla serii E200k deszyfrator będzie zbudowany z pięciu elementów E-K 10 - sygnalizatorów dekodujących).

Realizacja dekady liczącej w formie przerzutnika wielopozycyjnego zapewnia liczenie dwóch ciągów impulsów X_1 - dodawanych i X_2 odejmowanych bez konieczności wprowadzania sygnału znaku (kierunku liczenia).



Rys. 10. Dekada licznika rewersyjnego

4. Zastosowanie przerzutników wielopozycyjnych

4.1. Liczniki impulsów

Przerzutniki wielopozycyjne mogą spełniać rolę liczników impulsów o pojemności równej liczbie pozycji.

Powszechnie stosowane liczniki dziesiętne, tj. o pojemności równej 10, mogą być budowane w oparciu o przerzutniki wielopozycyjne w dwóch wersjach a mianowicie, jako znany w literaturze licznik dwupiątkowy oraz jako przerzutnik dziesięciopozycyjny (por. rys. 10).

Sz szczególnie drugi wariant licznika dziesiętnego zbudowanego jako przerzutnik dziesięciopozycyjny posiada szereg zalet odpowiadających licznikom równoległym m.in. dużą szybkość zliczania.

Realizacja liczników rewersyjnych (por. rys. 10) na bazie przerzutników wielopozycyjnych nie stwarza większych trudności.

4.2. Dzielniki częstotliwości

Często do budowy dzielników częstotliwości obniżających częstotliwość impulsów wejściowych, stosuje się przerzutniki wielopozycyjne. Wynika to przede wszystkim z możliwości realizacji dzielników o stosunku podziału odpowiadającemu praktycznie każdej liczbie naturalnej, jak również o stosunku nie będącym liczbą całkowitą. Dodatkowo stosunkowo łatwa zmiana struktury przerzutników lub warunków współpracy kilku elementarnych dzielników umożliwia realizację regulowanych dzielników częstotliwości.

Uzyskanie dzielników o stosunku podziału, będącym ułamkiem z liczbami naturalnymi w liczniku i mianowniku, możliwe jest przez zwiększenie liczby pozycji jedynekowych. I tak przerzutnik pięciopozycyjny realizujący kod

```

1 1 0 0 0
0 1 1 0 0
0 0 1 1 0
0 0 0 1 1
1 0 0 0 1
1 1 0 0 0 itd.

```

umożliwia obniżanie częstotliwości wejściowej w stosunku 5:1, podczas gdy przerzutnik pięciopozycyjny realizujący kod:

```

1 1 0 0 0
0 0 1 1 0
1 0 0 0 1
0 1 1 0 0
0 0 0 1 1
1 1 0 0 0 itd.

```

obniża częstotliwość wejściową w stosunku 5:2.

Z kolei realizacja dzielników częstotliwości o regulowanym stosunku podziału wymaga zmiany struktury przerzutników polegającej na wymuszeniu stanu "0" na pozycjach zbędnych oraz zamknięciu pętli sterowania [3].

Dla przykładu na bazie dwóch przerzutników pięciopozycyjnych z jedną pozycją jedynkową można zrealizować [3] dzielnik obniżający częstotliwość impulsów wejściowych w stosunku 2, 3, 4, 5, 6, 8, 9, 10, 12, 15, 16, 20 i 25.

4.3. Komutator

Praca przerzutników wielopozycyjnych jako liczników pierścieniowych kwalifikuje je do roli wszelkiego typu komutatorów lub też układów sterujących w tych komutatorach.

Zaletą takich komutatorów jest duża szybkość i pewność działania.

4.4. Elementy pamięci

Stan przerzutnika wielopozycyjnego można opisać zależnością logiczną przedstawioną w poprzednich rozdziałach opracowania. Wynika z nich, że stan przerzutnika jest zależny od stanu poprzedniego a w efekcie od ilości impulsów podanych na wejście zliczające. Może więc taki układ spełniać rolę elementu pamięci, znajdującego szerokie zastosowanie w realizacji cyfrowych urządzeń automatyki.

5. Uwagi końcowe

Odnosnie struktury i pracy przerzutników wielopozycyjnych można sformułować kilka uwag, a mianowicie:

- przerzutniki wielopozycyjne mogą być traktowane jako urządzenia podstawowe, z których można realizować większe układy,
- dla liczby pozycji $n \geq 5$ układ przerzutnika upraszcza się jeżeli liczba pozycji jedynkowych k jest większa od 1,
- w przerzutnikach o liczbie pozycji jedynkowych równej k możliwe jest uzyskanie k różnych ciągów kodowych,
- możliwe jest zrealizowanie przerzutników wielopozycyjnych z liczbą stanów większą od liczby pozycji,
- realizacja przerzutników wielopozycyjnych o optymalnej liczbie pozycji jedynkowych upraszcza ich strukturę,
- istnieją możliwości budowy przerzutników w wersjach optymalnych ze zunifikowanych elementów logicznych,
- realizacja układów zliczających na przerzutnikach wielopozycyjnych pozwala na uzyskanie dużych szybkości zliczania, zapewniając przy tym dużą pewność działania.

LITERATURA

- [1] Baranowski J.: Półprzewodnikowe układy impulsowe. WNT Warszawa 1962.
- [2] Biespalczik A.I.: Mnogostabilnyj trigger na tranzistorach - Awtomatika i priborostrojenije 1963, nr 1.
- [3] Budka M.: Synteza układów zliczających z zastosowaniem przerzutników wielopozycyjnych - praca dyplomowa Politechnika Śląska 1971.
- [4] Grover D.J.: Ring Counters Using One Tranzistor per stage - Electronics Engineering 1969, nr 496.
- [5] Palmer J.: An economical silicon switching tranzistor and its use in ring comiters - Electronics Engineering 1964, nr 438.
- [6] Parshad R.: Dekada licząca - Electronics Engineering 1966, nr 466.
- [7] Sirotin A.A.: Unificirowannyje tranzistornyje raspriedieliteli impulsow dla uprawlenija szagowymi dwigatelami - Elektroniczestwo 1965 nr 2.
- [8] Siwiński J.: Układy przełączające w automatyce.
- [9] Spany V.: Novy kruhowy pocitac z tunelowymi diodami - Slaboproudy obzor 1964/4.
- [10] Will G.: Die Dimensionierung mehrfachstabiler Kippschaltungen mit Tranzistoren - Nachrichtentechnik 1965/4.
- [11] Zibiń D.K.: Simmetriczeskije mnogostabilnyje triggery - Awtomatika i wyczislitel'naja technika 1966/5.

МНОГОСТАБИЛЬНЫЕ ТРИГГЕРЫ, СТРУКТУРА, ПРОЕКТИРОВАНИЕ И ПРИМЕНЕНИЕ

Р е з ю м е

В статье представлены некоторые проблемы проектирования и применения многостабильных триггеров. Предлагается математическое описание состояний этих триггеров и рассматриваются допустимые структуры многостабильных триггеров, обращая особое внимание на схемы с количеством разрядов в состоянии "1" больше 1.

Обращается внимание на возможность изменения структуры многостабильных триггеров и предлагается способ построения этих схем из унифицированных элементов.

RING COUNTERS USING ONE TRANSISTOR PER STAGE - STRUCTURE APPLICATIONS

S u m m a r y

Some problems of design and applications of ring counters using one transistor per stage have been presented in this paper.

A mathematical description of ring counters states has been proposed. The special attention has been turned toward the ring counters with stages in "1" states greater than 1.

The means of the construction of ring counters using logic gates has been proposed.