

ZJEDNOCZENIE PRZEMYSŁU  
AUTOMATYKI I APARATURY POMIAROWEJ  
„MERA“



ELEKTRONICZNA TECHNIKA OBLICZENIOWA

P. 3057 / 73

**NOWOŚCI**

1/1973

INSTYTUT MASZYN MATEMATYCZNYCH  
BRANŻOWY OŚRODEK INTE



P. 3054 / 73



ELEKTRONICZNA TECHNIKA OBLICZENIOWA  
NOWOŚCI  
KWARTALNIK

Rok XII

Nr 1.

1973

S p i s t r e ś c i

	str.
Mgr inż. Jerzy DAŃDA: Niektóre problemy następnych generacji komputerów. Cz. II .....	3
Mgr inż. Zdzisław WRZESZCZ: Układy optyczne w przetwarzaniu informacji .....	31
Mgr inż. Marek HOŁYŃSKI: Zagadnienia syntezy układów o dużym stopniu integracji (LSI) .....	67
Mgr inż. Lech BUJNOWSKI: Urządzenie kontrolne do badania pamięci taśmowych PT-3 .....	103
Mgr inż. Stefan PARVI, mgr inż. Robert PODGÓRSKI: Opis pamięci dyskowej JS 5060 (D1) produkowanej na Węgrzech .....	113
Przegląd Dokumentacyjny .....	121
Spis treści rocznika XI/1972 ETO Nowości .....	134

Wydaje

INSTYTUT MASZYN MATEMATYCZNYCH

Branżowy Ośrodek Informacji Naukowo-Technicznej  
i Ekonomicznej

KOMITET REDAKCYJNY

Jerzy Dańda (red. nacz.), Hanna Drozdowska (sekr. red.),  
Antoni Kwiatkowski, Ryszard Patryn,  
Dorota Prawdzic (zast. red. nacz.), Zbigniew Świątkowski

Adres Redakcji: Warszawa, ul. Krzywickiego 34,  
tel. 28-37-29 lub 21-84-41 wewn. 431

Jerzy DAŃDA

681.322

Instytut Maszyn Matematycznych

## NIEKTÓRE PROBLEMY NASTĘPNYCH GENERACJI KOMPUTERÓW. CZĘŚĆ II

Wprowadzenie

Relatywnie krótka, bo niewiele ponad 25 lat licząca historia rozwoju komputerów zawiera sporo interesujących zjawisk, którym warto się przyjrzeć, choćby dla wykrycia procesów, które należałoby poddać dokładniejszej, świadomej kontroli.

Można patrzeć na proces rozwoju komputerów przede wszystkim jak na pasmo sukcesów; w wyniku powstanie coś w rodzaju panegirku. Można przede wszystkim widzieć ciemne strony ewolucji komputerów - wynik będzie niebezpiecznie bliski paszkwilu. Moim zamiarem jest ukazanie w tym opracowaniu przede wszystkim ciemnych stron tego procesu rozwojowego. Wydaje się znacznie łatwiej bowiem uspić krytyczną czujność czytelnika przedstawianiem obrazu jasnego i optymistycznego. Akcentowanie przede wszystkim niepowodzeń, jeśli tylko uniknie się niebezpieczeństwa wywoływania frustracji, budzi twórczy niepokój, skłania do poszukiwania rozwiązań lepszych, co na pewno ma znacznie większą wartość niż błogie rozleniwienie, spowodowane przekonaniem, że wszystko jest w najlepszym porządku. Ponieważ większość idei podstawowych dla rozwoju komputerów powstała poza naszym krajem, niebezpieczeństwo, że krytyka dotychczasowego procesu rozwojowego komputerów dotknie kogoś z konstruktorów naszego sprzętu, jest praktycznie żadne - ujemne konsekwencje grożą przede wszystkim autorowi takiego "paszkwilu", wobec którego pytanie Czytelnika, jakie fakty uprawniają autora do przeprowadzania takiej krytyki, wydaje się zupełnie naturalne.

## Metoda krytyki

Przeprowadzenie krytyki rozwoju komputerów jest zadaniem niezbyt prostym, ze względu na wielość aspektów tego procesu rozwojowego, które należy poddać krytycznej ocenie. W procesie tym można zaobserwować zarówno przykłady wielkich "karier" niektórych pomysłów konstrukcyjnych, jak i zadziwiającego lekceważenia niektórych pomysłów z zakresu nowych zasad organizacji komputerów, które zostały tylko udokumentowane ciekawymi publikacjami a nigdy nie zostały zrealizowane. Nowe pomysły organizacyjne i zapotrzebowanie na technikę obliczeniową były umotywowaniem skoncentrowanych wysiłków w celu opanowania nowych technologii oraz rozwoju badań podstawowych w dziedzinie fizyki ciała stałego, kriogeniki, optoelektroniki. Jednak w momencie, gdy technologie te stały się dostępne i umożliwiają ekonomiczną realizację - brak jest koncepcji właściwego ich wykorzystania. Z jednej strony do opracowania dużych systemów liczących organizowane są wielkie zespoły pracowników koncepcyjnych pracujących efektywnie - o czym świadczą liczne, imponujące wyniki. Z drugiej strony, gdy spojrzeć bardziej wnikliwie na organizację pracy takich zespołów - zaskakuje nieelastyczność ich struktury organizacyjnej, którą gdyby wyeliminować - wynik pracy mógłby być niewątpliwie jeszcze lepszy. Widać wreszcie, jak dotychczasowa ewolucja maszyn cyfrowych jest jednostronna, jak ciągle kryteriami optymalizacji struktury komputerów są wąsko rozumiane efekty ekonomiczne. Prowadzą one na aktualnym etapie rozwoju technologii podstawowych elementów i urządzeń pamięciowych prawdopodobnie do globalnej nieefektywności konstruowanych i produkowanych komputerów, w tym sensie, że pełne wykorzystanie możliwości współczesnej technologii elektronicznej i oderwanie się od tradycyjnych sposobów rozumowania przy projektowaniu architektury komputerów, połączone z uwzględnianiem przyszłych potrzeb użytkowników - mogłoby dać w wyniku komputery zupełnie nowej jakości. Np. dotychczasowe generacje maszyn cyfrowych charakteryzują się zdecydowaną dysproporcją w zakresie środków technicznych do manipulacji na informacjach, w stosunku do sprzętu jaki mógłby być użyty do strukturalizacji urządzeń pamięciowych, dostosowujących te pamięci do wygodniejszego (z punktu widzenia użytkownika czy programisty) systemowego wykorzystania. Lista rozkazowa przeciętnego komputera zawiera kilkadziesiąt do stu kilkudziesięciu różnych operacji (wiele z nich jest zresztą redundancyjnych), [1] podczas gdy podstawowa

struktura pamięciowa - to ciąg dwustanowych komórek pamięciowych, podzielonych w jednostki o bardzo arbitralnie określonej długości - słowa (względnie, w funkcjonalnie sensowniejsze bajty) i odczytanych ciągiem liczb naturalnych czyli adresami. Ta prymitywna, adresowana struktura urządzeń pamięciowych wywołała określone konsekwencje, np. wszelkiej strukturalizacji pamięci, potrzebnej do efektywnego wykonywania złożonego przetwarzania informacji, dokonuje się programowo. Ale równocześnie elastyczność tak dokonywanej strukturalizacji ośrodka pamięciowego spowodowała, że większość propozycji układowej realizacji pamięci o bardziej złożonych funkcjach, tj. pamięci asocjacyjne, hardware'owa realizacja stosów, maszyny bezadresowe - praktycznie nigdy nie ujrzały światła dziennego. Kontrargumentem przeciwko nowemu rozwiązaniu było twierdzenie, że te same funkcje można zrealizować programowo opierając się na klasycznej von Neumann'owskiej strukturze adresowo zorganizowanej maszyny. Fakt, że taki styl rozumowania doprowadził w efekcie do nieuzasadnionej komplikacji software'owego składnika systemów liczących i w rezultacie również do "kryzysu software'owego" - wyszedł na jaw znacznie później.

Ten przykład dysproporcji między operacjami manipulacyjnymi i prymitywnymi strukturami pamięciowymi powoduje, że w maszynie przechowuje się wielką ilość informacji, do których dostęp jest bardzo utrudniony w wyniku ubóstwa mechanizmów dostępu do informacji. Do informacji można dostać się tylko przez adres i tylko w ten sposób można się przekonać jaka informacja tam jest pomieszczona i jaka jest tylko w tym konkretnym miejscu. Jest to przykład, nie jedyny zresztą, szokującej jednostronności i wąskiego, utylitarne go spojrzenia na istotę procesów obliczeniowych. Wydaje się, że uświadomienie sobie tych zjawisk jest warunkiem rozpoczęcia procesu ich usuwania.

Jest oczywiste, że z perspektywy czasu łatwiej jest ocenić rozwiązania, jakie kiedyś w przeszłości mogły być, chociaż nie zostały zastosowane. W takich przypadkach będę się starał wskazać przyczyny, które być może o tym zdecydowały. Znalezienie ich i nazwanie poza tym, że pokazuje logikę ówczesnego rozwoju jest użyteczne, ponieważ pozwala sprawdzić, czy dana przyczyna nadal istnieje, nadal stwarza pewne ograniczenia. Bo jeśli nie, to nowych rozwiązań warto szukać właśnie na takich "rozwidleniach" procesu ewolucji komputerów. Jak już powiedzia-

łem na wstępie, wiele aspektów procesu rozwojowego warte jest krytycznej analizy. Z konieczności będzie ona przeprowadzana kolejno, "warstwami" - poczynając od zagadnienia w pewnym sensie podstawowego, tj. procesu rozwoju architektury komputerów. Równocześnie, chociaż nie jest to celem głównym tego odcinka, będą dawane propozycje innych rozwiązań. Należy je jednak traktować nie jako propozycje, które mają stanowić załączek jakiejś nowej kompletnej propozycji. Są one bowiem zaledwie próbą uzasadnienia celowości krytyki dotychczasowego rozwoju i pokazania na przykładach, że taka krytyczna analiza technoewolucji komputerów może być użyteczna. Nie ulega wątpliwości, że brak dobrze rozwiniętej teorii procesów obliczeniowych, która mogłaby ukierunkowywać wysiłki konstruktorskie, nie da się niczym zastąpić, ale sytuacja taka była znamieną dla wielu dziedzin sztuki konstruktorskiej: ludzie znacznie wcześniej budowali samoloty nim poznali zasady aerodynamiki. Informatyka znajduje się w podobnej sytuacji. Społeczna potrzeba przetwarzania informacji jest znacznie większa niż społeczna potrzeba latania. Jest to chyba jedna z przyczyn żywiołowego rozwoju sztuki budowania komputerów, która nie ma w dotychczasowej historii techniki odpowiednika w swym dynamizmie. Wydaje się, że ta żywiołowość może dawać nadzieję, że taka analiza nie będzie bezpłodnym zajęciem. Być może nawet, że może ona być pewną niedoskonałą namiastką owego ukierunkowywania przyszłej działalności konstruktorskiej w dziedzinie komputerów, którego teoria na razie nie dostarcza. W tym celu, w miarę poddawania krytyce kolejnych "warstw" - propozycje będą rozszerzane, uzupełniane i modyfikowane w celu utworzenia względnie spójnego obrazu pewnego zespołu propozycji. Na ile będzie on lepszy, a nie tylko inny od tego, co mamy i produkujemy - jest oddzielną sprawą.

### Ewolucja architektury komputerów

Rozwój matematyki numerycznej w XVIII wieku, zapotrzebowanie na tablice nawigacyjne i nie licząca się z realiami ówczesnej prymitywnej technologii fantazja Charles'a Babbage'a spowodowały, że protoplasta współczesnych komputerów pojawił się w połowie XIX wieku. Był to nie tylko projekt, bo niektóre podzespoły tej maszyny jak np. "arithmetic mill" zostały nawet zrealizowane w ówczesnie dostępnej technologii, tj. w drzewie i metalu; urządzenia sterujące, pamięciowe i peryferyjne miały być oparte na



kartach perforowanych żakarda, a cały zamysł był tak wybiegający w przyszłość, tak odległy od możliwości ówczesnej technologii, że mimo stosunkowo znacznej pomocy finansowej ze strony państwa i wielkiej pomocy moralnej Lady Lovellace dla wynalazcy pierwszego komputera - całe przedsięwzięcie skończyło się klęską.

Wprowadzenie do użytku (początkowo głównie w urzędach statystycznych) kart perforowanych Holleritha, powstanie i rozwój firmy International Business Machines, budowa przez firmę Bell serii przekaźnikowych maszyn liczących, wykorzystywanych do naukowych obliczeń numerycznych charakteryzują początki współczesnej historii komputerów. Wielkie zapotrzebowanie na tablice balistyczne w okresie drugiej wojny światowej, znaczny rozwój elektroniki - w szczególności zbudowanie lampowych dekad liczących - dały w wyniku pierwszą elektroniczną maszynę cyfrową - ENIAC. W euforycznej akcji powojennego propagowania osiągnięć techniki militarnej - obok radaru, bomby atomowej została przez prasę radośnie ogłoszona jako jedno z największych osiągnięć, bo jakże inaczej określić stworzenie przez człowieka "elektronowego mózgu". I tak po raz pierwszy w historii komputerów powiedziano to, co nie jest w niej chyba najważniejsze, łącząc istotę postępu z rodzajem zastosowanych elementów konstrukcyjnych. Bo przecież ENIAC nie wyróżniał się, w sensie organizacyjnym, niczym nowym w stosunku do poprzedzającej go przekaźnikowej rodziny Mark firmy Bell. Porównanie jego kilkudziesięcio-słowej pamięci operacyjnej (zrealizowanej na dekadach dziesiętnych - prawda, że elektronicznych) z zamiarem Babbage'a wyposażenia maszyny w pamięć o pojemności 1000 słów - nie wypada na korzyść tego "mózgu elektronowego".

Tymczasem naprawdę genialne w swej prostocie pomysły Johna von Neumanna (zastosowanie układu dwójkowego i zasada przechowywania programu w tej samej pamięci, w której przechowuje się dane), które dały początek zarówno pierwszym, naprawdę współczesnym maszynom cyfrowym EDSAC, EDVAC i JOHNNIAC, jak i wszystkim obecnym komputerom - uzyskały już znacznie mniejsze "publicity". Nie jest zresztą najważniejsze, że opinia publiczna nie została właściwie poinformowana, który fakt z "zamierzchłej" historii informatyki miał dla rozwoju tej dziedziny większe znaczenie: zastosowanie do konstrukcji maszyn liczących układów elektronicznych, czy von neumannowska propozycja przechowywania programu w pamięci. Warto o tym wspomnieć tylko dlatego, że od tego czasu nauczyliśmy się li-

czyć generacje komputerów używając jako cezur momentów zastosowania nowych technologii lamp, tranzystorów, układów scalonych. Czasem można odnieść wrażenie, że konstruktorzy mają ochotę wprowadzić następne udoskonalone technologie, np. układy wielkiej integracji, aby z ich użyciem zbudowana maszyna mogła się nazywać maszyną IV generacji. Bo chociaż łatwo zafascynować czytelnika artykułów popularnych porównaniami mówiącymi, że w układach o wielkim stopniu scalenia w jednym kryształce można zawrzeć setki układów funkcjonalnych i tysiące elementów, które kiedyś mieściły się w wielkich pudłach i nawet takimi argumentami można przekonać niejednego użytkownika do prawidłowości tak przeprowadzanej linii postępu w konstrukcji komputerów, to przecież ich konstruktorzy powinni sobie przede wszystkim zdawać sprawę, że obecnie punkt ciężkości leży zupełnie gdzie indziej!

Powróćmy jednak do momentu pojawienia się koncepcji von Neumanna, gdyż wydaje się, że ówczesnie istniejąca sytuacja i sama koncepcja określiły w decydujący sposób rozwój maszyn cyfrowych na przeciąg co najmniej kilku, a może kilkunastu lat. Omówimy kolejno elementy tej sytuacji.

Podstawowe znaczenie miał fakt, zresztą chyba formalnie nigdy nie dowiedziony, że maszyny cyfrowe oparte na koncepcji von Neumanna będą mogły bez żadnych poważnych modyfikacji służyć do obliczania wszystkiego, co obliczyć się w ogóle da. Wynikało to łatwo z porównania ich z maszynami Turinga, których możliwości zostały wystarczająco precyzyjnie określone. Każda ówczesna maszyna cyfrowa miała repertuar rozkazów znacznie przewyższający to, co było potrzebne maszynie Turinga a taśmę o nieskończonej długości zastępowano myślą o zwiększaniu pojemności pamięci maszyny ad infinitum.

Trudno w tej chwili ocenić, na ile fakt ten przyczynił się do zainteresowania się przemysłu maszyną cyfrową, jako przede wszystkim produktem, na którym można zarabiać, który można (jak dalsze lata wykazały) modyfikować na dziesiątki i setki sposobów, nie wykraczając w gruncie rzeczy poza podstawową koncepcję. Niewątpliwie jednak taka cecha "otwartości" koncepcji (kiedy widać, że produkt oparty na niej będzie mógł zaspakajać potrzeby w dziedzinie obliczeń w sposób nie ograniczony niedoskonałością koncepcji) mogła być dla przemysłu bardzo atrakcyjna,

o ile w tym czasie już sobie to uświadamiano. Warto zwrócić uwagę, że produkty techniczne stosunkowo rzadko cechuje tak wielka uniwersalność. Dobrym przykładem z tej samej dziedziny mogą być maszyny analogowe. Choć znacznie wcześniej niż maszyny cyfrowe uzyskiwały one wiele cech bardzo atrakcyjnych dla użytkownika (łatwa zmiana parametrów równań, bezpośrednie oglądanie wyników, łatwe i oczywiste dla inżyniera "programowanie") - to przecież ich zbyt wąska funkcjonalność spowodowała znacznie mniejsze zainteresowanie przemysłu. W rezultacie, być może grozi im zupełne wyparcie przez maszyny cyfrowe - chociaż nie należy sądzić, że będzie to objaw pozytywnej prawidłowości rozwojowej. Do sprawy tej wrócimy jeszcze później. W tym miejscu chcieliśmy tylko wskazać na uniwersalność maszyn cyfrowych i niezwykle trafność koncepcji von Neumanna, które spowodowały, że dziedzina maszyn cyfrowych wywołała zainteresowanie przemysłu, który uznał, iż warto w tę dziedzinę angażować kapitały.

Drugim podstawowym elementem ówczesnej sytuacji było zapotrzebowanie na obliczenia - i to nie tyle nawet w sferze klasycznej matematyki numerycznej, co w zakresie zastosowania przetwarzania danych w przedsiębiorstwach. Z perspektywy lat widać wyraźnie, że ta dziedzina zastosowań komputerów umożliwiła wielu firmom, a przede wszystkim IBM, osiągnięcie wiodącej roli na rynku. Złożyło się na to kilka przyczyn: rozpowszechnione wykorzystywanie w rachunkowości maszyn opartych na kartach perforowanych, dość wysoki poziom organizacji przedsiębiorstw i bardzo rozsądna polityka rozwijania popytu. Jako ilustrację warto przytoczyć opinię Chorofasa, który analizując przyczyny przejścia przez IBM roli wiodącej na rynku amerykańskim po pierwszym okresie, gdy liderem był UNIVAC, podaje jako fakt najważniejszy to, że IBM w pierwszym okresie tylko dzierżawił maszyny, nie dopuszczając do konserwacji bezpośrednich użytkowników. Przez to udało się przed nimi ukryć niedoskonałości techniczne (głównie małą niezawodność) ówczesnych maszyn. Firma UNIVAC natomiast sprzedawała maszyny klientom; kłopoty z eksploatacją maszyn - mimo większego ówczesnego zaawansowania konstrukcyjnego maszyn UNIVAC, powodowały tracię klientów na rzecz IBM.

Te dwie przyczyny: istnienie produktu, potencjalnie łatwego do modyfikacji i istnienie zapotrzebowania na ten produkt wywołało proces, który obecnie często jest oceniany dość negatywnie. Uniwersytety, spełniające wiodącą rolę na początku procesu rozwojowego komputerów, straciły ją

bardzo szybko na rzecz przemysłu. Na skutek takiego rozwoju sytuacji, wszystkie późniejsze koncepcje, jak np. mikroprogramowanie, pamięci wirtualne - bywały wdrażane wiele lat po ich powstaniu. Niektóre, jak np. pamięci i procesory asocjacyjne do chwili obecnej nie osiągnęły tego etapu. Oczywiście były też skutki pozytywne. Przede wszystkim z chwilą, gdy o komputerach zaczęto myśleć jako o produkcie przemysłu, a nie uniwersyteckim instrumencie obliczeniowym - należało zapewnić mu cechy pożądane przez użytkownika. Na pierwszym miejscu stanęła sprawa niezawodności. To, co na uniwersytetach byłoby może rozwiązane przez pomysłowe metody wprowadzania redundancji układowej - przemysł rozwiązywał przede wszystkim przez zwiększenie niezawodności elementów. Nie był to krótki i łatwy proces - wymagał angażowania znacznych środków w prace technologiczne i podstawowe. W rezultacie jednak dysponujemy obecnie nie tylko obwodami scalonymi ale średnią i wielką integracją. Postępy technologii stały się tak szybkie, że wiele problemów teoretycznych (za klasyczny przykład może tu służyć minimalizacja sieci logicznych) stało się nieaktualne zanim doczekały się finalnego rozwiązania. Trzeba dodać, że stymulacja rozwoju technologii pochodziła również z innych źródeł, np. istotną przyczyną powstania układów scalonych była konieczność miniaturyzacji raketowego sprzętu elektronicznego.

Istniała wreszcie trzecia przyczyna, która decydowała o rozwoju przemysłu komputerowego. Była nią prostota koncepcji organizacji maszyny cyfrowej, wyrażająca się m.in. możliwością wydzielenia w niej klasycznych zespołów funkcjonalnych: arytmometru, układów sterowania, pamięci i urządzeń we-wy. Pozwoliło to w praktyce na zupełnie niezależne postawienie dobrze zdefiniowanych zadań przed grupami konstruktorów poszczególnych zespołów funkcjonalnych. Cecha taka jest niezwykle pożądana w warunkach przemysłu, pozwala bowiem na stosunkowo dobre zorganizowanie grup konstruktorskich. Niesie jednak i pewne niebezpieczeństwa, przede wszystkim nadmiernej izolacji poszczególnych zespołów. Zilustrujemy te niebezpieczeństwa wkrótce na przykładzie rozwoju urządzeń pamięciowych.

Zadanie, jakie globalnie zostało przekazane konstruktorom w tym pierwszym okresie rozwoju komputerów, polegało na uzyskaniu perfekcji rozwiązań w ramach pierwotnej von Neumannowskiej koncepcji i w ramach klasycznego podziału na jednostki funkcjonalne. Ta perfekcja oznaczała przede wszystkim uzyskanie wielkiej szybkości działania poszczególnych zespo-

łów, przy zachowaniu określonego poziomu kosztów sprzętu oraz niezawodności. To ostatnie zadanie, po pewnym przejściowym okresie fascynacji układami kontroli poprawności działania, zostało jednak stosunkowo szybko przerwane na technologów. Oceniając po latach wyniki osiągnięte przez konstruktorów trzeba stwierdzić, że osiągnięte zostało wiele i mało zarazem. Bo z jednej strony szybkość działania układów logicznych doszła do granicy, przy której czasy propagacji w połączeniach oraz ciepło wydzielane w układach limitują jej dalsze powiększanie, ale z drugiej strony w sztuce konstruowania arytmometrów uczyniono niewiele więcej poza przejściem od arytmometrów szeregowych do równoległych. W dziedzinie układów sterujących bardzo perspektywiczna i jeszcze w pełni nie wyeksploatowana koncepcja mikroprogramowania Wilkesa uzyskała szersze rozpowszechnienie dopiero w maszynach systemu 360. W dziedzinie pamięci operacyjnych - koncepcje Wilkesa z 1965 r. [2] w zakresie organizacji współpracy pamięci buforowych z pamięciami głównymi - zostały podjęte dopiero w maszynach serii 370. W urządzeniach wejściowo-wyjściowych wreszcie, do czasu pojawienia się urządzeń rysujących i grafoskopów, jedynym poważnym osiągnięciem było wprowadzenie do produkcji drukarek wierszowych oraz zwiększenie szybkości działania urządzeń perforujących i czytających materiał perforowany.

Rozwój szedł przede wszystkim w kierunku uzyskiwania coraz większej szybkości działania układów. W miarę pojawiania się, w wyniku tego rozwoju, pewnych dysproporcji oraz w wyniku dążenia do możliwie pełnego wykorzystania mocy obliczeniowej - struktura maszyn ulegała pewnym modyfikacjom. W owym czasie logiki tego rozwoju nie można było kwestionować, ponieważ sprzęt był drogi. Czy obecnie nadal ta sytuacja istnieje, czy nie czas wyeliminować ze struktury maszyn pewnych rozwiązań, które obecnie są nieuzasadnione i które można by nazwać niefunkcjonalnymi? W tym celu dokonamy krótkiego przeglądu zmian w architekturze maszyn, zmian, które zachodziły przede wszystkim w miarę wzbogacania systemów liczących w duże zestawy pamięci pomocniczych i urządzeń peryferyjnych.

## Zmiany struktury maszyn

Konstruktorzy maszyn pierwszej generacji oddawali ją w całości w ręce użytkownika. Większość programów pisał bezpośredni użytkownik, który też na ogół troszczył się o zgromadzenie w biblioteki częściej powtarzających się programów - najczęściej w zakresie metod numerycznych. Cała lista rozkazowa była do dyspozycji użytkownika, programowe posługiwanie się urządzeniami peryferyjnymi nie przedstawiało większych trudności, gdyż było ich niewiele: czytnik i perforator kart lub taśm. Przy wykonywaniu operacji we-wy arytmometr, układy sterowania i pamięć pozostawały praktycznie nieczynne - "czekały" do chwili nadejścia sygnału zakończenia wolnej operacji wprowadzania lub wyprowadzania danych. Ponieważ maszyny owego czasu służyły przede wszystkim do obliczeń numerycznych, charakteryzujących się znaczną przewagą operacji obliczeniowych nad operacjami we-wy - sytuacja była uznawana za względnie zadowalającą.

Gdy rozpoczęło się stosowanie maszyn do przetwarzania danych typu administracyjnego, taka organizacja przy ówczesnych wysokich kosztach sprzętu przestała być ekonomiczna. Należało zapewnić wykorzystanie szybkich składników maszyny w czasie wykonywania wolnych operacji wprowadzania i wyprowadzania danych. Do struktury maszyn wprowadzono mechanizm przerwań. W ten sposób rytm pracy maszyny przestał być określany wyłącznie programem. Zapoczątkowanie operacji we-wy pozostawiało czas jednostki centralnej do innego wykorzystania aż do momentu, gdy sygnał przerwania oznaczał, że rozpoczęta operacja została zakończona. W tym czasie maszyna mogła wykonywać inne obliczenia. Nie zastanawiano się wtedy bardziej wnikliwie, czy istniało inne rozwiązanie. Przyjęto najprostsze, najoczywściej się narzucające tzn. wykorzystanie czasu maszyny do wykonywania drugiego programu. W ten sposób wyniknęła koncepcja dwu- i wieloprogramowości. Oczywiście pojawiły się nowe problemy. Wieloprogramowość wymagała często (dla właściwego wykorzystania części centralnej) wprowadzenia więcej niż jednego kompletu urządzeń peryferyjnych do zestawu maszyny. Zwiększone wymagania dotyczące pojemności pamięci operacyjnej doprowadziły do stosowania dwóch lub trzech poziomów. To z kolei wywołało potrzebę przeprowadzania przesyłań informacji między poszczególnymi poziomami pamięci w trakcie wykonywania obliczeń. Rozwiązaniem było wprowadzenie niezwykle prostych, wyspecjalizowanych w transmisji procesorów - zwanych powszechnie kanałami. Struktura maszyny, w wyniku tych zmian, uległa

na tyle skomplikowaniu, że oddawanie maszyny do wyłącznej dyspozycji użytkowników przestało być praktyczne. Nie dawali oni gwarancji umiejętnego wykorzystywania całego sprzętu. Rozpoczął się proces przejmowania roli użytkownika przez wyspecjalizowaną grupę programistów - zwanych obecnie systemowymi. W pierwszej kolejności w ich kompetencje zostało oddane oprogramowanie urządzeń peryferyjnych oraz ogólne kierowanie pracą systemu. Było to oczywiście logiczną konsekwencją zmian, które dokonywały się w sprzęcie. Wywoływało to dalsze zmiany sprzętowe. Program sterujący pracą maszyny musiał być szczególnie starannie chroniony przed przypadkowymi zakłóceniami jego pracy wywołanymi przez programy użytkowników maszyny. W tym celu w liście rozkazowej wydzielono część, którą nazwano rozkazami legalnymi i od tej pory użytkownik mógł posługiwać się tylko tą zubożoną listą. Wykorzystywanie rozkazów nielegalnych zostało zastrzeżone tylko dla programistów systemowych. Wśród tych rozkazów znalazły się m.in. wszystkie operacje dotyczące urządzeń peryferyjnych. Oprogramowanie systemowe stało się nieodłącznym składnikiem systemu liczącego - stanowiącym rozszerzenie jego fizycznej struktury, bez którego maszyna cyfrowa nie mogła być użytkowana.

Zarysowana w dużym skrócie ewolucja struktury maszyn cyfrowych, której wynikiem były maszyny drugiej generacji, była konsekwencją ówczasnie uzasadnionego kierunku rozwojowego nakazującego maksymalne wykorzystanie środków technicznych - tzn. hardware'owego składnika systemu liczącego. Technicznie polegało to na kolejnym wykorzystywaniu jednego procesora przez nadrzędny program sterujący oraz podporządkowane mu programy użytkowników. Rytm pracy, w sensie przełączania procesora pod kontrolę programu sterującego, lub programów użytkowych, narzucany jest przez urządzenia peryferyjne, których przerwania wpływają na zachowanie się systemu liczącego (w czasie - przede wszystkim).

Gdy obecnie, z perspektywy piętnastu lat, spojrzeć na ukształtowany wówczas sposób organizacji pracy wieloprogramowej dla systemów liczących z bogatymi zestawami urządzeń peryferyjnych i pamięci pomocniczych - widać, że przyjęte rozwiązania zadecydowały również o przyszłych kierunkach ewolucji, które ujawniły zarazem ich wady; mam tu na myśli przede wszystkim struktury maszyn wielodostępnych. W istocie bowiem w strukturze fizycznej systemów liczących, przystosowywanych do współpracy na bieżąco z wieloma użytkownikami, wprowadzano bardzo nieistotne modyfika-

cje, składając cały ciężar dostosowania struktury systemu na odpowiednie oprogramowanie. Konieczność zapewnienia odpowiednio krótkiego czasu reakcji systemu spowodowało wprowadzenie zasady przełączania się procesora na obsługę kolejnego użytkownika na czas kilku do kilkudziesięciu milisekund. Przełączanie takie wykonuje się nawet wtedy, gdy użytkownik nie zgłasza żadnych nowych poleceń dla systemu i niezależnie jak proste jest zadanie, które ma system dla niego wykonać. Oczywiście, że w czasie między obsługą kolejnych użytkowników musi być wykonane wiele operacji pomocniczych dla zapamiętania stanu systemu i stanu obliczeń w momencie przerwania i przygotowania systemu do kontynuacji przetwarzania dla nowego użytkownika. W źle zaprojektowanych systemach te funkcje mogą zabrać większość mocy obliczeniowej systemu (konkretny a szokujący przykład zawiera referat Michelsona z 1968 r.). Spowodowało to wyraźne obniżenie zainteresowania systemami wielodostępnymi, co było wyraźnie widoczne w wielu referatach konferencji IFIP w 1968 r. I chociaż następne lata przyniosły rozwiązanie wielu trudności z zakresu małej efektywności systemów wielodostępnych (przede wszystkim przez postępy w zakresie ich oprogramowania), to przecież nie wyda się nieuzasadnione stwierdzenie, że wielodostępne systemy liczące, o współczesnej organizacji, są przykładem przesady w tendencji do ekonomicznego wykorzystania sprzętu przez stosowanie podziału czasu. Jeśli to prawda - to jakie mogło być inne rozwiązanie?

Jak można było postąpić 15 lat temu?

Owe odgałęzienie w procesie ewolucji struktury komputerów, o którym była mowa poprzednio, i od którego droga rozwoju mogła przebiegać inaczej - pojawiło się w momencie, gdy w liście rozkazowej wydzielono część nielegalną. Oznaczało to bowiem potrzebę wydzielenia w komputerze dwóch wyspecjalizowanych procesorów. Tendencja do minimalizacji sprzętu spowodowała, że pojedynczy procesor realizował na przemian funkcje programu sterującego i programów użytkowych. Nikt w owym czasie nie rozpatrywał serio (przynajmniej nie są mi znane publikacje na ten temat) możliwości wprowadzenia autonomicznego procesora sterującego pracą systemu liczącego, pracującego równocześnie z drugim, przeznaczonym wyłącznie do wykonywania programu, czy programów użytkowych. Nie nagromadziły się jeszcze wieloletnie doświadczenia związane z ewolucją techniczną



takiej hipotetycznej struktury dwuprocessorowej, trudno jest więc orzekać, czy taka organizacja systemów liczących nie okazałaby się w gruncie rzeczy ekonomiczniejsza. Można tylko przypuszczać, że struktura programów sterujących byłaby znacznie prostsza od obecnych i prawdopodobnie znacznie wcześniej rozpoczęłyby się proces przejmowania pewnych funkcji programów sterujących przez układy (petryfikacja software'u). Mogło to przynieść znacznie większą szybkość działania nie tylko procesora sterującego, ale też zwiększyć globalną efektywność całego systemu liczącego. Niewątpliwym wynikiem zwiększonej efektywności systemu byłyby oszczędności pochodzące z wyeliminowania zbędnych w takim układzie operacji pomocniczych, związanych z przełączaniem się z reżimu pracy programu sterującego na program użytkowy i odwrotnie. Takie zbędne operacje wywołuje obsługa każdego przerwania pochodzącego z urządzeń peryferyjnych i każda operacja we-wy występująca w programie użytkownika, która zawsze jest wykonywana przez oprogramowanie systemowe. Wiadomo bowiem, że w obecnych systemach jest to czynnik wyraźnie wpływający na efektywność: tak wyraźnie, że czas wykonywania programu użytkowego jest uzależniony od sposobu napisania jego składników związanych z operacjami wprowadzania i wyprowadzania danych. "Zblokowanie" tych operacji - minimalizujące liczbę odwołań do programu sterującego - wyraźnie może skrócić czas działania programu.

Najistotniejszą jednak zmianą, wynikającą z wprowadzenia wyspecjalizowanego procesora sterującego byłby fakt, że rezydujący w nim program sterujący mógłby w każdej chwili wykonywać swoje funkcje. Usunięte zostałoby w ten sposób dość paradoksalne (w obecnej strukturze) zjawisko, że program sterujący, który ma dyrygować pracą całego systemu, uzyskuje nad nim kontrolę wtedy, gdy odwoła się do niego jeden z programów użytkowych, względnie, gdy jedno z urządzeń zewnętrznych swym przerwaniem zgłosi zapotrzebowanie na "obsługę". Taki mechanizm działania programu sterującego skłania raczej do nazywania go programem interweniującym, gdyż trudno mówić o sterowaniu w znaczeniu, jakie się zwykle temu słowu przypisuje, przy tak doraźnym tylko uzyskiwaniu kontroli nad systemem liczącym przez ten program. Uzmysłwienie sobie wszystkich korzyści jakie mogłyby wynikać z ciągłej, współbieżnej z programami użytkowymi aktywności programu sterującego, mającego do dyspozycji własny procesor, wymagałoby znacznie więcej miejsca, a przede wszystkim doświadczeń płynących choćby z koncepcyjnego "przeniesienia" funkcji pro-

gramu sterującego ze struktury jednoprocessorowej do dwuprocessorowej. Jedną korzyść, nie wiadomo czy najważniejszą, nasuwa się jednakże niewątpliwie. Gdy program sterujący i programy użytkowe wykorzystują ten sam procesor, program użytkowy jest zawieszany nie tylko z przyczyn, które mają źródło w nim właśnie, czyli są konieczne "z jego punktu widzenia", ale także (a często przede wszystkim) wskutek przyczyn, których źródło leży poza nim. Przyczynami tymi są wszystkie przerwy generowane przez urządzenia peryferyjne, których praca została zainicjowana przez inne programy użytkowe w okresach ich aktywności. Praca programu użytkowego zostaje więc podzielona na małe odcinki czasowe tylko dlatego, że program użytkowy musi ustąpić miejsca programowi sterującemu. Oddzielny procesor sterujący pozwalałby niewątpliwie znacznie zmniejszyć częstotliwość tego rodzaju przerw w pracy programu użytkowego, co niewątpliwie zwiększyłoby globalną efektywność systemu. Analiza licznych przerw, przeprowadzona przez program sterujący współbieżnie z pracą programu użytkowego wykazałaby, że przerywanie aktualnie wykonującego się programu użytkowego nie jest w danej chwili konieczne. A w strukturze jednoprocessorowej program ten musi być przerywany często tylko po to, aby w wyniku analizy okazało się właśnie, że przerywanie pracy konieczne nie było i sterowanie powraca do tego samego programu użytkowego, po interwencji programu sterującego.

Jeśli nawet obraz ten został uproszczony - m.in. wskutek nie uwzględnienia wpływu hierarchii przerw i programów oraz "maskowania" przerw - to prawdopodobnie wystarczająco zilustrował różnicę w działaniu takiego systemu dwuprocessorowego w stosunku do rozwiązań tradycyjnych.

### Czy systemy wielodostępne mają przed sobą przyszłość?

Powróćmy jednak do głównego toku myśli dotyczących ewolucji komputerów. Jej przedostatnim osiągnięciem (przed minikomputerami) były gigantyczne systemy wielodostępne. Mimo że trudno je chyba uznać za pełny sukces producentów sprzętu informatycznego, gdyż podstawowa wyгода użytkowników takich systemów, obiecwana przez producentów, nigdy w pełni jeszcze nie została osiągnięta, to przecież jednak ostatnie lata oznaczają zdecydowany wzrost popularności takich systemów. Wystarczy niezbyt długi spacer ulicami centrum Londynu, aby napotkać co najmniej kil-

ka firm, gdzie za jednego funta każdy przechodzień może zakupić godzinę dostępu do zupełnie niezłe oprogramowanego systemu wielodostępnego. A przecież Anglia nie jest liderem w tej dziedzinie. W USA odnotowano już nawet, w związku z gwałtownym rozwojem sieci usług informatycznych abonowanych telefonicznie, pierwsze przestępstwa: nielegalne podłączenie, przez pomysłowego studenta, do jednej z linii przesyłowych łączących centralny komputer z regionalnym ośrodkiem - dodatkowego prostego terminalu i zorganizowanie usługowego ośrodka obliczeniowego o cenach skalkulowanych dwukrotnie niżej. Niskie ceny spowodowały niezwykłą popularność firmy, co z kolei wywołało znacznie większe od normy obciążenie linii transmisji danych i w ten sposób przestępstwo się wydało. Ten wyglądający na anegdotę przykład jest chyba niezłą ilustracją rozwoju rynku usług informatycznych, opartych na systemach wielodostępnych. Tak więc pytanie zawarte w podtytule wydaje się czysto retoryczne.

W jakim stopniu minikomputery - to najnowsze i bardzo reklamowane dziecko informatyki - mogą stanowić zagrożenie dla wielodostępnych gigantów? Jeśli systemy wielodostępne są takim sukcesem, to dlaczego pojawiły się minikomputery, które zdobywają nowe zastosowania, znacznie szersze niż początkowo chcieli to przyznać przeciwnicy minikomputerów? Minikomputery stanowią na ogół krok wstecz (w zakresie struktury) skojarzony z krokiem wprzód - w zakresie wykorzystywania nowych technologii. Czy postępu, jaki dokonał się w dziedzinie budowania niezwykle tanich mini- i mikrokomputerów, nie można wykorzystać w budowie systemów wielodostępnych? Nim odpowiemy na te i podobne pytania, warto przypomnieć sobie obietnice, które składali producenci przyszłym użytkownikom systemów wielodostępnych: czym miały one różnić się nad dotychczas znanymi maszynami?

#### Jakie cechy maszyn wielodostępnych zapowiadali producenci?

Maszyny wielodostępne miały dostarczyć użytkownikowi taniej mocy obliczeniowej: przez obniżenie kosztów eksploatacyjnych, głównie przez możliwe pełne wykorzystanie zainstalowanych środków technicznych i scentralizowanie personelu obsługi technicznej w jednym miejscu. Po drugie: użytkownik miał w tych systemach uzyskać ponownie bezpośredni dostęp do maszyny, przez zastosowanie pracy on-line, redukującej czas obrotu zadania do pojedynczych sekund, czy minut. Równocześnie przez zastosowanie

zdalnych połączeń - moc obliczeniowa maszyny miała być "doprowadzona" do miejsca najwygodniejszego dla użytkownika, tj. do jego laboratorium czy biura, w sposób podobny, jak doprowadza się moc elektryczną. Rzeczywiście, we wszystkich pomieszczeniach niektórych dużych laboratoriów zainstalowano kontakty, umożliwiające podłączanie dalekopisów współpracujących z systemem wielodostępnym. Po trzecie: systemy wielodostępne miały umożliwić tworzenie tak skomplikowanych a zarazem sprawnych systemów programowania, jak dotychczas to jeszcze możliwe nie było. Do tego celu miały służyć wielkie banki danych i procedur, które tworzone wspólnym wysiłkiem użytkowników takiego systemu, miały być też wspólnie wykorzystywane. Jak po latach, które upłynęły od czasu wygłoszenia tych zapowiedzi, wygląda realizacja obietnic producentów? Najlepiej się powiodło z realizacją pierwszej i drugiej zapowiedzi - najgorzej z trzecią. Użytkownik dysponujący u siebie tylko dalekopisem, ma rzeczywiście mało kłopotu z jego eksploatacją i stosunkowo tanio może zakupić moc obliczeniową maszyny. Równocześnie jednak, jeśli typ zadania wymaga przesyłania dużej ilości danych, może stwierdzić, że opłaty za transmisję danych stanowią znaczny procent całych kosztów eksploatacji. Okazało się bowiem, że rozwój sieci teletransmisji nie nadąza za rozwojem techniki obliczeniowej i obniżka kosztów transmisji nie jest tak szybka, jak obniżka kosztów mocy obliczeniowej. Pojawienie się tanich minikomputerów może w tej sytuacji skłaniać wielu użytkowników do przejścia na "indywidualne" przetwarzanie danych. Wielka niezawodność minikomputerów praktycznie eliminuje konieczność obsługi technicznej urządzenia w sensie, jaki mu nadawały maszyny drugiej generacji. Tak więc w wyniku rozwoju technologii okazuje się, że pierwsza zaleta, charakterystyczna dla systemów wielodostępnych - staje się mało istotna, bo może być uzyskana inaczej, często dla użytkownika dogodniej.

W zakresie skrócenia czasu reakcji i zwiększenia dostępności do maszyny (druga cecha systemów wielodostępnych) sytuacja również nie jest najlepsza i minikomputery mogą tu z powodzeniem konkurować. Zapewnienie krótkiego czasu reakcji wymaga od centralnego procesora częstego przełączania się w celu obsługi poszczególnych użytkowników. Ponieważ straty czasu na przełączanie rosną wraz ze wzrostem liczby użytkowników czynnych i ze skróceniem wymaganego czasu reakcji, konieczne jest przyjmowanie kompromisów, które mogą nie zadowalać ani użytkowników (bo czas reakcji jest stosunkowo długi) ani dysponenta systemu wielodostępnego

(bo liczba abonentów, ze względu na potrzebny czas reakcji nie jest zbyt duża, a więc eksploatacja staje się kosztowna). Na kształtowanie się sytuacji szczególnie niekorzystnie wpłynęło założenie, że urządzenie końcowe użytkownika powinno być proste i nie dysponować żadną mocą obliczeniową. W związku z tym, dla załatwienia najprostszego zlecenia użytkownika - jak np. wymiana jednego rozkazu w jego programie - angażowana jest "uwaga" potężnego procesora centralnego. Związane z tym procesy przełączania w wielu przypadkach przekraczają swym czasem trwania czas użytecznych manipulacji na informacjach. Dlatego też od kilku lat obserwujemy tendencję do stopniowego wprowadzania do urządzeń końcowych użytkownika pewnej lokalnej mocy obliczeniowej. W zależności od stopnia wyposażenia w tę moc zaslugują one na nazwę "inteligentnych terminali", której to nazwy dla tego typu urządzeń coraz częściej się używa. Prócz rozpowszechniania się inteligentnych terminali inne jeszcze zjawisko przemawia za tezą, że uzyskanie ekonomiczne krótkiego czasu reakcji w systemach wielodostępnych, zorganizowanych w dotychczasowy sposób, jest niemożliwe. Wielu producentów proponuje użytkownikom teleprzetwarzanie, które zapewnia możliwość zdalnego wykonywania przetwarzania partiowego. Zadanie może być zdalnie przedłożone do wykonania, a wyniki dostarczone na to samo miejsce. Jest to dużo szybszy i wygodniejszy sposób niż przy tradycyjnym przetwarzaniu partiowym - jednak bez jakichkolwiek możliwości interwencji użytkownika w trakcie wykonywania programu. Taki sposób pracy w znacznym stopniu zmniejsza straty mocy obliczeniowej i jest rozwiązaniem kompromisowym, umożliwiającym ekonomiczną egzystencję systemów wielodostępnych. Koszt tego kompromisu ponosi jednak użytkownik, który musi przy teleprzetwarzaniu zrezygnować z możliwości pracy konwersacyjnej, w sensie, jakim temu słowu zwykle się nadawało. Tak więc w wielu przypadkach, najbardziej ekonomicznym dla niego rozwiązaniem może być nabycie własnego minikomputera, który zapewnia rzeczywiście konwersacyjną współpracę przy niskich kosztach eksploatacji. Minikomputery, w porównaniu z systemami wielodostępnymi, okazują się więc wszechstronnie konkurencyjne w zakresie kosztów eksploatacji, bezpośredniej dostępności i krótkiego czasu reakcji. Powodzenie minikomputerów jest tym pełniejsze, że dotychczas nie zostały spełnione oczekiwania w zakresie stworzenia przez systemy wielodostępne środków do wspólnego wykorzystywania wspólnie tworzonych zasobów danych i programów. Jakże były tego przyczyny?

### Co spowodowało rozczarowanie systemami wielodostępnymi?

Jedną z przyczyn, już uprzednio wspomniana, to zachowawcza tendencja przystosowania hardware'owej struktury systemów liczących, stosowanych przy przetwarzaniu partiovym, do potrzeb wielodostępnych systemów pracujących on-line przede wszystkim na drodze programowej. Spowodowało to nadmierną rozbudowę oprogramowania zarządzająco-sterującego - zarówno w sensie jego objętości jak i zużycia mocy obliczeniowej. Dodatkowo obciążało to kadry projektantów oprogramowania producenta, mało pozostawiając sił wolnych dla opracowania bardziej zaawansowanych systemów użytkowych.

Drugą przyczyną, z pierwszą właściwie związana to fakt, że rozwiązania programowo-techniczne (opracowane w środowiskach uniwersyteckich), które mogły być podstawą nowej organizacji systemów wielodostępnych, nie zostały przez przemysł zaakceptowane. Opinię taką wyraża Peter J. Denning, przewodniczący Grupy Zainteresowań ACM, w bardzo interesującym artykule polemicznym [ 3 ]. "Rozwiązanie problemów oprogramowania w CTSS - Compatible Time Sharing System i w MULTICS - Multiplexed Information and Computing Service (obydwa systemy opracowane zostały w Massachusetts Institute of Technology - przyp. red.) oparte jest na zasadach programowania modularnego i wspólnego wykorzystywania informacji; niezbędne do tego celu mechanizmy zostały zrealizowane w CTSS jako "system zbiorów", a w MULTICS jako pamięć wirtualna. Rozwiązanie problemów ochrony zbiorów w systemie MULTICS zostało oparte na koncepcjach ochronnych "pierścieni" i "domen" i na kontrolowanym dostępie do informacji. Cechą charakterystyczną obydwu tych rozwiązań jest to, że nie mogą być wprowadzone do większości systemów aktualnie dostępnych na rynku, bez powodowania znacznych zmian w architekturze sprzętu i oprogramowania tych systemów. Jest błędem kierownictwa, że nie rozumiało pewnych pryncypiów; doprowadziło to do marketingu systemów, w których niemożliwe jest zastosowanie trafnych technicznie rozwiązań problemów oprogramowania i ochrony. Nie można obciążać badaczy winą nie opracowania odpowiednich rozwiązań. Gdyby nawet kierownictwo tej nocy nawiedził anioł i zaordynowałby przeprojektowanie nazajutrz ich systemów, to i tak należałoby czekać

aż "owoce dojrzeją". Tak drogie są nowe systemy i tak dobrze obwarowało się stare".

I chociaż nie tak długo czekano na jaskółki nowego, bo przecież P.J. Denning opublikował artykuł w 1971 r. a już w drugiej połowie 1972 r. IBM wprowadził pamięć wirtualną w maszynach 370/158 i 168 to jednak, jeśli opóźnienie odniesiemy do daty opracowania systemów CTSS i MULTICS - trzeba w pełni przyznać Denningowi rację. Nie wiadomo równocześnie (bo brak jest jeszcze szczegółowych danych na temat wspomnianych nowych modeli IBM-owskich) na ile stanowią one rzeczywiście rozwiązanie wszystkich kłopotów. IBM jest nie tylko skrepowane koniecznością zachowania dorobku programowego swoich klientów - co jest z punktu widzenia użytkowników cechą pozytywną - ale podlega również ograniczeniom anty-trustowym, które nie pozwalają na swobodne przechodzenie np. do dziedziny działalności producentów minikomputerów. A wydaje się właśnie, że właściwego rozwiązania wielkich systemów wielodostępnych należy poszukiwać na drodze "składania" ich z wielu, funkcjonalnie wyspecjalizowanych, autarkicznych podsystemów obliczeniowych, w technicznej realizacji opartych na zastosowaniu specjalizowanych mikro- i minikomputerów.

Przedstawimy teraz propozycję organizacji systemów wielodostępnych nie obciążoną wadami, krytykowanymi uprzednio. Zasada, która określa architekturę systemu wielodostępnego omawianego w tym odcinku, jest identyfikacja procesów, które będą przebiegać w takim systemie. Wtórny wobec tej zasady jest sposób przypisywania tym procesom odpowiednich wyspecjalizowanych funkcjonalnie procesorów, realizowanych w postaci mikro- czy minikomputerów.

Podstawowym problemem w takim podejściu jest rozdzielenie procesów na takie, które przebiegają lokalnie u poszczególnych użytkowników oraz na procesy zachodzące w centralnym kompleksie. Procesy te można podzielić także na: systemowe, zawiadujące pracą systemu - centralnego lub lokalnego oraz robocze (użytkowe) tj. związane z przetwarzaniem bezpośrednio użytecznym. Chociaż ten ostatni podział może wydawać się arbitralny to z pewnością okaże się użyteczny.

## Funkcje systemu lokalnego

Charakterystyczną cechą dotychczas realizowanych systemów wielodostępnych było wykonywanie wszelkich procesów w kompleksie centralnym. Dopiero wprowadzenie terminali inteligentnych zapoczątkowało rozdzielanie procesów na centralne i lokalne. Zasada, jak przeprowadzać ten podział, powinna określać w sposób ogólny wytyczne dla architektów takich systemów, natomiast szczegóły mogą występować dopiero przy projektowaniu konkretnych systemów. Taką ogólną zasadę można sformułować następująco: "do procesów lokalnych należy kwalifikować te procesy, w których uzyskanie racjonalnie krótkiego czasu reakcji systemu jest warunkiem pozytywnej oceny systemu przez użytkownika w trybie pracy konwersacyjnej".

Podstawą takiego sformułowania są badania, które wykazały niesłuszność rozpowszechnionego mniemania, że czas reakcji powinien być jak najkrótszy, aby system był oceniany przez użytkownika jako wygodny w użytkowaniu w trybie konwersacyjnym. Okazało się na przykład, że istnieje pewne optymalne opóźnienie, z jakim powinny być przekazywane zwrotnie przez system informacje o popełnieniu przez użytkownika błędu [4]. Czas ten waha się, w zależności od aktualnego zaangażowania użytkownika. Zbyt szybkie przekazywanie informacji zwrotnej dezorganizuje działania użytkownika. Jest to bardzo ważne, gdyż pozwala i równocześnie nakazuje odpowiednio dobierać sposób realizacji procesów, najkorzystniejszy z punktu widzenia komunikacji człowiek-maszyna. Równocześnie pozostawia inżynierowi pewną swobodę, gdyż okazuje się, że nie każdy proces powinien być realizowany "jak najszybciej". Takie kryterium, często stosowane, nie zawsze umożliwiało ergonomicznie prawidłowe rozwiązania. O wyborze rozwiązania z reguły decydowały inne kryteria, np. co było "wygodnie" z punktu widzenia technicznego realizować szybko, a co wolno.

Pozostaje wprawdzie kwestią otwartą, jak szczegółowo, już w ramach hierarchizacji procesów lokalnych (z punktu widzenia czasów reakcji) wybierać te, które powinny przebiegać najszybciej, i te, w których opóźnienia mogą być większe. Wspomniana wyżej praca może być źródłem szczegółowych wskazówek w tym względzie, chociaż nie wyczerpuje ona wszystkich sytuacji, z którymi może zetknąć się konstruktor architektury systemu. Niewątpliwie w wielu przypadkach celowe może być przeprowadzenie odpowiednich uzupełniających badań. Czasem jednakże można uzyskać przybliżoną odpowiedź, posługując się pozornie banalną regułą, która brzmi:



"System powinien reagować szybko w takich przypadkach, w których użytkownik, nie znający szczegółów realizacji systemu i sposobu jego działania, oczekuje szybkiej odpowiedzi".

Wyjaśnimy teraz dlaczego reguła taka jest tylko pozornie banalna. Otóż systemy przetwarzania informacji realizują wiele funkcji, które powtarzają pewne czynności bardzo łatwe do wykonania przez człowieka. Nie oznacza to wcale, że są one "łatwe" do wykonania maszynowego.

Ta trudność m.in. wynika z tego, że wszelkie procesy rozpoznawania przebiegają np. w ośrodku wzroku równolegle. Natomiast w maszynie wykonywane są szeregowo, krok po kroku, bit po bicie. Wywołuje to znaczne wydłużenie czasu reakcji, nie kompensowane szybkością operacji elementarnych. Użytkownik nieświadomy szczegółów tego przetwarzania odbiera "ślamazarność" maszyny, w wykonywaniu takich prostych dla niego funkcji, jako fakt hamujący jego pracę (poza oczywistą przerwą w działaniu, wywołaną oczekiwaniem na odpowiedź a dodatkowo skłaniającą do wniosku, jak głupio zorganizowany jest system, z którym ma pracować).

Dobrym przykładem może tu być porównanie czasu wyszukiwania jakiegoś fragmentu tekstu na tabulogramie przez człowieka, np. przy redagowaniu programu i przy wprowadzaniu poprawek - z czasem zużytych na tę samą czynność przez program redakcyjny, pracujący konwersacyjnie. Porównanie takie na ogół nie wypada na korzyść maszyny, szczególnie jeśli użytkownik dobrze zna swój program. I chociaż na pewno człowiek popełni znacznie więcej omyłek, nie zmienia to faktu, że maszyna będzie oceniona przez niedoświadczonego użytkownika jako bardzo opieszala. Tymczasem znana jest już metoda, która pozwala znacznie przyspieszać wyszukiwanie interesujących fragmentów w tekście [ 5 ]. Małe rozpowszechnienie tej metody może być spowodowane przede wszystkim brakiem nacisku na wygodny kontakt człowiek-maszyna.

Podobnych przykładów może dostarczyć programowanie monitorów graficznych. Żądania użytkownika dotyczące wymazywania figur, czy ich fragmentów, przesuwania, obrotów - powinny być wykonywane bardzo szybko, jeśli nawet operacje te z punktu widzenia zmian, które należy wykonać w strukturach zobrazowania, są skomplikowane.

Tak więc niewątpliwie procesy manipulacji na zobrazowaniach powinny być procesami lokalnymi. Gdyby bowiem trzeba było takie procesy wykony-

wać w kompleksie centralnym - opóźnienia wywołane między innymi transmisją danych uczyniłyby monitor graficzny bardzo niewygodnym narzędziem pracy.

Poniżej podamy procesy, które należy kwalifikować do lokalnych, wychodząc z zasad wyżej omówionych i zilustrowanych przykładami:

- rozpoznawanie zleceń użytkownika (które mogą przyjmować formę z dużą redundancją, jeśli są podawane w sposób przypominający zdania języka naturalnego) i szybkie potwierdzenie przekazania zlecenia do centralnego kompleksu (jeśli nie będzie ono wykonywane lokalnie);
- informowanie użytkownika o możliwościach systemu lokalnego sposobem "pytanie-odpowiedź" lub metodami programowanego uczenia; informowanie o stanie gotowości do przyjmowania zleceń przez kompleks centralny (w tym przypadku opóźnienia w reakcjach systemu mogą być większe - i będą przyjmowane jako naturalne);
- proste przetwarzanie informacji z wykorzystaniem lokalnych zbiorów informacji; modyfikacja zbiorów lokalnych;
- redagowanie tekstów i programów w trybie konwersacyjnym, przeznaczonych do przetwarzania w kompleksie centralnym;
- strukturalizowanie wyników przekazanych z kompleksu centralnego dla nadania im swoistej postaci wydawniczej, określonej potrzebami użytkownika: zestawianie danych w różnego typu tabele, wykresy, grafy itp. w trakcie konwersacyjnej sesji;
- przygotowanie i modyfikowanie danych typu graficznego: tworzenie rysunku, opisywanie, usuwanie i przesuwanie części rysunku przeznaczonych do przetwarzania w kompleksie centralnym;
- sterowanie pracą systemu lokalnego i komunikacja z kompleksem centralnym.

Omówione procesy lokalne: robocze i systemowe, których lista może być oczywiście rozszerzana, lub w niektórych przypadkach upraszczana, realizowane byłyby w takim systemie przez zestaw złożony z minikomputera (lub dwóch minikomputerów: roboczego i sterującego) i urządzeń peryferyjnych,

jak np. maszyny do pisania, monitora ekranowego alfanumerycznego lub graficznego, urządzenia do wykonywania trwałych kopii treści ekranu. W wielu przypadkach zestaw lokalny powinien być też wyposażony w odpowiednio pojemną pamięć pomocniczą, np. dyskową.

Systemy lokalne byłyby podłączone liniami transmisji danych do kompleksu centralnego wykonującego bardziej złożone funkcje przetwarzania danych.

### Kompleks centralny

Omówienie procesów, które powinny przebiegać w kompleksie centralnym, podzielimy na dwie części. W pierwszej omówimy procesy robocze. Pozwoli to na zaproponowanie pewnej makrostruktury tego kompleksu. Po jej określeniu można będzie podać procesy systemowe kompleksu centralnego i ewentualnie dokonać korekt makrostruktury tego kompleksu.

Gdy omawialiśmy realizację zapowiedzi dotyczących systemów wielodostępnych stwierdziliśmy, że najgorzej powiodło się producentom maszyn w zakresie dostarczenia użytkownikom możliwości tworzenia wielkich systemów oprogramowania i wielkich banków danych. Wyniknęło to z zastosowania starych zasad organizacji logicznej do nowych, skomplikowanych zadań takich systemów. Ponieważ nie oznacza to wcale, że wielkie systemy wielodostępne przestały być dla użytkowników atrakcyjne, należy zwrócić uwagę przede wszystkim na te funkcje, które dotychczas najtrudniej było realizować, a które zaawansowanym użytkownikom są bardzo potrzebne.

Dla zachowania racjonalnej zwięzłości opisu wygodniej będzie operować klasami procesów roboczych przebiegających w kompleksie centralnym, zamiast ich szczegółowego wyliczania.

### Procesy robocze kompleksu centralnego

Pierwszą klasą procesów roboczych stanowić mogą procesy związane z wykonywaniem obliczeń numerycznych. Jest charakterystyczne, że chociaż obliczenia numeryczne stanowią malejącą część obciążenia maszyn cyfrowych, to przecież w tej właśnie dziedzinie pojawiają się zapotrzebowa-

nia na coraz większą szybkość działania - zgłaszane przez fizykę teoretyczną, ekonomię, meteorologię, chemię. W związku z tym zaczyna się obserwować tendencję do wyposażania maszyn w wyspecjalizowane jednostki przetwarzające - np. do wykonywania operacji na macierzach. W wielu przypadkach zapotrzebowania pojedynczego użytkownika nie są jednak tak wielkie, aby kupno lub dzierżawa wyspecjalizowanej maszyny było dla niego ekonomicznym rozwiązaniem. Dlatego też system wielodostępny wyposażony w takie możliwości stanie się dla tej klasy użytkowników bardzo atrakcyjny.

Do drugiej klasy procesów roboczych zaliczymy procesy przetwarzania napisów, list, złożonych struktur listowych. Zastosowania maszyn cyfrowych, związanych z tymi procesami uzyskują coraz większe znaczenie. Powstawanie wyspecjalizowanych języków jak LISP, COMIT, SNOBOL mających bardzo luźne związki z innymi rozpowszechnionymi językami programowania jak ALGOL czy FORTRAN świadczy, że natura tych procesów jest zupełnie odrębna. Jest też charakterystyczne, że odmienne jest też podejście do organizowania pamięci jednopoziomowych, przeznaczonych do przechowywania struktur listowych [6]. Fakty te wskazują, że celowe byłoby zupełnie odrębne podejście do realizacji procesorów, przeznaczonych do przetwarzania napisów i struktur listowych. Gdy zauważymy jeszcze, że jedno ze współczesnych podejść do implementacji translatorów zakłada wykorzystywanie języków wyższego rzędu typu LISP czy SNOBOL - a przeszkodą w szerszym stosowaniu jest ich na ogół dość niska efektywność - dojdziemy do wniosku, że już tylko rozwój metod translacji stwarza wystarczająco duże zapotrzebowanie na takie procesory. Ich dostępność w kompleksie centralnym mogłaby spowodować, że wiele przebiegów translacji, nawet dla standardowych translatorów, wykonywana byłaby właśnie w tych specjalizowanych procesorach.

Do trzeciej klasy procesów roboczych można zaliczyć procesy specyficzne dla przetwarzania danych w zastosowaniach komercyjnych, administracyjnych, planowania i innych z tej dziedziny. Wydawać by się wprawdzie mogło, że długo już trwający rozwój tej właśnie dziedziny zastosowań doprowadził do specjalizacji maszyn w tym właśnie kierunku i dlatego systemy wielodostępne mało mogą mieć do zaoferowania nowego w tej dziedzinie użytkownikowi. Jednakże zyskująca coraz większą popularność koncepcja organizacji banków danych spowodować powinna zwiększone zainteresowa-

nie systemami wielodostępnymi. W tej dziedzinie zastosowań przeprowadzenie linii podziału między procesami lokalnymi a centralnymi może nastroić znaczne trudności. Wynika to stąd, że programy operują wielką ilością danych, dla wielu użytkowników może więc być znacznie bardziej ekonomiczne korzystanie z lokalnego banku danych. Z drugiej strony, programy użytkownika, które wykonują proste przetwarzania, ale wymagają częstego dostępu do danych gromadzonych przez wielu użytkowników, powinny być wykonywane właśnie w kompleksie centralnym. Dodatkowym utrudnieniem, charakterystycznym dla wielu zastosowań tej sfery jest konieczność zapewnienia skutecznej ochrony przed dostępem niepowołanych osób do informacji przechowywanych w systemie. Póki więc kompleks centralny nie będzie mógł zapewnić wiarygodnych gwarancji w tym zakresie - użytkownik zawsze będzie korzystał z własnych, lokalnych systemów, gdzie taką ochronę łatwiej zapewnić.

Do czwartej klasy procesów roboczych zaliczymy procesy przetwarzania informacji dwu- i wielowymiarowej. Przykładami tego rodzaju procesów są: rozpoznawanie obrazów, przetwarzanie obrazów dla uzyskania bardziej zwężonego zapisu kodowego obrazu, uwydatnianie szczegółów przy zdalnej transmisji fotografii, rozpoznawanie mowy. Dotychczasowe doświadczenia informatyki w tym zakresie pokazały, że klasyczne struktury maszyn cyfrowych są szczególnie nieprzydatne i nieefektywne przy wykonywaniu tego typu przetwarzania informacji. Dla tego rodzaju zadań zaczyna się budować specjalizowane procesory, mające w swych listach rozkazowych operacje logiczne dotyczące elementów dwuwymiarowej macierzy, w której znacznie lepiej zostaje odwzorowany obiekt, na którym wykonuje się przetwarzanie. Duże nadzieje wiąże się również z wykorzystaniem do przetwarzania informacji dwuwymiarowych nowych zasad, opartych na przetwarzaniu optycznym wykorzystującym światło spójne<sup>1</sup>. Wyposażenie kompleksu centralnego w wyspecjalizowane procesory dla tego typu przetwarzania może znacznie rozszerzyć zakres jego zastosowań. System taki może być bardzo atrakcyjny dla licznych użytkowników, dotychczas w ogóle nie korzystających z maszyn cyfrowych. Nie ulega jednak wątpliwości, że ten typ przetwarzania w chwili obecnej jest jeszcze wielką nowością, używaną do bardzo specjalnych celów i wobec złożoności specjalizowanych procesorów - bardzo kosztowną. Może to budzić przeświadczenie, że nawet wyposażenie kompleksu centralnego w takie procesory rzadko może być uzasadnione ekonomicznie.

<sup>1</sup> Z. Wrzeszcz: Układy optyczne w przetwarzaniu informacji, str. 31

Wydaje się jednak, że sytuacja taka będzie tylko przejściowa i w przyszłości wiele z tych funkcji będzie musiało być wykonywanych nawet lokalnie, dla skonstruowania urządzeń końcowych rozpoznających rysunki, teksty i mowę. Tak więc wyposażenie kompleksu centralnego w ten typ procesorów wydaje się być prawie konieczne dla stworzenia odpowiednich warunków szerszego eksperymentowania w tej dziedzinie przetwarzania informacji.

Istnieje jeszcze inny motyw włączenia tego zagadnienia w skład opracowania dotyczącego problemów maszyn następnych generacji. Z dotychczasowych, skromnych jeszcze doświadczeń informatyki wynika, że często najefektywniejszym sposobem przechowywania informacji graficznej jest wykorzystanie technik fotograficznych w pamięciach, zamiast przechowywania zakodowanego obrazu np. na nośnikach magnetycznych. W technikach fotograficznych występują trudności ze zmianą zapisu. Widoczna jest konieczność poszukiwania nowych technik pamięciowych, przystosowanych do przechowywania dwuwymiarowych obrazów tonalnych, jak również nowych technik transmisji tych obrazów wewnątrz maszyny i kombinowania ich z obecnie stosowanymi technikami cyfrowymi. I chociaż w tym opracowaniu nie zostanie na ten temat powiedziane nic istotnie nowego - to warto odnotować, że przy poszukiwaniu nowych metod przechowywania, transmisji i przetwarzania informacji należy mieć na względzie szczególne wymagania przetwarzania informacji graficznej. W związku z tym rozwiązania zastosowane np. w maszynach IV generacji powinny uwzględniać wymagania, jakie ten typ przetwarzania postawi przed konstruktorami w najbliższym czasie, aby się nie okazało, że w pewnym momencie należy w radykalny sposób zmienić wszystkie koncepcje organizacji maszyn cyfrowych. Oczywiście ten postulat ma w tej chwili tylko charakter życzenia.

#### Zarys makrostruktury logicznej kompleksu centralnego

Przeprowadzając krytykę makrostruktury logicznej współczesnych systemów wielodostępnych stwierdziliśmy, że ich cechą charakterystyczną było wykorzystywanie jednego, przełączanego procesora do realizacji wszystkich procesów: roboczych i systemowych. Nie występował w nich też, praktycznie biorąc, podział na procesy lokalne i centralne. Ponieważ uznaliśmy, że ta właśnie cecha była przyczyną wielu trudności z wypełnieniem

zapowiedzi dotyczących własności funkcjonalnych systemów wielodostępnych, jakie składali producenci, jest oczywiste, że będziemy poszukiwali rozwiązań w takich organizacjach kompleksu centralnego, które będą bliskie zanegowania dotychczas stosowanej zasady przełączania. Negacja w tym przypadku oznaczać będzie "wyposażenie" w kompleksie centralnym każdego, dającego się sensownie wydzielić procesu roboczego względnie systemowego w oddzielny, wyspecjalizowany funkcjonalnie procesor. Tak więc w szczególności w kompleksie centralnym będą istniały procesory robocze przeznaczone do wykonywania wyżej wyszczególnionych klas procesów roboczych. Oczywiście, może się okazać, że logicznym rozwinięciem tej zasady jest nawet budowa oddzielnych, bardziej wyspecjalizowanych procesorów dla poszczególnych procesów, należących do danej klasy. Takie decyzje będą mogły być jednak podjęte dopiero po dokonaniu szczegółowej analizy natury procesów, zaliczonych wstępnie do jednej z czterech klas, o których była mowa.

Dalej przyjmiemy, że procesy w kompleksie centralnym będą przebiegały swobodnie, bez przerywania ich pracy, dla zapoczątkowania nowego procesu roboczego w danym procesorze roboczym, aż do napotkania "naturalnej" przyczyny, wynikającej z danego procesu. Przyczyną taką może być np. zakończenie procesu obliczeniowego, a w przypadku translacji - np. napotkanie takiego błędu syntaktycznego, który nie może być usunięty przez "domniemania" translatora dotyczące prawidłowego sformułowania. Jeśli okaże się, że taka zasada prowadzi w pewnych przypadkach do długich czasów reakcji, które nie mogą być tolerowane przez użytkownika, będzie to oznaczało, że system jest wyposażony zbyt ubogo w procesory robocze wewnątrz kompleksu centralnego. Warunkiem konsekwentnego realizowania zasady nieprzełączania - będzie wprowadzanie do kompleksu centralnego nadmiarowych procesorów roboczych. Aby ich liczba nie była zbyt duża można przyjąć, że te nadmiarowe procesory robocze będą się charakteryzowały większą uniwersalnością i będą dodatkowo specjalizowane funkcjonalnie przez zmiany ich struktury logicznej i listy rozkazowej, np. metodą wymiany zawartości pamięci stałych, określającej mikroprogramy ich rozkazów.

Dalszym założeniem dotyczącym makrostruktury kompleksu centralnego będzie zasada, że każdy procesor lokalny ma swojego "reprezentanta" w kompleksie centralnym, w postaci indywidualnego mikro- czy minikomputera. Przyjęcie takiego rozwiązania na obecnym etapie szczegółowości opisu

może się wydawać decyzją arbitralną, słabo uzasadnioną. Szczegółowo procesy systemowe, jakie będą przebiegały w tych procesorach, zostaną omówione dalej, co będzie uzasadnieniem takiej decyzji. W tym miejscu podamy tylko, że odpowiednik funkcjonalny takiego rozwiązania jest już widoczny w organizacji współczesnych systemów wielodostępnych, takich mianowicie, w których się wprowadza tzw. front-end computer, którego jedną z funkcji jest kierowanie procesami komunikacji urządzeń końcowych z maszyną centralną.

W procesorze front-end każdy z użytkowników ma swoje pole buforowe, lecz dzieli z innymi użytkownikami sam procesor. Tak więc przedstawiona propozycja kompletnego zindywidualizowania wyposażenia każdego z użytkowników, reprezentujących go wewnątrz kompleksu centralnego jest konsekwentnym zastosowaniem zasady przez nas wyznawanej, aby uniknąć w kompleksie centralnym rozwiązań, które prowadziłyby do konieczności przełączania jakiegokolwiek procesora na kolejną obsługę użytkowników systemu. Takie rozwiązanie wprowadza znaczną redundancję układową, jednak, jak już powiedzieliśmy, w niniejszej propozycji redundancja układowa jest środkiem, który powinien przynieść odciążenie struktury software'owej i wobec obniżających się gwałtownie kosztów sprzętu, powinien zapewnić rozwiązanie globalnie ekonomiczne.

#### Literatura

- [1] FOSTER C.C., GONTER R.H., RISEMAN E.M.: Measures of Op-Code Utilization. IEEE Trans. on Comp., 1971, maj, s. 582-584.
- [2] WILKES M.V.: Slave Memories and Dynamic Storage Allocation. IEEE Trans. on Electronic Comp., 1965, t. EC-14, nr 2.
- [3] DENNING P.J.: Looking Back and Looking Ahead, Communications of the ACM, 1971, nr 12, s. 819-820.
- [4] MILLER R.B.: Response Time in Man-Computer Conversational Transactions. AFIPS Fall Joint Computer Conference, 1968, s. 267-277.
- [5] HARRISON M.C.: Implementation of the Substring Test by Hashing. Comm. ACM, 1971, t. 14, nr 12, s. 777-779.
- [6] COHEN J.: A Use of Fast and Slow Memories in List-Processing Languages. Comm. ACM, 1967, t. 10, nr 2, s. 82-86.



Mgr inż. Zdzisław WRZESZCZ  
Instytut Maszyn Matematycznych

621.375.826:535.8:681.322

UKŁADY OPTYCZNE W PRZETWARZANIU INFORMACJI <sup>1</sup>Wstęp

Z chwilą gdy nad techniką realizacji maszyn matematycznych zapanowała elektronika, maszyny te wyszły z zastosowań laboratoryjnych i zajęły należne im miejsce wśród narzędzi niezbędnych. Rozwój technologii elektronicznych jest dynamiczny, a ogólne podniesienie wskaźników niezawodnościowych pozwala przypuszczać, że raz nakreślona linia rozwoju systemu liczącego będzie kontynuowana. Mówi się w związku z tym o kolejnych generacjach maszyn (obecnie jesteśmy u progu czwartej - związanej z technologiami wielkiej skali integracji). Mimo tego, w ostatnim okresie można odnotować intensywne poszukiwanie nowych rodzajów technik. Szczególne zainteresowanie budzą układy optyczne, których możliwości są frapujące:

- . w pełni równoległe akceptowanie masywów informacji bez potrzeby sekwencyjnego działania w przetwarzaniu danego masywu,
- . szybkość działania układów jest ograniczona tylko prędkością światła,
- . olbrzymia pojemność informacyjna ośrodków gromadzenia informacji [13].

Cechy te uzasadniają przypuszczenie, że technologia maszyn V generacji należeć będzie do realizacji elektrooptycznych i opto-elektronicznych. Wiele więc wysiłku wkłada się w rozwiązanie zagadnień technicznych prowadzących do komputera optycznego zdolnego sprostać możliwościom uniwersalnej maszyny cyfrowej. Czy jednak komputer optyczny będzie czołowym rozwiązaniem zgodnie z dotychczas wysuniętą linią rozwoju systemów li-

---

<sup>1</sup> Pracę złożono 15 stycznia 1973 r.

czących? Jak dotąd brak jest wiadomości o osiągnięciu celu w pełni, jeśli pominiemy zapowiedź F. Marczyka z roku 1971<sup>1</sup>.

Jednym z bardziej owocnych kierunków prac są układy optyki koherentnej zastosowane w takich dziedzinach, jak przetwarzanie sygnałów radiolokacyjnych i synteza anten [14], analiza widmowa różnych sygnałów [14], czy też obszerna dziedzina rozpoznawania obrazów [15], [16]. Tematem niniejszej pracy są także układy optyki koherentnej, rozpatruje ona jednak ich własności w sposób ogólny, bez wiązania z konkretnym zastosowaniem.

Przyczyny wyboru takiego podejścia do zagadnienia są dwójakie:

- optyczne układy liczące są w literaturze krajowej prezentowane po raz pierwszy; uznano więc za niezbędne naszkicowanie ich podstaw,
- celowe jest, zdaniem autora, dążenie do budowy liczących maszyn elektroniczno-optycznych o możliwie rozległych zastosowaniach.

Postać końcowa opisu zachowania się układów optycznych jest sprowadzona do postaci typowej dla układów elektronicznych, dzięki czemu można przedstawić układ w postaci tzw. "czarnej skrzynki" cechującej się pewnym operatorem, sygnałem wejściowym i wyjściowym. Można następnie skorzystać z bogatego dorobku uformowanej już teorii układów (zwłaszcza układów liniowych) zarówno w syntezie nowych optycznych układów liczących, jak też ewentualnie przy budowie określonego systemu liczącego zawierającego wymienione układy.

W niniejszej pracy unikano wyjaśniania pojęć z zakresu podstaw optyki. W przypadku wątpliwości doskonałym źródłem informacji mogą być książki [22] i [23].

## 1. Pojęcie układu i sygnału optycznego

Omawiane w dalszym ciągu pracy układy odpowiadają ogólnemu pojęciu systemu [20]: system jest zbiorem powiązanych zależności elementów.

---

<sup>1</sup> S. Weber: Optical computer reads like a dream... Electronics, t. 44, 1971, nr 7, s. 81.

Zamiast słowa system będziemy w dalszym ciągu niniejszej pracy stosować słowo układ<sup>1</sup>.

Podobnie jak układ elektryczny, układ optyczny przetwarza ciągi funkcji wejściowych na ciągi funkcji wyjściowych. Jednak podczas gdy w układach elektrycznych były to rzeczywiście funkcje jednej zmiennej niezależnej (prąd lub napięcie zależne od czasu) to w układach optycznych operuje się funkcjami rzeczywistymi lub zespolonymi dwóch zmiennych niezależnych, którymi są współrzędne przestrzenne.

Zgodnie z tradycją teorii układów funkcje wejściowe i wyjściowe nazywać będziemy sygnałami.

Przedyskutujemy następnie nieco obszerniej zagadnienie sygnału w układzie optycznym. Sygnałem jest tu fala świetlna, której zachowanie się można opisywać tymi samymi równaniami Maxwella jak w przypadku pola elektrycznego.

Charakter światła może być różny, zależnie od stopnia jego spójności. W układach opisywanych w niniejszej pracy stosowano światło w postaci fali monochromatycznej i z tego względu zagadnienie spójności nie będzie tu omawiane. Chwilową wartość fali monochromatycznej rozchodzącej się w swobodnej przestrzeni można zapisać jako [1]:

$$\mathbf{E}(\mathbf{r}, t) = \mathbf{E}(\mathbf{r}) \cos(\omega t + \varphi - \mathbf{k} \cdot \mathbf{r}) \quad (1.1)$$

$$\mathbf{H}(\mathbf{r}, t) = \mathbf{H}(\mathbf{r}) \cos(\omega t + \varphi - \mathbf{k} \cdot \mathbf{r}) \quad (1.2)$$

gdzie:

$\mathbf{E}, \mathbf{H}$  - amplitudy wektorowych drgań pola elektrycznego i magnetycznego

$\omega = 2\pi \nu$  - pulsacja drgań

$\lambda$  - długość fali

---

<sup>1</sup> Od pewnego czasu [11] zaczęto stosować określenie "system" w stosunku do wszelkiego typu układów. Nie negując potrzeby podporządkowania układów postulatam ogólnej teorii systemów (przeciwnie - postulaty te są tu przestrzegane) będziemy nadal stosować termin "układ" w kontekście takim jak: układ elektroniczny, układ optyczny, układ mechaniczny itp. Pozostawia to możliwość stosowania terminu "system" do kompleksów wykonujących operacje złożone, np.: "system liczący", "system przetwarzania informacji" itp.

$\mathbf{r}$  - wektorowa odległość punktu obserwacji

$\mathbf{k} = \frac{2\pi}{\lambda} \cdot \mathbf{n}$  - wektor falowy

$\mathbf{n}$  - jednostkowy wektor normalny do czoła fali

W opisywanych w pracy układach nie jest brana pod uwagę polaryzacja fali świetlnej, w zapisie można więc uwzględniać tylko przebieg jednego z pól. Stosując notację w postaci funkcji zespolonych wyrazimy pole elektryczne jako:

$$\hat{E}(\mathbf{r}, t) = E(\mathbf{r}) \exp(i\mathbf{k} \cdot \mathbf{r}) \exp[-i(\omega t + \varphi)] \quad (1.3)$$

A tak przedstawia się zapis fali w układzie współrzędnych prostokątnych  $x, y, z$ :

$$\hat{E}(x, y, z, t) = E(x, y, z) \exp[i\mathbf{k}(ax+by+cz)] \exp[-i(\omega t + \varphi)] \quad (1.4)$$

gdzie  $a = \cos \alpha$ ,  $b = \cos \beta$ ,  $c = \cos \gamma$  określają położenie normalnej względem tego układu ( $\alpha, \beta, \gamma$  - kąty normalnej w stosunku do osi  $x, y, z$ ).

Częstotliwość fali  $\nu$  jest traktowana jako częstotliwość nośna, informacja natomiast jest zawarta w module  $E(x, y)$  i fazie  $\varphi(x, y)$  poniższego wyrażenia dla fali płaskiej

$$\hat{E}(x, y, z) = E(x, y) \exp[i\mathbf{k}(ax+by+cz)] \exp[-i\varphi(x, y)] \quad (1.5)$$

Zakłada się też dodatkowo, że funkcje  $E(x, y)$  oraz  $\varphi(x, y)$ , będąc właściwymi nośnikami informacji, ulegają zmianie w czasie jedynie pod wpływem sterowania w systemie liczącym, co najmniej w okresie pracy układu. Zależność (1,5) jest już końcowym sformułowaniem sygnału, którym posługujemy się w niniejszej pracy.

## 2. Ogólny opis układu optycznego

Celem wprowadzenia w zagadnienie układu optycznego omówimy na wstępie pewną jego ogólną postać wyrażoną schematem blokowym na rys. 1.

A oto ważniejsze szczegóły układu:

- elementy układu: (1) źródło światła spójnego (jest to zazwyczaj generator kwantowy, laser), (2) kolimator, (3) modulator fali

płaskiej sygnałem zewnętrznym wejściowym  $W_a$ , (4) soczewki, (5) przesłony, (6) filtr, (7) ekran;

- geometria układu: w układzie znajduje się oś optyczna, wzdłuż której są usytuowane wszystkie wymienione elementy; mogą istnieć układy o bardziej złożonej geometrii, o kilku osiach powstałych np. w wyniku rozszczepienia głównej wiązki światła; przykładem może być układ holograficzny (rozd. 6);
- płaszczyzny pomocnicze - płaszczyzny  $\pi_0, \pi_{x,y}, \pi_{u,v}$  usytuowane wzdłuż osi optycznej i prostopadłe do niej stanowią, łącznie z osią, podstawę orientacji struktury układu optycznego; w płaszczyźnie  $\pi_{x,y}$  dla przykładu, znajduje się przetwornik sygnału zewnętrznego; płaszczyzna ta może być nazwana płaszczyzną wejściową i stanowi odpowiednik pojęcia "zaciski wejściowe" w układzie elektrycznym; podobnie płaszczyzna wyjściowa  $\pi_{u,v}$  pełni funkcję "zacisków wyjściowych".

Układ działa w sposób następujący. Wiązka światła monochromatycznego po przejściu przez kolimator ulega rozszerzeniu - przekrój tej wiązki osiąga żadaną wartość w każdym punkcie obszaru s płaszczyzny  $\pi_0$ . Taka sama jednorodna fala świetlna pada na płaszczyznę  $\pi_{x,y}$ , w której znajduje się modulator o własnościach odwzorowujących sygnał wejściowy  $W_a$ . Zmodulowana wiązka światła, po przejściu przez modulator, jest następnie transformowana w wyniku przejścia przez układ na przestrzeni  $\pi_{x,y} - \pi_{u,v}$  i na ekranie pojawi się fala świetlna o nowym rozkładzie. Fala ta może być przesłana do kolejnego układu lub też może być traktowana jako wynik końcowy operacji. W tym drugim przypadku z układem współdziała odbiornik sygnału, który przetwarza rozkład pola w płaszczyźnie wyjściowej na odpowiednie sygnały zewnętrzne.

Tak zbudowany układ optyczny przetwarza sygnał wejściowy  $W_a$  na sygnał wyjściowy  $W_b$ .

### 3. Podstawowy układ optyczny

Istnieje znaczna różnorodność konfiguracji elementów optycznych; powoduje to, że układ wykonuje różne funkcje. Wyróżnimy tu jedną konfigu-

rację, którą nazwiemy podstawowym układem optycznym. Układ ten cechuje się minimalną liczbą elementów i będzie dla nas punktem wyjściowym do omówienia pewnych ogólnych własności układów optycznych oraz do wyjaśnienia zasady działania układu złożonego. Zgodnie z przyjętą na wstępie koncepcją układową celem niniejszego układu jest określenie operatora układu podstawowego.

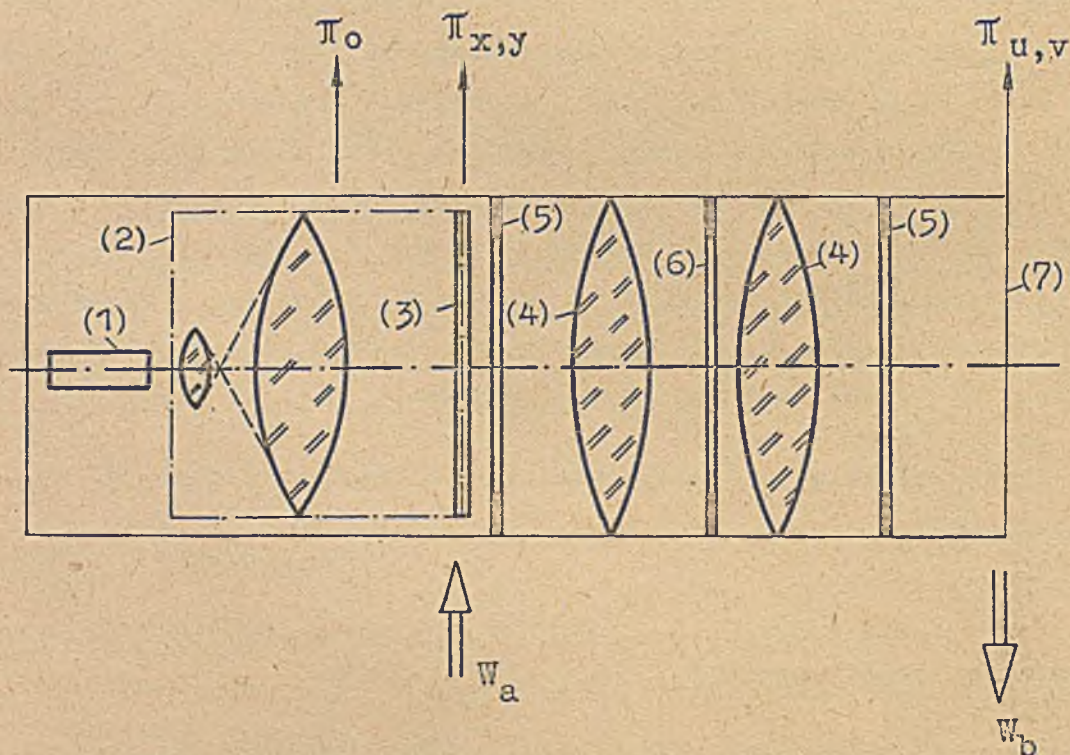
Układ podstawowy zawiera jedynie przesłonę umieszczoną w płaszczyźnie  $\pi_{x,y}$ , ekran w płaszczyźnie  $\pi_{u,v}$  oraz zespół zasilania składający się z lasera i kolimatora (rys. 1). Dla utrzymania charakteru ogólnego omawianego układu założymy dodatkowo:

- dowolny kształt otworu w przesłonie:  $s(x, y)$ ,
- dowolny rozkład pola elektrycznego na powierzchni ograniczonej konturem  $s$ :  $\hat{E}(x, y)$ , gdzie

$$\hat{E}(x, y, t) = E(x, y) \exp \{i[\omega t - \varphi(x, y)]\} \quad (3.1)$$

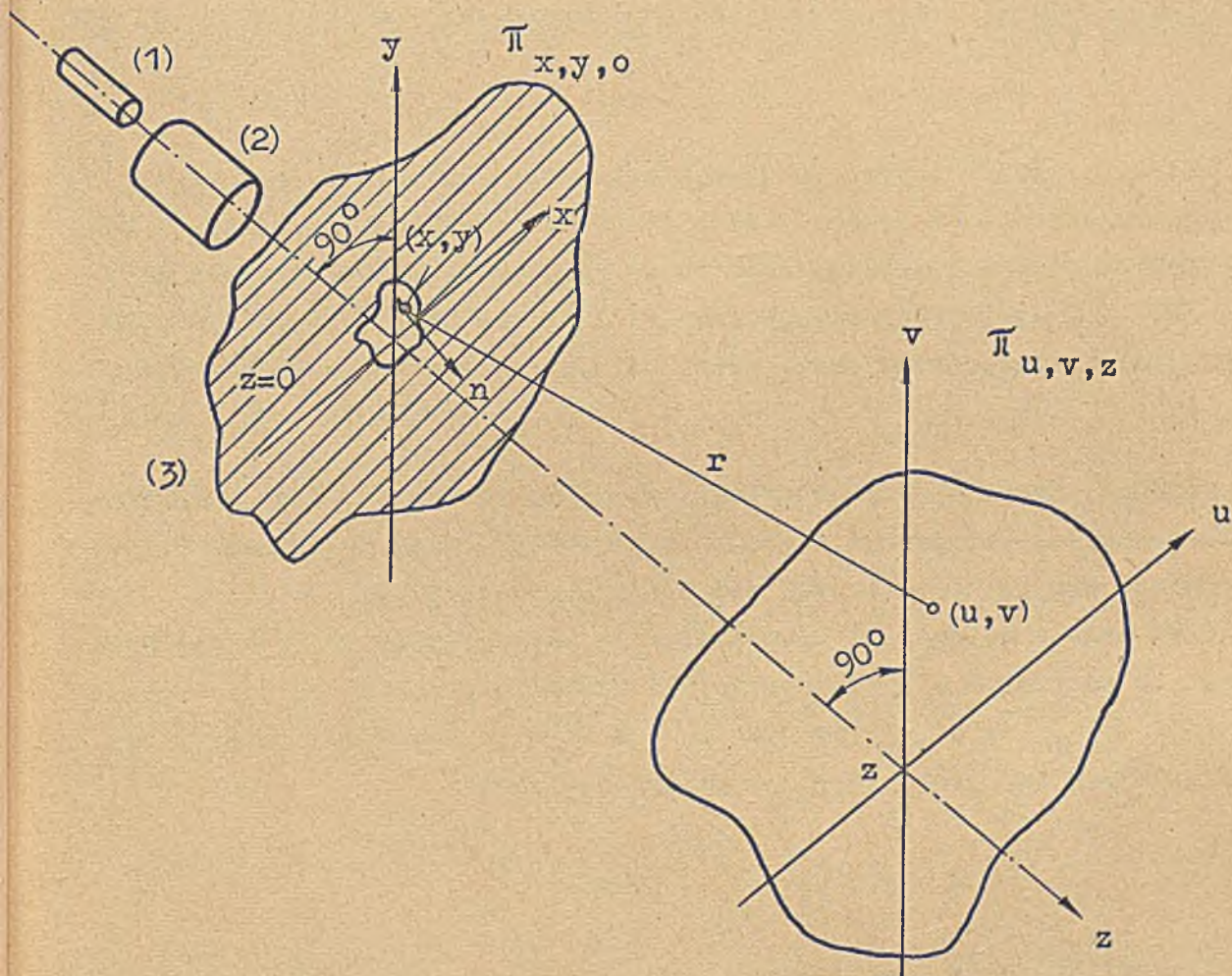
Jeśli potraktujemy  $\omega$  i  $t$  jako parametry to

$$\hat{E}(x, y) = E(x, y) \exp [-i\varphi(x, y)] \quad (3.2)$$



Rys. 1. Schemat blokowy układu optycznego

Model tak zbudowanego układu jest równoważny modelowi dyfrakcji Rayleigh - Sommerfelda [ 2 ], [ 3 ] i pokazany jest na rys. 2.



Rys. 2. Model podstawowego układu optycznego

$\mathbf{n}$  - jednostkowy wektor normalny do powierzchni  $s(x, y)$  w punkcie  $(x, y)$

$\mathbf{r}$  - wektor odległości pomiędzy punktami  $(x, y, 0)$  oraz  $(u, v)$

(1) - laser

(2) - kolimator

Działanie układu polega na ugięciu promieni świetlnych po przejściu ich przez otwór w przesłonie; odpowiada to określeniu Sommerfelda dla dyfrakcji [2]. Fundamentalne znaczenie dla skalarnej teorii dyfrakcji posiada całkowita postać twierdzenia Helmholtza - Kirchhoffa [1], która jest punktem wyjściowym, według którego rozkład pola na ekranie obserwacyjnym można zapisać jako [3]<sup>1</sup>

$$\hat{E}(u, v) = \frac{1}{i\lambda} \iint_{s(x,y)} \hat{E}(x, y) \frac{1}{r} \cos(\mathbf{n} \cdot \mathbf{r}) \exp(ikr) dx dy \quad (3.3)$$

Formuła (3.3) i rys. 2 ujmują zależność pola dowolnego punktu (u,v) na ekranie obserwacji odsuniętego od przesłony na odległość z; wielkość ta ( $\hat{E}(u,v)$ ) zależy więc od warunków początkowych w płaszczyźnie  $\Pi_{x,y}$  i wektorowej odległości  $\mathbf{r}$  nałożonych na funkcję  $\hat{E}(x,y)$  między dowolnym punktem powierzchni  $s(x,y)$  i obserwowanym punktem (u, v).

Dokonyamy następnie dwóch przekształceń wzoru 3.3. dla ułatwienia interpretacji. Wcześniej jednak należy zwrócić uwagę na istotny wpływ czynnika  $\exp(ikr)$  a stąd też wektorowej odległości  $\mathbf{r}$ ; ta wielkość z kolei będzie zależeć od ukształtowania ekranu obserwacji, który przecież nie musi mieć w każdym przypadku kształtu płaskiej płytki w płaszczyźnie  $\Pi_{u,v}$  normalnej do osi z, jak to może sugerować model z rys.2. Jeśli jednak tak jest, to moduł odległości wynosi

$$r = [z + (u-x)^2 + (v-y)^2]^{1/2} \quad (3.4)$$

Przyjmijmy także, że zmienność normalnej jest niewielka a jej wartość średnia jest zgodna z osią z. Wtedy

$$\cos(\mathbf{n} \cdot \mathbf{r}) = \frac{z}{r} \quad (3.5)$$

---

<sup>1</sup> Zależność tę podaje się bez wyprowadzenia ze względu na jej klasyczny charakter. Wyprowadzenie wzoru można znaleźć w pracach [1], [2], [3] i in.



Wstawiając (3.4), (3.5) do (3.3) otrzymamy:

$$\hat{E}(u,v) = \frac{1}{i\lambda} \iint_{s(xy)} \hat{E}(x,y) \frac{\exp\left\{ ik \left[ z^2 + (u-x)^2 + (v-y)^2 \right]^{1/2} \right\}}{z^2 + (u-x)^2 + (v-y)^2} dx dy \quad (3.6)$$

Zwróćmy uwagę, że po podstawieniu

$$\hat{h}_1(u,v) = \frac{1}{i\lambda} \frac{\exp\left[ ik(z^2 + u^2 + v^2) \right]}{z^2 + u^2 + v^2}$$

zależność (3.6) przyjmuje postać znaną w ogólnej teorii układów liniowych [8]

$$\hat{E}(u,v) = \iint_{-\infty}^{\infty} \hat{E}(x,y) \hat{h}_1(u-x, v-y) dx dy \quad (3.7)$$

Zmiany granic całkowania dokonano na podstawie specjalnego charakteru funkcji  $\hat{E}(x,y)$  - zakłada się mianowicie, że funkcja ta znika na zewnątrz obszaru  $s(x,y)$  w płaszczyźnie  $\Pi_{x,y}$ , co jest zgodne z II granicznym warunkiem Kirchhoffa [3].

Powróćmy do zapowiadanych wcześniej przekształceń. Zależność (3.4) można przedstawić w postaci dwumianu

$$r = z \left[ 1 + \left( \frac{u-x}{z} \right)^2 + \left( \frac{v-y}{z} \right)^2 \right]^{1/2} = (1 + \Lambda)^{1/2} \quad (3.8)$$

Po rozłożeniu dwumianu na szereg wzięto dwa pierwsze człony tego szeregu

$$r = z + \frac{(u-x)^2 + (v-y)^2}{2z} \quad (3.9)$$

W wyniku podstawienia (3.9) do (3.5) i do (3.3) otrzymuje się zależność znaną pod nazwą równania dyfrakcji w obszarze Fresnela

$$\hat{E}(u,v) = \frac{\exp(ikz)}{i\lambda z} \iint_{-\infty}^{\infty} \hat{E}(x,y) \exp\left\{ \frac{ik}{2z} \left[ (u-x)^2 + (v-y)^2 \right] \right\} dx dy \quad (3.10)$$

Powyższy wzór podobnie jak (3.6) można sprowadzić do postaci całki

$$\hat{E}(u,v) = \iint_{-\infty}^{\infty} \hat{E}(x,y) \hat{h}_2(u-x, v-y) dx dy \quad (3.11)$$

gdzie

$$\hat{h}_2(u, v) = \frac{\exp(ikz)}{i\lambda z} \exp\left[\frac{ik}{2z}(u^2 + v^2)\right]$$

Zarówno (3.7) jak też (3.11) mają kształt całek superpozycji stanowiących w makroskopowej teorii układów zależność fundamentalną [8]. Funkcja  $h(u, v)$  w pełni charakteryzuje układ liniowy i jest reakcją tego układu na impuls wejściowy typu  $\delta$  - funkcji [4].

$$\hat{h}(u, v; \xi, \eta) = \mathcal{U}\{\delta(x - \xi, y - \eta)\} \quad (3.12)$$

Przez  $\mathcal{U}\{\}$  oznaczono operator układu, a  $\xi, \eta$  określają, w danym przypadku punkt przesunięcia funkcji  $\delta$  na płaszczyźnie  $\Pi_{x, y}$ .

Ponieważ impulsowa reakcja omawianego układu zależy tylko od różnicy odległości  $(u-x)$  oraz  $(v-y)$  ((3.7), (3.11)) to układ ten nazywa się układem przestrzennie inwariantnym.

Zwróćmy na koniec uwagę, że słuszność wzoru (3.10) jest ograniczona do tzw. paraksjalnych warunków pracy układu. Oznacza to, że maksymalne rozmiary powierzchni otworu w przesłonie oraz maksymalne rozmiary obszaru obserwacji na ekranie  $(\xi_M, \eta_M)$  powinny być znacznie mniejsze od odległości między płaszczyznami  $\Pi_{x, y}$ ,  $\Pi_{u, v}$ . Niech maksymalny błąd w określeniu odległości  $r$  da w wyniku zmianę fazy mniejszą od  $\pi/2$ .

Po podstawieniu tych wartości do (3.4) i (3.9) otrzymamy nierówność

$$\frac{2\pi}{\lambda} \left[ \left( z + \xi_M^2 + \eta_M^2 \right)^{1/2} - \left( z + \frac{\xi_M^2 + \eta_M^2}{2z} \right) \right] \leq \frac{\pi}{2} \quad (3.13)$$

Dalsze uproszczenie wzoru (3.10) otrzymamy po rozwinięciu funkcji wykładniczej

$$\begin{aligned} & \exp \left\{ \frac{ik}{2z} \left[ (u-x)^2 + (v-y)^2 \right] \right\} = \\ & = \exp \left[ \frac{ik}{2z} (u^2 + v^2) \right] \exp \left[ \frac{ik}{2z} (x^2 + y^2) \right] \exp \left[ -i \frac{2\pi}{\lambda z} (ux + vy) \right] \end{aligned}$$

oraz w wyniku pominięcia członu drugiego ze względu na warunek

$$z \gg \frac{k}{2} (x_M^2 + y_M^2) \quad (3.14)$$

Jest to tzw. równanie dyfrakcji w obszarze Fraunhoffera

$$\hat{E}(u, v) = \frac{\exp(ikz) \exp\left[\frac{ik}{2z}(u^2 + v^2)\right]}{i\lambda z} \iint_{-\infty}^{\infty} \hat{E}(x, y) \exp\left[-\frac{ik}{z}(ux + vy)\right] dx dy \quad (3.15)$$

Jeżeli więc spełniony jest warunek (3.14) to podstawowy układ optyczny dokonuje transformacji furierowskiej rozkładu pola  $\hat{E}(x, y)$ , który jest proporcjonalny do sygnału wejściowego  $W_a$ . Jest to widoczne szczególnie, gdy przyjmąc oznaczenie dla częstotliwości przestrzennych

$$f_u = \frac{u}{\lambda z}, \quad f_v = \frac{v}{\lambda z}, \quad \omega_u = 2\pi f_u, \quad \omega_v = 2\pi f_v \quad (3.16)$$

wtedy

$$\hat{E}(u, v) = \frac{\exp(ikz) \exp\left[\frac{ik}{2z}(u^2 + v^2)\right]}{i\lambda z} \iint_{-\infty}^{\infty} \hat{E}(x, y) \exp[-i(\omega_u x + \omega_v y)] dx dy \quad (3.17)$$

lub też

$$\hat{E}(u, v) = \frac{\exp(ikz) \exp\left[\frac{ik}{2z}(u^2 + v^2)\right]}{i\lambda z} \times F \left\{ \hat{E}(x, y) \right\}, \quad (3.18)$$

gdzie  $F\{\}$  jest operatorem Fouriera.

Dla ilustracji wyniku na rys. 3 podano przybliżony obraz widma prostokątnej szczeliny o wymiarze  $2a \times 2b$ ;  $a \neq b$ . Na osi pionowej prostopadłej do powierzchni  $\pi_{f_u, f_v}$  znajduje się oś I, której wartości są proporcjonalne do natężenia napromieniowania:

$$I \sim |\hat{E}(u, v)|^2,$$

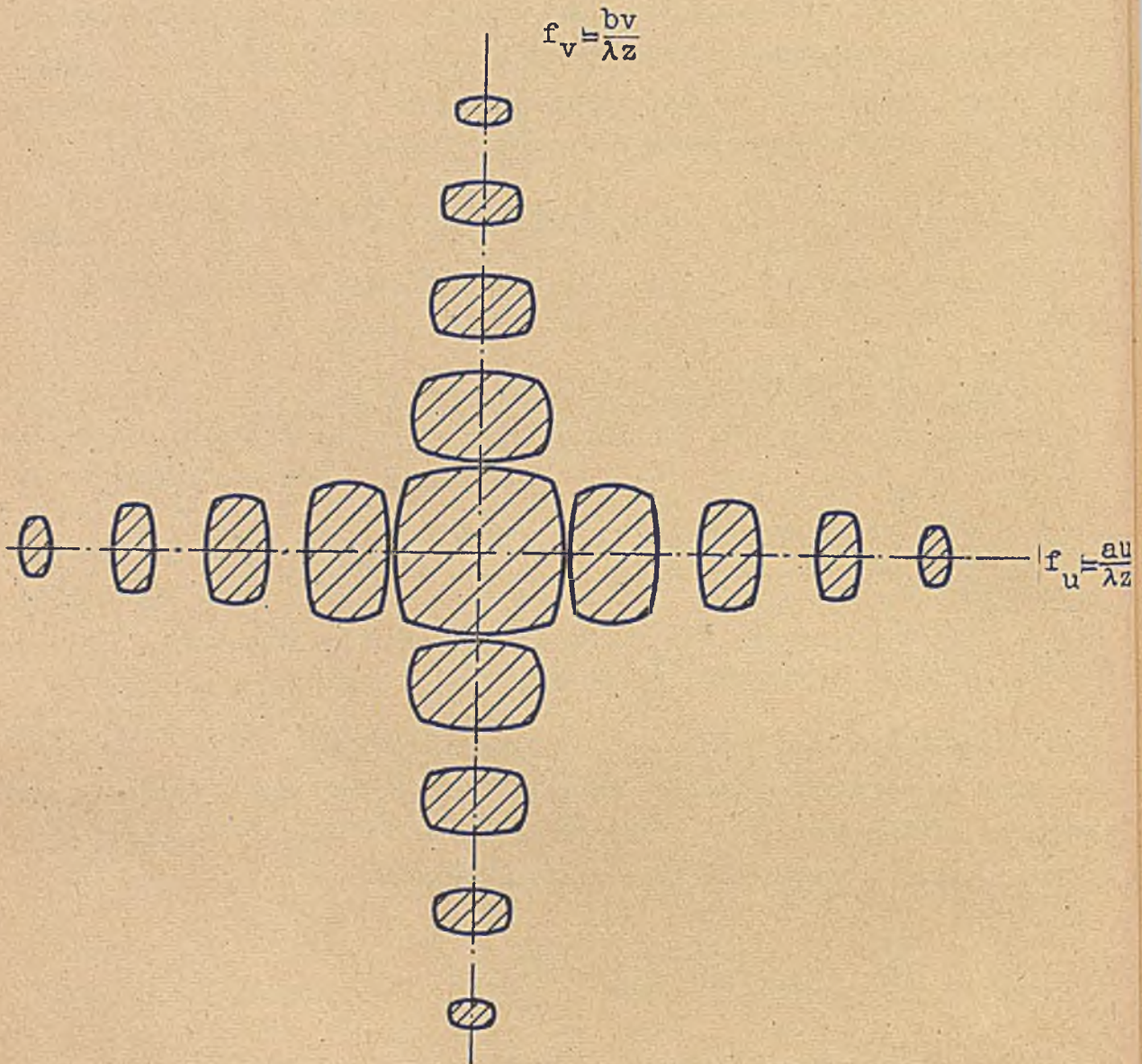
oś ta jest więc proporcjonalna do kwadratu widma sygnału  $\hat{E}(x, y)$

$$I \sim |F\{\hat{E}(x, y)\}|^2$$

#### 4. Elementy optyczne

Omówimy następnie ważniejsze elementy optyczne. Wśród nich dużą grupę stanowią elementy modulacyjne, istotne m.in. ze względu na wprowadzanie informacji do układu. Do grupy tej można zaliczyć wszelkiego rodzaju tran-

sparenty a także ich postać szczególną, tj. siatki dyfrakcyjne oraz przesłony i soczewki.



Rys. 3. Przybliżony rysunek negatywu obrazu fourierowskiego szczeliny prostokątnej w nieprzezroczystym ekranie oświetlonej światłem spójnym

### Charakterystyka modulacyjna

Proces modulacji światła spójnego uwarunkowany jest zmiennością parametrów ośrodka optycznego, z którego jest zbudowany element tj. przepustowości, odbicia, załamania i innych. Własności elementów będą podane w postaci tzw. charakterystyk modulacyjnych, uwzględniających wymienione wpływy ośrodka w sposób makroskopowy.

Przed sformułowaniem zależności należy podać warunki ich stosowania [1], [5]:

- okres przestrzennej zmienności fizycznego parametru wywołującego modulację padającego światła winien być znacznie większy od długości fali padającej na element,
- element modulacyjny jest elementem cienkim, co pozwala traktować elementarny sygnał świetlny, padający na dany punkt ekranu, jak promień świetlny; rozpatrywanie sygnału po przejściu przez element nie może przekraczać obszaru Fresnela, (zależność 3.14)
- częstotliwość fali świetlnej po przejściu przez element nie ulega zmianie,
- czasowa zmienność fizycznych parametrów elementu jest znacznie mniejsza od czasowej zmienności padającej fali świetlnej,
- polaryzacja fali świetlnej nie jest brana pod uwagę.

Elementy modulacyjne mają zazwyczaj normalną orientację w układzie, tj. ich płaszczyzna pomocnicza  $\Pi_{x,y}$  jest prostopadła do osi optycznej. Oznaczmy falę świetlną padającą na element przez  $\hat{E}'(x,y)$  zaś przez  $\hat{E}''(x,y)$  - falę świetlną po przejściu przez element. Charakterystykę modulacyjną elementu można zapisać następująco:

$$\hat{m}(x,y) = \frac{\hat{E}''(x,y)}{\hat{E}'(x,y)} \quad (4.1)$$

$$\hat{E}''(x,y) = \hat{E}'(x,y) \hat{m}(x,y) \quad (4.2)$$

gdzie  $\hat{E}'(x,y) = E'(x,y) \exp [i \varphi'(x,y)]$ ,

$$\hat{E}''(x,y) = E''(x,y) \exp [i \varphi''(x,y)] .$$

Powyższe pozwala zapisać (4.1) jako

$$\hat{m}(x,y) = m(x,y) \exp [i \varphi(x,y)] \quad (4.3)$$

gdzie  $m(x,y) = \frac{E''(x,y)}{E'(x,y)}$ ,  $\varphi(x,y) = \varphi''(x,y) - \varphi'(x,y)$

w szczególnym przypadku gdy  $\hat{E}'(x,y) = \hat{E}_0$  - stała na  $\Pi_{x,y}$   
to (4.2) przechodzi w

$$\hat{E}''(x,y) = \hat{E}_0 \hat{m}(x,y) \quad (4.4)$$

Podamy następnie charakterystyki kilku spośród grupy elementów modu-  
lacyjnych; wyprowadzenie tych zależności można znaleźć w pracach takich  
jak [3], [4] i innych.

### Soczewka

Istnieją cztery grupy soczewek różniących się budową; pierwsza z nich  
obejmuje soczewki skupiające, druga - rozpraszające, trzecia - cylin-  
dryliczne, a czwarta - soczewki stożkowe.

Jeśli spełnione są wymienione na wstępie warunki, to soczewka działa  
na padającą na nią falę jak element opóźniający. Następuje opóźnienie czo-  
ła fali i w danym punkcie  $x,y$  wyraża się ono przesunięciem fazy propor-  
cjonalnym do grubości soczewki. Po takim potraktowaniu zagadnienia chara-  
kterystykę soczewki skupiającej można zapisać jako:

$$\hat{m}(x,y) = \hat{A}_1 \exp \left[ -i \frac{k}{2f} (x^2 + y^2) \right] \quad (4.5)$$

gdzie  $n$  - współczynnik załamania materiału soczewki

$d$  - maksymalna grubość soczewki

$f$  - ogniskowa soczewki

$\hat{A}_1 = \exp (i knd)$  - stała zespolona

Podobnie dla soczewki rozpraszającej:

$$\hat{m}(x,y) = \hat{A}_2 \exp \left[ \frac{ik}{2f} (x^2 + y^2) \right] \quad (4.6)$$

Charakterystyka soczewki cylindrycznej zależy tylko od jednej współrzędnej  $x$  lub  $y$  jeśli tworząca cylindra jest równoległa do jednej z osi, np. osi  $y$ :

$$\hat{m}(x,y) = \hat{A}_3 \exp \left[ \frac{-ik}{2f} x^2 \right] \quad (4.7)$$

### Przesłona

Jest to nieprzezroczysty ekran z otworem o powierzchni  $s(x,y)$ , umieszczany w dowolnej płaszczyźnie pomocniczej i posiadający charakterystykę

$$m(x,y) = \begin{cases} 1 & \text{dla } (x,y) \in s(xy) \\ 0 & \text{dla } (x,y) \notin s(xy) \end{cases} \quad (4.8)$$

### Transparent

Określenie to będziemy stosować do cienkiej płytki płaskorównoległej wykonanej, ogólnie biorąc, z niejednorodnego materiału i posiadającej pewną przezroczystość. Charakterystyka transparentu odpowiada zależności ogólnej (4.3)

$$m(x,y) = m(x,y) \exp [i\varphi(x,y)]$$

Szczególnym przypadkiem transparentu jest płytka wykonana z materiału jednorodnego o stałej grubości  $d$

$$\hat{m}(x,y) = m \exp (iknd) \quad (4.9)$$

Płytkę może służyć jako element stałego opóźnienia w układzie.

Jeśli istnieje możliwość utrwalenia sygnału zewnętrznego  $W_a$  w ten sposób, że

$$\hat{m} = \mathcal{U}_k \{ W_a \} \quad (4.10)$$

gdzie  $\mathcal{U}_k$  - operator kodowania,

to powstanie możliwość wprowadzenia sygnału zewnętrznego  $W_a$  i przez to współpracy z układem innym od optycznego.

### Siatka dyfrakcyjna

Jest transparentem o regularnej budowie; w najprostszym przypadku jest to przezroczysta płaskorównoległa płytką z naciętymi nieprzezroczystymi liniami o odległości stałej i równej szerokości nieprzezroczystej linii. Można wyróżnić tu dwa skrajne przypadki.

Pierwszy przypadek stanowi charakterystyka o okresowo zmiennym module i stałej fazie. Może to być przebieg prostokątny wzdłuż osi  $x$ .

$$m(x) = \begin{cases} 1 & \text{dla } 0 < x \leq \frac{T_x}{2} \\ 0 & \text{dla } \frac{T_x}{2} \leq x \leq T_x \end{cases}, \quad (4.11)$$

lub sinusoidalny

$$m(x) = a + b \sin 2\pi f_x x \quad (4.12)$$

Drugi przypadek dotyczy elementu o stałym module i zmiennej fazie np.:

$$\hat{m}(x) = m \exp [ik(n-1)d(x)] \quad (4.13)$$

Zachodzi tu zmiana grubości płytki, z której jest wykonana siatka dyfrakcyjna.

$T_x$  - okres przestrzenny siatki w milimetrach,

$f_x = \frac{1}{T_x}$  - częstotliwość przestrzenna; wymiarem jest liczba linii na milimetr.

### Odbiornik

Sygnały przestrzenne po przetworzeniu przez układ optyczny docierają do płaszczyzny wyjściowej  $\Pi_{u,v}$  gdzie są zarejestrowane. Elementem rejestrującym może być prosty ekran, płyta lub film fotograficzny [5],



lampa elektronooptyczna [9], mozaika foto-diodowa lub fototranzystorowa [10] i inne. Wszystkie te elementy reagują na natężenie napromienienia a więc na kwadrat modułu pola elektrycznego

$$\hat{E}(u,v) \hat{E}^*(u,v),$$

$\hat{E}^*$  - wartość sprzężona.

Jeśli odbiornikiem jest np. płyta fotograficzna, to w wyniku naświetlenia polem  $\hat{E}(u,v)$  i po obróbce fotograficznej można uzyskać transparent o charakterystyce

$$\hat{m}(u,v) \cong [\hat{E}(u,v) \hat{E}^*(u,v)] \quad (4.14)$$

Jeśli w miejsce płyty fotograficznej będzie umieszczony odbiornik o zdolności przetwarzania sygnału świetlnego na inny rodzaj sygnału (np. z fototranzystora można uzyskać impulsy elektryczne) - to powstanie w ten sposób możliwość przejścia na sygnał zewnętrzny  $W_b$  i współpracy z układami innego rodzaju niż optyczne.

$$W_b = \mathcal{U}_D \{ \hat{E}(u,v) \hat{E}^*(u,v) \} \quad (4.15)$$

$\mathcal{U}_D$  - operator dekodowania.

## 5. Złożone układy optyczne

Elementy <sup>1</sup> ze zdefiniowaną charakterystyką modulacji wypełniają w układzie optycznym ważną funkcję, szczególnie jako elementy wejściowe. Możliwe jest też łączenie szeregowo pewnej liczby takich elementów, tj. nałożenie ich na siebie. W wyniku otrzymuje się nowy element, który można opisać następująco:

$$\hat{E}_1 = \hat{E}_0 \hat{m}_1, \quad \hat{E}_2 = \hat{E}_1 \hat{m}_2 \quad (5.1)$$

---

<sup>1</sup> odpowiadające wymaganiom określonym w rozdziale poprzednim.

Wynika to z własności elementu (4.2) ; stąd

$$\hat{E}_2 = \hat{E}_0 \cdot \hat{m}_1 \cdot \hat{m}_2 \quad (5.2)$$

Załóżmy dodatkowo, że istnieje techniczna możliwość przepisywania informacji z sygnału  $W_a$  w chwili  $t$  do postaci  $\hat{m}(x,y)$  po czasie  $\tau$

$$\hat{m}(x,y; t+\tau) = c W_a(t) , \quad (5.3)$$

to ponieważ  $\hat{E}_0(x,y)$  i  $c$  są funkcjami stałymi na obszarze  $s(x,y)$  więc pole  $\hat{E}_2(x,y)$  reprezentuje iloczyn informacji zawartej w dwóch sygnałach zewnętrznych

$$\hat{E}_2(x,y; t+\tau+\Delta\tau) = c_1 c_2 W_{a1}(t) W_{a2}(t) \quad (5.4)$$

gdzie  $\tau \gg \Delta\tau$  - czas wykonywania operacji mnożenia; w układach optycznych wartość ta jest znikomo mała i jest pomijana w dalszej części pracy. Przez  $\tau$  rozumieć należy większą z dwóch wartości czasu wymaganą do zmiany charakterystyk  $\hat{m}_1(x,y)$ ,  $\hat{m}_2(x,y)$ .

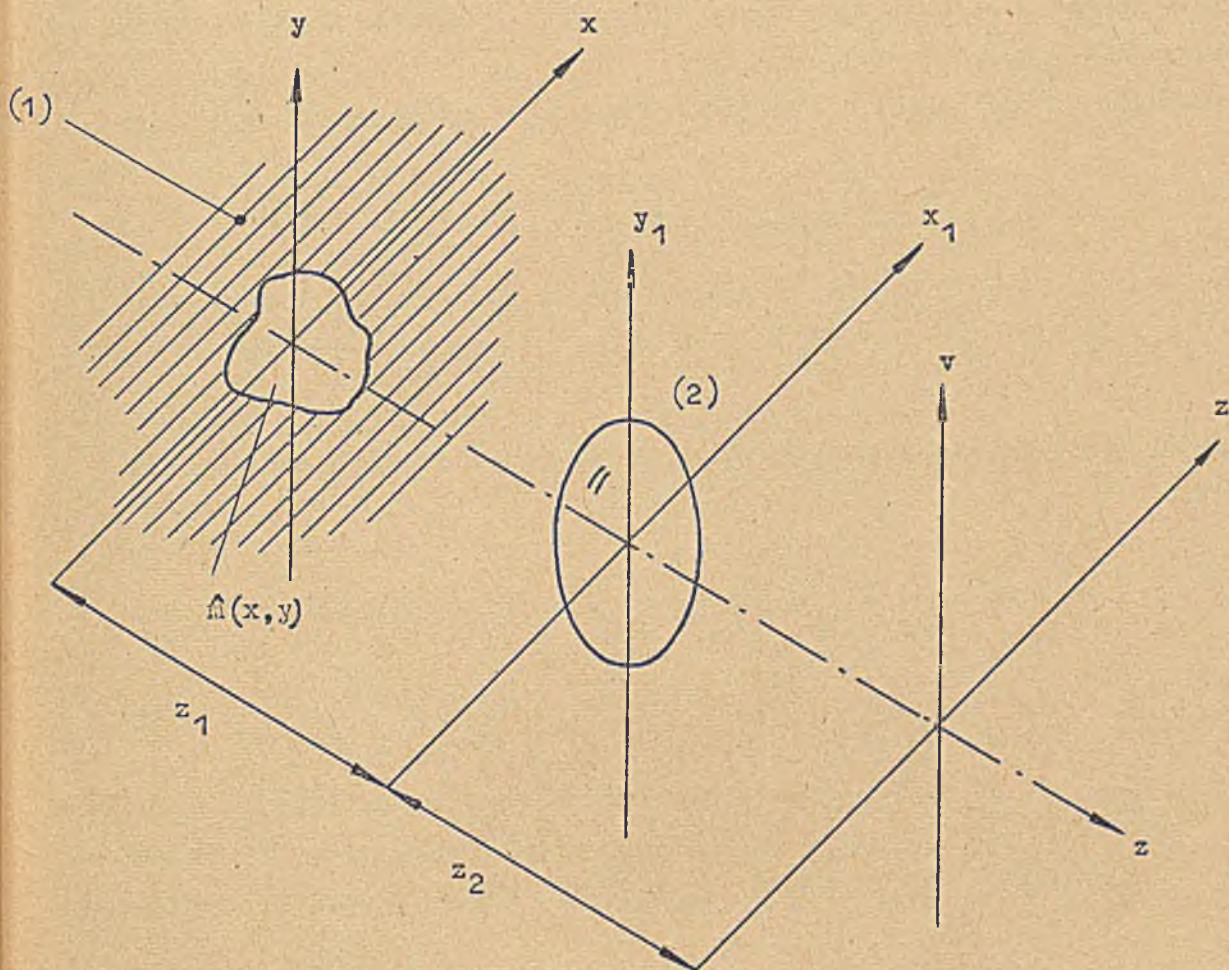
Opiszemy następnie układ złożony z transparentu umieszczonego w otworze  $s(x,y)$  ekranu nieprzezroczystego znajdującego się w płaszczyźnie  $\Pi_{x,y}$ . W płaszczyźnie  $\Pi_{x_1, y_1}$  znajduje się soczewka, ekran obserwacyjny - jak poprzednio - w płaszczyźnie  $\Pi_{u,v}$ . Całość pokazuje rys. 4.

Na płaszczyznę  $\Pi_{x,y}$  pada fala  $\hat{E}_0$  w kierunku do niej prostopadłym. Korzystając więc z (3.10) oraz (4.4) zapiszemy rozkład pola w płaszczyźnie  $\Pi_{x_1, y_1}$  (obszar Fresnela) odległej o  $z_1$  od płaszczyzny  $\Pi_{x,y}$

$$\hat{E}'(x_1, y_1) = \frac{\hat{E}_0 \exp(ikz_1)}{i \lambda z_1} \iint \hat{m}(x,y) \exp \left\{ \frac{ik}{2z_1} [(x_1 - x)^2 + (y_1 - y)^2] \right\} dx dy \quad (5.5)$$

po przejściu przez soczewkę

$$\hat{E}''(x_1, y_1) = \hat{E}'(x_1, y_1) \hat{m}_s(x_1, y_1) \quad (5.6)$$



Rys. 4. Układ optyczny składający się z transparentu  $\hat{m}(x, y)$ , umieszczonego w otworze przesłony (1), soczewki skupiającej (2), oraz ekranu obserwacji

$$\hat{m}_c(x_1, y_1) = \exp \left[ \frac{-ik}{2f} (x_1^2 + y_1^2) \right] \quad (5.7)$$

- wg (4.3) pominięto stałą.

Sygnal  $\hat{E}''(x_1, y_1)$  w przestrzeni  $\mathcal{P}_{x_1, y_1} - \mathcal{P}_{u, v}$  podlega transformacji, co powtórnie dla strefy Fresnela w odległości  $z_2$  wynosi

$$\hat{e}(u, v) = \frac{\exp(ikz_2)}{i\lambda z_2} \iint_{-\infty}^{\infty} \hat{E}^*(x_1, y_1) \exp\left\{\frac{ik}{2z_2} [(u-x_1)^2 + (v-y_1)^2]\right\} dx_1 dy_1 \quad (5.8)$$

Musieliśmy w tym miejscu założyć, że soczewka jest obudowana nieprzezroczystym ekranem o aperturze  $\Delta_2(x_1, y_1)$  przez co funkcja  $\hat{E}^*(x_1, y_1)$  ma własność  $\hat{E}(x, y)$  z wzoru (3.7).

Po wstawieniu (5.6) i (5.7) do (5.8) rozwiniemy tę ostatnią zależność

$$\hat{E}(u, v) = \frac{-\hat{E}_0 \exp[ik(z_1 + z_2)]}{\lambda^2 z_1 z_2} \exp\left\{\frac{ik}{2z_2} (u^2 + v^2)\right\} \iint_{-\infty}^{\infty} \hat{m}(x, y) \exp\left[\frac{ik}{2z_1} (x^2 + y^2)\right] \times \quad (5.9)$$

$$\times \iint_{-\infty}^{\infty} \exp\left[\left(\frac{1}{z_1} + \frac{1}{z_2} - \frac{1}{f}\right) \frac{ik}{2} (x_1^2 + y_1^2)\right] \exp\left[-ik\left(\frac{x}{z_1} + \frac{u}{z_2}\right) x_1 + \left(\frac{y}{z_1} + \frac{v}{z_2}\right) y_1\right] dx_1 dy_1 dx dy$$

Wprowadza się oznaczenia pomocnicze aby rozwiązać drugą z kolei całkę podwójną

$$a = \left(\frac{1}{z_1} + \frac{1}{z_2} - \frac{1}{f}\right) \frac{ik}{2}, \quad b = -ik;$$

$$\xi = \frac{x}{z_1} + \frac{u}{z_2}, \quad \eta = \frac{y}{z_1} + \frac{v}{z_2};$$

$$I = \int_{-\infty}^{\infty} \exp(ax_1^2) \exp(b\xi x_1) dx_1 \int_{-\infty}^{\infty} \exp(ay_1^2) \exp(b\eta y_1) dy_1 = \quad (5.10)$$

$$= I_{x_1} \cdot I_{y_1}$$

Korzystając z tablic rozwiązań całek [6] znaleziono w pozycji 3.213.4 wzór odpowiadający  $I_{x_1}, I_{y_1}$ ,

$$\int_{-\infty}^{\infty} \exp(-px^2 - qx) dx = \sqrt{\frac{\pi}{p}} \exp\left(\frac{q^2}{4p}\right)$$

Parametry tej całki, zgodnie z oznaczeniem pomocniczym, wynoszą

$$p = -a; \quad q = -b \cdot \xi$$

Stąd

$$I = I_{x_1} I_{y_1} = -\frac{\pi}{a} \exp\left[-\frac{b^2}{4a} (\xi^2 + \eta^2)\right]$$

co, po powrocie do pierwotnych oznaczeń oraz po połączeniu z pierwszą z całek podwójnych można zapisać

$$\hat{E}(u, v) = \frac{\hat{E}_0 \exp\left[\frac{ik}{2z_2}(u^2 + v^2)\right]}{\lambda z_1 z_2 F} \iint_{-\infty}^{\infty} \hat{m}(x, y) \exp\left[\frac{ik}{2z_1}(x^2 + y^2)\right] \exp\left[\frac{-ik}{2F}\left[\left(\frac{x}{z_1} + \frac{u}{z_2}\right)^2 + \left(\frac{y}{z_1} + \frac{v}{z_2}\right)^2\right]\right] dx dy \quad (5.11)$$

oznaczono dodatkowo

$$F = \frac{1}{z_1} + \frac{1}{z_2} + \frac{1}{f} \quad (5.12)$$

Zależność (5.11) stanowi punkt wyjściowy do dyskusji zachowania się układu ekran - soczewka - ekran.

Rozpatrzmy przypadek gdy  $z_1 = z_2 = f$ ,

stąd 
$$F = \frac{1}{f}$$

Po wprowadzeniu do (5.11)  $F = \frac{1}{f}$  otrzymamy w konsekwencji

$$\hat{E}(u, v) = \frac{\hat{E}_0}{i \lambda f} \iint_{-\infty}^{\infty} \hat{m}(x, y) \exp\left[-i(\omega_u x + \omega_v y)\right] dx dy \quad (5.13)$$

Wzór ten wyraża transformatę prostą Fouriera na funkcji  $\hat{m}(x, y)$ ; na ekranie obserwacyjnym znajdującym się w odległości  $z_2 = f$  od soczewki otrzymujemy widmo transparentu z płaszczyzny  $\overline{\Pi}_{x, y}$ . Użyte dodatkowo nowe symbole oznaczają

$$\omega_u = \frac{ku}{f}, \quad \omega_v = \frac{kv}{f} \quad (5.14)$$

Drugim z kolei ważnym przypadkiem jest układ, w którym odległości między elementami spełniają warunek soczewki:  $F = 0$ . Wtedy wzór (5.11)

$$\hat{E}(u, v) = \frac{\hat{E}_0 \exp\left[\frac{ik}{2z_2}(u^2 + v^2)\right]}{i \lambda z_1 z_2} \iint_{-\infty}^{\infty} \hat{m}(x, y) \exp\left[\frac{ik}{-2z_1}(x^2 + y^2)\right] \frac{\exp\left[\frac{-ik}{2F}(x^2 + y^2)\right]}{F} dx dy$$

gdzie 
$$X = \frac{x}{z_1} + \frac{u}{z_2}, \quad Y = \frac{y}{z_1} + \frac{v}{z_2}$$

Jeśli wprowadzimy pomocnicze oznaczenie  $N = \sqrt{\frac{i}{\lambda F}}$  to pole w płaszczyźnie  $\overline{\Pi}_{u, v}$

$$\hat{E}(u, v) = \frac{\hat{E}_0 \exp\left[\frac{ik}{2z_2}(u^2 + v^2)\right]}{z_1 z_2} \iint_{-\infty}^{\infty} \hat{m}(x, y) \exp\left[\frac{ik}{2z_1}(x^2 + y^2)\right] N^2 \exp\left[-N^2 \pi(x^2 + y^2)\right] dx dy \quad (5.15)$$

Zgodnie z dodatkiem w pracy [3]

$$\lim_{N \rightarrow \infty} \left\{ N^2 \exp\left[-N^2 \pi(x^2 + y^2)\right] \right\} = \delta(x, y)$$

Natomiast

$$\delta(x, y) = z_1^2 f(x + \xi, y + \eta); \quad \xi = \frac{z_1}{z_2} u, \quad \eta = \frac{z_1}{z_2} v \quad (5.16)$$

wiadomo także, że [21]

$$f(ax, by) = \frac{1}{|ab|} f(x, y)$$

oraz, że funkcja  $f$  posiada następujące własności filtrujące

$$\iint_{-\infty}^{\infty} g(x, y) f(\xi - x, \eta - y) dx dy = g(\xi, \eta). \quad (5.17)$$

Jeśli zwrócimy uwagę, że  $g(x, y) = \hat{m}(x, y) \exp\left[\frac{ik}{2z_1}(x^2 + y^2)\right]$

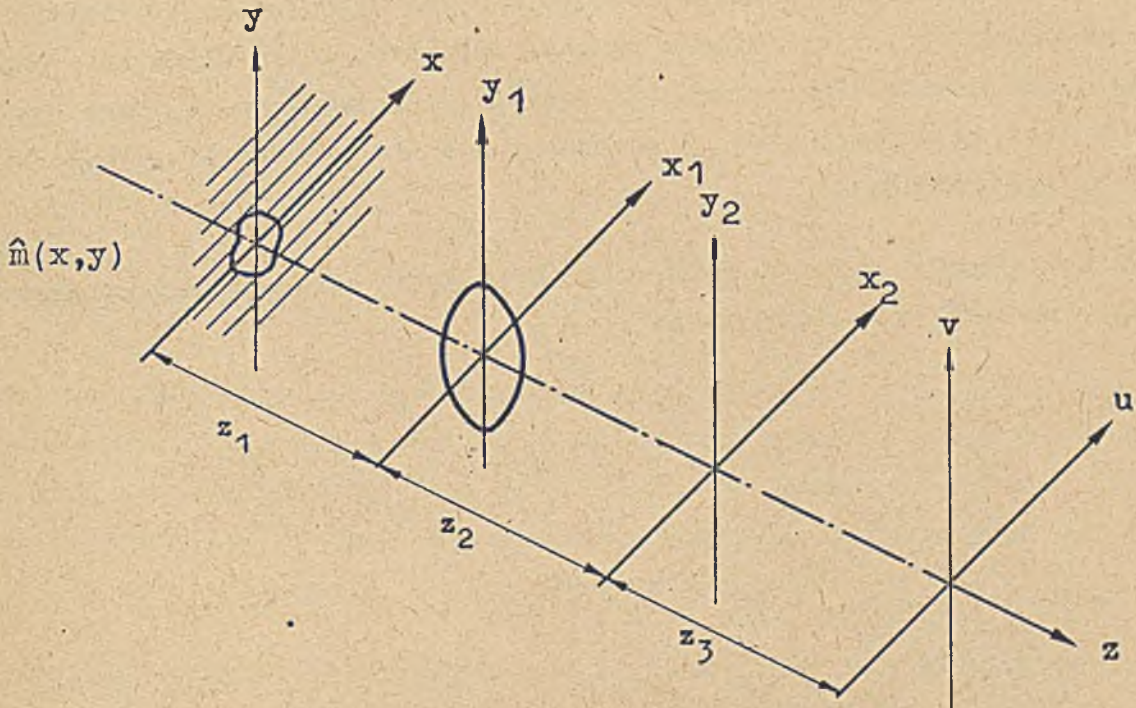
to uwzględniając (5.16) i (5.17), zapiszemy zależność (5.15) jako

$$\hat{E}(u, v) = -\mathcal{X} \hat{E}_0 \hat{m}(-\mathcal{X}u, -\mathcal{X}v) \exp\left[\frac{ik}{2z_2}(1 + \mathcal{X})\right] \quad (5.18)$$

gdzie  $\mathcal{X} = \frac{z_1}{z_2}$

Z zależności (5.18) wynika, że uzyskany rozkład pola na ekranie umieszczonym w płaszczyźnie  $\Pi_{u,v}$ , dla warunku  $F = 0$ , jest obrazem transparentu z płaszczyzny  $\Pi_{x,y}$  a wymiary tego obszaru uległy liniowemu przekształceniu wyznaczonemu ze stosunku odległości  $z_1$  i  $z_2$ .

Zbudujemy następnie układ zawierający transparent  $\hat{m}(x, y)$  w płaszczyźnie  $\Pi_{x,y}$ , soczewkę o aperturze, ogniskowej i innych parametrach jak w przypadku poprzednim. Układ ten pokazano na rys. 5.



Rys. 5. Układ czterech płaszczyzn zawierających transparent i soczewkę

Jeżeli zachowana będzie zależność między odległościami poszczególnych płaszczyzn taka, że

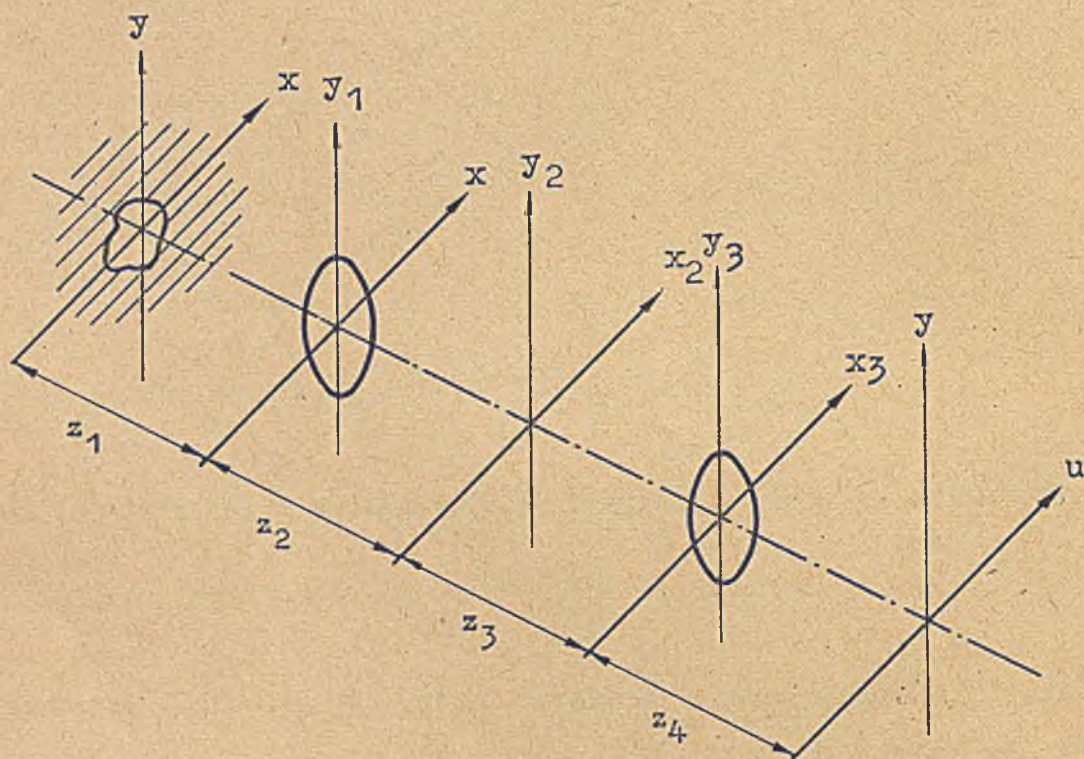
$$\frac{1}{z_1} + \frac{1}{z_2 + z_3} - \frac{1}{f} = 0 \quad (5.19)$$

$$z_2 - f = 0$$

to w płaszczyźnie  $\Pi_{x_2, y_2}$  będzie się znajdował rozkład widma przestrzonnego transparentu  $\hat{m}(x, y)$  a w płaszczyźnie  $\Pi_{u, v}$  obraz tego transparentu zgodnie z zależnościami (5.13) oraz (5.18).

Przyjmijmy, że charakterystyka elementu  $\hat{m}(x,y)$  jest proporcjonalna do sygnału zewnętrznego oddziałującego na transparent. Charakterystykę tę będziemy więc w dalszym ciągu nazywać sygnałem przestrzennym dwuwymiarowym. Tak więc układ z rysunku może służyć, teoretycznie rzecz ujmując, do analizy fourierowskiej sygnału oraz jednoczesnej jego syntezy (pomijamy opóźnienie  $\frac{z_3}{c}$ ). Osobną kwestią jest realizacja techniczna tego zadania<sup>1</sup>.

Interesujący jest także układ złożony z dwóch soczewek umieszczonych kolejno po sobie jak pokazano na rys. 6.



Rys. 6. Układ dwóch soczewek

<sup>1</sup> Ten i inne problemy techniczne będą omówione w osobnej pracy.



Można udowodnić, posługując się podanymi już zależnościami, że w płaszczyźnie  $\pi_{u,v}$  znajduje się obraz transparentu  $\hat{m}(x,y)$  umieszczonego w płaszczyźnie  $\pi_{x,y}$

$$\hat{E}(u,v) = \hat{E}_0 \hat{m}(-x,-y) \quad (5.20)$$

pod warunkiem, że  $f = z_1 = z_2 = z_3 = z_4$ ;  $f$  - ogniskowa soczewek.

## 6. Układ holograficzny

Układ ten wyróżniono ze względu na jego złożoną budowę i specjalne zastosowanie. Holografia jest szczególną formą zapisu - pozwala utrwalić zarówno moduł jak też fazę przedmiotu. Jak wiadomo, wynalazcą holografii jest D.Gabor. Układ holografii Gabora posiada pewne wady utrudniające wykorzystanie go w rozwiązaniach technicznych.

Isnieje obecnie wiele nowych propozycji układów holograficznych wolnych od tych wad. Jednym z nowych rozwiązań jest układ E.N. Leitha i J. Upatnieksa [7]. Jak się wydaje, układ ten ma duże znaczenie dla zastosowań w przetwarzaniu informacji, a jego opis matematyczny jest doskonałą ilustracją działania układu holograficznego.

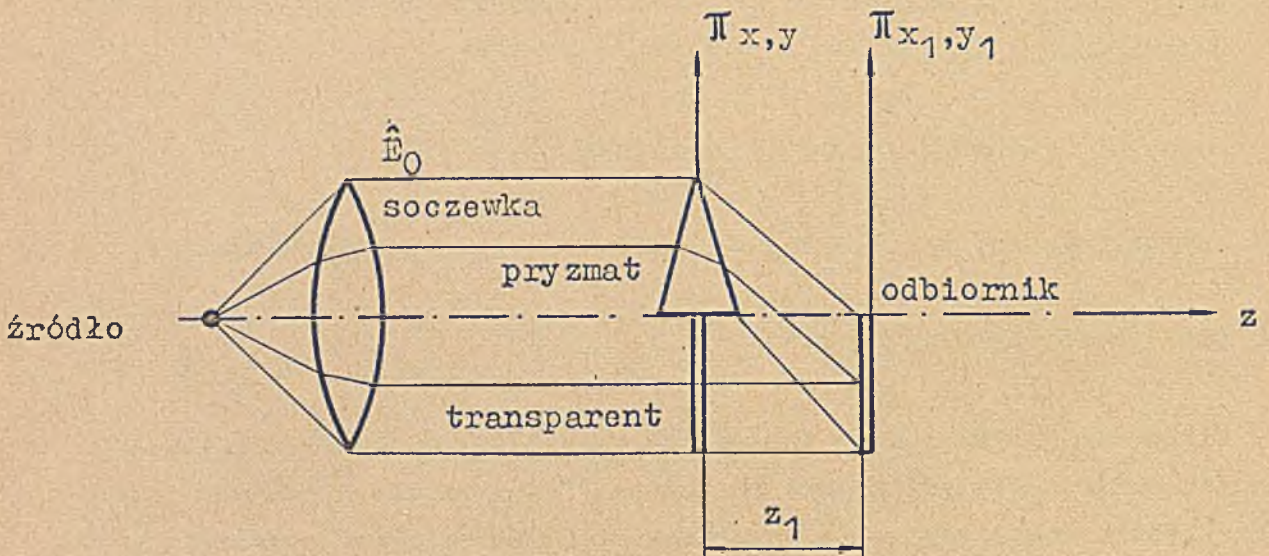
Działanie układu składa się z dwóch faz: zapisywania obrazu przedmiotu w nośniku czyli tworzenie hologramu oraz odczytu hologramu. Przedmiot ten jest przedstawiony w postaci transparentu. Układ dla fazy zapisu jest pokazany na rys. 7.

Przyjmijmy następujące oznaczenia

$$\hat{m}_p(x,y) - \text{charakterystyka modulacyjna przedmiotu,} \quad (6.1)$$

$$\hat{E}(x,y) = \hat{E}_0 - \text{fala świetlna płaska w płaszczyźnie } \pi_{x,y} \quad (6.2)$$

$$\hat{E}_R(x_1,y_1) = E_R \exp [ i2\pi\mu y_1 ] - \text{fala płaska po przejściu przez pryzmat,} \quad (6.3)$$



Rys. 7. Układ holograficzny typu Leitha -Upatnieksa

$$\hat{E}_p(x_1, y_1) = \frac{\hat{E}_0 \exp(ikz_1)}{i\lambda z_1} \iint_{-\infty}^{\infty} \hat{E}_p(x, y) \exp\left\{ \frac{ik}{2z_1} [(x_1 - x)^2 + (y_1 - y)^2] \right\} dx dy \quad (6.4)$$

fala przedmiotu w strefie Fresnela na odległości  $z_1$ ,

$$\mu = \frac{\sin \theta}{\lambda} \quad - \text{parametr} \quad (6.5)$$

Na płaszczyznę  $\Pi_{x_1, y_1}$  padają duże fale  $\hat{E}_R$  i  $\hat{E}_p$  a umieszczony w tej płaszczyźnie odbiornik zarejestruje rozkład

$$I(x_1, y_1) = [\hat{E}_R(x_1, y_1) + \hat{E}_p(x_1, y_1)] \cdot [\hat{E}(x_1, y_1) + \hat{E}(x_1, y_1)]^* \quad (6.6)$$

gdzie  $[ ]^*$  - oznacza wielkość sprzężoną

Rozwiniemy zależność

$$I(x_1, y_1) = E_R^2 + [E_p(x_1, y_1)]^2 + \hat{E}_R(x_1, y_1) \cdot \hat{E}_p^*(x_1, y_1) + \hat{E}_R^*(x_1, y_1) \cdot \hat{E}_p(x_1, y_1) \quad (6.7)$$

podzielimy strony tego równania przez  $E_0^2$  i wprowadzimy oznaczenia pomocnicze

$$c = \frac{E^R}{E^O} ; \quad \hat{m}_p(x_1, y_1) = m_p(x_1, y_1) \exp[-i \varphi(x_1, y_1)] ; \quad m_p = \frac{E^p}{E^O} \quad (6.8)$$

W wyniku obu tych czynności można napisać

$$\hat{m}_H(x_1, y_1) = c^2 + m_p^2(x_1, y_1) + c \hat{m}_p^*(x_1, y_1) \exp(i2\pi\mu y_1) + c \hat{m}_p(x_1, y_1) \exp(-i2\pi\mu y_1) \quad (6.9)$$

lub w innej postaci

$$\hat{m}_H(x_1, y_1) = c^2 + m_p^2(x_1, y_1) + 2cm_p(x_1, y_1) \cos[2\pi\mu y_1 - \varphi(x_1, y_1)] \quad (6.10)$$

W zależności (6.9) widoczne są człony reprezentujące przedmiot: są to człony III i IV. Natomiast zależność (6.10) ma budowę odpowiadającą modulacji fazy z tym, że  $\mu$  odpowiada częstotliwości nośnej a faza przedmiotu  $\varphi(x_1, y_1)$  moduluje fazę  $2\pi\mu y_1$ . Stąd zrozumiałe staje się wymaganie wartości kąta  $\theta$  (zob. (6.5)).

Odczyt zapisanego hologramu realizowany jest w układzie jak na rys. 8.

Zgodnie z podanym schematem hologram jest oświetlony falą płaską  $\hat{E}'(x_1, y_1)$  normalną do  $\pi_{x_1, y_1}$  posiadającą na tej płaszczyźnie wartość stałą  $\hat{E}_c$

$$\hat{E}'(x_1, y_1) = \hat{E}_c$$

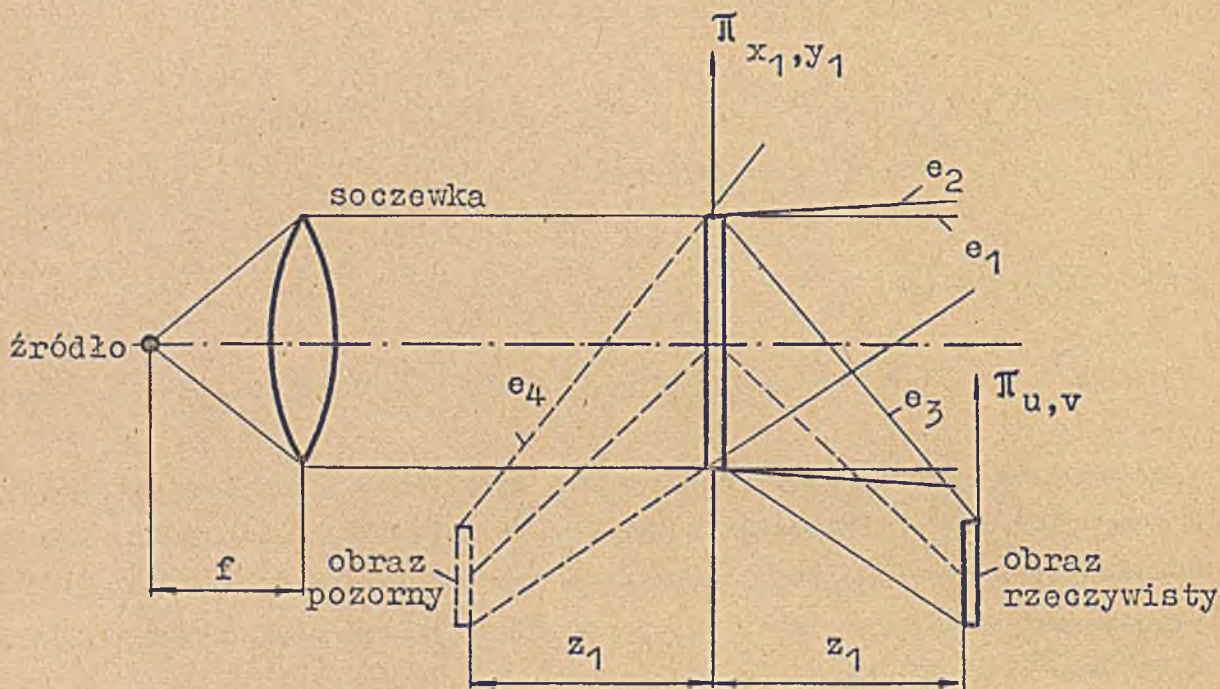
Zgodnie więc z zasadą wyrażoną przez (4.2)

$$\hat{E}''(x_1, y_1) = \hat{E}'(x_1, y_1) \hat{m}_H(x_1, y_1) = c^2 \hat{E}_c + \hat{E}_c m_p^2(x_1, y_1) + c \hat{E}_c \hat{m}_p^*(x_1, y_1) \exp(i2\pi\mu y_1) + c \hat{E}_c \hat{m}_p(x_1, y_1) \exp(-i2\pi\mu y_1) \quad (6.11)$$

$$\hat{E}''(x_1, y_1) = \hat{e}_1(x_1, y_1) + \hat{e}_2(x_1, y_1) + \hat{e}_3(x_1, y_1) + \hat{e}_4(x_1, y_1)$$

Interesuje nas głównie składnik  $\hat{e}_4$  gdyż zawiera on prostą funkcję

przedmiotu. Postać analityczną rozkładu pola  $\hat{e}_4(u,v)$  w odległości  $z_1$  (zgodnie z sugestią rys. 8) można otrzymać po powtórnym zastosowaniu wzoru Fresnela (3.10) w stosunku do składnika  $\hat{e}_4(x_1,y_1)$ . Rozkład ten będzie odpowiednią kopią przedmiotu z płaszczyzny  $\Pi_{x,y}$  w układzie zapisu.



Rys. 8. Układ odczytu hologramu

Podane wyżej omówienie układu holograficznego nie wyczerpuje oczywiście problemu. Interesujące dla praktyki zagadnienia wynikają z rozpatrzenia różnorodności konfiguracji układu, rodzaju nośnika hologramu, kąta padania i wartości fali referencji, nieliniowości charakterystyki nośnika i wielu innych. Wszystko to ma wpływ na jakość hologramu, na jego propozycje w stosunku do przedmiotu itp.

## 7. Układ filtrujący

Jednym z ważniejszych zastosowań układów optycznych w przetwarzaniu informacji jest dziedzina zwana rozpoznawaniem obrazów, gdzie istotnym układem jest tzw. filtr dopasowany. Prześledzimy jednak wcześniej działanie zwykłego filtra, którego doskonałą ilustracją jest doświadczenie Abbe'-Pottera. Doświadczenie to pozwala prześledzić zasadę analizy

fourierowskiej w układzie optycznym. Wróćmy do układu z rys. 5 zawierającego soczewkę. Jeśli w płaszczyźnie  $\Pi_{x,y}$  umieści się odpowiednio gęstą siatkę wykonaną np. z cienkiego drutu to, jak już wiadomo, w wyniku oświetlenia siatki płaską falą monochromatyczną w płaszczyźnie  $\Pi_{x_2,y_2}$ , powstanie widmo fourierowskie tej siatki, zaś w płaszczyźnie  $\Pi_{u,v}$  jej obraz. Doświadczenie Abbe-Pottera polegało między innymi na tym, że w płaszczyźnie  $\Pi_{x_2,y_2}$  wprowadzono nieprzezroczysty ekran z wąską szczeliną poziomą, co jest równoważne odfiltrowaniu znacznej części widma siatki. W wyniku tego działania uzyskano w płaszczyźnie  $\Pi_{u,v}$  jedynie obraz pręcików pionowych. Obrót filtru o  $90^\circ$  stopni spowoduje, że zniknie struktura pionowa obrazu a pojawi się pozioma.

Zgodnie z definicją [3] przestrzennie inwariantnym filtrem dopasowanym z danym sygnałem  $\hat{m}(x,y)$  jest filtr posiadający następującą charakterystykę impulsową:

$$\hat{h}_k(\xi, \eta) = \hat{m}_k^*(-x, -y) \quad (7.1)$$

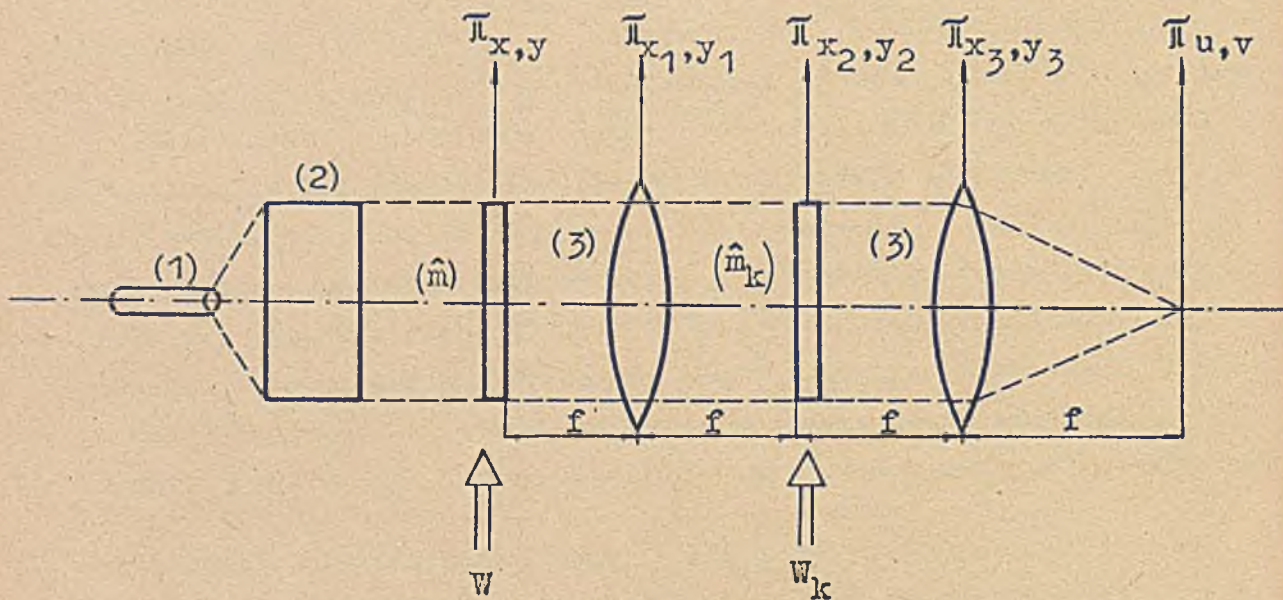
Układ optyczny o takiej charakterystyce impulsowej przetworzy wejściowy sygnał  $\hat{m}(x,y)$  na sygnał wyjściowy  $\hat{m}(u,v)$  zgodnie z zależnością

$$\begin{aligned} \hat{m}(u,v) &= \iint_{-\infty}^{\infty} \hat{m}(x,y) \hat{h}(u-x, v-y) dx dy = \\ &= \iint_{-\infty}^{\infty} \hat{m}(x,y) \hat{m}_k^*(u-x, v-y) dx dy \end{aligned} \quad (7.2)$$

Zależność (7.2) ma postać funkcji korelacji wzajemnej więc

$$\hat{m}(u,v) = R_{\hat{m} \hat{m}_k}(u-x, v-y) \quad (7.3)$$

Zgodnie z [17]  $R_{\hat{m} \hat{m}_k}$  przyjmuje wartość z przedziału  $[0, 1]$  i może być miarą spójności dwóch funkcji: wzorcowej i poszukiwanej. Funkcja wzorcowa w układzie na rys. 9 jest reprezentowana przez transparent  $\hat{m}_k$  w płaszczyźnie  $\Pi_{x_2,y_2}$ , zaś funkcja  $\hat{m}$ , tj. wejście układu - w płaszczyźnie  $\Pi_{x,y}$  jest zapisana w sposób podobny.



Rys. 9. Schemat filtru dopasowanego

- 1) laser
- 2) kolimator

### 8. Operacje matematyczne

W rozdziale niniejszym podane będą przykłady możliwości realizacji niektórych operacji matematycznych za pomocą układów optycznych.

Całkowanie. Jest to najłatwiej realizowana operacja. Zwróćmy w tym celu uwagę na zależność (5.13) dla układów z soczewką. Jeśli położymy  $u = 0, v = 0$  to

$$\hat{E}(u=0, v=0) = \frac{\hat{E}_0}{i\lambda f} \iint_{-\infty}^{\infty} \hat{m}(x, y) dx dy$$

co odpowiada całce funkcji  $\hat{m}(x, y)$ .

Różniczkowanie funkcji  $\hat{m}(x, y)$  można także wykonać za pomocą układu z soczewkami. Do podstawowych własności przekształceń Fouriera należy zaliczyć zależności [21]

$$F \left\{ \frac{\partial \hat{m}(x,y)}{\partial x} \right\} = i \omega_n \hat{M}(u,v); \hat{M}(u,v) = F \{ \hat{m}(x,y) \}$$

wiadomo także, że

$$F^{-1} \{ F [g] \} = g$$

W związku z powyższym różniczkowanie funkcji  $\hat{m}(x,y)$  względem jednej z jej zmiennych jest równoważne wymnożeniu widma funkcji  $\hat{M}(u,v)$  przez jej odpowiednie częstotliwości przestrzenne i powtórna transformację. Doskonale do tego celu nadaje się układ z rys. 6 jeśli w płaszczyźnie  $\mathcal{T}_{x_2 y_2}$  umieści się płytkę, której transmitancja amplitudowa jest liniowo proporcjonalna do jednej ze współrzędnych tej płaszczyzny.

Mnożenie. Sposób wykonywania operacji mnożenia został już w zasadzie opisany w rozdziale 5. Wyraża to zależność (5.1)

Sumowanie. Oceniając zagadnienie pobieżnie można sądzić, że operacja sumowania powinna być łatwa w realizacji, gdyż pole świetlne dowolnego punktu na ekranie jest sumą pól składowych przychodzących do tego punktu. Podkreślić jednak należy, że mamy tu na myśli sumę wektorową. Rozpatrzmy układ z rys. 4. Jeśli w górnej półpłaszczyźnie  $\mathcal{T}_{x,y}$  umieścić transparent reprezentujący pierwszy ze składników -  $\hat{m}_1(x,y)$  w dolnej półpłaszczyźnie zaś drugi -  $\hat{m}_2(x,y)$ , to w płaszczyźnie  $\mathcal{T}_{u,v}$  otrzymamy sumę ich widm

$$F \{ \hat{m}_1(x,y) + \hat{m}_2(x,y) \} = \hat{M}_1(\omega_u, \omega_v) + \hat{M}_2(\omega_u, \omega_v)$$

Jeżeli jednak nie spełniony jest warunek

$$z_1 = f$$

dla dowolnego z ekranów, to we wzorze (5.13) przed całką, dochodzi czynnik [4]

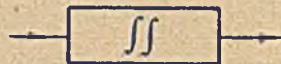
$$\hat{J}(u,v) = \exp \left[ -\frac{ik}{2f} \left( 1 - \frac{z_1}{f} \right) (u^2 + v^2) \right]$$

Z analizy wpływu tego czynnika na widmo składników sumy wynika, że dokładność ustawienia transparentu powinna być rzędu wartości minimalnego przestrzennego okresu widma sygnału.

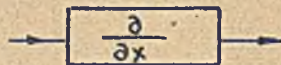
### 9. Moduły funkcjonalne

Jak sądzimy, z przeprowadzonego dotychczas omówienia tematu można było zorientować się, że układy optyki koherentnej mają charakter zbliżony do znanych już układów techniki analogowej. Idąc za tą myślą sporządzimy listę modułów funkcjonalnych, które odpowiadają poznanym dotychczas operatorom układów optycznych. Sygnałem sterującym tymi modułami jest zespolony sygnał dwuwymiarowy  $\hat{m}(x,y)$ .

1. Moduł całkowania



2. Moduł różniczkowania



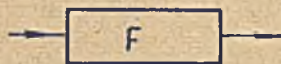
3. Moduł mnożenia



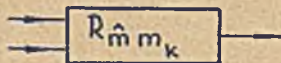
4. Moduł sumowania



5. Moduł transformacji  
Fouriera (prostej  
i odwrotnej)



6. Moduł korelacji

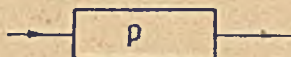


Osobnym zagadnieniem są zasady łączenia modułów funkcjonalnych w dowolny system liczący, który posiadałby określoną cechę uniwersalności podyktowaną zakresem zastosowań systemu. Celem stworzenia systemu liczącego niezbędny jest moduł zdolny zapamiętywać przetworzone sygnały  $\hat{m}(x,y)$ . Otóż taki moduł można także zrealizować; stosuje się w tym celu



układ holograficzny [13]. A więc kolejny moduł:

#### 7. Moduł pamiętający



Pamięć holograficzna ma tę interesującą własność, że może w zasadzie przyjmować sygnały w różnej formie: np. kodowane binarnie, płaskie wykresy, przestrzenne obrazy. Fakt ten, w połączeniu z rodzajem samego sygnału  $\hat{m}(x, y)$  oraz ze specyfiką modułu fourierowskiej analizy i syntezy stwarzają wiele nowych możliwości dla liczących systemów optyczno-elektronicznych. Prace z zakresu tzw. holografii cyfrowej (np. [18]) wskazują też możliwość związku z techniką cyfrową, a w każdym razie z maszyną cyfrową.

#### Zakończenie

Na zakończenie spróbujemy odpowiedzieć na pytanie postawione we wstępie: "Czy komputer optyczny jest kolejnym "następcą tronu" zgodnie z wytkniętą dotychczas linią rozwoju maszyn liczących?". Pokazaliśmy w niniejszej pracy możliwości jakie mają układy optyczne. Możliwości te rozszerzą się znacznie jeśli dołączy się technikę optoelektroniczną, światłowody, półprzewodnikowe sterowane generatory kwantowe i wiele innych nowości. Trudno jednak na postawione pytanie dać odpowiedź twierdzącą, gdyż linia rozwoju komputerów optycznych może pójść inną drogą i niekoniecznie musi wyprzeć maszyny oparte na układach logiki dwuwartościowej. W świetle trwającej obecnie dyskusji na temat rozwoju maszyn (np. [19]) poszukiwania nowych rozwiązań są niewątpliwie bardzo pożądane. Przewiduje się kontynuację podjętej tematyki. W kolejnej pracy będzie omówiona techniczna realizacja układów optycznych oraz pewne aspekty działania tych układów w systemie liczącym.

Literatura

- [1] BORN M., WOLF E.: Principles of Optics. Oxford 1964, Pergamon Press. Tlum.ros.: Osnovy optiki. Moskva 1970, Izd.Nauka.
- [2] SOMMERFELD A.: Optics. N.York 1954, Academic Press Inc.,
- [3] GOODMAN J.W.: Introduction to Fourier Optics. San Francisco 1968, McGraw-Hill Book Co.
- [4] PAPOULIS A.: Systems and Transforms with Applications in Optics. N.York 1968, McGraw-Hill Book Co.
- [5] KONDRATENKOV G.: Obrabotka informacii kogherentnymi optičeskimi sistemami. Moskva 1972, Sovetskoe Radio.
- [6] RYŽYK I.M., GRADŠTEIN I.S.: Tablicy integralov, summ, riadov i proizvedenij. Moskva 1951, Gosudarstvennoe izdatel'stvo tekhniko-teoretičeskoj literatury.
- [7] LEITH E.N., UPATNIEKS J.: Reconstructed Wavefronts and Communication Theory. J.Opt.Soc.Am., 1967, t.52, nr 10, s.1123-1130.
- [8] DIRECTOR S.W., ROHRER R.A.: Introduction to System Theory. N.York 1972, McGraw-Hill Book Co.
- [9] MARIE G.: Un nouveau dispositif de restitution d'images utilisant un effect electro-optique: le tube titus. Philips Res.Rep., 1967, t.22, nr 2, s.110.
- [10] YAMAOKA T., TUJUVARA T., NISHI H.: Photodetector Array for Holographic Optical Memory System. Tujitsu Scientific and Technical Journal, 1972, t.8, nr 3, s.137.
- [11] ZADEH A.L.: From Circuit Theory to System Theory. Proceedings of the IRE, 1962, nr 5, s.856.
- [12] CHURCHMAN C.W.: An Approach to General Systems Theory. Proceedings of the Second Systems Symposium at Case Institute of Technology. N.York 1964, J.Willy.
- [13] WRZESZCZ Z.: Kierunki realizacji pamięci optycznych swobodnego dostępu. ETO Nowości, 1972, nr 1, s.3.
- [14] Optical and Electro-Optical Information Processing. Cambridge 1965, MIT Press.
- [15] Nasa computer sees the whole picture. Electronics, 1971, t.44, nr 12, s.43.
- [16] PRESTON K.: A Comparison of Analog and Digital Techniques for Pattern Recognition. Proceedings of the IEEE, 1972, t.60, nr 10, s.1260.

- [17] KORN G.A., KORN T.H.: Mathematical Handbook for Scientists and Engineers. N.York 1961, McGraw-Hill Book Co.
- [18] LOHMAN A.W., PARIS D.P.: Binary Fraunhofer Holograms, Generated by Computer. Appl. Optics, 1967, t.6, nr 10, s.1739.
- [19] DAŃDA J.: Niektóre problemy następnych generacji komputerów, część I. ETO Nowości, 1972, nr 4, s.3.
- [20] KLIR J., VALAH M.: Cybernetic Modelling. London 1967, Iliffe Books, Ltd.
- [21] ZELDOVIČ J.B., MYŠKIS A.D.: Elementy prikladnoj matematiki. Moskva 1972, Izd.Nauka.
- [22] PIEKARA A.: Nowe oblicze optyki. Warszawa 1968, PWN.
- [23] SZCZENIOWSKI S.: Fizyka doświadczalna, część IV: Optyka. Warszawa 1967, PWN.



Mgr inż. Marek HOŁYŃSKI  
Instytut Cybernetyki Stosowanej

681.322.004.14:681.325.65.001.13  
621.382.049.7-181.4.001

## ZAGADNIENIA SYNTEZY UKŁADÓW O DUŻYM STOPNIU INTEGRACJI (LSI) <sup>1</sup>

### 1. Wstęp

Zagadnienia syntezy struktur logicznych układów o dużym stopniu integracji (Large Scale Integration - LSI), można rozdzielić na dwa etapy. Pierwszy obejmuje problemy syntezy samego układu (kostki) LSI, drugi syntezę struktury logicznej z układów LSI.

Sposób postępowania zależeć będzie od tego, czy mamy do czynienia z układem LSI o określonym przeznaczeniu, realizującym konkretną funkcję logiczną (np. rejestry czy pamięci), czy też z układami o przeznaczeniu ogólnym, które można wykorzystywać do realizacji różnych funkcji logicznych w zależności od potrzeb eksploatacyjnych.

W pracy przedyskutowano niektóre problemy dotyczące metod syntezy zarówno na szczeblu układu jak i struktur budowanych z elementów uniwersalnych LSI. Omówione metody dotyczą głównie sieci logicznych kombinacyjnych.

Założono, że w ramach układu wyodrębniono pewną liczbę elementów ustalających strukturę podstawowych komórek układu.

Układ o przeznaczeniu ogólnym jest na ogół regularną matrycą składającą się z komórek, połączonych w pewien sposób między sobą oraz ze zbioru wyprowadzeń. Komórki te stanowią określony zestaw elementów elektro- nicznych realizujących pewną funkcję logiczną (w dalszym ciągu buduje się często komórki typu NOR i NAND). Układ taki powinien spełniać swoje zada-

---

<sup>1</sup> Artykuł jest skrótem referatu wygłoszonego 20.IV.72 na seminarium w Centrum Obliczeniowym PAN i operuje pojęciami omówionymi szerzej w [19].

nia dla kilkuset zmiennych wejściowych (oczywiście nie koniecznie realizując wszystkie możliwe kombinacje logiczne tych zmiennych).

Ze względu na wysoki stopień powtarzalności, układy takie najlepiej nadają się do wykorzystania w blokach pamięciowych i jako elementy pośredniczące przy pamięciach. Znacznie więcej problemów dotyczących syntezy niesie z sobą zastosowanie tych układów w blokach logicznych. Traci bowiem swoje znaczenie kryterium absolutnej minimalizacji liczby elementów, dotychczas używane jako główne kryterium syntezy bloków logicznych.

Biorąc pod uwagę rozwój układów o przeznaczeniu ogólnym, (ich ogólność zastosowań umożliwiła długie serie produkcyjne, zatem zmniejszenie kosztu i dalszy wzrost zastosowań), podejmiemy próbę klasyfikacji dotychczasowych metod (również tych metod, które mogą znaleźć zastosowanie do syntezy układów scalonych, lecz do tej pory nie były do tego używane).

Klasyfikację tych metod przeprowadzimy uwzględniając typy struktur, występujących w układach LSI o ogólnym przeznaczeniu, a więc:

- struktur z całkowicie zdeterminowaną budową komórki i zdeterminowaną siecią połączeń międzykomórkowych,
- struktur ze zdeterminowaną budową komórki i nieustaloną siecią połączeń międzykomórkowych,
- struktur z modyfikowaną budową komórki i zdeterminowaną siecią połączeń międzykomórkowych,
- struktur z modyfikowaną budową komórki i nieustaloną siecią połączeń międzykomórkowych.

W pierwszej kolejności zajmiemy się omówieniem metod syntezy pojedynczych układów LSI.

## 2. Synteza układu w strukturze całkowicie zdeterminowanej

Zadanie syntezy sprowadza się do ustalenia sieci połączeń międzykomórkowych, funkcji logicznych realizowanych przez komórki oraz kombinacji sygnałów wejścia-wyjścia, tak aby układ LSI o przeznaczeniu ogólnym

realizował zadaną funkcję logiczną  $F(X) = Y$ , gdzie  $X$ ,  $Y$  są zbiorami wejść i wyjść układu. W przypadku układów o strukturze całkowicie zdeterminowanej, możemy zapewnić realizację  $F(X)$  jedynie przez odpowiednie ustalenie kombinacji zmiennych wejściowych i wyjściowych oraz sygnałów pomocniczych.

Struktura taka, przez swoją nieelastyczność w stosunku do realizowanych funkcji  $F(X)$ , ma poważne wady. Przede wszystkim ogranicza ona klasę funkcji, które mogą być realizowane, do stosunkowo prostych postaci (np. kanonicznej) funkcji o dużej liczbie zmiennych. Zaradzić temu można wykorzystując struktury o niejednorodnych funkcjach komórkowych i stosując np. kolumny komórek, z których każda realizuje inną funkcję. Można także stosować zmienne kierunki propagacji sygnału wewnątrz struktury, np. w sąsiednich kolumnach sygnały są przenoszone w przeciwnych kierunkach. Te rozwiązania znacznie komplikują proces syntezy i zawężają zakres zastosowań.

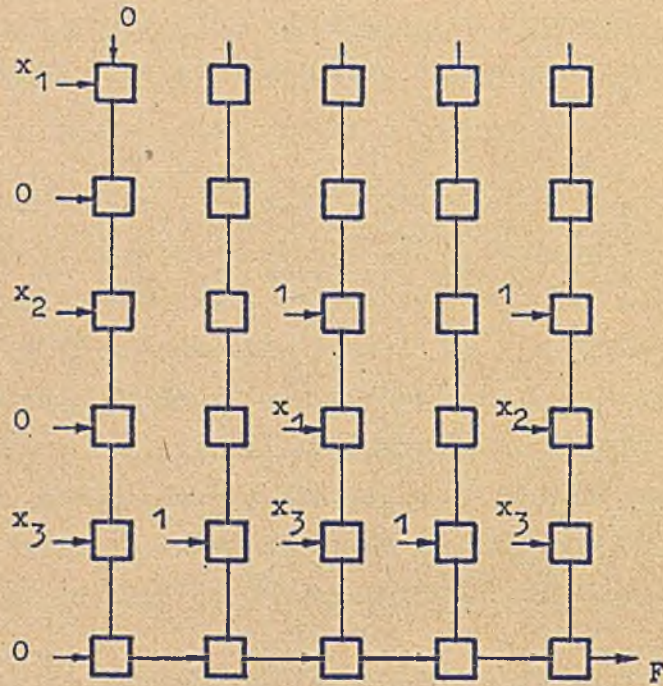
Innym istotnym mankamentem struktur całkowicie zdeterminowanych jest swobodne rozchodzenie się sygnałów we wszystkich kierunkach. Wówczas, jeśli nie zastosujemy separacji między poszczególnymi fragmentami struktury, możemy doprowadzić do sytuacji, w której obszary niewykorzystane do realizacji danej funkcji nie będą się nadawały do wykonania innej, gdyż wystąpią zakłócenia od sygnałów realizujących daną funkcję. Częściowo można temu zapobiec przez wprowadzanie wejść i wyprowadzanie wyjść "z wnętrza" struktury, a nie, jak jest to zwykle przyjęte, tylko z obrzeży.

Zaletą takiej struktury jest jej prostota i łatwość zastosowania w przypadku realizacji funkcji o prostej postaci, np. wykonanie funkcji:  $F(x_1, x_2, x_3) = (x_1 + x_2 + x_3) \cdot (\bar{x}_1 + x_3) \cdot (\bar{x}_2 + x_3)$  na 2-wejściowych i 1-wyjściowych NOR-ach, można przedstawić (rys. 1) jako trzy kaskady układów iteracyjnych i kaskady zbierającej (matrycy  $6 \times 5$ ).

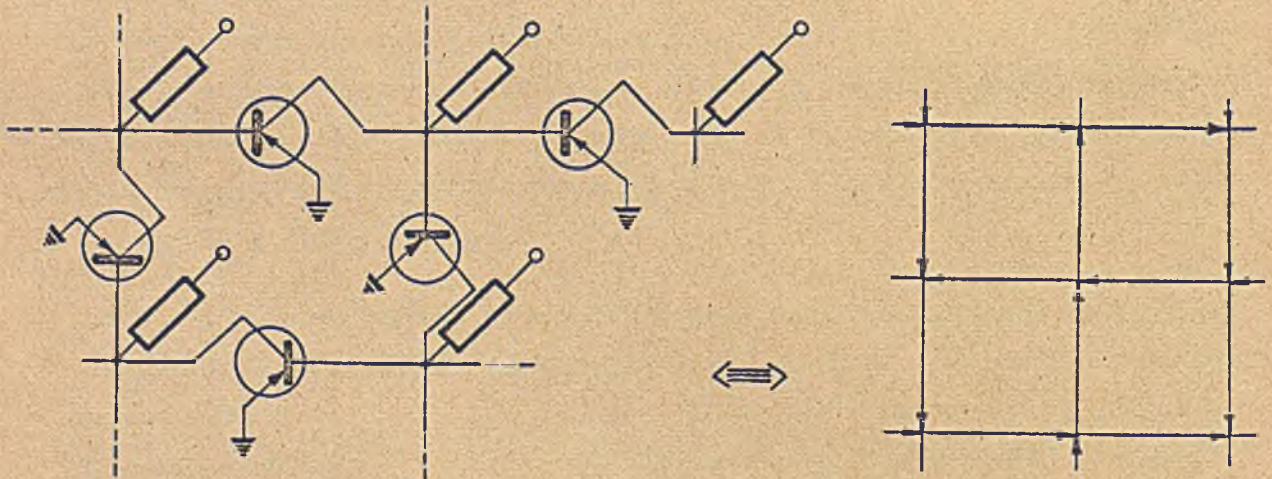
Realizacja podobnych struktur przedstawiona jest w [1]. Sieć tranzystorowa przedstawiona na rys. 2 może realizować różne funkcje podstawowe. Realizację sumy i iloczynu pokazano na rys. 3.

Realizacja funkcji  $F(X) = \bar{x}_1 x_2 + \bar{x}_3 x_4 + \bar{x}_5 \bar{x}_6 x_7$  jest przedstawiona na rys. 4. W strukturze tej można zrealizować także przerzutnik. W ana-

logicznych strukturach z większą liczbą połączeń międzykomórkowych, zbudowano są: licznik, rejestr, dekodery i fragment pamięci [1].

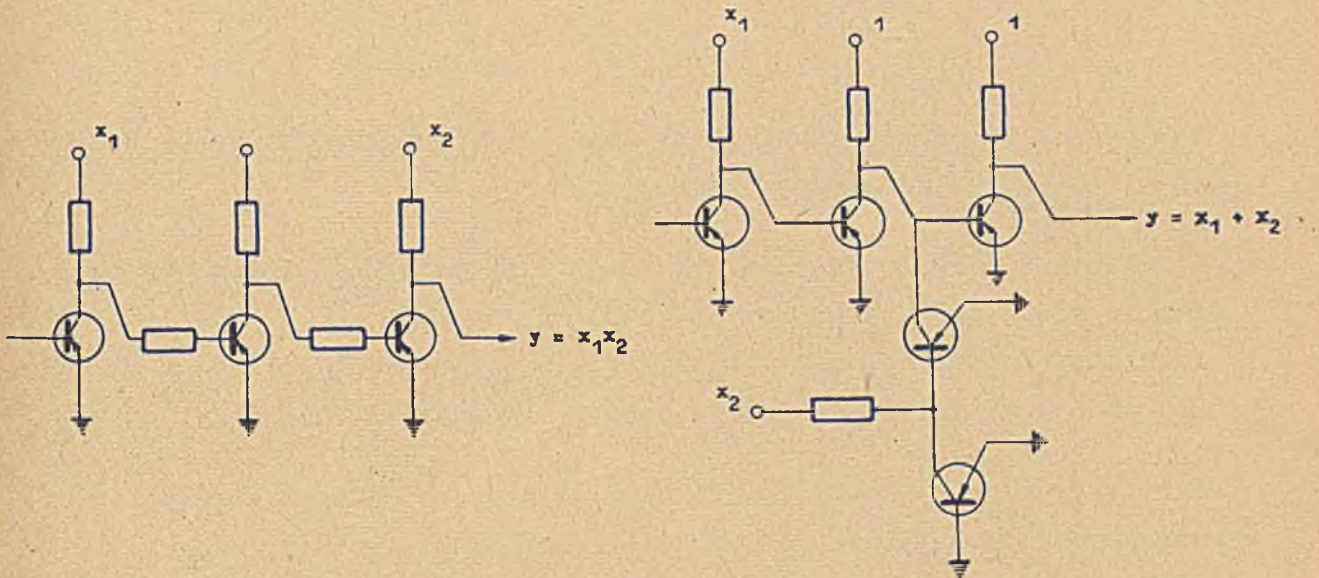


Rys. 1. Struktura z wejściami wprowadzanymi "do wnętrza"

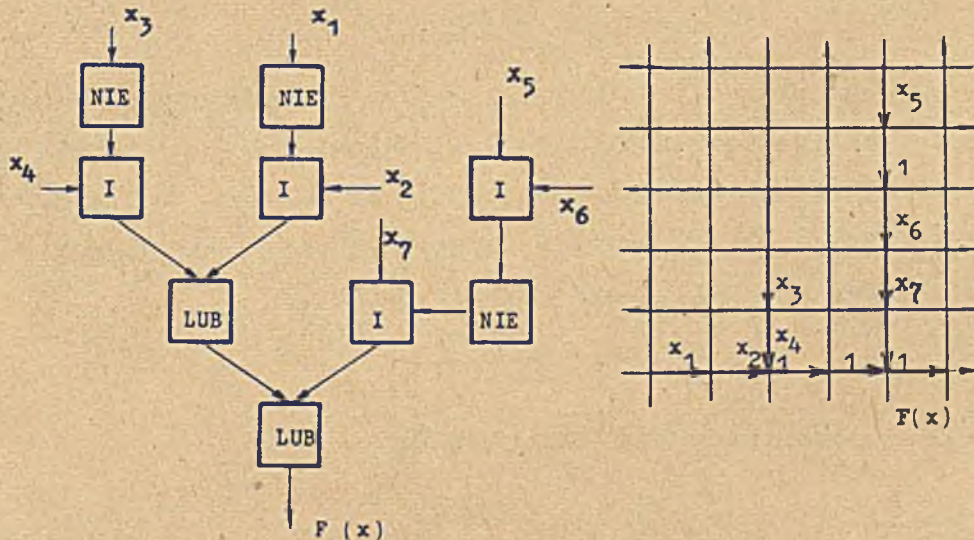


Rys. 2. Fragment sieci logicznej w realizacji elektronicznej i zapisie graficznym





Rys. 3. Realizacja iloczynu i sumy w sieci logicznej



Rys. 4. Graf i realizacja funkcji w sieci logicznej

Wyprowadzenia "z wnętrza" struktury rozbudowują przesadnie liczbę końcówek, zmniejszając możliwości realizacyjne układu. Dlatego też mimo istnienia pewnych metod ułatwiających syntezę takich układów [1] wydaje się, że nie znajdują one szerszego zastosowania.

Proste funkcje realizowane na układach całkowicie zdeterminowanych, bez dostępu do wnętrza struktury, nie wymagają zwykle specjalnych algorytmów syntezy, gdyż syntezę tych funkcji daje się przeprowadzić bez trudu.

3. Synteza układu w strukturze z niezmienną budową komórki i nieustalona siecią połączeń międzykomórkowych

Struktury z niezmienną budową komórki i nieustalona siecią połączeń, podzielić można na dwie grupy:

- układy bez naniesionej wstępnie sieci połączeń
- układy z modyfikowaną siecią połączeń wewnętrznych.

Pierwszą grupę stanowić będą układy, w których wstępna sieć połączeń wewnętrznych nie istnieje, a dopiero po dokonaniu syntezy, nanosi się je zgodnie z wynikami tej procedury. Układy takie charakteryzują się dużą elastycznością logiczną, wymagają jednak specjalnego procesu technologicznego nakładania połączeń i zbliżają się w ten sposób do grupy układów o określonym przeznaczeniu. Do tego typu układów można zaliczyć układy "wielokomórkowe" [2], w których maszyna cyfrowa, na podstawie specyfikacji użytkownika, wytwarza wzór połączeń.

Metoda syntezy takiej struktury opartej na 2-wejściowych komórkach realizujących funkcje Peirce'a (NOR) jest pokazana w [1]. Polega ona na doprowadzeniu wyrażenia opisującego funkcję do postaci, nadającej się do realizacji za pomocą bloków negacji, sumy i iloczynu na NOR-ach i zapisaniu tego w postaci grafu. Np. następujące funkcje:

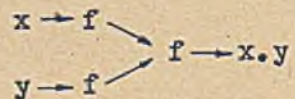
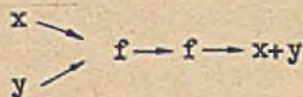
$$z = \bar{x}$$

$$z = x+y = \overline{\overline{x+y}}$$

$$z = x \cdot y = \overline{\overline{x+y}}$$

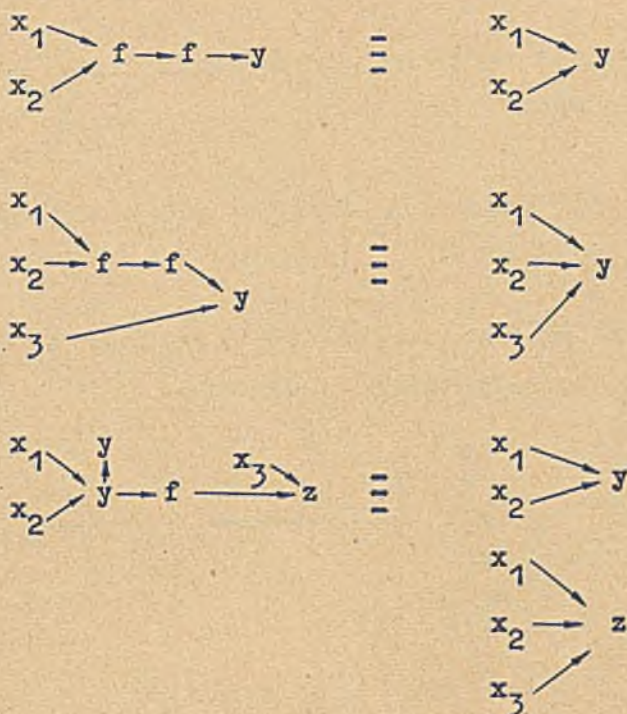
można zapisać w postaci grafu w taki sposób:

$$x \rightarrow f \rightarrow \bar{x}$$



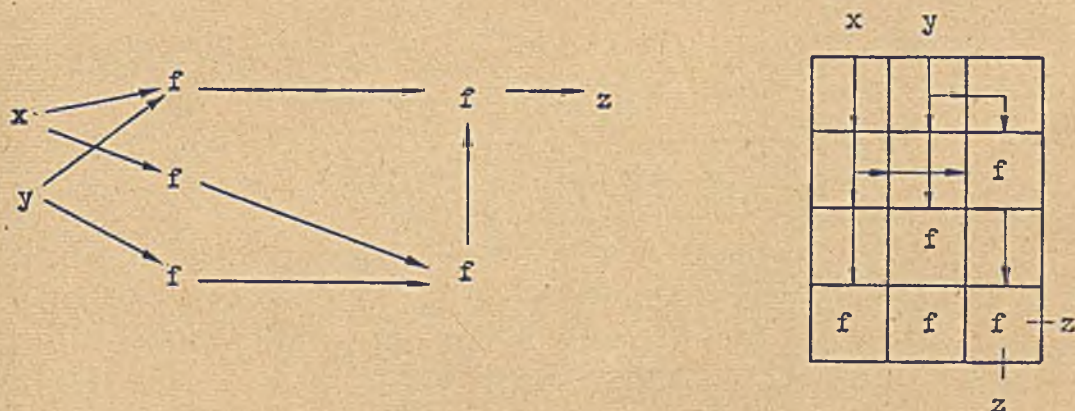
gdzie f oznacza funkcję NOR.

Powinno to być, jak się wydaje (o czym nie jest wspomniane w [1]), poprzedzone minimalizacją wyrażenia, a zakończone uproszczeniem schematu na podstawie tożsamościowych własności elementów NOR, jak np.



(ostatnie dwa dla elementów trójwejściowych).

Z grafu łatwo przejść do zapisu komórkowego, obrazującego realizację połączeń w układzie LSI. Tak więc, synteza np. funkcji  $z = (x+y) \overline{x \cdot y}$  wygląda jak na rys. 5.



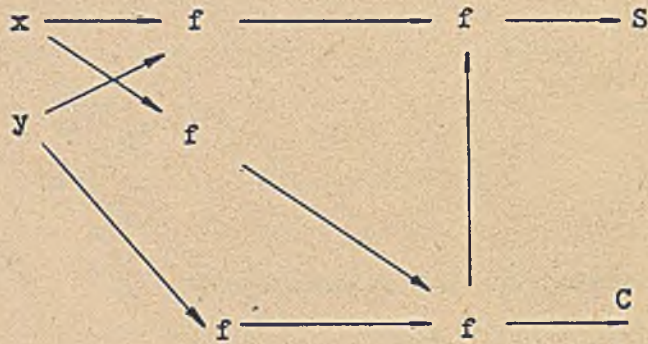
Rys. 5. Graf i realizacja komórkowa funkcji  $z = (x+y) \cdot \overline{xy} = \overline{x+y} + \overline{y+x}$

Realizację pozycji sumatora przedstawia rys. 6a.

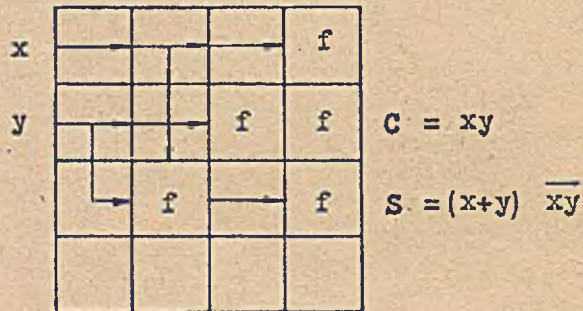
Na rys. 6b pokazano realizację rejestru, a na rys. 6c komórki pamięci.

Na rysunkach tych indeks II oznacza zapis w postaci grafu, a indeks III zapis komórkowy.

W [1] zawarte są też przykłady konstrukcji podstawowych funkcji logicznych, przerzutnika i dekodera.

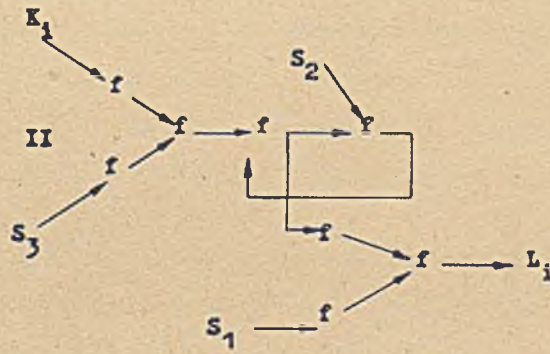
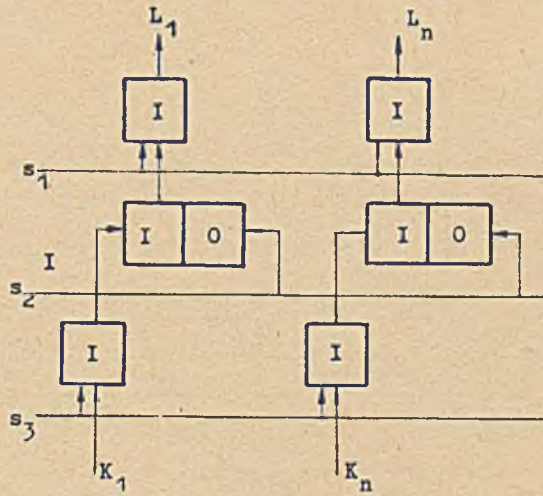


II

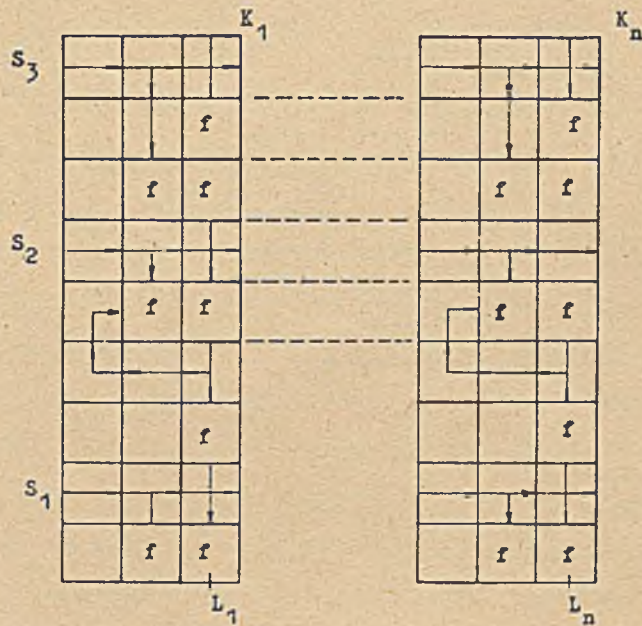


III

Rys. 6. a - Graf i realizacja komórkowa jednej pozycji sumatora

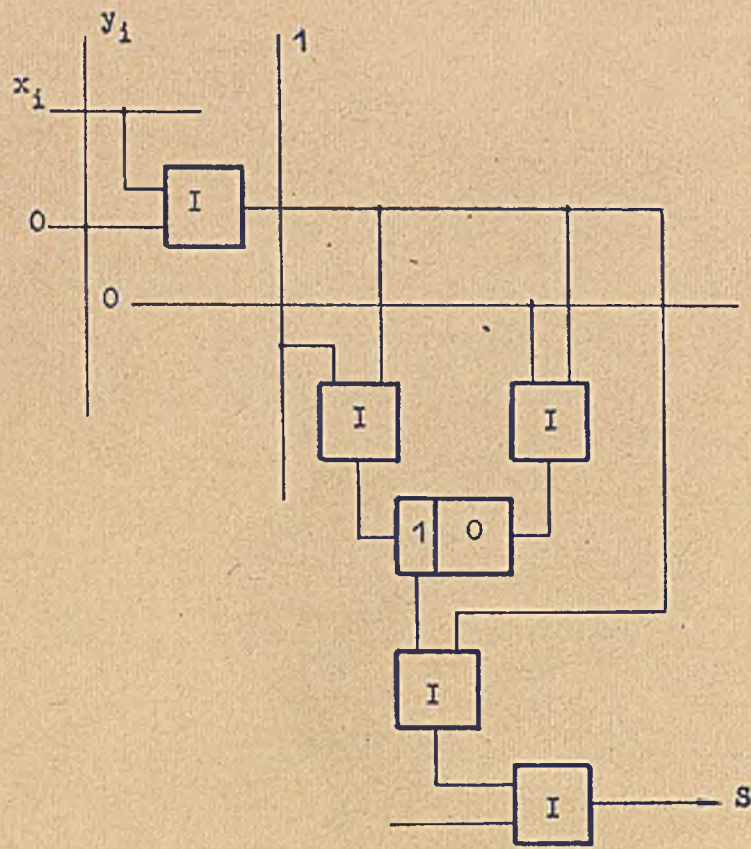


II

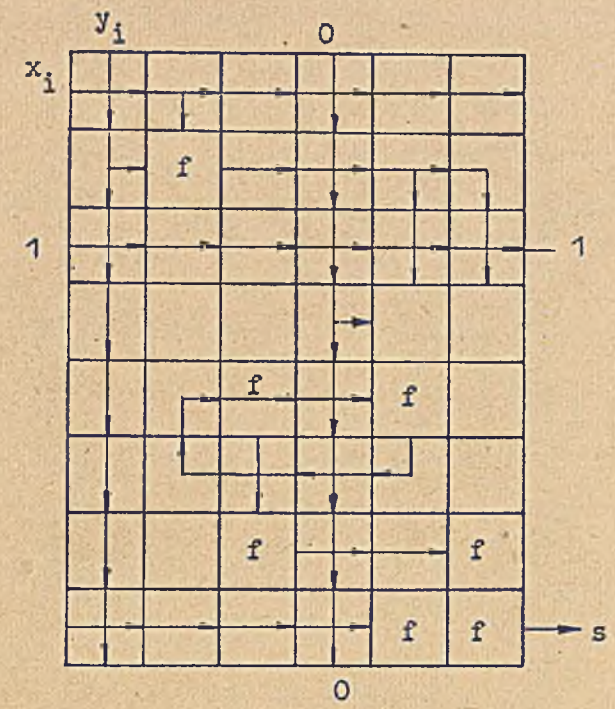


III

Rys. 6. b - Schemat logiczny, graf i realizacja komórkowa rejestru



I



III

Rys. 6c. Schemat logiczny i realizacja komórkowa jednej komórki pamięci

Przy syntezie, można się oprzeć na opracowanych katalogach minimalnych realizacji funkcji na elementach, np. NOR lub NAND.

W [13] opisano metodę syntezy mikroelektronicznej sieci kombinacyjnej na elementach typu NAND. Uwzględniając wszystkie etapy syntezy, pozwala ona na otrzymanie sieci kombinacyjnej bliskiej optymalnej. Podane są tam również rezultaty eksperymentów w konkretnym przypadku - programu projektującego fragmenty schematów logicznych maszyny cyfrowej.

W innych opracowaniach wykorzystuje się komórki NOR lub NAND, dając syntezy częściowe. Autorzy zajmują się też pewnymi modyfikacjami, np. [16] wprowadza możliwość inwersji logicznej komórki. Jest to metoda syntezy na komórkach NAND zakończona programem w języku FORTRAN; koncepcja dość przejrzysta i elastyczna, ale dająca strukturę drzewiastą, mało efektywną w układach LSI. Praca [15] podaje natomiast opis syntezy przeprowadzanej z myślą o wykorzystaniu maszyny cyfrowej i bazującej na komórkach typu I, LUB. Parę prac autorów japońskich skupia się przede wszystkim na ograniczeniach układowych wprowadzanych przy syntezie.

Praca [18] pokazuje rozbudowaną ogólną metodę syntezy na NAND-ach, w której otrzymywana sieć wynika z algorytmu rozpoczynającego się od rozpatrywania bramek wyjściowych struktury. Każda z nich realizuje wyraz żądanej funkcji. Następnie ustala się kombinacje sygnałów na wejściach tych bramek, koniecznych do realizacji zadanej funkcji.

W metodzie tej, zadane funkcje logiczne i odpowiednie zmienne wejściowe są reprezentowane przez rozłączne zbiory T i F wektorów wejściowych. Wektor wejściowy to uporządkowana sekwencja zer i jedynek, przy czym wartość i-tej pozycji odpowiada wartości i-tej zmiennej wejściowej. Te wektory są reprezentowane przez odpowiednik dziesiętny tej sekwencji zerojedynekowej, traktowanej jako liczba dwójkowa. Np. funkcja  $g_3$  z tabeli 1 może być reprezentowana przez zbiór wejść, dla których funkcja  $g_3$  przybiera wartość 1:  $T_3 = \{1, 4, 5, 6, 7\}$  i 0:  $F_3 = \{0, 2, 3\}$ . Zmienna  $a$  reprezentowana jest przez funkcję  $g_0$ , dla której  $T_0 = \{1, 3, 5, 7\}$ ;  $F_0 = \{0, 2, 4, 6\}$ ; zbiory T i F nie są pełne dla funkcji określonych w sposób częściowy, tzn. istnieją wektory nie będące ani w T, ani w F.

Tabela 1

$c = g_2$	$b = g_1$	$a = g_0$	$g_3$
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

Algorytm wykorzystuje dalej wiele możliwości połączeń. Sam algorytm polega na pokrywaniu wektorów ze zbioru  $T$ . Po każdym kroku rozpatruje się wektory, których jeszcze nie pokryto i szuka najlepszej kombinacji sieci pokrywającej. W kolejnych krokach wybiera się rozwiązanie bliskie optymalnemu ze względu na liczbę wykorzystanych komórek i długość połączeń. Została też opracowana metoda modyfikacji tego algorytmu dla uzyskania struktury optymalnej.

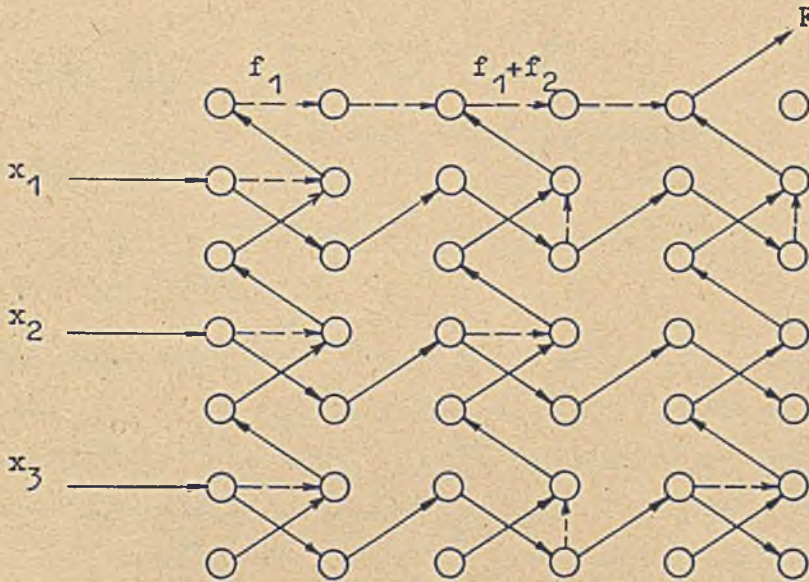
W pracy przedstawiono wyniki obliczeń dokonanych za pomocą maszyny uwzględniających strukturę komórek i ich wejść, jak funkcje liczby poziomów układów, kosztu, obciążalności, liczby wybranych wektorów, liczby wejść komórki.

Do drugiej grupy będziemy zaliczać układy z modyfikowaną siecią połączeń wewnętrznych. Struktura taka ma ustaloną sieć połączeń oprócz zbioru miejsc, które można łączyć w zależności od wymagań eksploatacyjnych. Przykładem mogą być tutaj matryce z przecinanymi połączeniami (cut point arrays), o stałych funkcjach komórkowych. Do realizacji takiego układu stosowana jest technologia oparta na dodatkowej metalizacji w końcowej fazie wykonania.

Do syntezy takich układów nadaje się metoda opracowana przez UNIVAC [4], rozbudowana później przez wielu autorów. Struktura układu opiera się na stałej sieci połączeń prostopadłych i równoległych. Modyfikacji dokonuje się przez dodatkowe połączenia modyfikujące. Spośród wielu możliwości rozpatrzmy strukturę, w której komórka NAND połączona jest na stałe z dwoma sąsiadami. Połączenia stałe wykonane są zygzakowo między



sąsiednimi wierszami i kolumnami. Syntetyzowaną funkcję minimalizuje się do dysjunkcyjnej postaci kanonicznej. Następnie wykonujemy w wierszu połączenia modyfikujące - poziomo dla uzyskania negacji zmiennej odpowiadającej temu wierszowi, pionowo dla otrzymania pozycji. Brak połączenia modyfikującego oznacza wyeliminowanie tej zmiennej w danym iloczynie postaci kanonicznej. Np. realizacja funkcji  $F(x_1, x_2, x_3) = \bar{x}_1\bar{x}_2\bar{x}_3 + x_1\bar{x}_2x_3 + x_1\bar{x}_3 = f_1 + f_2 + f_3$  wygląda jak na rys. 7.



Rys. 7. Realizacja funkcji metodą opracowaną przez UNIVAC

Bramki, których tylko jedno wejście logiczne jest zajęte, mają na drugim wejściu stały sygnał "1".

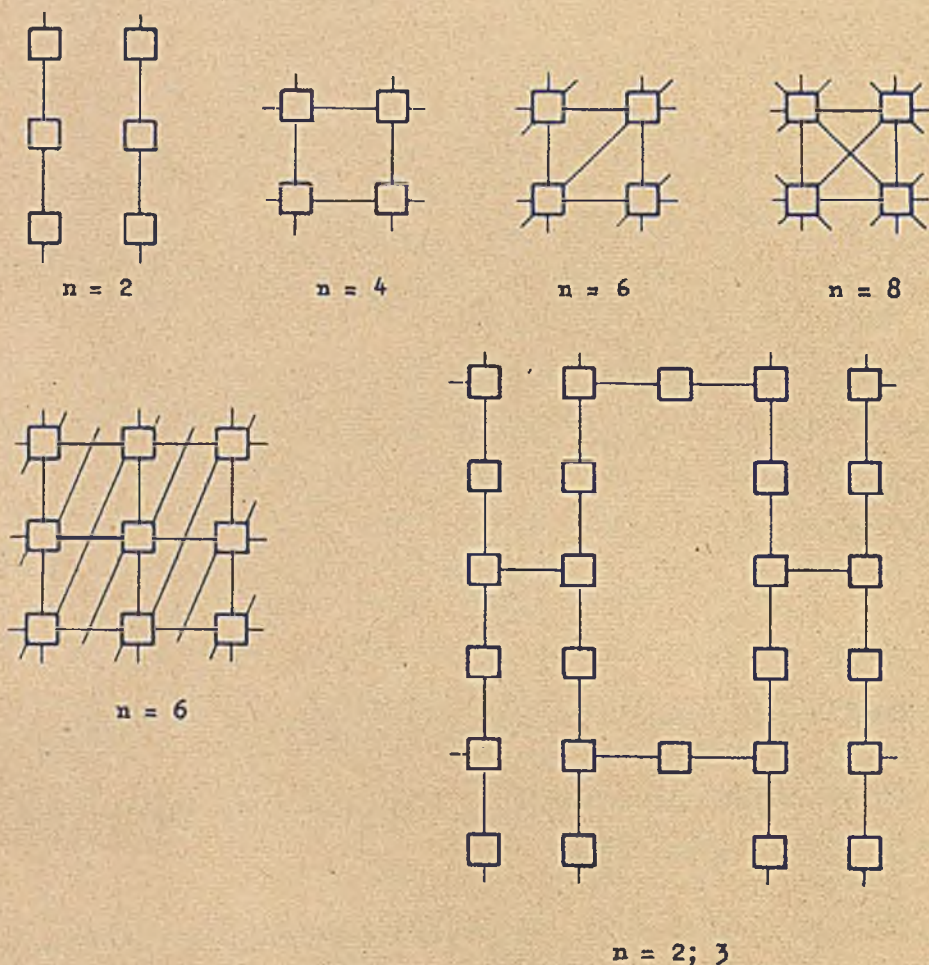
Innym przykładem jest realizacja matrycy szybkiego mnożenia przedstawiona w [1]. Sieć wstępna elementów I połączonych pojedynczo poziomo i pionowo, uzupełniona jest szynami ukośnymi przechodzącymi przez cały obszar struktury. Dzięki temu jednocześnie mnożone są wszystkie cyfry mnożnika.

Zarówno w przypadku układów z nieustaloną siecią, jak i modyfikowaną siecią połączeń wewnętrznych, wybór typu sieci jest problemem dość istotnym, warunkującym częstokroć określenie metody syntezy.

W obu przypadkach staramy się zachować całkowitą regularność sieci i maksymalnie ją uprościć ze względu na wymagania technologiczne. Z drugiej jednak strony, sieci bardziej skomplikowane odznaczają się większymi moż-

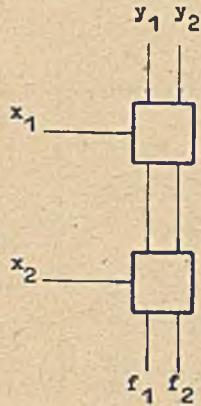
liwościami funkcjonalnymi. Zwykle więc decydujemy się na sieć (o ile możemy podejmować taką decyzję) łączącą jedynie sąsiadujące z sobą komórki (najwyżej o jeden rząd dalej) i to maksimum do 8 sąsiadów wokół komórki.

Najczęściej spotykane dwuwymiarowe, jednokierunkowe sieci komórkowe pokazane są na rys. 8. Podano przykłady sieci o różnej pojemności wejściowo-wyjściowej komórki.



Rys. 8. Dwuwymiarowe sieci jednokierunkowe

Ciekawym rozwiązaniem sieci jest sieć z dublowaniem kanałów [5] (rys. 9). Gdy w kaskadzie poprzestaniemy na dodaniu jednego kanału, funkcjonalne możliwości schematu pozostaną takie same, ale zwiększy się efektywność wykorzystania elementów. Dwukanałowość siatki może być użyta do zmniejszenia liczby elementów w kaskadzie i zapewnienia funkcjonalnej pełności. Można też użyć jej do kontroli jednego kanału przez drugi, sprawdzając wyniki częściowe równoległe dokonywanych operacji.

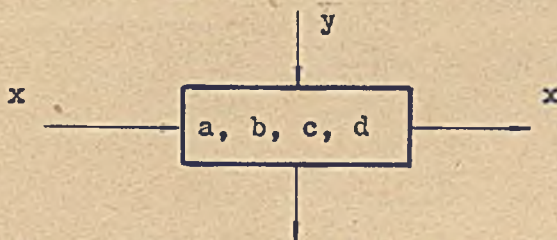


Rys. 9. Sieć dwukanałowa

4. Synteza układów o strukturze z modyfikowaną budową komórki i zdeteminowaną siecią połączeń

W większości układów LSI struktura komórki podstawowej, a zatem i funkcja logiczna przez nią realizowana, jest ściśle określona i nie ma mowy o dowolnym jej dobieraniu dla potrzeb syntezy. Największym krokiem dokonanym w kierunku uelastycznienia funkcji komórki stanowi przyjęcie ustalonej ale modyfikowanej struktury tej komórki. Można przez to uzyskać realizację pewnego zbioru funkcji logicznych.

Modyfikacji możemy dokonywać raz na zawsze lub na bieżąco, zmieniając je zależnie od potrzeb. Uzyskuje się to przez pozostawienie kilku par wyprowadzeń, przy czym każda para traktowana jest jako punkt nastawy w strukturze komórki. Wyprowadzenia każdego punktu mogą być połączone lub nie. Każda kombinacja połączeń odpowiada jednej funkcji logicznej realizowanej przez tę komórkę. Takie rozwiązanie o czterech punktach (a, b, c, d) nastawy proponuje się w [5]; schemat elektryczny komórki podany jest w [19]. Przez zwieranie (w tym wypadku wyprowadzenia znajdują się na obudowie układu) uzyskujemy funkcje wymienione w tabeli 2.



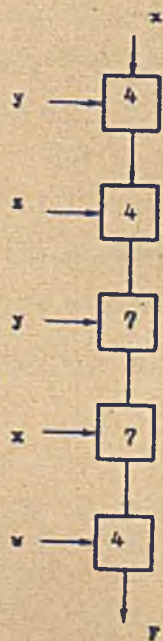
$$z = [\bar{b} + x + \bar{a}y + az] [\bar{d}\bar{x} + (\bar{c} + \bar{d}) \bar{y} + x\bar{y} + \bar{c}\bar{d}]$$

Rys. 10. Komórka o czterech punktach nastawy

Tabela 2

	a	b	c	d	z
1)					1
2)				zw	$\bar{y}$
3)			zw		$\bar{x} + \bar{y}$
4)			zw	zw	$\bar{x} \cdot \bar{y}$
5)		zw			$x + y$
6)		zw		zw	$x \cdot \bar{y}$
7)		zw	zw		$\bar{x} \cdot y + x \cdot \bar{y}$
8)		zw	zw	zw	0
.	.				
.	.				
.	.				
14)	zw	zw		zw	$x = S; y = R$
.	.				
.	.				
.	.				

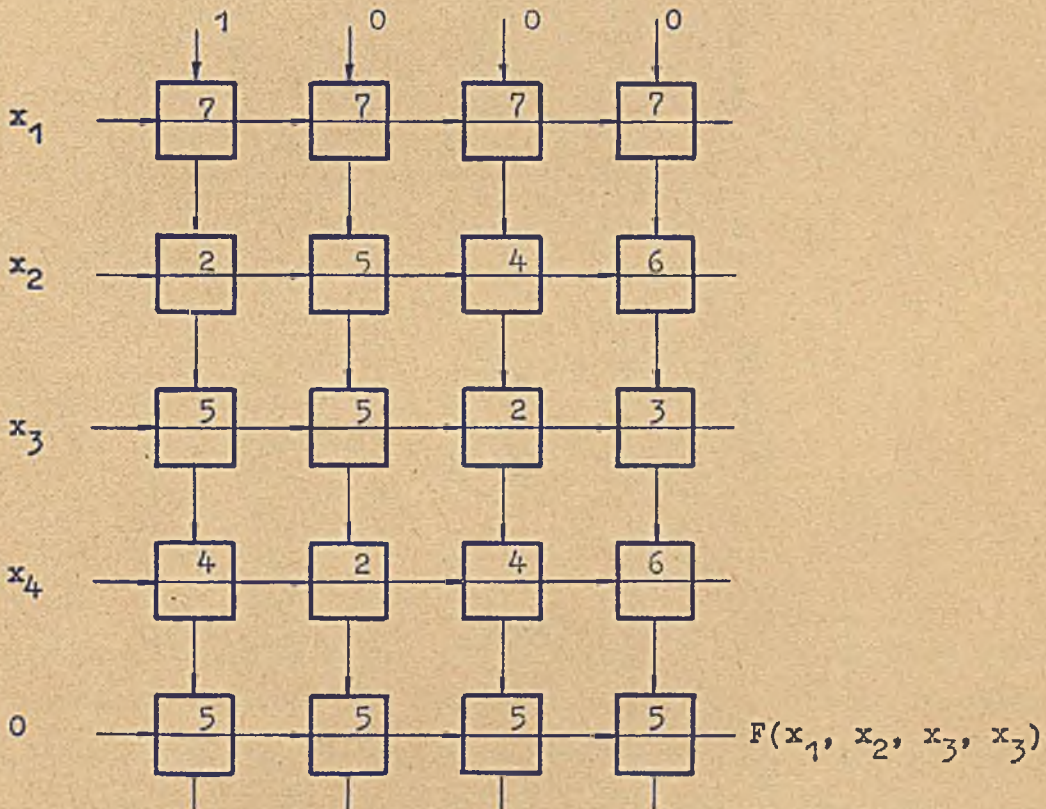
Do realizacji funkcji możemy przystąpić już bezpośrednio z jej formuły logicznej np.  $F = \bar{w}x \oplus y \oplus \bar{z}xy$  jak na rys. 11. Cyfry w komórkach są zgodne z numerami funkcji w tabeli 2.



Rys. 11. Realizacja funkcji za pomocą komórek nastawialnych

Niestety, nie wszystkie postaci funkcji dają się zrealizować w tak prosty sposób. Ponadto takie podejście nie zapewnia otrzymania optymalnej struktury wielofunkcyjnej. Aby to osiągnąć możemy korzystać z metod opisanych w [5].

Funkcję  $F(x_1, \dots, x_n)$  realizujemy za pomocą matrycy o  $n+1$  wierszach przez sprowadzenie do minimalnej postaci kanonicznej, przy czym kolumn matrycy będzie tyle, ile wyrażeń w tej postaci kanonicznej. Syntezę poszczególnych wyrażeń w kolumnach wykonujemy "od tyłu", to znaczy dobierając funkcje ostatniej komórki, realizowanej w kaskadzie, do wyrażenia funkcji wyjścia kaskady i ostatniej zmiennej w kaskadzie (wejście ostatniej komórki). Następnie dobieramy funkcję przedostatniej komórki do wyrażenia wejścia na ostatnią komórkę i do przedostatniej zmiennej. Posługując się tą metodą np. funkcje  $F(x_1, x_2, x_3, x_4) = \bar{x}_1\bar{x}_3\bar{x}_4 + \bar{x}_1\bar{x}_2\bar{x}_3 + \bar{x}_1\bar{x}_2\bar{x}_4 + \bar{x}_1x_2x_3x_4$  możemy zrealizować jak na rys.12.



Rys. 12. Realizacja postaci kanonicznej funkcji za pomocą komórek nastawialnych

W [5] przedstawiony jest także drugi sposób syntezy. Dokonujemy jej za pomocą tabeli, w której zostały ujęte wszystkie kombinacyjne funkcje trzech zmiennych w liczbie 256. Tabela ta, opracowana za pomocą maszyny cyfrowej, zawiera kolejno: kolumnę funkcji przełączających zapisanych w kodzie dziesiętnym, realizację lub realizacje schematowe tej funkcji w postaci kolumn obrazujących kolejność wejść i nastrojenie elementów. Wygląda to następująco:

Tabela 3

Funkcja	Wejścia	Elementy
0		
1	123	54
1	231	54
1	132	54
1	321	54
1	213	54
1	312	54
2	231	56
2	321	56
3	23	4
3	32	4
	.	
	.	
10	31	6
	.	
	.	
21	2-31	264
21	3-21	264
21	23-1	324
21	32-1	324
	.	
	.	
29	1321	737
29	3121	737
	.	
	.	
36	3-1L	272
36	2-1L	274
	.	
	.	
255	.	

Na przykład kolejność 23-1 realizująca  $F_{21}$  oznacza, że na pierwsze wejście kaskady należy podać  $x_2$ , na drugie  $x_3$ , trzecie pozostawić nieobciążone, na czwarte podać  $x_1$ . Cyfry 324 w kolumnie "elementy" pokazują, na jakie numery funkcji (zgodnie z tabelą 2) mają być nastawione kolejne komórki w kaskadzie.

Jak widać, spośród wszystkich możliwych realizacji, w tabeli znalazły się te, które wymagają minimalnej liczby elementów i są realizowane za pomocą jednej kaskady; 16 funkcji, których nie da się otrzymać w ten sposób, można zawsze zrealizować za pomocą matrycy  $3 \times 2$ , tak jak podano w tabeli 3, np.  $F_{36}$ ; L - oznacza, że na wejście danej komórki przychodzi sygnał z wyjścia pierwszej kaskady.

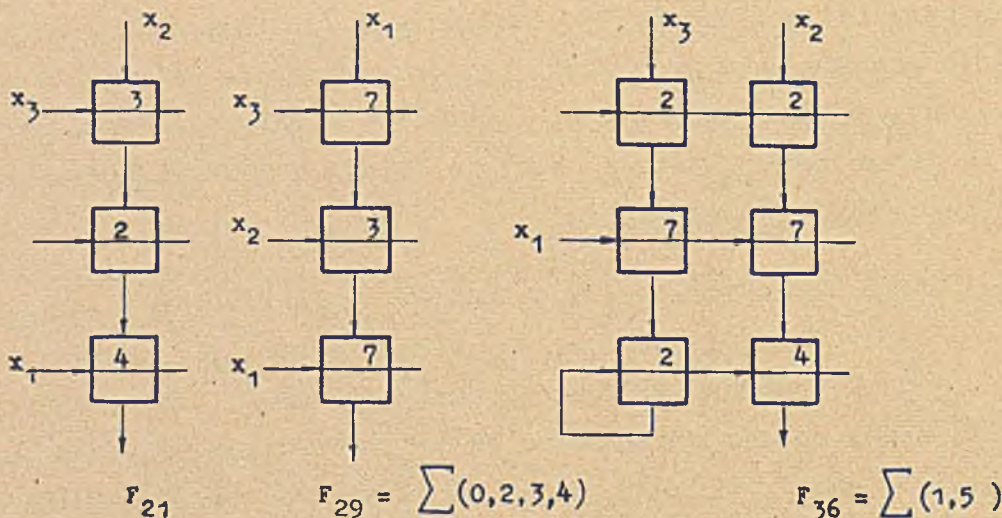
Na przykład funkcja przedstawiona w zapisie skróconym jako  $F = \sum(0, 2, 4)$ , czyli  $F_{21}$  posiada cztery równoważne realizacje kaskadotrykomórkowych z czterema wejściami.

Realizacje przedstawione na rys. 13 opisuje tabela 4.

Tabela 4

$x_3$	$x_2$	$x_1$	$F_{21}$	$F_{29}$	$F_{36}$
0	0	0	1	1	0
0	0	1	0	0	0
0	1	0	1	1	1
0	1	1	0	1	0
1	0	0	1	1	0
1	0	1	0	0	1
1	1	0	0	0	0
1	1	1	0	0	0

W przypadku realizacji kilku takich funkcji w jednej matrycy konieczny jest element o nastawie "2" (zgodnie z tabelą 2) w ostatnim wierszu kaskady. Element ten nie zależy bowiem od wejścia poziomego. Wtedy zamiast funkcji korzystniej jest realizować jej negację np.  $\bar{F}_{29} = F_{266}$ ;  $\bar{F}_{21} = F_{234}$ . Wybieramy wówczas takie realizacje poszczególnych funkcji, których kombinacje wejść są najbliższe.



Rys. 13. Realizacje funkcji za pomocą komórek nastawialnych

Przy realizacji funkcji, o liczbie zmiennych wejściowych większej niż trzy, można skorzystać z rozkładu Shannona wzdłuż nowej zmiennej np. dla  $x_4$  będzie:  $F = \bar{x}_4 G + x_4 H$  gdzie:

$$F = F(x_1, x_2, x_3, x_4)$$

$$G = F(x_1, x_2, x_3, 0)$$

$$H = F(x_1, x_2, x_3, 1)$$

W przypadku funkcji  $F = \sum (0, 1, 2, 4, 7)$  funkcje  $G$  i  $H$  mają postacie

$$G = \sum (0, 1, 2) \quad \text{dla } x_2, x_3, x_4$$

$$H = \sum (0, 3)$$

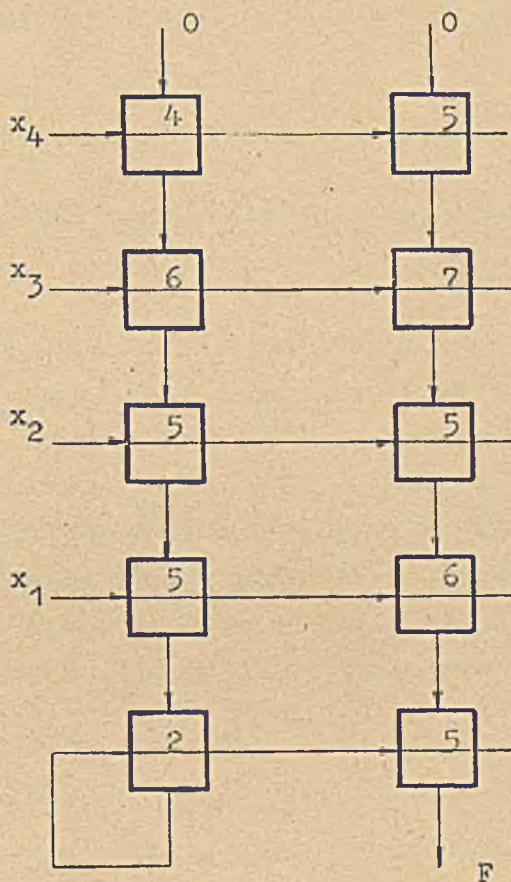
w rezultacie uzyskujemy:  $F = \bar{x}_1 G + x_1 H$ , wybierając z tabeli 3,  $\bar{G} = F_{248}$  i  $\bar{H} = F_{246}$  otrzymujemy strukturę pokazaną na rys. 14.

W [7] przedstawiono przykład realizacji sumatora równoległego, rejestru i złożonych funkcji logicznych za pomocą matrycy zbudowanej z nastawialnych komórek. Natomiast w [1] można znaleźć struktury sieci zbierających, rejestrów, sumatora i dekodera. Bardziej szczegółowo problemem większej liczby zmiennych, eliminacją rzędu zbierającego (dolnego rzędu macierzy) i analizą pracy sumatora zajęto się w [8].

Metoda przedstawiona w [11] obejmuje syntezę układu poczynając od postaci funkcji, zapisanej w tablicach wartości. Dokonuje się tu syntezy przez ustalenie sekwencji wejść pierwotnych dla bilateralnych komórek,



zapewniających realizację wybranej funkcji  $F$ . Ułatwiają to tabele przejść z prawa na lewo i z lewa na prawo dla różnych kombinacji wejść. Następnie precyzuje się sygnały początkowe dla skrajnych komórek w kaskadzie, a później wyjścia komórek zgodnie z odpowiednimi regułami. Na tej podstawie formułuje się tablice przejść opisujące stany poszczególnych komórek systemu.



Rys. 14. Realizacja funkcji czterech zmiennych na podstawie rozkładu Shannona

Wydaje się, że pewien udział w stworzeniu ogólnej metody syntezy struktur z modyfikowaną budową komórki, mogą mieć prace kontynuujące tematykę poruszoną w [7]. Prowadzą one do modelu komórki o zmiennym kierunku przesyłania informacji. Przy tej syntezie opieramy się na grafie nastawiania komórki w kolejnych krokach przez sygnały zewnętrzne. Nie są tu potrzebne specjalne szyny, wystarczą kolejne przekształcenia dokonywane na szynach roboczych.

W ogólnym przypadku dość istotne jest to, że struktury o modyfikowalnej komórce można pod względem funkcjonalnym zastąpić strukturami o niezmiennej komórce i nieustalanej sieci połączeń międzykomórkowych. Daje to możliwość obejmowania tymi samymi metodami syntezy obu grup.

Inne metody syntezy stosowane są w układach o komórkach nastrajanych na bieżąco. Komórki są wtedy sterowane przez zespół szyn, czasem nastawianych programowo. Przykład takiej sieci o komórkach dwuwęściowych i dwuwęściowych wykorzystującej uniwersalny, funkcjonalnie pełny element logiczny oraz cztery elementy nastrajające sterowane sześcioma szynami podano w [1]. Bardziej szczegółowo problemy związane z tym przypadkiem omówione są w [9]. Także [17] podaje proste algorytmy syntezy w kaskadzie dwuwymiarowej.

##### 5. Synteza układu o strukturze z modyfikowaną budową komórki i nieustaloną siecią połączeń

Struktura z modyfikowaną budową komórki i nieustaloną siecią połączeń jest dość trudna do syntezy i realizacji technicznej, daje jednak najwięcej swobody projektantowi.

Problem ten na początku starano się rozwiązać przez przypadkowe łączenie ze sobą stopniowo coraz większej liczby komórek, w celu znalezienia w końcu odpowiedniej funkcji przejścia układu. Inną drogą było stosowanie klasycznych metod syntezy i realizowanie otrzymanej sieci połączeń oraz komórek w danym układzie.

Obecnie stosowane w tym wypadku metody syntezy kierują się wybranymi kryteriami oceny struktury. Np. w [10] podano algorytm rozmieszczenia elementów logicznych ze względu na minimum długości połączeń; nie uwzględnione są jednak liczby przecięć.

Najczęściej spotykanym podejściem do tego zagadnienia jest wybór komórki o strukturze opartej na niektórych, najczęściej spotykanych funkcjach logicznych. Za ich pomocą realizuje się powtarzalne fragmenty układu, a pozostałe nietypowe fragmenty wykonuje się w drugim stopniu syntezy. Metoda taka przedstawiona jest w [1].

##### 6. Synteza struktury z układów o przeznaczeniu ogólnym

Zagadnienie syntezy struktury cyfrowej z układów o przeznaczeniu ogólnym sprowadza się w praktyce do syntezy blokowej i trudno na razie podać sformalizowaną metodę postępowania.

Pomocne mogą się tu okazać rozważania na temat dekompozycji oparte na notacji wprowadzonej przez Dietmayera, Scheidera i Rotha, za pomocą której dokonuje się operacji na syntetyzowanej funkcji logicznej. Ponieważ jest to jedyna dokładnie opracowana propozycja syntezy, będzie omówiona szerzej. Wprowadza się następujące działania:  $\neg$ ,  $\#$ . Ponieważ będą one używane w dalszej części tego rozdziału, wymagają zdefiniowania. Działanie  $\neg$  opisuje poniższa tabelka:

$\neg$	$c_j(k)$		
	0	1	x
0	0	$\emptyset$	0
$c_i(k)$ 1	$\emptyset$	1	1
x	0	1	x

gdzie x oznacza 0 lub 1,  $\emptyset$  zbiór pusty.

Działanie zgodne z tabelką dokonywane jest na każdej (k) pozycji  $c_i$  i  $c_j$ . Np.  $c_i \neg c_j = x01 \neg xx1 = x01$ . W ogólnym przypadku działanie  $\#$  znaczy, że  $c_i \# c_j = c_i$  gdy  $c_i \# c_j = Y$  dla którejś pozycji, a  $c_i \# c_j = \emptyset$  gdy  $c_i \# c_j = Z$  dla każdej pozycji, gdzie:

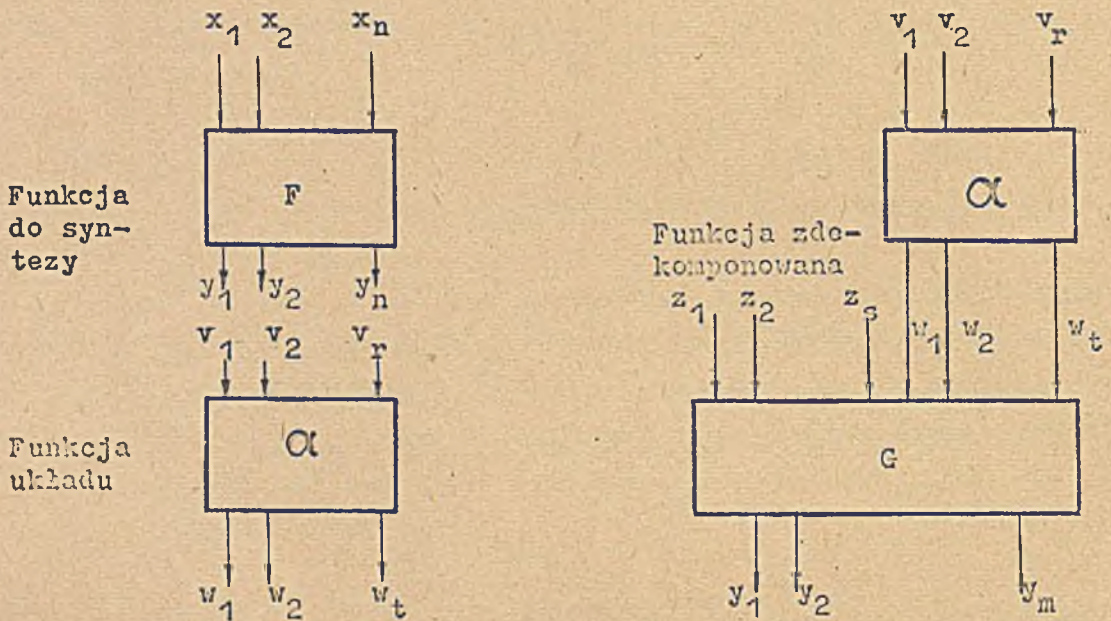
$\#$	$c_j$		
	0	1	x
0	Z	Y	Z
$c_i$ 1	Y	Z	Z
x	1	0	Z

Gdy natomiast na jednej pozycji  $c_i$  jest x, a na odpowiedniej pozycji  $c_j$  0 lub 1, to wynik wynosi  $c_i$  ze zmienioną tą pozycją, na której wystąpiła niezgodność na 1 lub 0. Np.  $c_i \# c_j = xx0 \# x01 = xx0$ ,  $c_i \# c_j = 0x0 \# xx0 = \emptyset$ ,  $c_i \# c_j = xx0 \# 100 = \{0x0, x10\}$ .

Przystępując do syntezy definiujemy zbiory binarnych zmiennych reprezentujących funkcje wejścia i wyjścia dla danej struktury realizowanej na podstawie zadanego układu uniwersalnego LSI (rys. 15). Dla każdego z tych zbiorów określamy odpowiedni zbiór możliwych stanów na wejściu i wyjściu np.  $X = \{x^i = (x_1, x_2, \dots, x_n); i = 1, 2, \dots, 2^n; x_i = 1, 0\}$ .

Dane są  $F$  tzn.  $F : X \rightarrow Y$  - pożądana funkcja syntetyzowanej struktury realizująca zbiór wyjść  $Y$  ze zbioru wejść  $X$  i zestaw funkcji logicznych układu  $a$  (tzn.  $a : V \rightarrow W$ ).

Aby realizować procedurę syntezy zgodnie z rys. 15 ustalamy operatory  $r_v$  i  $r_z$  przyporządkowania zmiennych wejściowych po zdekomponowaniu zmiennych funkcji syntetyzowanej, czyli rozdzielamy zmienne wejściowe takie, że:  $r_v : S_v \rightarrow S_x$ ,  $r_z : S_z \rightarrow S_x$ . Powstają w ten sposób: zbiór  $\lambda$  rzędu  $r_v$  oraz zbiór  $\mu$  rzędu  $r_z$ , obydwa będące podzbiórami  $S_x$ . Ponadto będąc odwzorowaniami jeden do jeden muszą mieć własność  $\lambda \cup \mu = S_x$ .



Rys. 15. Proces dekompozycji urządzenia o funkcji przejścia  $F$

Teraz rozstrzygamy problem możliwości realizacji, tzn. badamy czy przy określonych  $F, a, r_v, r_z$  istnieje funkcja  $G: G : Z \times W \rightarrow Y$  taka, że dla wszystkich  $x^k \in X$  jest  $F(x^k) = G[z^j \times a(v^i)]$ , gdzie  $z^j$  oraz  $v^i$  są uzyskane z  $x^k$  przez zastosowanie  $r_v$  i  $r_z$ .

Rozwiązanie tak postawionego zagadnienia można znaleźć w pracach Rotha [12], [14], [15], [16]. Najbardziej użyteczne wydają się propozycje przedstawione w [12]. Pozwalają one bowiem na syntezę funkcji wielowjściowej.

Dokonuje się tu ustalenia w pamięci maszyny biblioteki wszystkich funkcji  $a$ , które dają się realizować przez stosowany układ o przeznaczeniu ogólnym. Zadaniem syntezy jest sformowanie takiego połączenia z

funkcji zawartych w bibliotece, które zrealizuje funkcję przejścia struktury  $F$  i spełnia wszystkie wymagania obwodowe narzucane przez technologię.

Zasada tej metody polega na wyrażaniu wybranych zmiennych wejściowych funkcji przejść struktury przez zmienne wejściowe układu LSI.

Rozpatrzmy algorytm syntezy na przykładzie. Przyjmujemy z początku  $\mu = S_x$ . Tablica funkcji struktury  $F_\mu$  składa się z  $N$  wierszy o postaci  $c_\mu^i \rightarrow c_\Omega^i$  dla  $1 \leq i \leq N$ . W naszym przypadku  $N = 5$ , a tablica funkcji wygląda następująco:

	$x_1$	$x_2$	$x_3$	$y_1$	$y_2$
1	x	0	0	0	1
2	1	x	0	0	1
3	x	0	1	1	0
4	0	1	x	0	0
5	x	1	1	0	0

Odwzorowanie  $r_v$  może być użyte do stworzenia pomocniczej tablicy  $c_\lambda^i$  z  $c_\mu^i$  przez przegrupowanie współrzędnych wynikających z  $r_v$ . Zakładamy, że  $r_v$  odwzorowuje  $v_1$  w  $x_1$  oraz  $v_2$  w  $x_2$ . Zatem  $\lambda = \{x_1, x_2\}$ , a  $\mu = \{x_1, x_2, x_3\}$ . Niech tablica układu LSI zawiera  $M$  wierszy o postaci  $a_v^j \rightarrow a_w^j$  dla  $1 \leq j \leq M$ :

	$v_1$	$v_2$	$w_1$	$w_2$
1	x	0	0	1
2	0	1	1	0
3	1	1	0	0

Wybieramy teraz dla każdego wiersza  $c_\mu^i \rightarrow c_\Omega^i$  odpowiednią postać  $c_\lambda^i$ , tworząc zbiór  $C$ . Na przykład pierwsza taka postać  $C = c^1 = x0$  (dwa pierwsze wyrazy pierwszego wiersza). Wybieramy stan wyjść z układu  $a_w^j$  dla takiej postaci  $C$ , tworząc jednocześnie zbiór  $A$  wszystkich stanów wejściowych układu, które odpowiadają  $a_w^j$ ;  $a_w^1 = 01$ , odpowiada mu  $A = x0$ . Teraz badamy  $B$  - wynik operacji  $\cap$  zbiorów  $C$  i  $A$ :  $B = C \cap A$ . Jeśli  $B$  jest zbiorem pustym, to nie istnieje odpowiednie odwzorowanie z  $C$  do  $a_w^j$  i przesuwamy się do następnego stanu wyjść układu. Jeśli  $B$  nie jest puste,

to istnieją stany (stan) odwzorowujące  $C$  w  $a_w^j$ . Wtedy tworzymy ze zbioru  $B$  o  $p$  współrzędnych zbiór  $B^{\#}$  o  $n$  współrzędnych. Pozy-  
cje określone przez zbiór  $S_x$  - dopełniamy w tym celu  $n-p$  wy-  
razami "x". Tworzymy już teraz tablicę funkcji  $G$  w sposób nastę-  
pujący:  $[c_{\mu}^i \neg B^{\#}] \times a_w^j \rightarrow c_{\Omega}^i$ .

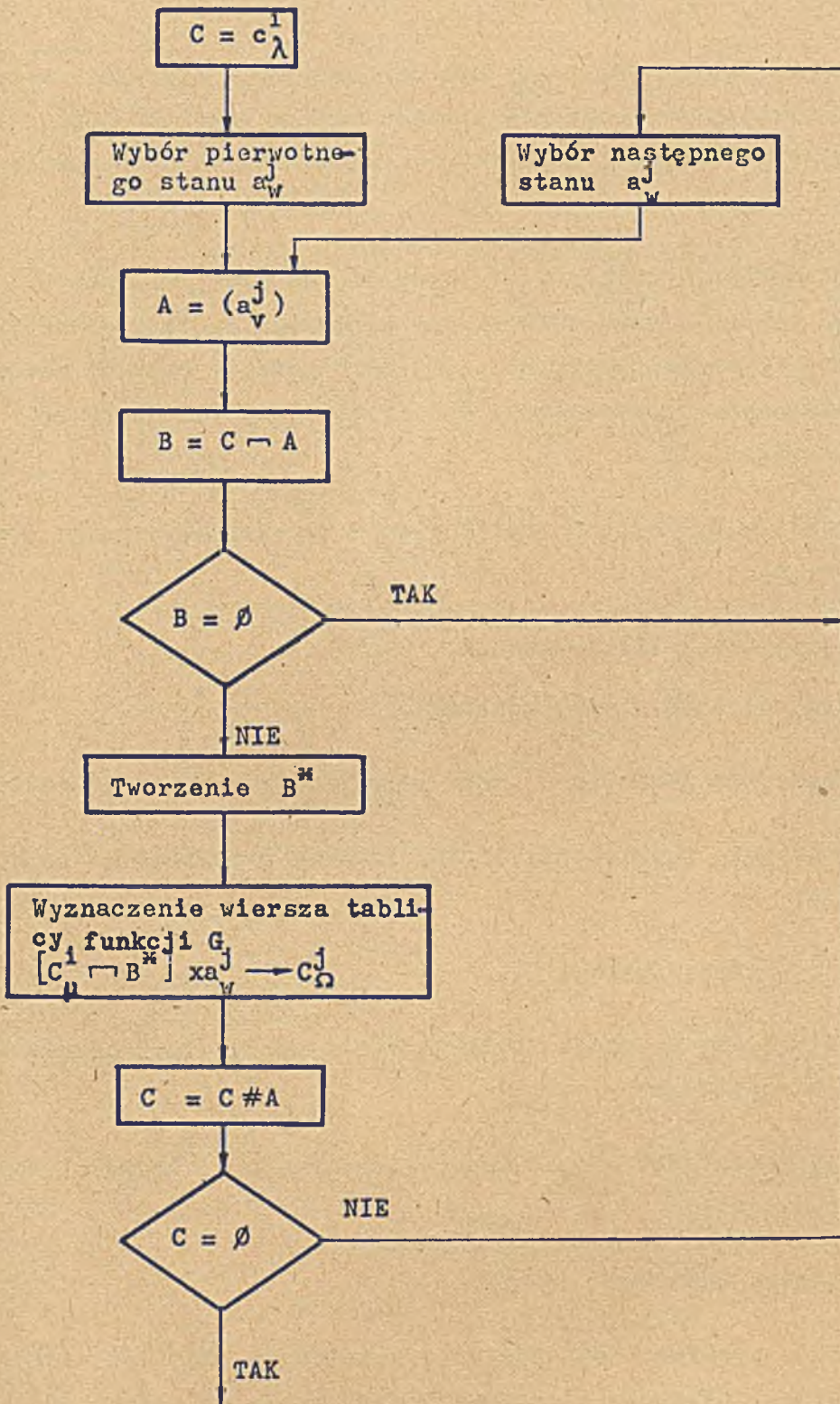
Zastosowanie operacji  $\#$  dla zbiorów  $A, C$  daje pewność w wypadku,  
gdy wszystkie stany  $\lambda$  w  $c_{\mu}^i$  zostały rozpatrzone i można przejść do  
następnego rzędu tablicy funkcji  $F$ . Jeśli wynik tego działania nie  
równa się  $\emptyset$ , to trzeba wybrać następny stan wyjścia układu LSI i pow-  
tórzyć procedurę.

Te działania dadzą się w prosty sposób zrealizować za pomocą maszyny  
cyfrowej zgodnie z algorytmem przedstawionym na rys. 16.

W naszym przypadku:  $B = C \neg A = x0$  jest niepuste. Zamieniając pozy-  
cje  $B$  i dodając  $\{S_x - \lambda\}$  otrzymujemy  $B^{\#} = x0x$ . Pierwszy wiersz ta-  
blicy funkcji  $G$  może być więc  $\{x00 \neg x0x\} \times 01 \rightarrow 01$  lub tylko  
 $x00 \times 01 \rightarrow 01$ . Po wykonaniu działania  $A \# C$  wynik jest zerowy; rozpatru-  
jemy drugi wiersz  $F$ . Teraz  $c_{\lambda}^2 = 1x$  tworzy zbiór  $C$ . Znajdujemy  $a_w^1 = 01$ ,  
któremu odpowiada  $A = x0$ . Zatem  $B = C \neg A = 10$ ,  $B^{\#} = 10x$ . Drugim wier-  
szem  $G$  jest więc  $100 \times 01 \rightarrow 01$  (bo  $1x0 \neg 10x = 100$ ). Nowe  $C$  wynosi  
 $1x \# x0 = 11$ .

Następny w tablicy układu LSI stan wyjść układu jest  $a_w^2 = 10$ ;  $A = 01$ ,  
 $B$  jest pusty. Trzeci stan wyjść:  $a_w^3 = 00$ ,  $A = 11$  i z tego  $B = 11$ . Zatem  
 $B^{\#} = 11x$  i następny rząd funkcji  $G$  jest  $\{1x0 \neg 11x\} \times 00 \rightarrow 01$  lub  
 $110 \times 00 \rightarrow 01$ .  $A \# C$  jest puste, więc bierzemy następny trzeci rząd  $F$ .  
W końcu tej procedury, po wyczerpaniu wszystkich rzędów  $F$ , otrzymujemy  
pełną tablicę funkcji  $G$ :

	$z_1$	$z_2$	$z_c$				
	$x_1$	$x_2$	$x_3$	$w_1$	$w_2$	$y_1$	$y_2$
1	x	0	0	0	1	0	1
2	1	0	0	0	1	0	1
3	1	1	0	0	0	0	1
4	x	0	1	0	1	1	0
5	0	1	x	1	0	0	0
6	0	1	1	1	0	0	0



Rys. 16. Algorytm metody syntezy

Funkcja ta będzie formowana ze zmiennych  $\{x_3, w_1, w_2\}$ . Widać, że nie występują tu wszystkie  $2^5$  kombinacje zmiennych wejściowych. A i tak można połączyć ze sobą stany 1 i 2, a także 5 i 6.

Zbiór  $\mu$  został wybrany tak, aby był całością  $S_x$  dlatego, że biblioteka funkcji przejścia układu nie zawiera zwykle wszystkich możliwych funkcji wielowyjściowych i może istnieć wiele minimalnych rozwiązań funkcji G.

Algorytm przedstawiony powyżej jest łatwy do realizacji za pomocą maszyny cyfrowej. Dla ustalenia całkowitego algorytmu syntezy struktury z układów o ogólnym przeznaczeniu, należy jednak jeszcze ustalić zbiór kryteriów, określających tę strukturę. Należy się przy tym kierować trzema ogólnymi kryteriami:

- minimalizacją liczby różnych kostek w celu zapewnienia dużego stopnia standaryzacji,
- minimalizacją ogólnej liczby kostek,
- minimalizacją połączeń między kostkami.

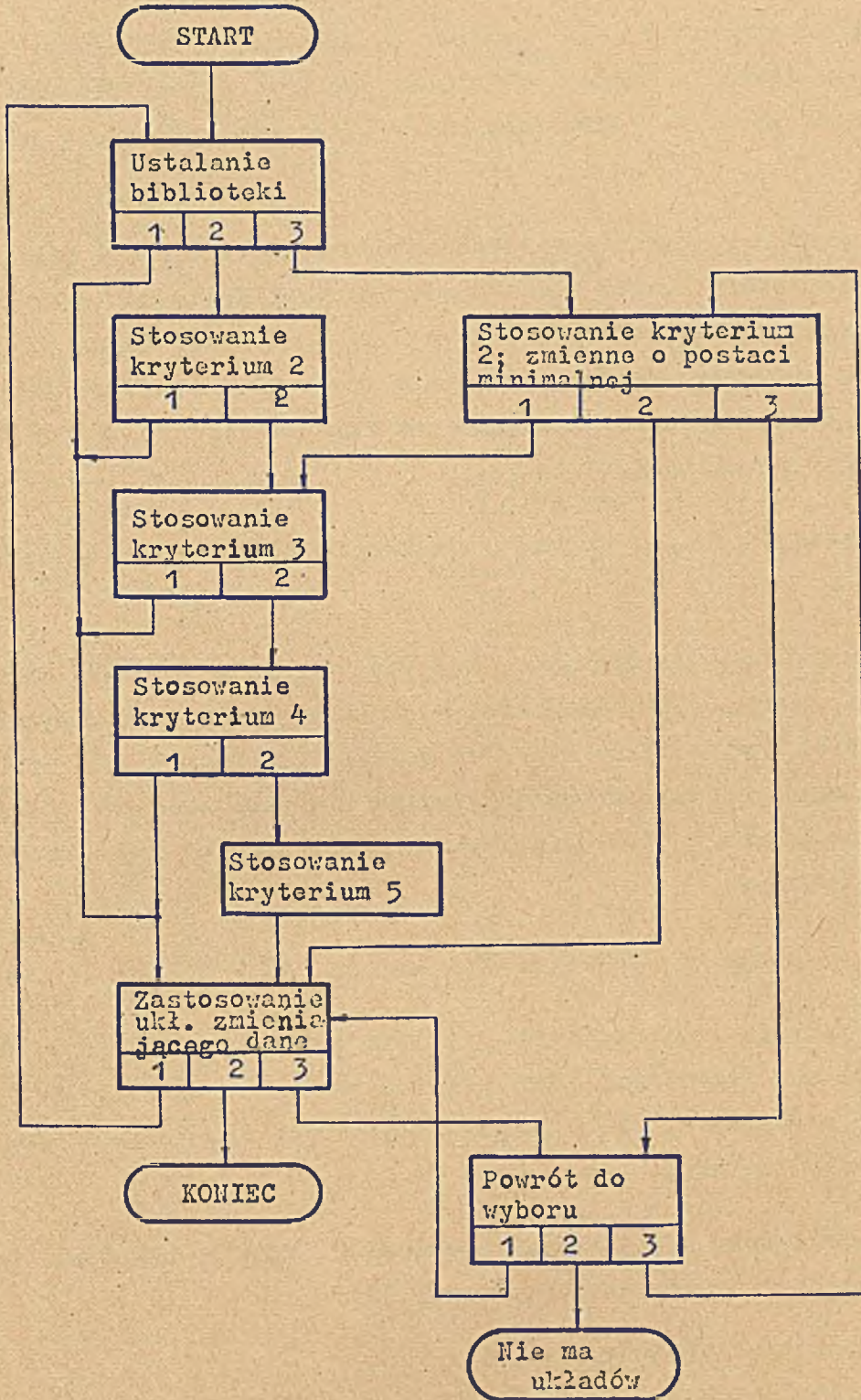
W przypadku algorytmu podanego w [12] sprowadzi się to do kryteriów:

- 1) realizacji możliwie największej liczby funkcji przejścia za pomocą danego układu,
- 2) minimalizacji postaci funkcji G,
- 3) realizacji struktury w sposób możliwie symetryczny dla lepszego wykorzystania elementów,
- 4) minimalizacji opóźnienia wnoszonego przez strukturę; prowadzi to do struktury równoległej,
- 5) stosowania tanich układów.

Kryteria te służą wyborowi najbardziej przydatnej funkcji przejścia układu spośród zbioru możliwych. Algorytm postępowania przedstawiono na rys. 17.

Ustalamy bibliotekę realizowanych funkcji zgodnych z ograniczeniami obwodowymi; maszyna dokonuje tego według kryterium 1. Realizacja kryte-





Rys. 17. Algorytm stosowania kryteriów syntezy

rium 2 polega na wyborze rzędu  $r_v$  zbioru  $\lambda$ , przez co ograniczamy zbiór możliwych do realizacji funkcji do zbioru funkcji  $r_v$  wejściowych. Formujemy z nich zbiór  $M$  i określamy zbiór  $\lambda$ , a później funkcję ze zbioru  $M$ .

Pierwszy rząd  $r_v$  jest równy największemu rzędowi funkcji biblioteki. Po wyborze zbioru  $M$ , gdy się okazuje, że jest pusty zmniejszamy  $r_v$  o jeden i formujemy nowy zbiór  $M$ . Gdy  $r = 0$ , sprawdzamy zbiór  $a$ , gdy jest pusty, to wybieramy wyjście trzecie w kroku "Powrót do wyboru". Stosujemy wówczas kryterium 2, przy czym zbiór składa się w nim ze zmiennych o postaci minimalnej.

Kolejne operacje na rys. 17 realizują kroki odpowiadające następnym kryteriom.

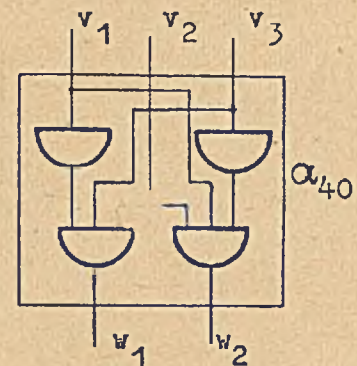
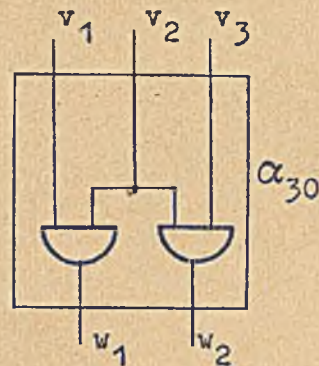
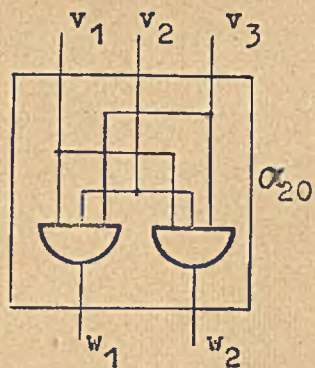
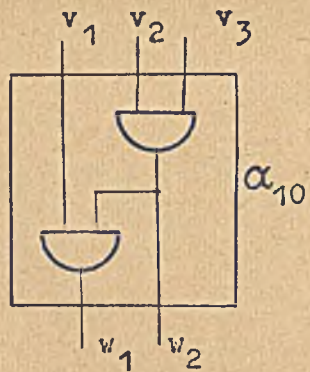
Program realizujący ten algorytm, napisany w języku FORTRAN, został uruchomiony na maszynie IBM 1620 model II w laboratorium uniwersyteckim w Wisconsin. Biblioteka składa się z co najwyżej 20 funkcji (10-wejściowych, 5-wyjściowych). Funkcja syntetyzowana nie może mieć więcej niż 10 wyjść, 25 zmiennych i 1500 cyfr w obszarze tablicy ją opisującej na każdym etapie syntezy.

Przykład realizacji na NOR-ach podano na rys. 18 i 19.

Biblioteka funkcji logicznych rys. 18 obejmuje cztery układy, podane wraz z tabelkami logicznymi. Przez ograniczenie liczby zmiennych wejściowych układu otrzymujemy kilka funkcji pochodnych np. trzy otrzymane z układu  $\alpha_{10}$  podane są na rys. 19.

Założono odpowiednie ograniczenia obwodowe i koszt 20 układów. Maszyna przedstawiła dwa rozwiązania (rys. 20)

- a) ze względu na minimum opóźnienia,
- b) ze względu na minimum kosztu.



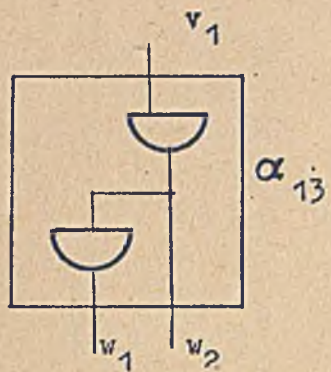
$v_1$	$v_2$	$v_3$	$w_1$	$w_2$
x	0	0	0	1
0	x	1	1	0
0	1	x	1	0
0	x	1	0	0
1	1	x	0	0

$v_1$	$v_2$	$v_3$	$w_1$	$w_2$
0	0	0	1	1
1	1	1	0	0
1	0	x	1	0
0	x	1	1	0
x	1	0	1	0

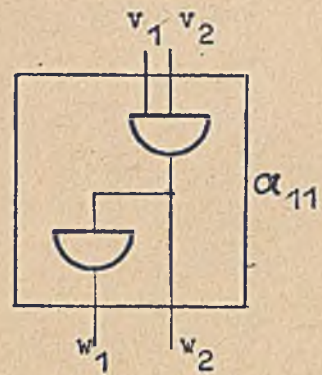
$v_1$	$v_2$	$v_3$	$w_1$	$w_2$
x	0	0	1	1
1	1	x	0	0
x	0	1	1	0
0	1	x	1	0

$v_1$	$v_2$	$v_3$	$w_1$	$w_2$
0	1	0	0	1
1	0	0	1	0
0	0	x	0	0
1	1	x	0	0
x	x	1	0	0

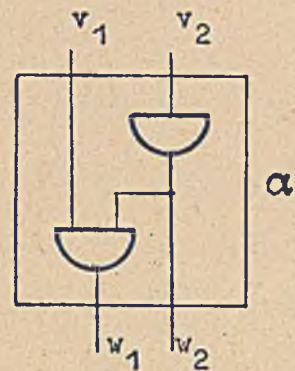
Rys. 18. Biblioteka funkcji logicznych - przykład realizacji



$v_1 v_2$	$w_1 w_2$
0 0	0 1
x 1	1 0
1 x	1 0



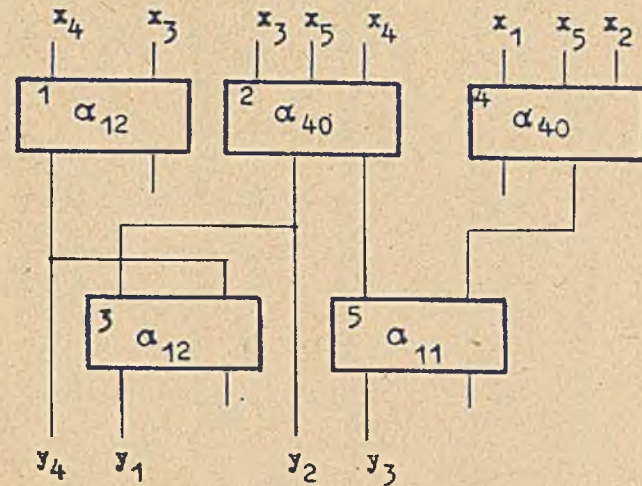
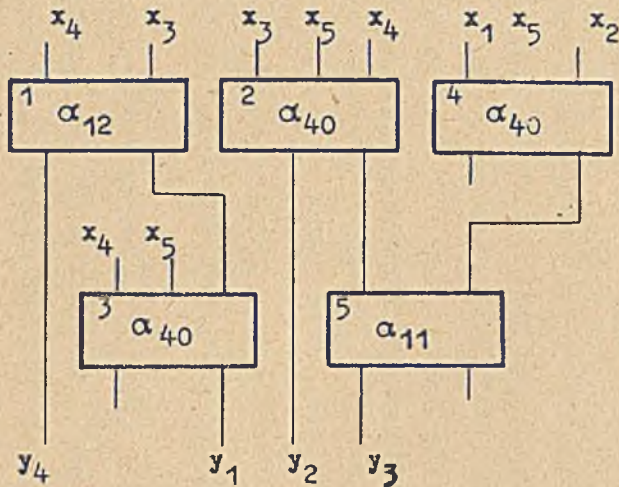
$v_1 v_2$	$w_1 w_2$
x 0	0 1
0 1	1 0
1 1	0 0



$v_1 v_2$	$w_1 w_2$
0	0 1
1	1 0

Rys. 19. Funkcje otrzymane z  $\alpha_{10}$

$x_1 x_2 x_3 x_4 x_5$	$y_1 y_2 y_3 y_4$
x x 1 0 0	0 1 0 1
1 x 1 0 1	1 0 0 1
x 1 1 0 1	1 0 0 1
0 0 1 0 1	1 0 1 1
1 x 0 0 1	0 0 1 0
x 1 0 0 1	0 0 1 0
0 0 0 x 1	0 0 1 0
0 0 x 1 1	0 0 1 0
x x 0 x 0	0 0 0 0
x x x 1 0	0 0 0 0
1 x x 1 1	0 0 0 0
x 1 x 1 1	0 0 0 0



funkcja do syntezy

Koszt 16  
 Opóźnienie  $y_1 y_2 y_3 y_4$   
 3 2 4 2

a)

Koszt 14  
 Opóźnienie  $y_1 y_2 y_3 y_4$   
 4 2 4 2

w jednostkach umownych

b)

Rys. 20. Rozwiązanie zadania syntezy

## 7. Zakończenie

Istniejące metody, oprócz podanej w punkcie 6, w swoim założeniu nie miały być stosowane w układach LSI o wysokim stopniu integracji. Dlatego też po adaptacji tych układów do zadania syntezy LSI, zwykle nie dają one struktur optymalnych.

Pierwszym mankamentem opisywanych metod jest ich fragmentaryczność, zarówno ze względu na nierespektowanie wszystkich kryteriów syntezy, jak i ze względu na ograniczanie się do przedstawienia tylko jednego z etapów całego procesu syntezy, który to etap jest tylko konieczny do realizacji danego typu urządzenia.

Drugim poważnym brakiem jest tradycyjność tych metod. Wydaje się bowiem, iż dla stworzenia układu w pełni optymalnego, proces syntezy musi uwzględniać wzajemne położenie komórek i przecięcia przewodów. Ponadto dla skrócenia długości połączeń potrzebne są nie tylko względne zależności położeniowe między komórkami, ale też ich położenie w przestrzeni układu. Wskazane jest także uwzględnienie przypadku awarii niektórych komórek.

Na zakończenie podamy kilka uwag dotyczących syntezy układów sekwencyjnych.

W strukturze sekwencyjnej funkcja realizowana przez komórkę zależy nie tylko od sygnałów nastawiania, ale i od innych komórek.

W takiej strukturze, sygnał od danej komórki może rozchodzić się do wszystkich komórek sąsiednich w następnym takcie zegarowym. Przesyłanie sygnału z komórki o współrzędnych  $i, j$  w  $v$  kierunkach odpowiada nałożeniu ograniczeń na pozostałe  $N-v$  kierunków. W [1] przeprowadzono rozważania na temat sposobów połączeń i warunków wzbudzenia komórki w każdym takcie.

Kierunek może być też zadany wewnątrz komórki, jeśli ma ona elementy, których wzbudzenie dokonywane jest z sąsiednich komórek.

Pozostałe rozwiązania problemu syntezy urządzeń sekwencyjnych dokonywane są raczej z punktu widzenia organizacji całości urządzenia z komórek elementarnych.

Literatura

- [1] PRANGIŠVILI I.V., Mikroelektronika i odnorodnye struktury. Moskva 1970.
- [2] Large Scale Integration Special Report. Electronics 1967, nr 8.
- [3] TRACZYK W.: Projektowanie tranzystorowych układów przełączających. Warszawa 1966, WNT.
- [4] SPANDORFER L.M., MURPHY J.V.: Synthesis of Logic Functions on an Array of Integrated Circuits (UNIVAC). US Gov. Research Rept. 1963, vol. 39.
- [5] MINNICK R.: Application of Cellular Logic to the Design of Monolithic Digital Systems. w: Microelectronics and Large Systems. Washington, 1965. Spartan Books.
- [6] LANGDY: Small Computer Design Using Microprogramming and Multifunction LSI Arrays. Comp. Design 1970, nr 4.
- [7] HOLLAND G.: Outline for a Logical Theory of Adaptative Systems. J. Assoc. Comp. Mach. 1962, nr 7.
- [8] MINNICK R.: Cutpoint Cellular Logic. IEEE Trans. Electron. Computers 1964, nr 6.
- [9] EVREINOV E.: Odnorodnye universal'nye vyčislitel'nye sistemy vysokoj poizvoditel'nosti. Novosibirsk 1966.
- [10] An Algorithm for Placement of Interconnected Elements Based on Minimum Wire Length. AFPIS Conf. Proc. 1964.
- [11] HENNIE F.: Finite-state Models for Logical Machines. N.Y. 1968, J. Willey.
- [12] SCHNEIDER P., DIETMAYER D.: Algorithm for Synthesis of Multiple Output Combinational Logic. IEEE Trans. on Computers 1968, vol. C-17.
- [13] GLAZUNOV N., KOBRINSKIJ J.: Sintez logičeskich schem mikroelektronnyh VM. Izv. AN SSR Techn. Kib. 1970, nr 6.
- [14] DIETMAYER D., SCHNEIDER P.: Factorization Algorithm for Logic Design. IEEE Trans. Electron. Comp. 1965, vol. EC-14, nr 3.
- [15] DIETMAYER D., SCHNEIDER P.: A Computer-oriented Factoring Algorithm for NOR Logic Design. IEEE Trans. Electron. Comp. 1965, nr 3.
- [16] DIETMAYER D., SCHNEIDER P.: Logic Design Automation of Fan-In Limited NAND Networks. IEEE Trans. on Comp. 1969, nr 1.
- [17] MUKHOPADHYAY A.: Unate Cellular Logic. IEEE Trans. on Comp. 1969, nr 2.
- [18] DAVISON E.: An Algorithm for NAND Decomposition under Network Constrains. IEEE Trans. on Comp. 1969, nr 12.
- [19] HOLYŃSKI M.: Układy o wysokim stopniu integracji. ETO Nowości 1972, nr 3.





Mgr inż. Lech BUJNOWSKI  
Instytut Maszyn Matematycznych

621.327.14:681.327.64

## URZĄDZENIE KONTROLNE DO BADANIA PAMIĘCI TAŚMOWYCH PT-3

### Wstęp

Pamięć taśmowa wchodząca w skład systemu cyfrowego wykonuje, w ramach operacji we/wy, wiele czynności związanych z zapisem, wyszukiwaniem i odczytem informacji niezbędnej dla realizacji programu maszyny cyfrowej.

Pośredniczą w tym:

- jednostka sterująca, która przekazuje sygnały sterujące i informacyjne z kanału maszyny cyfrowej do pamięci taśmowej dla wykonania operacji dotyczącej zarejestrowania informacji wyjściowej na taśmie magnetycznej,
- oraz sygnały w kierunku odwrotnym, podczas wykonywania operacji związanej z odczytem informacji z taśmy.

Jednostka sterująca dokonuje również kontroli poprawności wykonywanych operacji.

W procesie produkcyjnym pamięci taśmowych występuje konieczność sprawdzenia poprawności wykonywania operacji przez pamięć bez potrzeby podłączenia jej do maszyny cyfrowej. W tym celu w Zakładzie Pamięci Taśmowych IMM zostało opracowane i przekazane do przemysłu urządzenie kontrolne do badania pamięci taśmowych zwane symulatorem, zastępujące kanał i jednostkę sterującą maszyny cyfrowej.

Poniżej podano charakterystykę ogólną urządzenia kontrolnego do badania pamięci taśmowej PT-3, skrócony opis wykonywanych operacji, z uwzględnieniem niektórych nowych aspektów ich realizacji oraz nowych sposobów przeprowadzania czynności diagnostycznych, w dużym stopniu podnoszących walory eksploatacyjne symulatora jako urządzenia kontrolnego.

## Budowa ogólna symulatorów

Urządzenie kontrolne stanowi jeden moduł konstrukcyjny, który zawiera: układy cyfrowe i logiczne zrealizowane na elementach NOR, układy nadawcze i odbiorcze sygnałów interface, pulpit sterujący - umożliwiający zadawanie programu wykonywanych operacji oraz dodatkowy, mały pulpit umieszczony przy złączu sygnałów nadawczo-odbiorczych przeznaczony do kontroli własnej symulatora. Funkcjonalny schemat blokowy symulatora przedstawia rys. 1.

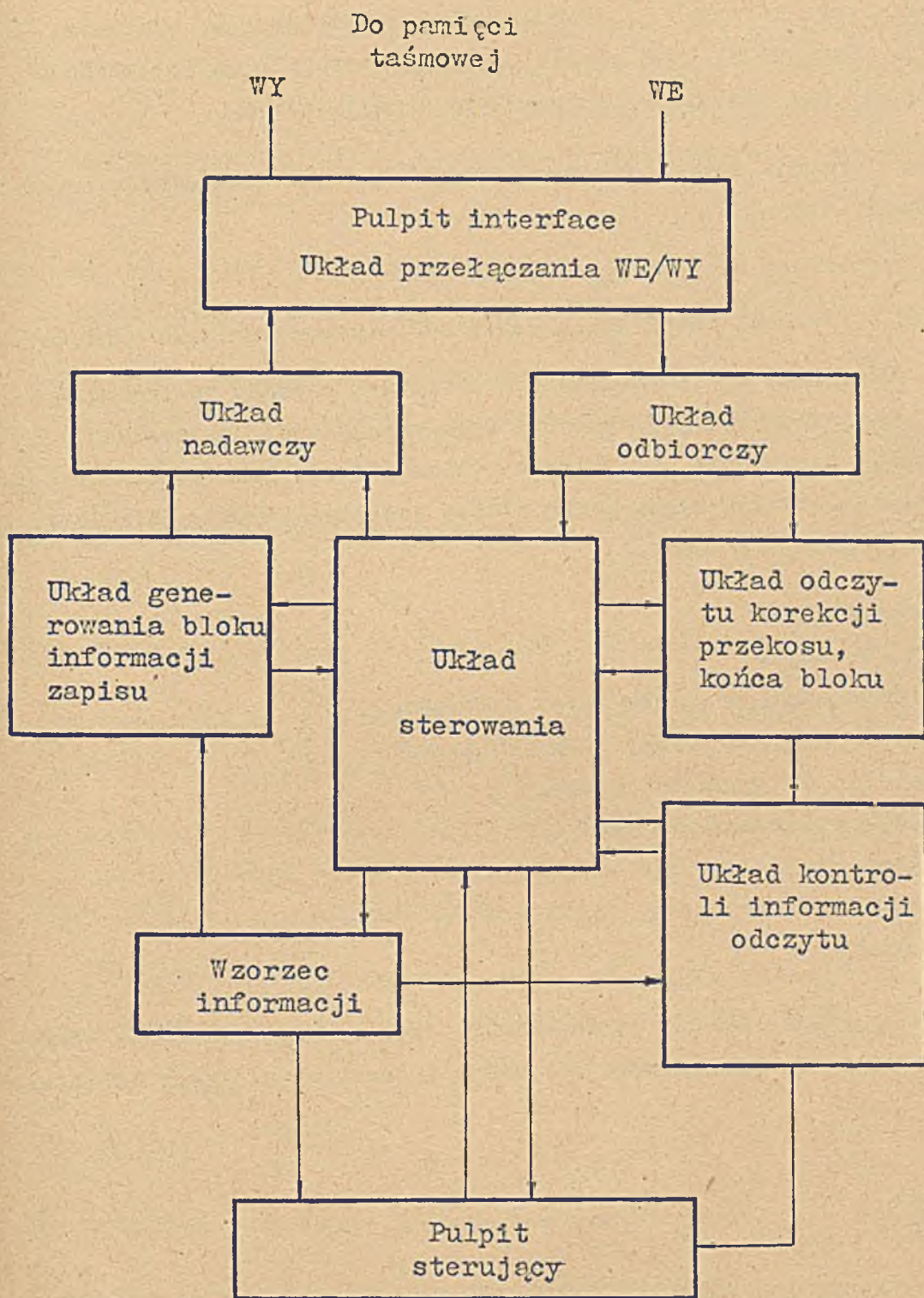
## Zasada pracy

Sterowanie pracą pamięci taśmowej odbywa się sekwencyjnie. Symulator wytwarza zespół sygnałów, które wysyła do pamięci taśmowej, na które pamięć taśmowa, w trakcie realizowanych operacji, odpowiada zbiorem innych sygnałów doprowadzonych na wejście symulatora. Sygnały te są w symulatorze kontrolowane a wynik kontroli, w przypadku wystąpienia nieprawidłowości, spowoduje bądź to powtórzenie operacji określoną ilość razy, bądź też zostanie bezpośrednio zasygnalizowany i stanowi wskaźnik pracy pamięci taśmowej. W przypadku prawidłowego zakończenia operacji - zostanie zainicjowana następna, zgodna z programem zadany na pulpicie symulatora.

## Możliwości eksploatacyjne

Pulpit sterujący zawiera wiele elementów pozwalających wykonać określone czynności przygotowawcze oraz ustalić rodzaje realizowanych operacji i warunków, w których mają się one odbywać. Do czynności przygotowawczych należą:

- wybranie jednej z ośmiu pamięci taśmowych podłączonych do urządzenia kontrolnego;
- podłączenie logiczne; sygnalizowany jest przy tym jeden z 4 możliwych stanów pamięci:
  - brak pamięci w systemie,
  - pamięć rozładowana,
  - pamięć gotowa do wykonania dowolnej operacji,
  - pamięć wykonuje operację "Przewiń".



Rys. 1. Ogólny schemat blokowy urządzenia kontrolnego pamięci taśmowych

Warunki wykonywania operacji:

- praca automatyczna ciągła, start-stopowa lub krokowa,
- zapis z gęstością niską (8 rzędów/mm) lub wysoką (32 rz/mm),

- długość bloku informacji: zmienna od 16 ÷ 2048 znaków, stała po: 16, 256, 512, 1024, 2048 znaków w każdym bloku i blok "nieskończenie długi" (do momentu pojawienia się "końca taśmy"),
- treść informacji stała, przesuwaną się o 1 bit w kolejnym rzędku lub pseudolosowa,
- liczba powtórzeń operacji po błędzie: 0 ÷ 7,
- wzorzec informacji określający zawartość pierwszego znaku w bloku,
- stopy warunkowe, które umożliwiają zatrzymanie pracy po zakończeniu wykonywanej operacji gdy wystąpi: błąd parzystości poprzecznej, wzdłużnej, porównania, brak sygnału echa zapisu, zakłócenia w przerwie międzyblokowej, wyczerpanie ilości powtórzeń, wykrycia nalepki końca lub początku taśmy.

#### Rodzaje operacji:

- zapis informacji,
- odczyt informacji z ruchem taśmy do przodu,
- odczyt informacji z ruchem taśmy do tyłu,
- przesunięcie o 1 blok do przodu,
- przesunięcie o 1 blok do tyłu,
- kasowanie,
- przewinięcie,
- rozładowanie.

Wszystkie operacje, oprócz rozładowania, mogą tworzyć sekwencje operacji (maksymalnie 10) wykonywanych w sposób automatyczny, ciągły lub start-stopowy.

#### Zapis informacji

Urządzenie kontrolne umożliwia zapisanie metodą NRZ1 informacji uformowanej w postaci bloków o określonych długościach, składających się z 9-bitowych znaków stanowiących treść kolejnych rzędków zapisywanych na taśmie.

W celu dokonania zapisu urządzenie kontrolne:

- ustawia pamięć taśmową w stan zapisu,

- w reżimie pracy krokowej i automatycznej start-stopowej włącza ruch taśmy do przodu (aby zapisać każdy blok informacji), a w reżimie pracy automatycznej ciągłej - włącza ruch do przodu (w celu zapisania pierwszego bloku) i zapewnia ciągłość ruchu taśmy dla następnych bloków,
- odmierza, zgodnie ze standardem ISO, przerwę 60 ms od nalepki początku taśmy,
- z wewnętrznego źródła informacji podaje sygnały na wyjściowe szyny informacyjne zapisu wraz z utworzonym uprzednio bitem kontrolnym dla każdego znaku,
- podaje sygnał synchronizujący zapis na szynę sterowania zapisem informacji,
- po zakończeniu bloku zapisuje znak kontroli parzystości wzdłużnej,
- sprawdza jakość zapisanej informacji badając parzystość poprzeczną i wzdłużną odczytu kontrolnego,
- sygnalizuje rodzaj wykrytego błędu i może spowodować wstrzymanie pracy symulatora lub powtórzenie cyklu operacji "Przesuń wstecz", "pisz" aż do wyczerpania zadanej ilości powtórzeń,
- po wykryciu nalepki końca taśmy, kontynuuje zapis do końca bloku, następnie przechodzi automatycznie do realizacji operacji "Przewiń".

#### Odczyt w przód

Dla wykonania tej operacji urządzenie kontrolne:

- ustawia pamięć taśmową w stan odczytu,
- realizuje pracę krokową, automatyczną start-stopową i ciągłą, podobnie jak przy operacji zapisu,
- regeneruje uprzednio zapisaną na taśmie informację i porównuje z informacją odczytywaną na bieżąco,
- realizuje stan błędu i stan końca taśmy, podobnie jak podczas operacji zapisu.

Informacja z pamięci taśmowej przechodzi w postaci kolejnych 9-bitowych znaków i zostaje zapamiętana w pierwszym rejestrze odczytu. Poszczególne bity w znaku są wzajemnie przesunięte z powodu istniejącego przekosu. Maksymalna wielkość tego przesunięcia jest kontrolowana czasem trwania sygnału przerzutnika monostabilnego, wyzwalanego pierwszym pojawiającym się bitem znaku. Po upływie czasu odmierzenia przekosu, znak informacyjny zostaje przepisany do drugiego rejestru odczytu. Dalszy przepływ do układów kontrolnych jest synchronizowany impulsem strobowania odczytu, który zostaje wytworzony po upływie minimalnego okresu odpowiadającego danej gęstości zapisu informacji na taśmie. Okres ten wyznaczony jest również przerzutnikiem monostabilnym wyzwalanym pierwszym bitem znaku.

Każda operacja, której towarzyszy sygnał odczytu z taśmy, kończy się z chwilą wytworzenia impulsu końca bloku. W urządzeniu kontrolnym odbywa się to za pomocą licznika. Na jego wejście zerujące podawane są impulsy synchronizacji odczytu, które znamionują poszczególne znaki informacyjne, a na wejście zliczające impulsy, o 4-krotnie większej częstotliwości z generatora wewnętrznego. Po ostatnim znaku informacyjnym i znaku kontroli parzystości wzdłużnej, znikają impulsy zerujące i licznik przechodzi do ostatniej pozycji, która zostaje zdekodowana jako impuls końca bloku. Impuls ten przechodzi dalej "logiczną ścieżką" układu sterującego, wyznaczoną warunkami określonymi aktualnymi pozycjami poszczególnych elementów sterujących na pulpicie urządzenia kontrolnego i przedostaje się do układu startowego, w których inicjuje wykonanie następnej operacji.

### Odczyt wstecz

Różni się od odczytu z ruchem taśmy do przodu, kolejnością przesyłanych znaków informacyjnych i położeniem znaku kontroli parzystości wzdłużnej, który w tym przypadku pojawia się przed blokiem informacyjnym. Znak ten nie zawsze występuje (może być taka treść bloku informacyjnego, dla którego bity parzystości wzdłużnej poszczególnych ścieżek przyjmują wartość "0"). Jednak z chwilą wystąpienia powinien być odróżniony od znaków informacyjnych i przesłany tylko do układu kontroli parzystości wzdłużnej. W tym celu zostaje zapamiętany fakt pojawienia się pierwszego znaku i zbadany odstęp czasu między następnym znakiem. Badania tego dokonuje licznik, który wykorzystywany był również do wykrywania końca bloku. Badany

odstęp między znakiem kontrolnym i pierwszym znakiem informacyjnym wynosi 4 okresy częstotliwości sygnału odczytu. W czasie jego trwania licznik zdąży osiągnąć pozycję 5, która zostaje zdekodowana w postaci impulsu zerującego. Impuls zerujący kasuje zawartość tych wszystkich układów, do których znak kontrolny parzystości wzdlużnej został już przesłany, ale nie jest przez te układy wykorzystywany.

#### Przesunięcie o jeden blok

Operacje przesunięcia o jeden blok informacyjny do tyłu lub do przodu, są realizowane podobnie jak operacje odczytu wstecz lub do przodu. Różnica dotyczy układów kontrolnych, których w tym wypadku nie wykorzystuje się do sprawdzania poprawności odczytywanej informacji. Operacje przesunięcia mogą być zadawane z pulpitu sterującego lub też mogą wynikać z powtórzenia operacji zapisu lub odczytu, podczas której wystąpił błąd.

#### Kasowanie

Operacja kasowania jest realizowana identycznie jak operacja zapisu, w której na wszystkie ścieżki podawana jest informacja zerowa. Czas trwania kasowania odmierza się za pomocą przerzutnika monostabilnego o czasie trwania impulsu 22 ms. Odpowiada to 8 cm wykasowanej taśmy i pokrywa najdłuższy blok informacyjny. Operacja kasowania może być zadawana z pulpitu, jak również realizowana w wyniku powtórzenia operacji zapisu, w której wystąpił błąd.

#### Przewinięcie i rozładowanie

Operacja rozładowania powoduje całkowite przewinięcie taśmy na szpulę podającą. Operacja przewinięcia trwa do momentu pojawienia się nalepki początku taśmy. Obie operacje są jednorazowo zadawane z pulpitu. Operacja przewinięcia może być ponadto spowodowana pojawieniem się nalepki końca taśmy w trakcie wykonywania dowolnej operacji.

## Kontrola własna urządzenia

Wyżej opisane urządzenie kontrolne stosowane jest przede wszystkim w procesie produkcji, do uruchamiania i kontroli pamięci taśmowej. Może być również wykorzystywane do sprawdzania poprawności pracy pamięci taśmowych przez "service" poza systemem maszyny cyfrowej. Wszędzie jednak tam, gdzie zachodzi potrzeba określenia przyczyn występujących nieprawidłowości, które mogą tkwić zarówno w pamięci taśmowej, jak i poza nią, ważna jest możliwość określenia pełnej sprawności samego symulatora.

Właściwe funkcjonowanie urządzenia kontrolnego oceniało się dotychczas przeważnie na podstawie współpracy z prawidłowo działającą pamięcią taśmową uważaną za wzorcową. Sposób ten jednak nie jest dogodny, ponieważ pamięć taka nie zawsze jest w danej chwili osiągalna. Niektóre zespoły symulatora można sprawdzać za pomocą zewnętrznie dołączonych przyrządów pomiarowych lub dodatkowo wbudowanych układów wewnątrz symulatora. Wadą tych sposobów jest wąski zakres możliwości kontrolnych, ograniczających się do poszczególnych zespołów urządzenia i fragmentów operacji.

Aby uniknąć wyżej wymienionych kłopotów, w urządzeniu kontrolnym do badania pamięci taśmowych PT-3 zrealizowana została możliwość pracy samokontroli urządzenia, bez udziału pamięci. Urządzenie zostało wyposażone w dodatkowy pulpit umieszczony przy złączu sygnałów nadawczo-odbiorczych, który wraz ze znajdującymi się na nim przełącznikami oraz elementami logicznymi, w które uzupełniony został układ sterujący symulatora, umożliwiające przełączanie sygnałów wyjściowych symulatora na wejście w taki sposób, aby sygnały wyjściowe symulatora, po przejściu przez układ przełączający, tworzyły zespół sygnałów "odpowiedzi" - analogicznych do sygnałów otrzymywanych z pamięci taśmowej. Umożliwia to sekwencyjna praca symulatora i pamięci taśmowej oraz struktura sygnałów interface, w której można wyróżnić 3 następujące grupy sygnałów:

- 1) sygnały o poziomie "1", występujące równocześnie z wymuszającymi je sygnałami wysyłanymi z symulatora, np. sygnał "ruch taśmy" jest przysyłany z pamięci taśmowej wówczas, gdy istnieje wymuszający go sygnał "Przesuń" z symulatora;
- 2) sygnały impulsowe informacji odczytu z pamięci taśmowej;



- 3) sygnały stałe o poziomie "1", przysyłane z pamięci niezależnie od symulatora i sygnalizujące określone stany pamięci taśmowej. Np. sygnał "Koniec taśmy" pojawia się wówczas, gdy w trakcie wykonywania operacji, taśma znajdzie się w pozycji końcowej.

Sygnały należące do grupy 1 otrzymuje się przez bezpośrednie przełączenie z wyjścia układu nadawczego na wejście układu odbiorczego.

Sygnały należące do grupy 2 wytwarza się przez bramkowanie sygnałów informacji zapisu, impulsami synchronizacji zapisu, opóźnionymi o czas przesunięcia pomiędzy zapisem a jego odczytem kontrolnym. Ponieważ sygnały informacyjne zapisu i sygnał synchronizacji zapisu występują tylko podczas operacji zapisu, a jednocześnie są one konieczne dla odtworzenia pozostałych operacji - istniejący w symulatorze układ wytwarzający te sygnały został uzupełniony dodatkowym warunkiem w postaci sygnału przełącznika włączanego na czas kontroli własnej symulatora, umożliwiając w ten sposób wytwarzanie tych sygnałów również w pozostałych operacjach.

Sygnały należące do grupy 3 uzyskiwane są przez dołączenie do układów odbiorczych napięcia stałego odpowiadającego poziomowi "1".

Wytworzone w ten sposób sygnały "odpowiedzi", przełączane na czas kontroli na wejściu właściwych układów odbiorczych, pozwoliły na wykonywanie przez symulator wszystkich operacji bez udziału pamięci taśmowej. Powstała możliwość wszechstronnej kontroli pracy poszczególnych zespołów funkcjonalnych symulatora w warunkach najbardziej zbliżonych do rzeczywistych, tzn. występujących w czasie pracy z pamięcią taśmową.

Dotychczasowa praktyka potwierdziła istotne znaczenie opisywanego sposobu realizowania kontroli własnej symulatorów, zarówno podczas jego uruchamiania jak i w eksploatacji urządzenia.

#### Literatura

- [1] Józef SZMYD: Nowa pamięć taśmowa dla maszyn cyfrowych R-30, ODRA 1304 i ODRA 1305. ETO Nowości nr 4/1971
- [2] Jan SZUMIGAJ: Złącze: Pamięć taśmowa PT-3 - Jednostka sterująca JST-3. Struktura logiczna i parametry techniczne



Dr inż. Stefan PARVI

681.327.63

Instytut Maszyn Matematycznych

Mgr inż. Robert PODGÓRSKI

Zakłady Wytwórcze Przyrządów Pomiarowych "ERA"

## OPIS PAMIĘCI DYSKOWEJ JS 5060 (D1) PRODUKOWANEJ NA WĘGRZECH

1. Wstęp

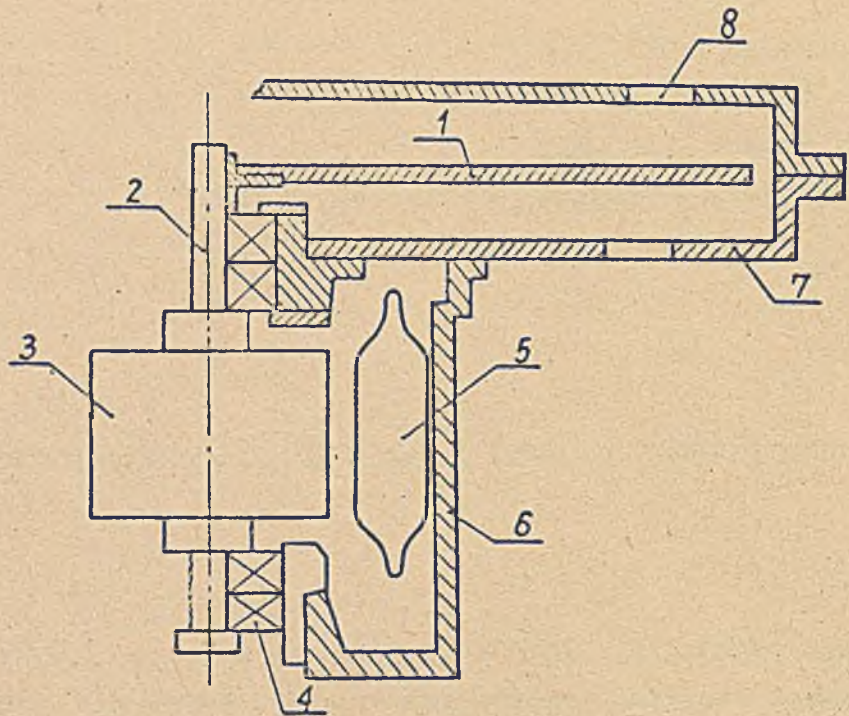
W ciągu ostatnich kilku lat opracowano w krajach członkowskich RWPG wiele nowych urządzeń peryferyjnych maszyn cyfrowych, a wśród nich różne typy pamięci dyskowych. Po Związku Radzieckim i Bułgarii ich produkcję podjęto w 1972 r. także na Węgrzech.

Pamięć węgierska, wykonywana na podstawie licencji francuskiej firmy SAGEM, weszła pod nazwą JS 5060 (D1) w skład urządzeń Jednolitego Systemu i będzie stosowana do maszyny cyfrowej R-10.

2. Budowa

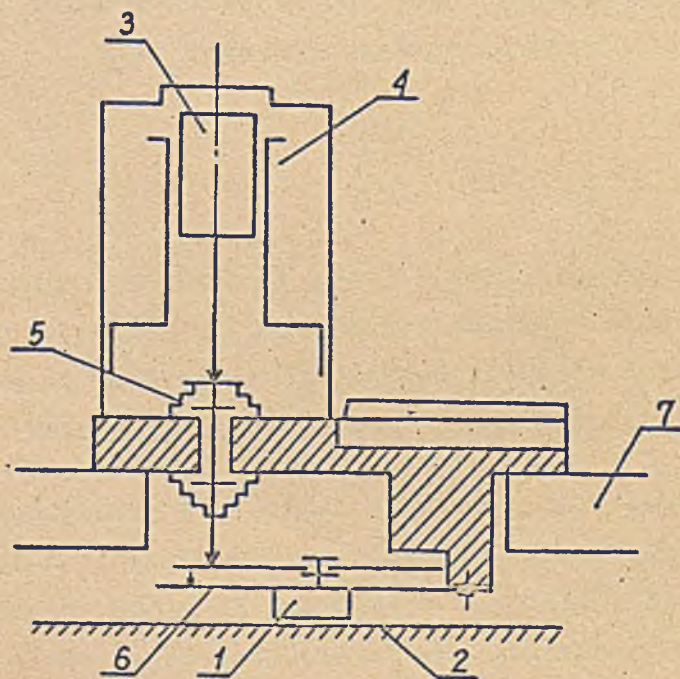
Pamięć D1 wyposażona jest w jeden niewymienny dysk, po obydwu stronach którego umieszczone są stałe zespoły głowic magnetycznych pracujących z podparciem aerodynamicznym. Zespoły te zawieszono na sprężynach i dosuwane do powierzchni dysku w czasie pracy za pomocą elektromagnesów.

Dysk o grubości 9 mm, pokryty obustronnie metaliczną warstwą magnetyczną NiCO<sub>1</sub> (grubość warstwy 0,3 μm) przymocowany jest bezpośrednio do pionowej osi silnika napędowego osadzonego na dwóch parach łożysk skośnych. (Schemat układów mechanicznych pamięci pokazany jest na rys. 1). Dysk umieszczony jest w pyłoszczelnej obudowie. W górnej i dolnej części obudowy znajdują się okna, na obrzeżach których zamocowane są hermetycznie bloki z zespołami głowic, elektromagnesami, przedwzmacniaczami odczytu, wzmacniaczami zapisu oraz diodami układów wybierania. (Blok z zespołem głowic przedstawiony jest na rys. 2).



Rys. 1. Schemat układów mechanicznych pamięci

1 - dysk, 2 - oś silnika, 3 - wirnik, 4 - łożysko, 5 - uzwojenie, 6 - obudowa silnika, 7 - obudowa dysku, 8 - okno



Rys. 2. Blok z zespołem głowic

1 - zespół głowic, 2 - powierzchnia dysku, 3 - rdzeń elektromagnesu, 4 - uzwojenie elektromagnesu, 5 - hermetyzujący przepust gumowy, 6 - sprężyna zespołu głowic, 7 - obudowa dysku

Pozostała część układów elektronicznych znajduje się na dwóch płytach równoległych do dysku, z których jeden zawiera układy cyfrowe, drugi układy analogowe formowania sygnałów odczytu i zapisu. Dysk napędzany jest silnikiem indukcyjnym jednofazowym z pomocniczą fazą rozruchową.

W realizacji układów elektronicznych wykorzystano układy TTL serii 74, scalone wzmacniacze liniowe i operacyjne serii 72 i elementy dyskretne. Układy elektroniczne i obudowa dysku chłodzone są dwoma wentylatorami umieszczonymi po obydwu stronach kasety.

Zespół głowic wykonany jest w formie bloku, w którym zasadniczym elementem jest ceramiczna płytka nośna z umocowanymi w niej 17 obwodami magnetycznymi. Obwody te umieszczone są w dwóch równoległych rzędach znajdujących się po obydwu stronach płytki. Czoła obwodów magnetycznych umocowane są w płaszczyźnie nośnej płytki ceramicznej z dokładnością 0,1  $\mu\text{m}$ . Uzwojenia obwodów magnetycznych z diodami układu wybierania połączone są elastyczną taśmą z naniesionymi na nią wytrawionymi ścieżkami z folii miedzianej.

Gdy napęd dysku jest wyłączony, zespoły głowic są odsunięte od powierzchni dysku na odległość 0,2 mm. Po włączeniu silnika, specjalny układ, przez pomiar prądu zasilania, określa jego szybkość obrotową i po osiągnięciu szybkości zadanej włącza elektromagnesy w blokach z głowicami. Zespoły głowic zostają dosunięte do powierzchni dysku na odległość ok. 2  $\mu\text{m}$ . Wyłączenie zasilania powoduje zwolnienie elektromagnesów i powrót głowic do pozycji spoczynkowej, co chroni warstwę magnetyczną przed zetknięciem się z czołem głowicy.

Konstrukcja pamięci zakłada pełną wymiennność zespołów głowic, wzmacniaczy odczytu i zapisu, z tym jednak, że wymiana głowic, ze względu na konieczność rozhermetyzowania wnętrza pamięci, może być przeprowadzona tylko u producenta.

Blok zasilania znajduje się w oddzielnej kasecie o wymiarach zbliżonych do kasety pamięci dyskowej. Dostarcza on następujących napięć:

+24 V - 0,7 A

+12 V - 0,6 A

+ 5 V - 2,5 A

- 5 V - 1,5 A

z możliwością regulacji  $\pm$  5%.

Blok ten wyposażony jest w automatyczne urządzenie uniemożliwiające nadmierne przeciążenie oraz w układ kontroli podawanego napięcia. Z bloku doprowadzane jest też napięcie do silnika napędowego.

### 3. Organizacja zapisu i odczytu

W pamięci zastosowano do zapisu informacji tzw. system podwójnej częstotliwości, przy czym zarówno zapis jak i odczyt, synchronizowany jest impulsami zegarowymi ze specjalnej ścieżki zegarowej.

Do zapisu informacji przeznaczonych jest 256 ścieżek podzielonych na 8 stref po 32 ścieżki każda. Informacja w zakresie jednej strefy może być chroniona przed zniszczeniem. Przy wykorzystaniu pełnej pojemności pamięci tj. 7 Mbitów, uzyskuje się szybkość transmisji ok. 1,35 Mbita/s. Możliwe jest zwiększenie szybkości transmisji do 1,8 Mbitów/s, przy czym ze względu na dopuszczalną gęstość zapisu ok. 45 bitów/mm nie wykorzystywane są ścieżki wewnętrzne, co daje zmniejszenie efektywnej pojemności całkowitej pamięci do 4,6 Mbitów. W związku z tym pamięć wyposażona jest w dwie ścieżki zegarowe z nagranyymi sygnałami o częstotliwości 1,35 MHz i 1,8 MHz.

Określenie początku informacji na ścieżce umożliwiają impulsy indeksu (jeden impuls na pełny obrót) i impulsy sektorowe pochodzące z oddzielnych ścieżek. Na przełączenie głowic i stabilizację wzmacniaczy rezerwowany jest czas odpowiadający 50 bitom.

#### Nazwy sygnałów interface

1) Sygnał wyboru urządzenia	SU ←
2) Rozkaz zapisu	ME ←
3) Rozkaz czytania	ML ←
4) Adresy ścieżek	APO...AP: —
5) Informacja zapisywana	IE ←
6) Sygnał gotowości urządzenia	DP →
7) Sygnał zegarowy	HD →
8) Sygnał sektora	S →
9) Sygnał indeksu	SY →

10) Sygnał zegarowy opcyjny	HO →
11) Sygnał zegarowy przesyłania	HT →
12) Sygnał ochrony stref	ZPO - ZP7 →
13) Czytana informacja	IL →

Dla sygnałów interface przyjęto następujące przedziały napięć:

$$2V \leq U_{we1} \leq 5.5V$$

$$0V \leq U_{we0} \leq 0.8V$$

$$2.4 \leq U_{wy1} \leq 5.5V$$

$$0V \leq U_{wy0} \leq 0.4V$$

Ze względu na to, że wchodzi one bezpośrednio do układów TTL serii 74, długość przewodów łączących pamięć z jednostką sterującą nie może być większa niż 1,5 m.

Przyjęcie przez sygnał wyboru urządzenia SU poziomu 5V oznacza, że maszyna gotowa jest do przesyłania informacji za pośrednictwem jednostki sterującej. Sygnał ten warunkuje branie pod uwagę wszystkich wchodzących sygnałów interface i wyprowadzanie sygnałów na zewnątrz, z wyłączeniem sygnałów adresu ścieżek AP, sygnału gotowości DP i ochrony stref ZP.

Przyjęcie przez sygnał ME wartości 1 oznacza zapis. Sygnał 1 powinien się pojawić nie później niż 1  $\mu$ s po sygnale sektora S. Ukończenie pracy w reżimie zapisu polega na przyjęciu przez sygnał ME wartości 0, która powinna się pojawić w 200 ns po n-tym taktowym sygnale przesyłania, przyjętym przez blok JS.

Ścieżki podzielone są na 8 stref po 32 ścieżki każda. Sygnały APO...AP4 służą do adresowania ścieżek w strefie, sygnały AP5...AP7 do adresowania stref.

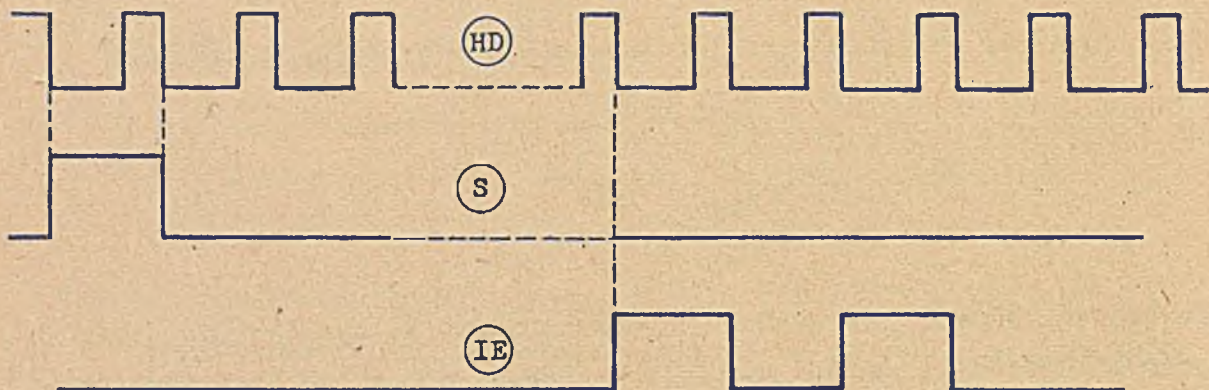
Sygnał DP wychodzi, jeżeli są:

- wszystkie napięcia,
- właściwe obroty dysku,
- prąd wzmacniaczy zapisu w normie.

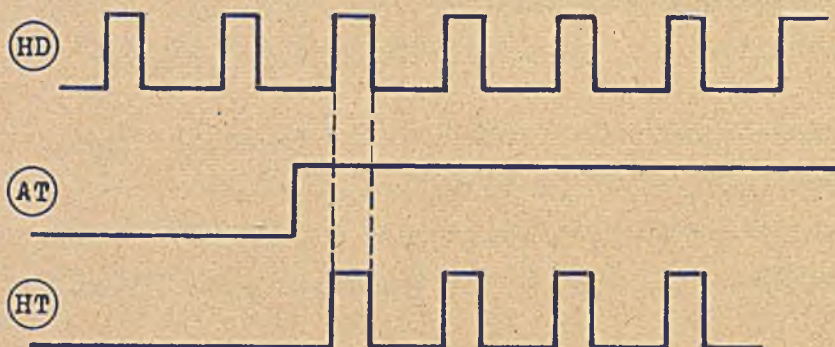
Wzajemna konfiguracja impulsów zegarowych HD w stosunku do sygnału sektora S i sygnałów zapisywanej informacji pokazana jest na rys. 3.

Sygnał zegarowy przesyłania HT (rys. 4) jest sygnałem synchronicznym z sygnałem HD i pojawia się w trakcie przesyłania informacji.  $HT = HD \cdot AT$ ,

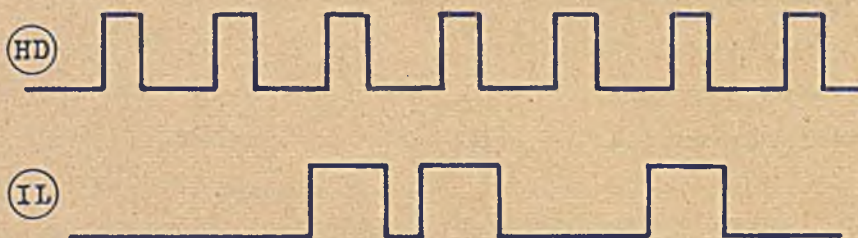
przy czym AT jest sygnałem zezwolenia na przesyłanie; sygnał zaczyna się od pierwszego przesyłanego bitu, a kończy na ostatnim. Sygnał odczytywanej informacji pokazany jest na rys.5.



Rys.3. Wykres wzajemnego położenia impulsów zegarowych, sygnału sektora i informacji. HD - sygnał zegarowy, S - sygnał sektora, IE - informacja zapisywana



Rys.4. Wykres wzajemnego położenia impulsów zegarowych, zezwolenia na przesyłanie i przesyłania. HD - sygnał zegarowy, AT - zezwolenie na przesyłanie, HT - sygnał zegarowy przesyłania



Rys.5. Wykres wzajemnego położenia impulsów zegarowych i informacji czytania. HD - sygnał zegarowy, IL - informacja czytania



#### 4. Dane techniczne pamięci

- napięcie sieci 110V, 120V, 220V, 240V  $+10%$   
 $-15%$
- częstotliwość sieci 50/60 Hz  $\pm$  2 Hz
- pobór prądu zasilania 2A przy napięciu 220V
- prędkość obrotowa dysku 3000 obr/min.
- poziomy sygnałów interface charakterystyczne dla układów TTL

#### 5. Charakterystyki eksploatacyjne

- system odczytu - szeregowy
- system zapisu - szeregowy z podwójną częstotliwością
- średni czas dostępu - 10 ms
- nominalna szybkość transmisji przy zapisie (dla 8 bloków głowic) - 225 Kbyte/s
- nominalna szybkość transmisji przy zapisie (dla 16 bloków głowic) - 169 Kbyte/s
- pojemność ścieżki przy zapisie całego dysku - 27.000 bitów
- pojemność ścieżki przy zapisie zewnętrznej 1/2 powierzchni dysku - 36.000 bitów
- pojemność przy zapisie zewnętrznej powierzchni dysku - 4,6 Mbitów
- pojemność całkowita - 7 Mbitów
- średni czas pracy urządzenia - 6.000 godz.
- stopa błędów -  $10^{-10}$
- udział czasu napraw w czasie pracy urządzenia - 0,002
- profilaktyka - 0,05 czasu pracy
- temperatura pracy - 0 - 50°C
- temperatura przechowywania - -25 - +80°C
- temperatura transportu - -40 - +80°C
- odporność na przeciążenia w opakowaniu - 15 g

## 6. Dane konstrukcyjne

• średnica dysku	- 300 mm
• grubość dysku	- 9 mm
• liczba ścieżek całkowita	- 280
• liczba ścieżek informacyjnych	- 256
• liczba ścieżek sterujących	- 8
• liczba ścieżek zapasowych	- 8
• liczba ścieżek technologicznych	- 8
• szerokość ścieżki	- 0,25 mm
• odstęp między ścieżkami	- 0,15 mm

## 7. Wnioski

Opisana pamięć odznacza się nowoczesną konstrukcją, bardzo dobrymi parametrami eksploatacyjnymi, wynikającymi m.in. z przyjętej koncepcji pracy dysku w obudowie hermetycznej, izolującej jego powierzchnię od zanieczyszczeń, co pozwala na znaczne rozszerzenie zakresu stosowania urządzenia.

Wydaje się jednak, że ze względu na wysoką cenę głowic, jednostkowy koszt magazynowania informacji w tego typu pamięciach (tzw. koszt magazynowania 1 bitu informacji, wyrażony w jednostkach walutowych) będzie ciągle znacznie wyższy od kosztu magazynowania informacji w pamięciach dyskowych z ruchomymi głowicami, co przy stosunkowo niewiele dłuższych czasach dostępu do informacji (10 ms w pamięci D1 i 35 ms w nowoczesnych pamięciach z głowicami ruchomymi) i wyraźnych korzyściach eksploatacyjnych wpływających z możliwości wymiany dysków daje przewagę konstrukcjom z głowicami ruchomymi.

Opracowano na podstawie opisu technicznego pamięci D1.

# PRZEGLĄD DOKUMENTACYJNY

681.34.004.14 Maszyny hybrydowe, zastosowanie ELWRO  
62-52.001.24 Samoczynne urządzenia sterownicze, ang.  
obliczenia

ETO NOWOŚCI Nr 1/1973

Na podstawie kart dokumentacyjnych nadesłanych przez  
ELWRO i Meramat - opracował Jerzy Klamborowski

Howe R. M., Hollstein R. B.: Time shared hybrid computers: a new concept in computer aided design. Hybrydowa maszyna matematyczna z podziałem czasu: nowa koncepcja projektowania za pomocą komputera. Proc. IEEE 1972 nr 1, s. 71-77, rys. 13, bibliogr., poz. 14.

Opisano maszynę zainstalowaną w University of Michigan Simulation Center złożoną z maszyny analogowej AD-Four firmy Applied Dynamics oraz komputera PD-9 firmy DEC. Pozwala ona na rozwiązywanie problemów sformułowanych cyfrowo na maszynie analogowej w czasie 20 ms. Ta szybkość pozwala na pracę maszyny z podziałem czasu przy wykorzystaniu odległych urządzeń końcowych. Maszyna jest o 2-3 rzędy szybsza od podobnych systemów cyfrowych.

Treter A.

621.382.049.7-181.4-21 Układy scalone, obudowy ELWRO  
ang.

621.382.049.001.42 Układy scalone, próby robocze ELWRO  
621.317.799 Przyrządy pomiarowe i kontrolne ang.  
do celów specjalnych  
621.3.018 Fale impulsowe  
681.32.001.42 Cyfrowe układy, próby robocze

Rostky G.: Focus on packaging. Obudowy. Electron. Des. 1972 nr 16, s. 36-47, rys. 21.

Allen D. P., Lyons N. P.: Selecting inputs to test digital circuits on complex IC boards. Wybór sygnałów wejściowych do badania układów cyfrowych na płytkach ze złożonymi układami scalonymi. Electronics 1972 nr 15, s. 88-92, rys. 9.

Artykuł przeglądowy dotyczący aktualnego stanu techniki, technologii, stosowanych materiałów i tendencji rozwojowych w zakresie obudowy półprzewodnikowych układów scalonych w szczególności o dużej integracji.

Dotyczy sygnałów testowych przeznaczonych do sprawdzania układów cyfrowych złożonych z wielu układów scalonych i zmontowanych na płytkach drukowanych. Trudności w określeniu kształtu sygnału, który pozwala na przeprowadzenie badanego układu przez wszystkie możliwe stany logiczne, stale wzrastają. Dzieje się tak z dwóch powodów: 1) ze względu na coraz większą różnorodność stosowanych układów scalonych, 2) ze względu na stały wzrost wymiarów płyt drukowanych i coraz większych liczb układów scalonych montowanych na nich. Obecnie zarysowuje się tendencja do stosowania sygnałów pseudolosowych kombinowanych z sygnałem stałym o określonej częstotliwości. Takie sygnały testowe zostały opisane.

Treter A.

Treter A.

681.322	Elektroniczne maszyny cyfrowe	ELWRO ang.	681.327	Urządzenia wejścia i wyjścia	ELWRO
			681.322-181.4.004.14	Elektroniczne maszyny cyfrowe	ang.
			681.327.8	małe, zastosowanie	
				Urządzenia do transmisji	
			681.326.7	danych cyfrowych	
				Urządzenia kontrolne	

Bouknight W. J. i in.: The Illiac IV System. System Illiac IV. Proc. IEEE 1972 nr 4, s. 369-388, rys. 14, bibliogr., poz. 33.

Opisano historię powstania Systemu Illiac IV oraz jego strukturę logiczną. Krótka charakterystyka systemu ARPA, który jest doświadczalnym systemem z podziałem czasu wykorzystującym odległe urządzenia końcowe.

Kreager P.: Small computer cyclic redundancy checksum capability. Mały komputer z możliwością (stosowania) sumy kontrolnej, nadmiarowej. Comp. Des. 1972 nr 5, s. 95-98, rys. 3., bibliogr., poz. 2.

Przedstawiono zasadę działania małego komputera INTERDATA Model 15 do detekcji błędów w systemach niekomunikacyjnych i informacyjnych stosowanych przez firmę IBM. Detekcja błędu oparta jest na cyklicznym sprawdzaniu przesyłanej informacji do i z komputera i korekcji błędów bloków przez ponowne przesyłanie informacji aż do uzyskania poprawnych danych. Przedstawiony komputer ma szczególne znaczenie przy przekazywaniu danych między odległymi ośrodkami obliczeniowymi zbierającymi dane wejściowe.

Treter A.

Urbanek A.

681.322-181.4	Elektroniczne maszyny cyfrowe małe	ELWRO	681.322-181.4.06	Elektroniczne maszyny cyfrowe małe,	IMM
681.325.538.023	Arytmometry, urządzenia zmiennoprzecinkowe, urządzenia wewnętrzne	ang.		programy i programowanie	ang.
681.3.042.3	Systemy dwójkowe, kodowane bez korekcji błędów		681.327.63	Urządzenia pamięci magnetycznej dyskowej	

Teicher S., Hughes L.: Implementation of a hardware floating point processor. Zastosowanie procesora do działań arytmetycznych zmiennoprzecinkowych. Comp. Des. 1972 nr 5, 122-128, rys. 2.

Benjamin A. J.: An extensible editor for a small machine with disk storage. Program wydawniczy dla małych komputerów z pamięcią dyskową. Comm. ACM 1972 nr 8, s. 742-747, rys. 5, bibliogr., poz. 6.

Zaproponowano zwiększenie mocy obliczeniowej minikomputera przez dołączenie dodatkowego procesora prowadzącego obliczenia na liczbach zmiennoprzecinkowych. Oszacowano korzyści wynikające z zastosowania ww maszyny jako urządzenia zewnętrznego do maszyny głównej oraz zastosowanie pamięci operacyjnej komputera do obliczeń zmiennoprzecinkowych. Porównano czasy obliczeń zmiennoprzecinkowych wykonywanych przez kody dodatkowe oraz procesor w przypadku zastosowania 12-bitowego słowa rozkazowego operującego na liczbach zmiennoprzecinkowych.

Zasady budowy złożonych programów użytkowych na podstawie ostatnich osiągnięć i zastosowania do programu wydawniczego. Głęboka struktura danych pozwala na wykorzystanie małej liczby podprogramów do wykonania różnorodnych manipulacji danymi. Podstawowe funkcje wydawnicze pozwalają tworzyć rozbudowany aparat manipulacji danymi.

Urbanek A.

Kawa M.

681.322.02.001.6      Elektroniczne maszyny cyfrowe,      IMM  
konstrukcja, postęp                      ang.

Foster C. C.: A view of computer architecture. Struktura komputerów - prognozy. Commun. ACM 1972 nr 7, s. 557-565, rys. 8, bibliogr., poz. 7.

Prognoza rozwoju struktur komputerów na najbliższe 25 lat w USA. Przewiduje się rozwój tanich minikomputerów. Najszerszej będą one stosowane do realizacji funkcji logicznych w urządzeniach nieobliczeniowych.

Kawa M.

681.322.004.15.001.5      Elektroniczne maszyny cyfrowe,      IMM  
sprawność techniczna, modelowa-      ang.  
nie

Kimbleton S. R.: The role of computer system models in performance evaluation. Ocena sprawności systemów komputerowych na podstawie ich modeli. Commun. ACM 1972 nr 7, s. 586-588, rys. 1, bibliogr., poz. 27.

Modelowanie stanowi użyteczne narzędzie oceny sprawności systemów komputerowych. Współzależność między modelowaniem i innymi metodami oceny sprawności systemów komputerowych. Określenie okoliczności, w których użycie modelu jest prawidłowe.

Kawa M.

681.322.001.13      Elektroniczne maszyny cyfrowe,      ELWRO  
projekt                                      ang.

681.327.071      Urządzenia wejścia i wyjścia,  
urządzenia do kontroli i prze-  
sytu danych

Fraser A. G.: On the interface between computers and data communications systems. Urządzenia pośredniczące między komputerami a systemami transmisji danych. Commun. ACM 1972 nr 7, s. 566-573, rys. 5, bibliogr., poz. 5.

Omówiono problemy związane z projektowaniem komputerów przystosowanych do współpracy z systemami zbierania, przetwarzania i przekazywania informacji. Podkreślono trudności techniczne związane ze sterowaniem, kontrolą, synchronizacją, translacją i korekcją danych przekazywanych przez kanały specjalne i multipleksorowe z urządzeń zewnętrznych do i z jednostki centralnej.

Urbanek A.

681.322.06      Elektroniczne maszyny cyfrowe,      IMM  
programy i programowanie                      ang.

Hansen P. B.: Structured multiprogramming. Struktury wieloprogramowe. Commun. ACM 1972 nr 7, s. 574-578, rys. 1, bibliogr., poz. 8.

Propozycja wprowadzenia struktur wieloprogramowych do wysoko zorganizowanych języków. Proponowana notacja łączy struktury danych wspólnych dla jednoczesnych procesów ze zdefiniowanymi na nich operacjami. Pozwoli to na wykrycie dużej klasy zależnych czasowo błędów podczas kompilacji.

Kawa M.

681.322.06.001.36      Elektroniczne maszyny cyfrowe,  
programy i programowanie,  
porównanie      IMM  
ang.

Rosen S.: Programming systems and languages 1965-1975. Systemy programowania i języki w latach 1965-1975. Commun. ACM 1972 nr 7, s. 591-600, bibliogr., poz. 35.

Omówiono zalety i wady oraz praktyczne możliwości języków: ALGOL 60, ALGOL 68, BASIC, AFL, języków symulacyjnych w komputerach III generacji. PL/1, Fortran i Cobol pozostają językami, w których pisze się większość programów na świecie. Duże teoretyczne zainteresowanie istnieje w stosunku do języka ALGOL 68, jednak jego praktyczne zastosowanie jest jak dotąd minimalne. Na najbliższe dziesięć lat przewiduje się gwałtowny rozwój języków problemowych. W dziedzinie systemów operacyjnych istnieje wśród producentów komputerów tendencja do budowy skomplikowanych systemów wieloprogramowych. Podkreślono rozwój systemów operacyjnych i programowania przez stosowanie pamięci mikroprogramowanych.

Kawa M.

681.322.06.001.5      Elektroniczne maszyny cyfrowe,  
programy i programowanie,  
badania naukowo-techniczne      IMM  
ang.

Rosin R. F., Frieder G., Eckhouse R. H.: An environment for research in microprogramming and emulation. Kody, wyposażenie i metody badań nad mikroprogramowaniem i emulacją. Commun. ACM 1972 nr 8, s. 748-760, tab. 1, rys. 2, bibliogr., poz. 15.

Trzy fazy organizacji badań nad mikroprogramowaniem i emulacją: ocena przydatności różnorodnych komputerów, wybór i zakup konkretnego komputera, organizacja i określenie zadań dla każdej z grup uczestniczących w projekcie. Wyniki każdej z faz. Podano przykłady optymalnego podziału mikrorozkazu na poszczególne operacje wykonawcze w celu uzyskania największego efektu mikroprogramowania i emulacji.

Kawa M.

681.322.06      Elektroniczne maszyny cyfrowe,  
programy i programowanie      IMM  
ang.

Oden P. J., Shedler G. S.: A model of memory contention in a paging machine. Model zarządzania pamięcią stronicowaną. Commun. ACM 1972 nr 8, s. 761-771, rys. 8, tab. 1, bibliogr., poz. 11.

Aspekty zarządzania pamięcią stronicowaną dla wieloprogramowego komputera. W modelu liczba stronic przydzielona do konkretnego programu zmienia się dynamicznie. Porównanie wyników dla dynamicznego i statycznego zarządzania pamięcią stronicowaną.

Kawa M.

681.322.06.001.6      Elektroniczne maszyny cyfrowe,  
programy i programowanie, postęp      IMM  
ang.

Sammet J. E.: Programming languages: history and future. Języki programowania: historia i przyszłość. Commun. ACM 1972 nr 7, s. 601-610, tab. 2, bibliogr., poz. 22.

Chronologiczny rozwój języków programowania z uwzględnieniem ich współzależności i zastosowań. Podstawowe koncepcje dalszego rozwoju języków uniwersalnych.

Kawa M.

681.322.06.001.13      Elektroniczne maszyny cyfrowe,  
programy i programowanie,  
projekt      IIM  
ang.

Ogden J. L.: Designing reliable software. Projektowanie niezawodnego oprogramowania. Datamation 1972 nr 7, s. 71-78, rys. 5.

Uwagi o metodach tworzenia oprogramowania zapewniających jego niezawodność. Konieczność dokładnego zaprojektowania systemu przed przystąpieniem do zakodowania programów.

Kawa M.

681.322.06.001.57      Elektroniczne maszyny cyfrowe,  
programy i programowanie,  
modelowanie      ELWRO  
ang.

681.322.06.004.15      Elektroniczne maszyny cyfrowe,  
programy i programowanie,  
wydajność techniczna

Blatny J., Clark S. R., Rourke T. A.: On optimization of performance of time-sharing systems by simulation. Optymalizacja wydajności systemów z podziałem czasu za pomocą symulacji. Commun. ACM 1972 nr 6, s. 411-420, rys. 15, tabl. 6, bibliogr., poz. 13.

Opisano badania przeprowadzone nad optymalizacją wydajności systemów operacyjnych pracujących z podziałem czasu. Badania przeprowadzono uwzględniając różne aspekty: pojemność pamięci głównej, szybkość jednostki centralnej, liczbę jednocześnie wykonywanych zadań, skrócenie algorytmów programowych, zmniejszenie efektywnego czasu pracy programu itp. Badania poparto analizą matematyczną oraz porównano dane rzeczywiste z obliczonymi za pomocą symulacji.

Urbanek A.

681.322.06.004.15      Elektroniczne maszyny cyfrowe,  
programy i programowanie,  
sprawność techniczna      IIM  
ang.

Bobrow D. G., Beranek B.: Requirements for advanced programming systems for list processing. Wymagania dotyczące systemów przetwarzania list. Commun. ACM 1972 nr 7, s. 610-627, rys. 2, bibliogr., poz. 40.

Przegląd możliwości systemów, które powinny zwiększyć efektywność pracy programisty. Ważne są nie tylko możliwości języka, w którym algorytm zostanie zakodowany ale i możliwości systemu ułatwiające diagnostykę błędów, modyfikowanie programu, zwiększanie jego efektywności.

Kawa M.

681.322.06.009      Elektroniczne maszyny cyfrowe,  
programy i programowanie,  
współdziałanie      IIM  
ang.

Fosdick L. D.: The production of better mathematical software. Tworzenie lepszego oprogramowania matematycznego. Commun. ACM 1972 nr 7, s. 611-617, rys. 5, bibliogr., poz. 30.

Kilka uwag na temat kroków jakie należy podjąć w celu ulepszenia oprogramowania matematycznego. Sugestia utworzenia ośrodka, który prowadziłby i koordynował prace w tej dziedzinie.

Kawa M.

681.325.65 Układy funktorów logicznych

Meramat  
Pis

Meleško E. A., Morozov A. G.: Schemy sovpadenij - antisovpadenij na osnove tokovogo ključa. Układy koincydencji - antykoincydencji na bazie przełącznika prądowego. Prib. i Techn. Eksp. 1972 nr 3, s. 91-94, rys. 4, bibliogr., poz. 2.

Opisano czterowejściowy układ koincydencji - antykoincydencji, w którym element wybierający zrealizowano na tranzystorowym przełączniku prądowym. Czasowe rozwiązanie układu określa się czasem trwania impulsów wejściowych. Cechą wyróżniającą układu jest możliwość wykorzystania każdego wejścia zarówno dla koincydencji jak i antykoincydencji. Rozpatrzono możliwość zastosowania w układach koincydencji scalonych przełączników prądowych. Wykazano, że charakterystyki czasowe w tym przypadku zbliżone są do charakterystyk układów na tranzystorach.

Zwierzyk L.

681.325.65 Układy funktorów logicznych

ELWRO  
ang.

Akers S. B.: A rectangular logic array. Prostokątny układ logiczny. IEEE Trans. Comp. 1972 nr 8, s. 848-857, rys. 37, bibliogr., poz. 14.

Podano prostokątny układ logiczny, który realizuje dowolną funkcję złożonej sieci: funkcje progowe, funkcje korekcji parzystości, funkcje symetryczne i uniwersalne funkcje logiczne. Układ logiczny wyznaczony jest za pomocą komórek podstawowych o trzech wejściach i dwóch wyjściach oddziałujących na sąsiednie komórki. Realizacja wybranej funkcji przez układ zależy wyłącznie od różnorodności połączeń wejściowych do poszczególnych komórek elementarnych.

Urbanek A.

681.325.65 Układy funktorów logicznych  
681.325.54 Liczniki cyfrowe

ELWRO  
ang.

Leibowitz L. M.: A technique for implementing a count and store synchronous binary counter. Techniczna realizacja synchronicznego licznika binarnego. Comp. Des. 1972 nr 7, s. 90-93, rys. 4.

Podano zasadę działania szeregowego i synchronicznego (równoległego) licznika dwójkowego opartego na elementach logicznych małej integracji. Zalety i wady tych liczników, wykres czasowy działania licznika szeregowego oraz kilka praktycznych konstrukcji szybkich cyfrowych liczników synchronicznych o dowolnej liczbie członów liczących.

Urbanek A.

681.325.65 Układy funktorów logicznych  
621.382.049.7-181.4 Układy scalone

ELWRO  
ang.

Torrero E. A.: Focus on fast logic. Szybkie układy logiczne. Electron. Des. 1972 nr 12, s. 50-57, rys. 7.

Krytyczne porównanie w formie zestawienia zalet i wad dwóch grup aktualnie najszybszych układów scalonych. Są to z jednej strony układy ECL 10000 i MECL f-my Motorola oraz ECL 9500 f-my Fairchild, a z drugiej strony układy S-TTL (Schottky TTL) firmy Texas Instruments. Wszystkie te układy mają czasy propagacji rzędu 1 - 2 ns. Zamieszczono też krótką informację na temat etapu, w jakim znajdują się obecnie prace nad układami subnanosekundowymi.

Treter A.



681.325.65.001.42 Układy funkcyjnych logicznych, ELWRO  
próby robocze ang.  
681.326.7 Urządzenia kontrolne

Schertz D. R., Metze G.: A new representation of faults in combinational digital circuits. Nowe przedstawianie uszkodzeń w kombinacyjnych układach cyfrowych. IEEE Trans. Comp. 1972 nr 8, s. 858-866, rys. 8, tabl. 2, bibliogr., poz. 13.

Oryginalna metoda wyszukiwania wad w kombinacyjnych sieciach logicznych. Metoda ma na celu zminimalizowanie efektywnych zbiorów testów diagnostycznych dla lokalizacji błędnego układu logicznego. Przedstawiono trzy stopnie wadliwie działających układów oraz algorytm postępowania z każdym z nich.

Urbanek A.

681.327.66 Urządzenia pamięci ze stałym ELWRO  
nośnikiem informacji ang.  
621.382.049.7-181.4 Układy scalone  
621.382.323 Tranzystory z efektem polowym

Drangeid D. E. i in.: A memory-cell array with normally off-type Schottky barrier FET's. Matryca pamięciowa na normalnie nieprzewodzących tranzystorach polowych typu bariery Schottky'ego. IEEE J. Solid St. Circuits 1972 nr 4, s. 227-282, rys. 12, tab. 2, bibliogr., poz. 13.

Opisano matrycę pamięciową na tranzystorach typu MOSFET o długości bramki wynoszącej 1 u. Opisano zasadę działania tranzystora MOSFET, technologię wykonywania, układ komórek pamięciowych, wyniki pomiarów wykonywanych na matrycy 3x3 oraz szacunkowe wyliczenie parametrów dla matrycy na 4 kilobity. W dodatku podano wprowadzenie stosowanych wzorów.

Treter A.

681.325.65 Układy funkcyjnych logicznych ELWRO  
539.22 Izotropowość i anizotropowość ang.  
układów molekularnych  
655.39 Druki sitowe  
621.315.592 Półprzewodniki  
661.888.1 Związki wanadu

Goldberg R. L.: Thick-film technique promises switches at a fraction of a cent. Technika grubowarstwowa przewiduje elementy przełączające w cenie ułamka centa. Electron. Des. 1972 nr 13, s. 26, 28, rys. 3.

Opisano komunikat firmy Du Pont de Nemours na Konferencji Podzespołów Elektronicznych w Waszyngtonie, maj 1972, dotyczący wynalezienia nowego materiału o nazwie Tyox. Materiał ten, na bazie czterech tlenków wanadu, może być наносzony konwencjonalną metodą sitodruku w postaci warstwy grubej na podłożu ceramiczne i wypalany w powietrzu. Materiał ten może wykonywać funkcje przełącznika, wykazuje pamięć z niszczeniem odczytem i może być sterowany temperaturowo. W przypadku rozpowszechnienia na skalę przemysłową przełączniki takie mogą kosztować ułamek centa w porównaniu z obecną ceną 20 centów. Opisano też komunikat firmy Owens-Illinois o półprzewodniku amorficznym z pamięcią o nieniszczącym odczycie.

Treter A.

681.327.66 Urządzenia pamięci ze stałym ELWRO  
nośnikiem informacji ang.  
621.382.049.7-181.4 Układy scalone

Cellins R. H., Grochowski E. G., North W. D.: Silicon process technology for monolithic memory. Technologia procesów krzemowych przy wytwarzaniu pamięci monolitycznych. IBM J. Res. Dev. 1972 nr 1, s. 2-10, rys. 11, tabl. 2, bibliogr., poz. 7.

Opisano proces technologiczny stosowany przy produkcji monolitycznych pamięci z dostępem natychmiastowym przeznaczonych do pracy w charakterze pamięci operacyjnych. Proces ten różni się od konwencjonalnego procesu wytwarzania układów scalonych począwszy od materiału wyjściowego, którym jest krzem o orientacji (100) zamiast konwencjonalnej (111) aż do sposobu prowadzenia procesów dyfuzji i wzrostu epitaksjalnego.

Treter A.

681.327.66.042.15 Urządzenia pamięci ze stałym Meramat  
nośnikiem informacji, rdzenie rs  
magnetyczne  
621.318.132 Materiały ferromagnetyczne  
621.382.049.7-181.4 Układy scalone

Malinovskij B. N., Jakovlev J. S., Novikov B. V.: Postroenie integral'nych zapominajuscich ustrojstv na mnogootverstnych ferritovykh plastinach. Konstrukcja pamieci scalonych na wielootworowych plytkach ferrytowych. Avtomat. i Vychisl. Techn. 1972 nr 3, s. 73-81, rys. 7, tabl. 2, bibliogr., poz. 11.

Przedstawiono porównanie wielootworowych płytek ferrytowych (WPF) według ich złożoności, technologii przygotowania oraz niezawodności elementów pamięci i urządzeń (UP) zbudowanych na WPF. Dla pamięci na WPF z prądami sterującymi, organiczonymi do minimum, otrzymano zależności obliczeniowe określenia czasu cyklu i amplitudy sygnału wyjściowego. Przytoczono rezultaty badań, potwierdzające obliczone wartości parametrów tegoż UP.

Zwierzyk L.

681.327.66 Urządzenia pamięci ze stałym ELWRO  
nośnikiem informacji ang.  
621.382 'Przyrządy półprzewodnikowe  
681.326.75 Układy do kontroli parzystości

Mc Kevitt J. F.: Parity fault detection in semiconductor memories. Detekcja błędu parzystości w pamięciach półprzewodnikowych. Comp. Des. 1972 nr 11, s. 67-73, rys. 9, bibliogr., poz. 2.

Przeprowadzono metodę detekcji błędu w pamięciach półprzewodnikowych stosowanych w urządzeniach cyfrowych. Metodę oparto na detekcji parzystości lub nieparzystości grupowej oraz podano probabilistyczną detekcję błędu w zależności od ilości przekłamujących bitów. Podano zalety tego typu detekcji nad metodami klasycznej detekcji błędu.

Urbanek A.

681.327.66 Urządzenia pamięci ze stałym  
nośnikiem informacji ELWRO  
Przyrządy półprzewodnikowe ang.

621.382

Altman L.: Special report: semiconductor RAMs land computer mainframe jobs. Komunikat specjalny: półprzewodnikowe pamieci z dostepem natychmiastowym najlepszym rozwiazaniem dla jednostek centralnych komputerow. Electronics 1972 nr 15, s. 63-77, rys., tab. 7.

Dotyczy pamięci z dostępem natychmiastowym wykonywanych technikami półprzewodnikowymi. Rozpatrzono różne technologie wykonywania z najnowsza obecnie techniką MOS z warstwą typu -n, pod względem aspektów technicznych i ekonomicznych wykonywania oraz pod względem uzyskiwanych parametrów użytkowych.

Treter A.

681.327.66 Urządzenia pamięci ze stałym nośni- LEM  
kiem informacji ang.  
621.382 Przyrządy półprzewodnikowe  
681.326.7 Urządzenia kontrolne

Chiang A. C. L.: A self testable semiconductor memory tester. Urządzenie do kontroli pamieci półprzewodnikowych. Comp. Des. 1972 nr 6, s. 75-78, rys. 3, bibliogr., poz. 2.

Programowane urządzenie do kontroli poprawności działania pamięci półprzewodnikowych. Samokontrola zapewnia dużą niezawodność urządzenia.

Kawa M.

681.382- Przerządy półprzewodnikowe IMM  
681.326.75 Układy do kontroli parzystości ang.  
681.327.66 Urządzenia pamięci ze stałym  
nośnikiem informacji

McKevitt J. F.: Parity fault detection in semiconductor memories. Wykrywanie błędów parzystości w pamięciach półprzewodnikowych. Comp. Des. 1972 nr 7, s. 67-73, rys. 9, bibliogr., poz. 2.

Struktura układów kontroli parzystości pozwalająca wykrywać błędy pojedyncze i wielokrotne w pamięciach półprzewodnikowych. Ocena efektywności proponowanej metody kontroli.

Kawa M.

681.327.66 Urządzenia pamięci ze stałym nośnikiem informacji IMM  
621.318.132 Materiały ferromagnetyczne ang.

Chang H. i in.: A self-contained magnet bubble-domain memory chip. Mikromoduł pamięci na bazie ortoferrytu z cylindrycznymi domenami. IEEE Trans. Magn. 1972 nr 2, s. 214-222, rys. 15, tab. 1, bibliogr., poz. 7.

Możliwość zbudowania na bazie ortoferrytu pamięci masowej o minimalnej liczbie układów pomocniczych i połączeń oraz krótkim czasie dostępu. Urządzenia pozwalające na zastosowanie takiej pamięci oraz zasady jej konstrukcji.

Kawa M.

681.327.66.001.6 Urządzenia pamięci ze stałym nośnikiem informacji, rozwój badań naukowych IMM  
ang.

Bachman C. W.: The evolution of storage structures. Rozwój struktur pamięci. Commun. ACM 1972 nr 7, s. 628-634, rys. 11, tab. 1, bibliogr., poz. 8.

Współzależność między logiczną i fizyczną strukturą pamięci. Przegląd stosowanych struktur danych i perspektywy ich rozwoju.

Kawa M.

681.327.64 Urządzenia pamięci magnetycznej taśmowej IMM  
ang.

Ambrico L. E.: Pulse crowding compensation for magnetic recording. Kompensacja skupiania się impulsów podczas zapisu magnetycznego. Comp. Des. 1972 nr 6, s. 55-60, rys. 16.

Efekt wzajemnego oddziaływania kolejnych impulsów jest eliminowany przez zastosowanie redukcji prądu zapisu. Metoda pozwala na osiągnięcie dużej szybkości zapisu oraz zwiększenie jego gęstości. Metodę tę można stosować tak dla zapisu z modulacją fazową jak i dla zapisu NRZ-1.

Kawa M.

681.327.2 Pamięci: bloki wejścia i wyjścia Meramat  
ogólnie rs

Selivestrov M. L.: Sposob organizacji zaszciszcennych massivov v operativnoj pamjati UVM. Sposób organizacji bloków zabezpieczonych w pamięci operacyjnej komputera sterującego. Priob. i Sist. Uprav. 1972 nr 6, s. 11-13, rys. 3.

Przedstawiono prosty sposób organizacji bloków zabezpieczonych w pamięci operacyjnej komputera średniej i małej mocy, oparty na wykorzystaniu specjalnego bezadresowego rozkazu sterowania zabezpieczaniem. Proponowane układy formowania sygnałów zakazu zapisu wymagają niewielkiego oprzyrządowania i pozwalają na zastosowanie pamięci szeregowych.

Zwierzyk L.

681.3.042.3 Systemy dwójkowe, kodowane bez ELWRO  
korekcji błędów ang.  
681.3.053 Konwersja danych  
681.325.5 Arytmometry, urządzenia wewnętrzne  
681.3.053 Operacje arytmetyczne

Sklar S.: 2's complement arithmetic operations. Działania arytmetyczne na liczbach binarnych w kodzie uzupełnieniowym do "2". Comp. Des. 1972 nr 5, s. 115-121, rys. 9.

Podano definicję kodu uzupełnionego do "2" oraz zalety tego typu kodowania nad innymi. Rozpatrzono krótko wszystkie podstawowe działania arytmetyczne w kodzie binarnym uzupełnionym do "2" a mianowicie: dodawanie, odejmowanie, mnożenie, dzielenie, konwersji zapisu dziesiętnego kodowanego dwójkowo na dwójkowy kodowany dziesiętnie (BCD i DCB). Ponadto podano przedstawienie liczb ułamkowych, badanie nadmiaru w procesie obliczeń i odwzorowania liczb w kodzie uzupełnieniowym oraz schematy blokowe do realizacji ww działań arytmetycznych w komputerach.

Urbanek A.

681.3.041.5 Systemy numeryczne ogólnie, Meramat  
metoda kodowania z korekcją rs  
błędów

681.327.8 Urządzenia do transmisji danych cyfrowych ogólnie

681.322.009 Elektroniczne maszyny cyfrowe, współdziałanie

Davydov A. A., Dzodzuašvili A. G., Tenengol'c G. M.: Kod, ispravljajušcij pački nesimmetričeskich ošibok pri obmene informaciej mežu vyčislitel'nymi mašinami. Kod poprawiający grupy niesymetrycznych błędów przy wymianie informacji między komputerami. Avtom. i Telemekh. 1972 nr 7, s. 178-184, rys. 5, bibliogr., poz. 4.

Przedstawiono propozycję kodu korygującego błędy typu grup słów maszyny przy wymianie informacji między komputerami w przypadkach kiedy błędy posiadają charakter niesymetryczny. Kod ten pozwala na nieskomplikowaną realizację programową na komputerze.

Zwierzyk L.

517.1 Logika matematyczna IMM  
ang.

Smothers C. L.: The sum term Karnaugh map. Minimalizacja iloczynów sum logicznych metoda Karnaugh. Comp. Des. 1972 nr 6, s. 88-92, rys. 7.

Metoda pozwalająca minimalizować funkcje logiczne zapisane w postaci iloczynów sum logicznych bez korzystania z twierdzeń De Morgana.

Kawa M.

621.373.5.029.5      Generatory tranzystorowe      ELWRO  
wielkiej częstotliwości      ang.  
621.373.44      Generatory impulsowe o do-  
wolnym systemie wyzwiania  
621. 317.799      Przyrządy pomiarowe i kon-  
trolne do celów specjalnych  
681.325.65.001.42      Układy funkcyjów logicznych,  
próby robocze  
621.382.049-181.4      Układy scalone

Sear B. E.: Programable precision pulse drivers for unterminated lines. Generatory dokładnych impulsów z możliwością programowania kształtu impulsu dla linii długich. Comp. Des. 1972 nr 5, s. 103-110, rys. 10.

Opisano zasadę działania nowego generatora dokładnych impulsów do sprawdzania układów logicznych średniej i dużej integracji stosowanych w komputerach. Podano schematy blokowe generatora z możliwością programowego ustawiania kształtu i ciągu impulsów wyjściowych, parametry techniczne generatora, metody dynamicznego testowania układów logicznych oraz metody wykrywania uszkodzeń w układach techniki TTL/DTL.

Urbanek A.

621.314.5      Przetwarzanie prądu zmien-      ELWRO  
nego na stały      ang.  
621.316.722.1.024.078      Utrzymywanie stałej wartości  
napięcia stałego, regulacja  
samoczynna  
621.311.6      Źródła zasilania dla aparatów  
681.32      Cyfrowe układy, maszyny i urzą-  
dzenia

Davis S.: Power supplies for computers and peripherals. Układy zasilające komputerów i urządzeń zewnetrznych. Comp. Des. 1972 nr 7, s. 55-65, rys. 7, tabl. 1.

Przedstawiono współczesne rozwiązania i kierunki rozwoju stabilizatorów i układów zasilających małych mocy 100+200W. Podano kilka metod stabilizacji napięć stałych łącznie z układami filtrującymi zasilanych prądem zmiennym 60Hz z uwzględnieniem stabilizacji temperaturowej. Podano praktyczne rozwiązania tych układów,

Urbanek A.

681.326.3.004.15      Środki programowania, sprawność      IBM  
techniczna, wartość, przydatność      ang.

Lynch W. C.: Operating systems performance. Sprawność systemów operacyjnych. Commun. ACM 1972 nr 7, s. 579-585, bibliogr., poz. 40.

Problemy opracowywania systemów operacyjnych. Choć do chwili obecnej istnieje dużo informacji i modeli podsystemów, to brak jednak modelu całościowego uwzględniającego współzależności między podsystemami. Istnieje konieczność stworzenia takiego systemu w najbliższej przyszłości.

Kawa M.

681.325.67      Urządzenia do sortowania i wybierania      ELWRO  
681.325.63      Dekodery      ang.  
681.325.65      Układy funkcyjów logicznych

Bernay R. A.: An MSI concept for a binary search scanner. Zastosowanie obwodów logicznych o średniej integracji do szybkiego przeszukiwania danych. Comp. Des. 1972 nr 6, s. 65-73, rys. 7, tabl. 3, bibliogr., poz. 3.

Przedstawiono problem szybkiego wyszukiwania informacji ze zbioru danych z wykorzystaniem obwodów logicznych o średniej integracji. Podano algorytmy postępowania i tablice hierarchicznych dekodery dla uzyskania minimalnego czasu przeznaczony do odszukiwania żądanej informacji. Podano również schematy logiczne dekodera hierarchicznego, układów sterujących wybieraniem informacji oraz wykresy czasowe rozpatrywanego układu. Ze względu na zaangażowanie wielu układów logicznych zaproponowano średnią integrację.

Urbanek A.

681.325.55  
621.382.049.7-181.4

Sumatory  
Układy scalone

Meramat  
rs

Gramolin V. V., Šamrov M. I.: Postroenie bystrodejstvujučich summatorov na integral'nych elementach. Konstrukcja szybkich sumatorów na układach scalonych. Avtomat. i vycisl. Techn. 1972 nr 3, s. 82-86, rys. 2, bibliogr., poz. 1.

Rozpatrzone sposób konstrukcji sumatora o bardzo szybkim działaniu na obwodach scalonych. Dla oceny logicznych możliwości zespołu elementów w strukturze sumatora wprowadzono pojęcie logicznej mocy zespołu elementów. Podano metodykę budowy szybkich sumatorów dla zespołu o określonej logicznej mocy.

Zwierzyc L.

681.327.12 Urządzenia odczytujące

ILM  
ang.

Smythe C., Whitaker R. H. M.: Special report: optical reading. Komunikat specjalny: Czytniki optyczne. Data Systems 1972 nr 6, s. 26-37, tab. 1, rys. 5.

Zasady działania i przegląd produkowanych w świecie komputerowych urządzeń do optycznego czytania dokumentów. Tabela porównawcza czytników optycznych będących obecnie w sprzedaży.

Kawa M.

681.327

Urządzenia pomocnicze (cyfrowe), pamięci, wejście i wyjście

ELWRO  
ang.

Riley W. B.: The technology gap starts to close for computer peripherals. Opóźnienie technologiczne urządzeń zewnętrznych zaczyna się zmniejszać. Electronics 1972 nr 16, s. 59-74, rys. 16.

Obszerny artykuł przeglądowy dotyczący wszystkich istniejących rodzajów urządzeń zewnętrznych komputerów. Stwierdzono, że z jednej strony jednostki centralne ulegają przemianom i tracą znaczenie jako urządzenia samodzielne, z drugiej strony osiągnięcia technologii pozwalają na znaczny postęp w dziedzinie zacofanych dotąd urządzeń zewnętrznych. Niektóre z tych urządzeń, jak np. pamięci bębnowe mogą nie być stosowane w przyszłości ze względu na ich specyficzne cechy uniemożliwiające ich dostosowanie do aktualnych wymagań.

Treter A.

681.327.13  
681.385.832  
681.327  
681.327.8

Urządzenia zapisująco-odczytujące  
Lampy elektrono-promieniowe  
Wejście i wyjście  
Urządzenia do transmisji danych cyfrowych

ELWRO  
ang.

Saltz W. L.: Survey of hardware R and D for computer display. Przegląd prac badawczo-rozwojowych urządzeń do komputerowych monitorów ekranowych. Comp. Des. 1972 nr 5, s. 5, s. 89-93, rys. 3, bibliogr., poz. 16.

Podano kilka typów urządzeń wejścia-wyjścia opartych na monitorach ekranowych współpracujących z komputerem. Opisano działanie i parametry techniczne monitorów ekranowych o dużym ekranie oraz zasadę działania interaktywnego systemu człowiek-maszyna. System interaktywny przekazuje trójwymiarowy obraz bezpośrednio na siatkówkę oka za pomocą specjalnej multipleksorowej matrycy i wzmacniacza analogowego.

Urbanek A.

681.322.004.14 Elektroniczne maszyny cyfrowe,  
zastosowanie IMM  
658 Gospodarka przedsiębiorstw ang.  
651.8 Prowadzenie kartotek  
002.55 Służba informacji

Schubert R. F.: Basic concepts in data base management systems. Podstawowe koncepcje systemów zarządzania opartych na bankach danych. Datamation 1972 nr 7, s. 42-47, rys. 7, bibliogr., poz. 4.

Podstawowe zasady organizacji danych w zbiorach banku danych. Wymagania dotyczące języków opisu i manipulacji danymi.

Kawa M.

681.322.004.14 Elektroniczne maszyny cyfrowe, IMM  
002.55 zastosowanie ang.  
658.3-052.22 Służba informacji  
Kadry kierownicze

Benjamin R. I.: A generational perspective of information system development. Rozwój systemów informowania kierownictwa z punktu widzenia generacji komputerów. Commun. ACM 1972 nr 7, s. 640-643, bibliogr., poz. 17.

Budowane systemy informacyjne można podobnie jak komputery odnieść do poszczególnych generacji. Dla każdej generacji scharakteryzowano objętość i technologiczne możliwości realizacji projektowanych systemów.

Kawa M.

681.322.004.14 Elektroniczne maszyny cyfrowe, IMM  
zastosowanie ang.  
681.327.8 Urządzenia do transmisji  
danych cyfrowych

Theis D. J.: Communications processors. Komputery telekomunikacyjne. Datamation 1972 nr 8, s. 31-43, tab. 1.

Właściwości komputerów stosowanych w systemach łączności. Zestawienie charakterystyk specjalizowanych komputerów przeznaczonych do pracy w systemach transmisji danych.

Kawa M.

681.322.004.14 Elektroniczne maszyny cyfrowe, ELWRO  
zastosowanie ang.  
621.375.018.756.001.24 Wzmacniacze impulsowe,  
obliczanie  
519.21 Rachunek prawdopodobieństwa

Taylor R.D.: Speed computer aided circuit design. Przyspieszenie projektowania układów wspomaganego przez komputery. Electron. Des. 1972 nr 11, s. 54-57, rys. 4, tab. 1, bibliogr., poz. 11.

Na podstawie obliczeń trzech parametrów układów, takich jak maksymalna impedancja wyjściowa wzmacniacza, minimalny czas przełączania i maksymalna częstotliwość przenoszona - przedstawiono metodę obliczeń polegającą na stosowaniu liczb losowych. Porównano tę metodę z metodą poszukiwania minimum funkcji wg Fletchera-Powella. Wykazano znaczną oszczędność miejsca w pamięci maszyny i czasu niezbędnego na ułożenie programu i jego uruchomienie.

Treter A.

## SPIS TREŚCI ROCZNIKA XI/1972 ETO NOWOŚCI

	Nr
DAŃDA Jerzy - Niektóre problemy następnych generacji komputerów. Cz. I - W jaki sposób producent może uwzględnić potrzeby użytkowników sprzętu informatyki? .....	4
DEMBIŃSKI Antoni (opr.) - Usługi sieci informatycznych jako towar	4
DOTRYW Stefan - Sposób powiększenia pamięci w pewnych typach auto- matów obrachunkowych .....	4
HOLYŃSKI Marek - Układy o dużym stopniu integracji (LSI) .....	3
HUCULAK Adam - Automat obrachunkowy i jego miejsce wśród urządzeń do przetwarzania danych .....	4
KALINOWSKI Wacław - Szybki przesuw głowic w pamięciach dyskowych	3
KLAMBOROWSKI Jerzy (opr.) - Nowe komputery IBM/System 370 z pamię- cią wirtualną .....	4
KLAUZNICER Zofia - Normalizacja w dziedzinie komputerów i przetwa- rzania danych .....	1
KWIATKOWSKI Antoni - Zarys technologii wytwarzania dysku magnetycz- nego i wymiennego pakietu dysków .....	3
LACHOWICZ Henryk (opr.) - Czy magnetyzm zapomniał o zastosowaniach?	3
MODRZEJEWSKI Andrzej - Nowoczesne metody mikromontażu .....	1
PODGORSKI Robert - KART 2 - urządzenie do zautomatyzowanego przetwa- rzania informacji graficznych .....	3
PRZYŁUSKI Jan - zob. SAWICKI Zygmunt	
SAWICKI Zygmunt, PRZYŁUSKI Jan - Perspektywy pamięci na drutach magnetycznych na tle rozwoju tego typu pamięci w Japonii .....	2
SZPORKO Jacek - Scalone pamięci półprzewodnikowe .....	2
WROTEK Zdzisława - Informacja o wynikach CODASYL-u dotyczącej banku danych .....	4
WRZESZCZ Zdzisław - Kierunki realizacji pamięci optycznych swobodne- go dostępu .....	1
ZUBEREK Włodzimierz - System 4 (model ICL 4-50) .....	1





WYDAWNICTWA PRZEMYSŁU MASZYNOWEGO "WEMA"  
oferują usługi wydawnicze

Od 5 lat działa w Warszawie specjalne wydawnictwo resortowe powołane do świadczenia usług wydawniczych na rzecz jednostek organizacyjnych resortu przemysłu maszynowego.

Do szczególnych zadań Wydawnictw Przemysłu Maszynowego "WEMA" należy:

- prowadzenie działalności wydawniczej zgodnie z potrzebami resortu,
- koordynacja działalności wydawniczej w jednostkach organizacyjnych resortu,
- koordynacja i nadzór nad prawidłowym wykorzystaniem maszyn i urządzeń poligraficznych,
- prowadzenie własnego ośrodka poligraficznego,
- prowadzenie ośrodka informacji wydawniczej.

Od ubiegłego roku Wydawnictwo znacznie rozszerzyło zakres usług i obecnie wydaje:

- katalogi branżowe i karty katalogowe

oraz na zlecenie przedsiębiorstw przemysłowych różnego rodzaju literaturę firmową, jak:

- katalogi zakładowe,
- katalogi części wymiennych,
- informatory techniczno-handlowe,
- dokumentacje techniczno-ruchowe, instrukcje obsługi i instrukcje naprawcze,
- dokumentacje techniczne kapitalnych remontów,
- wydawnictwo reklamowe, jak prospekty, foldery, ulotki itp.

Katalogi branżowe wydaje się w porozumieniu i we współpracy z właściwymi gestyjnie zjednoczeniami.

Sprzedają katalogów WPM "WEMA" zajmują się następujące księgarnie:

Księgarnie "WSPÓLNEJ SPRAWY":

Warszawa, ul. Marszałkowska 28, tel. 21-66-60

Warszawa, ul. Marchlewskiego 35, tel. 20-49-69

"DOM KSIĄŻKI":

Główna Księgarnia Techniczna, Warszawa, ul. Świętokrzyska 14,

tel. 26-63-38.

Księgarnie te prowadzą sprzedaż odręczną i wysyłkową.

Literaturę firmową WPM "WEMA" wykonują na konkretne zamówienie przedsiębiorstw przemysłowych.

WPM "WEMA" znacznie skróciły cykle wydawnicze i zapewniają obecnie terminową realizację zamówień.

Wszelkich informacji na temat warunków przyjmowania i realizacji zamówień wydawniczych udziela Sekretariat Wydawnictwa, Warszawa, ul. Daniłowiczowska 18, pokój nr 7, tel. 27-49-47, skr. poczt. 90.

### Warunki prenumeraty

Cena prenumeraty krajowej:

rocznie - zł 240,-

Prenumerata przyjmowana jest do dnia 10 grudnia na rok następny.

Prenumeratę krajową dla czytelników indywidualnych przyjmują urzędy pocztowe oraz listonosze.

Czytelnicy indywidualni mogą dokonywać wpłat również na konto PKO Nr 1-6-100020 - Centrala Kolportażu Prasy i Wydawnictw "Ruch" Warszawa, ul. Wronia 23.

Wszystkie instytucje państwowe i społeczne mogą zamawiać prenumeratę wyłącznie za pośrednictwem Oddziałów i Delegatur "Ruch".

Prenumeratę ze zleceniem wysyłki za granicę, która jest o 40% droższa od krajowej, przyjmuje Biuro Kolportażu Wydawnictw Zagranicznych "Ruch" Warszawa, ul. Wronia 23 konto PKO Nr 1-6-100024 tel. 20-46-88.

## WYDAWNICTWA IMM

Branżowy Ośrodek Informacji Naukowo-Technicznej i Ekonomicznej Instytutu Maszyn Matematycznych wydaje:

**ALGORYTMY** - półrocznik; zawiera artykuły na temat teorii programowania i zastosowania elektronicznych maszyn cyfrowych. Do nabycia w księgarni ORWN PAN oraz w Domach Książki. Cena zeszytu 40,- zł.

**PRACE IMM** - 3 numery w roku, zawierają publikacje naukowe i badawcze pracowników IMM w zakresie projektowania i budowy elektronicznych maszyn cyfrowych oraz systemów przetwarzania informacji. Do nabycia w księgarni ORWN PAN oraz w Domach Książki. Cena zeszytu 60,- zł.

**Elektroniczna Technika Obliczeniowa - NOWOŚCI** - kwartalnik, zawiera artykuły przeglądowe z dziedziny maszyn matematycznych, opracowane na podstawie najnowszej literatury światowej. Prenumeratę prowadzi Centrala Kolportażu Prasy i Wydawnictw "RUCH". Cena prenumeraty krajowej 240,- zł rocznie.

**Automatyzacja Przetwarzania Informacji - INFORMACJA EKSPRESOWA** - miesięcznik. Prenumeratę prowadzi Centrala Kolportażu Prasy i Wydawnictw "RUCH". Cena prenumeraty krajowej 240,- zł rocznie.

Cena zł 60,-