

Franciszek GRABOWSKI

ASPEKTY PROJEKTOWANIA WZMACNIACZY MOCY Z MODULACJĄ SZEROKOŚCI IMPULSÓW  
TECHNIKA HYBRYDOWĄ, GRUBOWARSTWOWĄ

**Streszczenie.** W artykule podano kryteria doboru elementów biernych i aktywnych stopnia końcowego i demodulatora RLC wzmacniacza mocy z modulacją szerokości impulsów w klasie 2 AD. Ponieważ wzmacniacze te osiągają bardzo wysoką sprawność, uzasadnione jest ich wykonanie w postaci układu scalonego. W związku z tym wykonano wzmacniacz hybrydową techniką grubowarstwową, podając w artykule zasady projektowania.

Wzmacniacze mocy z modulacją szerokości impulsów, zwane inaczej wzmacniaczami klasy D w zależności od maksymalnej teoretycznej sprawności dzielą się na wzmacniacze klasy AD, 2 AD i 2 BD [5]. Cechą charakterystyczną tych wzmacniaczy jest konieczność przetwarzania sygnału sterującego na ciąg impulsów prostokątnych o modulowanej szerokości, którymi sterowany jest stopień końcowy. Tę funkcję spełnia modulator. Wzmocnione impulsy prostokątne, których widmo amplitudowe składa się z prążka odpowiadającego składowej stałej, prążków o częstotliwościach: modulującej i modulowanej, a także prążków o częstotliwościach będących liniową kombinacją sygnału modulowanego i modulującego - należy wprowadzić do demodulatora. Wyodrębnia on i wprowadza do elementu obciążającego jedynie wzmocniony sygnał modulujący.

O mocy wyjściowej wzmacniacza, jego paśmie przenoszenia oraz zniekształceniach nieliniowych decyduje stopień końcowy wraz z demodulatorem.

Stopnie końcowe mogą być wykonane jako półmostkowe lub mostkowe z demodulatorem RL lub RLC. W artykule przeanalizowano stopień półmostkowy z demodulatorem RLC. Najkorzystniejszym przypadkiem byłoby uzyskanie jak najmniejszych zniekształceń nieliniowych przy możliwie największej sprawności i określonym paśmie przenoszenia.

Przy zapewnieniu określonego współczynnika głębokości modulacji  $m$ , napięć sterujących stopień końcowy oraz mając do dyspozycji charakterystyki ujmujące zależności [2]:

$$h_m = F_1(n), \quad \theta_1 = \text{const} \quad \text{oraz} \quad \theta_1 = F_2(\bar{f}_{gg}),$$

gdzie:

$h_m$  - maksymalna wartość współczynnika zawartości harmonicznych w paśmie przenoszenia wzmacniacza;

$$\theta_1 = \frac{T}{\tau_{obw}} = \frac{1}{F \tau_{obw}} = \frac{R}{L F};$$

$F = \frac{1}{T}$  - częstotliwość sygnału modulowanego;

$\tau_{obw} = \frac{L}{R}$  - stała czasowa obwodu RL;

$$n = \frac{F}{\bar{f}_{gg}};$$

$$\bar{f}_{gg} = \frac{f_{gg}}{F};$$

$f_{gg}$  - częstotliwość graniczna górna,

można zaprojektować układ i dobrać elementy demodulatora.

Tok postępowania jest następujący:

- 1) dla założonej wartości  $h_m$  określamy z charakterystyki  $h_m = F_1(n)$ ,  $\theta_1 = \text{const}$ , wartości  $n$  oraz  $\theta_1$ ;
- 2) na podstawie zależności  $\theta_1 = F_2(\bar{f}_{gg})$  określamy wartość  $\bar{f}_{gg}$ ;
- 3) dla określonej w punkcie 2 wartości  $\bar{f}_{gg}$  odczytujemy z wykresu  $f_{gg} = F_3(\bar{f}_{gg})$ ,  $n = \text{const}$ , wartość  $f_{gg}$ ;
- 4) na podstawie zależności:

$$\theta_1 = \frac{1}{n f_{gg} \tau_{obw}}$$

określamy wartość  $\tau_{obw}$  przy żądanym  $f_{gg}$  oraz  $h_m$ ;

$$\tau_{obw} = \frac{1}{n f_{gg} \theta_1};$$

- 5) przy dobranej ze względu na dopasowanie energetyczne, wartości rezystancji obciążenia  $R$ , określamy wartość indukcyjności  $L$  obwodu demodulatora:

$$L = \frac{R}{n f_{gg} \theta_1}.$$

Biorąc pod uwagę powyższe założenia oraz przyjmując wartość dolnej częstotliwości granicznej  $f_{gg}$  pasma przenoszenia wzmacniacza, możemy określić wartość pojemności  $C$  obwodu demodulatora<sup>x)</sup>.

Dobór elementów aktywnych stopnia końcowego jest teoretycznie limitowany dopuszczalnymi wartościami napięć, prądów i mocy tranzystorów oraz diod. W omawianym układzie straty mocy w elementach aktywnych są uwarunkowane przełącznikowym charakterem pracy oraz forsującym działaniem indukcyjności obwodu demodulatora. Można wyróżnić straty mocy w:

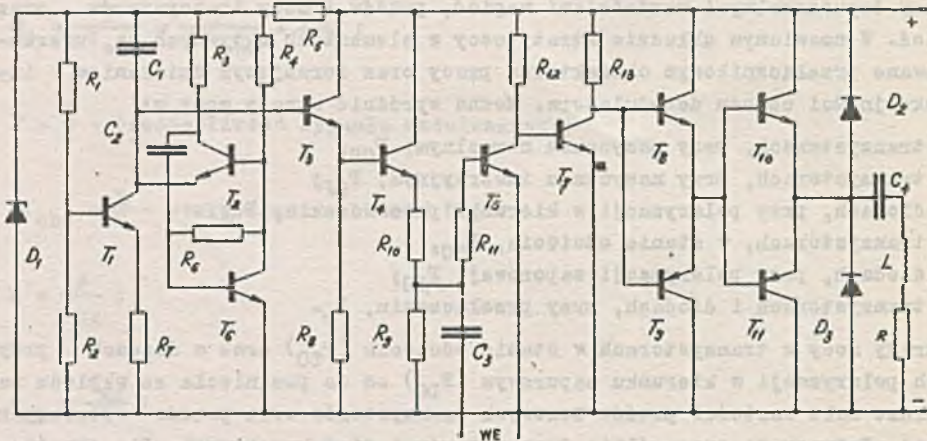
- tranzystorach, przy nasyceniu normalnym,  $P_{CS}$ ;
- tranzystorach, przy nasyceniu inwersyjnym,  $P_{CJ}$ ;
- diodach, przy polaryzacji w kierunku przewodzenia,  $P_D$ ;
- tranzystorach, w stanie odcięcia,  $P_{TO}$ ,
- diodach, przy polaryzacji zaporowej,  $P_{DO}$ ;
- tranzystorach i diodach, przy przełączaniu,  $P_P$ .

Straty mocy w tranzystorach w stanie odcięcia ( $P_{TO}$ ) oraz w diodach przy ich polaryzacji w kierunku zaporowym ( $P_{DO}$ ) są do pominięcia ze względu na bardzo małe wartości prądów zerowych tranzystorów oraz prądów wstecznych diod. Dotyczy to szczególnie tranzystorów i diod krzemowych. Dla określenia pozostałych strat mocy należy uwzględnić: napięcie zasilania ( $U$ ) stopnia końcowego, spadki napięcia na tranzystorach przy nasyceniu normalnym ( $U_{CES}$ ), spadki napięcia na tranzystorach przy nasyceniu inwersyjnym ( $U_{CEJ}$ ), częstotliwość sygnału modulowanego ( $f$ ), stosunek  $n = F/f_{gg}$ , głębokość modulacji ( $m$ ), współczynnik zawartości harmonicznych w paśmie przenoszenia ( $h_n$ ), charakterystykę częstotliwościową wzmacniacza oraz czas włączania ( $t_{ON}$ ) i wyłączania ( $t_{OFF}$ ) tranzystora.

Dokonana na tej podstawie analiza<sup>x)</sup> prowadzi do wniosku, że oszczędne straty mocy w stopniu końcowym wzmacniacza nie są większe niż kilka procent mocy maksymalnej na obciążeniu [4]. Sprawności uzyskiwane w tych wzmacniaczach są więc wysokie i sięgają wartości 90 i więcej procent. W związku z tym dobór tranzystorów i diod stopnia końcowego jest uwarunkowany przede wszystkim maksymalnymi, dopuszczalnymi wartościami prądów i napięć, natomiast wartości mocy admissyjnych nie odgrywają tu istotnej roli. Tak więc, nawet przy dużych mocach wyjściowych, wzmacniacze klasy D nie wymagają radiatorów. Stanowi to zasadniczą cechę tych wzmacniaczy, uzasadniającą ich wykonanie w postaci układu scalonego. Nie wymagający specjalnych radiatorów układ może być w pełni zminiaturyzowany w odróżnieniu od wzmacniaczy klasy B, gdzie radiator, często o dość znacznych gabarytach, godzi w ideę miniaturyzacji. Wykonanie wzmacniacza mocy klasy D techniką scalania jest podyktowane także tym, że układ pracuje impulsowo przy dość znacznych częstotliwościach i istotną sprawą jest zmniejsze-

<sup>x)</sup> Szczegółowe zasady projektowania demodulatora RLC są przedmiotem aktualnie realizowanej przez autora pracy badawczej.

nie pojemności szkodliwych montażu. Schemat ideowy wzmacniacza przedstawiono na rys. 1.



Rys. 1. Schemat ideowy wzmacniacza

Ponieważ układ posiada znaczną liczbę rezystorów o zróżnicowanych wartościach rezystancji oraz kondensatory o bardzo małych i bardzo dużych pojemnościach, za najwłaściwszą technikę realizacji uznano hybrydową technikę grubowarstwową. Technika ta wydaje się być w tym przypadku optymalna, gdyż pozwala na bardzo łatwe wykonywanie rezystorów o zróżnicowanych wartościach rezystancji oraz kondensatorów o małej pojemności. Kondensatory elektrolityczne, dławik oraz elementy aktywne są dołączone do układu jako dyskretnie. Układy hybrydowe grubowarstwowe wykonuje się na drodze naniesienia na podłoże ceramiczne past przewodzących, rezystywnych i dielektrycznych, a następnie przyłączenia do nich elementów aktywnych, indukcyjności i kondensatorów o dużej pojemności. Projektowanie i wykonanie układu jest oparte na analizie schematu elektrycznego i jego optymalnym podziale, ujmującym zarówno rezultaty analizy układu jak i topologii. Jeżeli całego układu nie można wykonać na jednym podłożu, należy go podzielić na grupy, wypełniające określone funkcje. Gdy zachodzi potrzeba, grupy funkcjonalne dzielimy na moduły, biorąc pod uwagę gęstość upakowania i moc przypadającą na każdy moduł. Należy dążyć do jak najmniejszej liczby modułów i połączeń.

Podstawą do stwierdzenia czy układ można wykonać na jednym podłożu jest znajomość powierzchni zajmowanej przez elementy aktywne i bierne. Powierzchnię zajmowaną przez elementy aktywne można łatwo obliczyć, znając gabaryty zastosowanych diod i tranzystorów. Powierzchnię zajmowaną przez rezystory i kondensatory można określić na drodze analitycznej.

W technice grubowarstwowej podstawową wielkością warstw rezystywnych jest rezystancja na kwadrat  $R_{\square}$ , stanowiąca rezystancję warstwy o kształcie kwadratu, odniesioną do grubości tej warstwy. Zaprojektowanie rezystora ze względu na żądaną wartość rezystancji sprowadza się do określenia liczby potrzebnych kwadratów, przy czym należy unikać w miarę możliwości kształtów meandrowych, ze względu na możliwość lokalnego przegrzewania rezystora. Ze względu na miniaturyzację układu, winno się dążyć do uzyskania możliwie małych rozmiarów rezystorów przez dobór pasty o dużej wartości rezystancji na kwadrat, przy czym biorąc pod uwagę wpływ geometrii rezystora na wartość rezystancji na kwadrat, należy przestrzegać zasady, aby stosunek rozmiarów rezystora, tzn. jego długości do szerokości nigdy nie przekraczał wartości 10. Optymalną wartością jest tu stosunek równy 3 lub mniej. Występuje również ograniczenie natury technologicznej w odniesieniu do minimalnych rozmiarów warstw; nie mogą one być mniejsze niż 0,5 mm X 0,5 mm. W praktyce powierzchnia winna być większa ze względu na ułatwienie korekcy oraz maksymalną, dopuszczalną moc rozpraszaną.

Minimalna szerokość (w) rezystora jest określona zależnością:

$$w = \frac{P}{n P_k}$$

gdzie P jest mocą wydzieloną w rezystorze,  $P_k$  jest maksymalną, dopuszczalną mocą przypadającą na jednostkę powierzchni,  $n = R/R_{\square}$  - liczbą kwadratów.

Z drugiej strony minimalną wielkość powierzchni rezystora ze względu na moc winna wynosić [6]:

$$A = 0,012 P,$$

gdzie: A jest powierzchnią rezystora w  $\text{mm}^2$ , P - mocą rezystora w mW.

W celu zabezpieczenia dobrego styku na złączu rezystor-warstwa przewodząca, rezystor winien mieć długość zwiększoną o co najmniej 0,125 mm z każdej strony w stosunku do długości nominalnej. Minimalna odległość od skrajku podłoża winna wynosić 0,25 mm. Ze względu na korekcję, odległość rezystora od najbliższej warstwy powinna wynosić nie mniej niż 0,6 mm.

Ponieważ rezystory w hybrydowej technice grubowarstwowej można wykonać z dokładnością  $\pm 10\%$ , zatem przy ich projektowaniu przyjmujemy wartość obliczeniową  $R'$ , równą 90% ich wartości znamionowej  $R_N$ . Zatem można przyjąć, że:

$$n = \frac{R'}{R_{\square}}; \quad R' = 0,9 R_N,$$

gdzie  $R_N$  jest rezystancją znamionową w  $k\Omega$ ,  $R_0$  - rezystancją na kwadrat w  $k\Omega$ .

Płaszczyznę podłoża zajmowaną przez rezystory określamy jako:

$$A_r = A_{r1} + A_{r2} + A_{r3} + \dots + A_{rn} + \dots,$$

gdzie  $A_{rn}$  jest powierzchnią zajmowaną przez kolejny rezystor. Pasta rezystywna oprócz zasadniczej wielkości charakterystycznej jaką jest rezystancja na kwadrat, charakteryzuje się również:

- temperaturowym współczynnikiem rezystancji;
- czasową stabilnością rezystancji,
- napięciowym współczynnikiem rezystancji,
- poziomem szumów.

Czynniki te są uwzględniane w procesie projektowania w miarę potrzeb.

W technologii grubowarstwowej można wykonywać kondensatory jako jedno- i wielowarstwowe. Ze względu na wykorzystanie powierzchni podłoża kondensatory jednowarstwowe są wykonywane do pojemności 300 pF. Pojemność wykonywanego kondensatora można obliczyć z zależności [6]:

$$C = \frac{8,85 \epsilon}{d} A(N-1) \cdot 10^{-3} \text{ pF},$$

gdzie:  $\epsilon$  jest stałą dielektryczną,  $A$  - powierzchnią w  $\text{mm}^2$ ,  $N$  - liczbą okładzin,  $d$  - grubością warstwy dielektrycznej w mm. Istotną wielkością kondensatorów grubowarstwowych - w aspekcie ich projektowania - jest pojemność na  $\text{mm}^2$ . Przy uwzględnieniu tej wielkości, powierzchnia kondensatora wynosi:

$$S = \frac{C}{C_j},$$

gdzie:  $C$  jest pojemnością znamionową, natomiast  $C_j$  - pojemnością na  $\text{mm}^2$  dla danej grubości dielektryka.

Projektowana powierzchnia kondensatora powinna być o 10% większa od znamionowej, ponieważ korekcję kondensatora można przeprowadzić w kierunku zmniejszenia jego pojemności. Powierzchnię elektrod kondensatora obliczamy na podstawie zależności:

$$S = \frac{C'}{C_j}; \quad C' = 1,1 C_N,$$

gdzie:  $S$  jest powierzchnią elektrod w  $\text{mm}^2$ ,  $C_N$  - pojemnością nominalną w pF,  $C_j$  - pojemnością na  $\text{mm}^2$  pasty dielektrycznej w  $\text{pF}/\text{mm}^2$ . Na planie to-

pologicznym powiększa się dolną elektrodę kondensatora, dla uniezależnienia się od zmian pojemności na skutek niedokładnego ustawienia górnej elektrody względem dolnej. Jeżeli warunki pracy tego wymagają, należy również uwzględnić:

- współczynnik strat dielektrycznych,
- temperaturowy współczynnik pojemności,
- czasowy współczynnik pojemności,
- dopuszczalne napięcie pracy.

Powierzchnię zajmowaną przez kondensatory można obliczyć jako:

$$A_o = A_{o1} + A_{o2} + A_{o3} + \dots + A_{on} + \dots,$$

gdzie:  $A_{on}$  jest powierzchnią zajmowaną przez n-ty kondensator.

Powierzchnię zajmowaną przez elementy aktywne ( $A_a$ ) obliczamy, zwiększając długość i szerokość nominalną o co najmniej 0,25 mm w celu ułatwienia montażu. Zatem:

$$A_a = A_{a1} + A_{a2} + A_{a3} + \dots + A_{an} + \dots,$$

gdzie:  $A_{an}$  jest powierzchnią zajmowaną przez n-ty element aktywny.

Powierzchnię zajmowaną przez bierne elementy dyskretne ( $A_b$ ) określamy podobnie jak powierzchnię zajmowaną przez elementy aktywne. Stąd niezbędna powierzchnia zajmowana przez rezystory, kondensatory, elementy dyskretne aktywne i bierne wynosi:

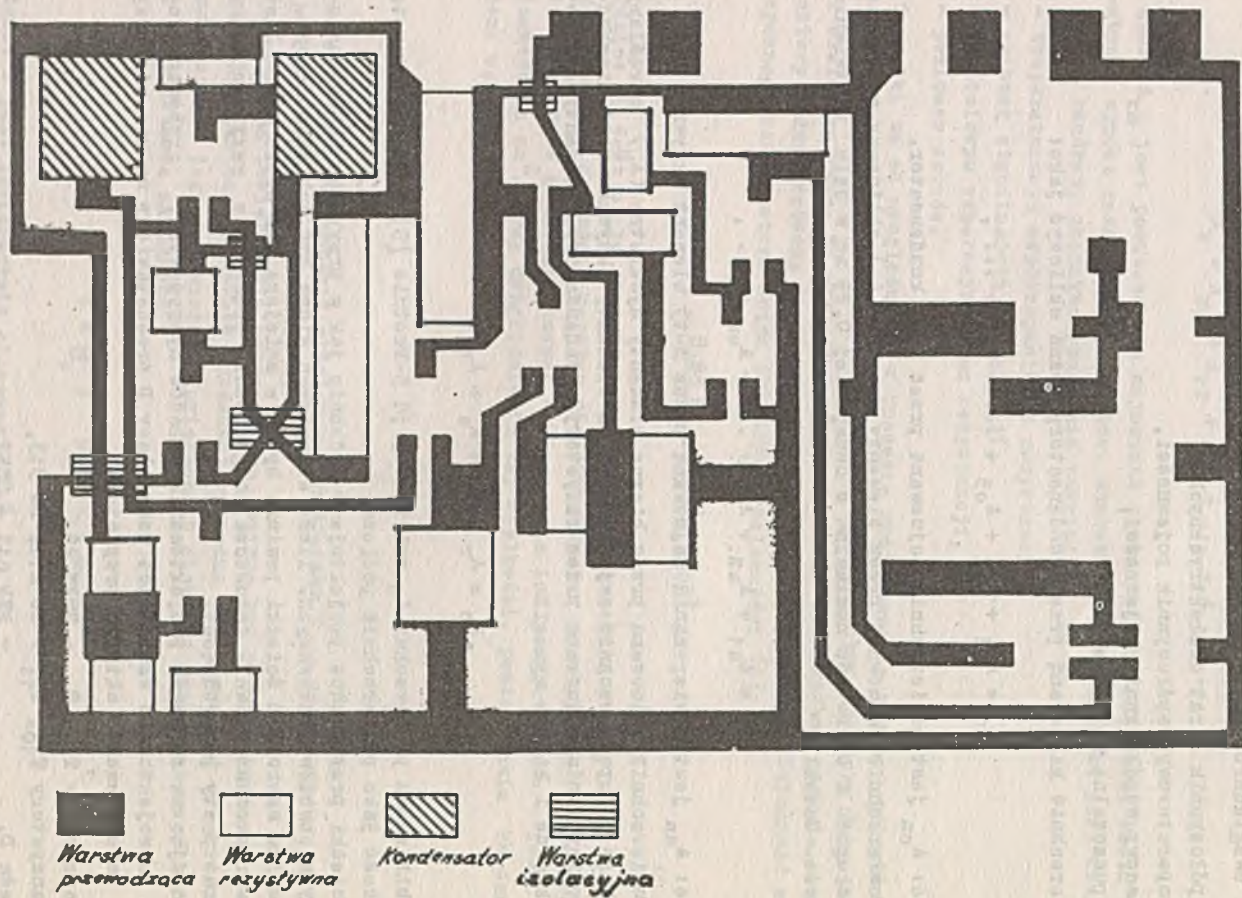
$$A_o = A_r + A_o + A_a + A_b.$$

Po obliczeniu powierzchni  $A_o$  zwiększamy ją 5-krotnie [6] i przyjmujemy tę wielkość jako powierzchnię podłoża.

Ścieżki przewodzące projektujemy podobnie jak w przypadku konwencjonalnych obwodów drukowanych. Ilość skrzyżowań winna być jak najmniejsza. Minimalna szerokość ścieżki powinna być nie mniejsza niż 0,125 mm. Jest to uwarunkowane głównie dopuszczalną gęstością prądu oraz rezystancją na kwadrat pasty przewodzącej.

Bazując na zasadach projektowania układów hybrydowych, grubowarstwowych zaprojektowano wzmacniacz mocy klasy D przedstawiony na rys. 1, przy czym jako elementy aktywne przyjęto:

- tranzystory  $T_1 - T_9$  - BSX 92,
- tranzystory  $T_{10}, T_{11}$  - BC 211, BC 313,
- dioda  $D_1$  - BZP 611 - C8V2,
- diody  $D_2, D_3$  - BAE 995,



Rys. 2. Topologia układu



natomiast elementy dyskretne bierne:

- kondensatory elektrolityczne  $C_3, C_4 = 100 \mu F$ ,
- cewka indukcyjna  $L = 0,5 \text{ mH}$ .

Przy uwzględnieniu past rezystywnych o rezystancjach na kwadrat  $1 \text{ k}\Omega$ ,  $10 \text{ k}\Omega$ ,  $100 \text{ k}\Omega$ , pasty dielektrycznej  $30 \text{ pF/mm}^2$  i podanych wyżej elementów dyskretnych, wzmacniacz można wykonać na jednym podłożu o rozmiarach  $50 \text{ mm} \times 30 \text{ mm}$ . Topologię układu przedstawiono na rys. 2.

#### LITERATURA

- [1] O'Connell J.A., Zaratkiewicz E.A.: Thick-Film Technology. Electrical Commun., 1966 t. 41, nr 4, s. 391-405.
- [2] Grabowski Fr.: Przyczynek do analizy zniekształceń nieliniowych we wzmacniaczach mocy z modulacją szerokości impulsów z demodulatorem RLC. Rocznik Naukowo-Dydaktyczny WSP Rzeszów, z. 3/28, 1976.
- [3] Ilgenfritz R.: Thick Film Hybrid Microelectronic Circuit Technology, SCP and Solid State Technology, June 1966, s. 25-42.
- [4] Kuta S., Gryba T.: Sprawność tranzystorowych wzmacniaczy klasy D. Rozprawy elektrotechniczne, tom XXI, zeszyt 3, 1975, s. 673-695.
- [5] Martin J.D.: Theoretical efficiency of Class-D amplifiers. Proc. of IEEE, 1970, nr 6.
- [6] Topfer M.L.: Mikroelektronika tołstych plenek. I-stwo "Mir", 1973, Moskwa.

#### ПРОБЛЕМЫ ПРОЕКТИРОВАНИЯ УСИЛИТЕЛЕЙ КЛАССА Д ТЕХНИКОЙ ТОЛСТОПЛЁНОЧНЫХ ГИБРИДНЫХ ИНТЕГРАЛЬНЫХ СХЕМ

#### Р е з ю м е

В статье описаны принципы проектирования выходной степени усилителя класса Д. Эти усилители имеют высокую эффективность, и так возможно сделать усилитель, как интегральную схему. В статье показаны принципы проектирования толстоплёночных схем интегральных.

#### THE ASPECTS OF DESIGNING AMPLIFIERS OF PDM CLASS USING THICK FILM HYBRID MICROELECTRONIC TECHNOLOGY

#### S u m m a r y

The article gives criteria for choosing passive and active elements in the final degree and the RLC amplifier's demodulator - class 2 AD. Since the discussed amplifiers are characterized by high efficiency, it is justified to produce them in integrated units. Therefore, the amplifier has been made applying a thick film hybrid microelectronic technology.