

Wiesław TRACZYK

Instytut Automatyki
Politechnika Warszawska

LOGICZNE OPERATORY CYFROWE

Streszczenie. Przedstawiono propozycję zapisu operatorowego funkcji, realizowanych przez elementy i bloki cyfrowe. Zapis ten obejmuje poziom układów logicznych i przesłań międzyrejestrów, wiążąc opis sprzętu z formułami algebraicznymi i oprogramowaniem. Od języków RTL i HDL różni się tym, że zamiast sztywnych ograniczeń proponuje ogólne zasady ułatwiające dostosowanie opisu do aktualnych potrzeb. Podano klasyfikację i przykłady operatorów oraz przykłady ich zastosowań.

1. WPROWADZENIE

W procesie syntezy układów cyfrowych przechodzi się przez różne formy opisu tych układów, poczynając od opisu słownego lub sieci działań, a kończąc na schemacie montażowym lub liście połączeń. Jeśli pominiemy czysto techniczne opisy montażowe, to okaże się, że końcowymi, pełnymi opisami układów są zazwyczaj schematy. Powstają one niekiedy wprost z opisów słownych i wtedy w procesie syntezy ulegają licznym transformacjom, a jeśli (w najlepszym przypadku) powstają na podstawie formuł logicznych lub arytmetycznych, to postać schematu rzadko jest prostym odpowiednikiem formuły. Dzieje się tak dlatego, że tradycyjne formuły boolowskie i arytmetyczne nie uwzględniają specyficznych cech nowoczesnych układów cyfrowych. W tej sytuacji łatwiej jest narysować schemat, w którym multiplekser realizuje funkcję przełączającą, niż zapisać tę funkcję w postaci przydatnej do realizacji z multiplekserem; łatwiej narysować prostokąt z liczbą 74178 niż wyjaśnić rolę każdego sygnału w tym rejestrze. Ten dominujący "obrazkowy" system przedstawiania układów cyfrowych, obok takich zalet, jak duża czytelność rozwiązań (w przypadku prostych schematów), skrócenie drogi od zadania do realizacji itp., ma jednak istotne wady:

- jest mało czytelny przy złożonych układach i ich składnikach,
- utrudnia wprowadzanie i stosowanie formalnych metod syntezy i optymalizacji rozwiązań,
- nie nadaje się do automatycznego projektowania i maszynowej symulacji układów.

Dla uniknięcia tych wad, a zwłaszcza ostatniej, opracowano liczne wersje innej metody opisu układów cyfrowych - języki przesłań międzyrejestrowych i opisu sprzętu (RTL - register transfer languages, HDL - hardware description languages, itp.) [1, 2, 3, 4].

Niektóre z tych języków bardzo dobrze opisują nie tylko strukturę układu lecz i jego zachowanie, umożliwiając więc zarówno symulację jak i automatyczne projektowanie, nie są jednak wolne od dwóch pozostałych, wymienionych wyżej, wad. Wynika to z faktu, że opisy te, jak na dobrze zdefiniowane języki przystało, są wyposażone w zestaw reguł, symboli i przepisów, które zmniejszają czytelność zapisów, a równocześnie ograniczają zakres stosowalności języka do ram przewidzianych przez autora. Skutek jest taki, że żaden z licznych znanych języków nie znalazł szerszego zastosowania i żaden z nich nie nadaje się wprost do opisu takich na przykład problemów jak synteza układów kombinacyjnych z bloków średniej skali integracji i wyznaczanie sterowań w układach mikroprogramowanych.

Wydaje się, że języki z grupy HDL i RTL dobrze spełniają rolę języków strukturalnych [1], precyzyjnie opisując szczegóły budowy, synchronizacji itp., a znacznie gorzej wywiązują się z zadań języków funkcjonalnych, w których ważniejsza od szczegółów jest zdolność do opisanie czynności na różnym poziomie złożoności układu.

Ponieważ opisy funkcjonalne są bardzo potrzebne w publikacjach, dydaktyce i na etapie projektów koncepcyjnych, a utworzenie nowego, idealnego języka wydaje się mało prawdopodobne, pozostaje rozwiązanie pośrednie: zamiast precyzyjnego języka trzeba określić zespół prostych reguł, w ramach których każdy mógłby sam sobie definiować język potrzebny mu do określonego celu. Z pewnością nie to jest ważne, by wszyscy posługiwali się jednym językiem, lecz aby jedni rozumieli język drugich bez specjalnego wysiłku. Należy więc tak określić ogólne przepisy, aby reguły tworzenia języków były oczywiste, a definicje proste. Niżej przedstawiona jest próba określenia takich przepisów.

2. UOGÓLNIONE OPERATORY CYFROWE

Sprecyzujmy pojęcie układów cyfrowych i funkcje opisu. Modułem logicznym (lub cyfrowym) będziemy nazywali kostkę scaloną, czyli podstawowy element konstrukcyjny układu. Element logiczny (lub funkcjonalny) to układ realizujący jedną prostą funkcję logiczną jednej lub kilku zmiennych) albo elementarną funkcję pamięciową (dotyczącą jednego bitu). Blok funkcjonalny (cyfrowy) to układ realizujący złożone funkcje logiczne albo funkcje logiczne, arytmetyczne, komutacyjne lub pamięciowe nad zmiennymi o postaci słów binarnych, przy czym ustalony stan wejść narzuca wykonanie jednej operacji lub sekwencji

identycznych operacji. Zazwyczaj moduł małej skali integracji zawiera jeden lub kilka elementów logicznych, a blok funkcjonalny złożony jest z wielu modułów małej skali integracji albo z jednego lub kilku modułów średniej skali integracji albo z jednego modułu dużej skali integracji. Połączenie elementów logicznych daje u k ł a d l o g i c z n y, natomiast połączenie bloków funkcjonalnych i ewentualnie elementów logicznych tworzy u k ł a d c y f r o w y. Jak widać - wg tej definicji w skład układów cyfrowych nie wchodzi moduły o rozbudowanych, wielotaktowych operacjach (np. mikroprocesory); dla takich układów rezerwujemy nazwę s y s t e m y c y f r o w e. Układy logiczne będziemy uważali za szczególny przypadek układów cyfrowych.

Funkcjonalny opis układu cyfrowego powinien dotyczyć nie modułów lecz elementów i bloków funkcjonalnych, przy czym pożądanym jest ścisły związek między postacią opisu a schematem funkcjonalnym układu. Będzie to spełnione, jeśli elementowi lub blokowi będzie odpowiadał jeden, identyfikujący go o p e r a t o r w języku opisu.

Formuły boolowskie są bardzo wygodne w przypadku elementów AND, OR i NOT, gdyż ściśle wiążą się ze schematem, a ich postać umożliwia łatwe przekształcenia formalne. Byłoby dobrze, aby również po wprowadzeniu bardziej złożonych operatorów niż boolowskie zachowana została w jakimś stopniu postać formuł. A oto inne pożądane cechy opisu:

- działania powinny dotyczyć zarówno zmiennych binarnych jak i ciągów takich zmiennych (słów, wektorów), co wynika z konieczności opisywania zarówno elementów jak i bloków,
- należy zachować jednolity opis dla różnych poziomów układu i różnych jego składników (prostych elementów i złożonych bloków), gdyż często są one łączone,
- symbole operacji powinny łatwo identyfikować operację, a więc wobec dużej liczby funkcji) zalecane są skróty literowe,
- przy dużej liczbie operandów i operacji notacja infiksowa jest niewygodna, natomiast najbardziej czytelna jest notacja prefiksowa,
- opis nie powinien uwzględniać tych cech elementów i bloków, które nie są istotne na poziomie, którego język dotyczy.

Oznaczmy przez u, v, q zmienne binarne, odpowiadające informacyjnym sygnałom wejściowym, wyjściowym i pamięciowym elementów i bloków. Niech - odpowiednio - symbole U, V, Q oznaczają ciągi (wektory) zmiennych binarnych, odpowiadające równocześnie występującym sygnałom, a $\underline{u}, \underline{v}, \underline{q}$ - zbiorzy wartości tych ciągów. Ciągi mogą zawierać kilka składników o postaci wektorów, np. jeśli:

$$U_1 = (u_{10}, u_{11}, u_{12}) \text{ i } U_2 = (u_{20}, u_{21}, u_{22}, u_{23})$$

to

$$U = (u_{10}, u_{11}, u_{12}, u_{20}, u_{21}, u_{22}, u_{23}) = \langle U_1, U_2 \rangle$$

Gdy porządek występowania składników nie musi być podkreślany, będziemy pisać: $U = (U_1, U_2)$. Liczba zmiennych tworzących ciąg U będzie oznaczana przez $l(U)$.

Element lub blok kombinacyjny realizujący funkcję:

$$\varphi : \underline{U} \rightarrow \underline{V}$$

można, w myśl powyższych zaleceń, opisać najogólniej przez:

$$V = \text{OPR}(U),$$

przy czym dla konkretnych funkcji φ miejsce operatora OPR zajmą inne symbole, np. $v = \text{LUB}(u_0, u_1)$. Dla wielu bloków ich złożone funkcje dają się łatwo zdekomponować na proste funkcje φ_i za pomocą pewnej grupy selekcyjnych (sterujących) zmiennych wejściowych, które wydzielimy z U i będziemy oznaczać przez S . Dekompozycja ma postać:

$$\varphi = \sum_{i=0}^{2^r-1} \varphi_i \cdot s^{(i)},$$

w której występują operacje logiczne, $S = (s_0, s_1, \dots, s_{r-1})$ i $s^{(i)} = 1$, gdy wartościowanie binarne S odpowiada całkowitej liczbie dodatniej i (w naturalnym kodzie dwójkowym), natomiast $s^{(i)} = 0$ w pozostałych przypadkach.

Uwzględniając zmienne sterujące można blok kombinacyjny opisać operatorem:

$$V = \text{OPR}(U; S).$$

Opis układów sekwencyjnych musi obejmować dwie funkcje:

$$\delta : \underline{Q} \times \underline{U} \rightarrow \underline{Q} \quad \text{ i } \quad \lambda : \underline{Q} \times \underline{U} \rightarrow \underline{V},$$

a ponieważ i tu można zastosować dekompozycję, zapis rozszerzy się do postaci:

$$(Q; V) = \text{OPR}(U; Q; S).$$

Rezultatem wykonywania operacji na wektorach mogą być albo wektory (np. przy operacjach arytmetycznych i pamięciowych), albo pojedyncze zmienne binarne, odpowiadające predykatom (np. przy badaniu relacji). Ponieważ operandami predykatów mogą być wyniki o postaci wektorów, więc rezultaty działań predykatowych wygodnie będzie wyłączyć z ciągu V , tworząc ciąg zmiennych kontrolnych P , z których każda jest określona funkcją:

$$\mathcal{K} : \underline{Q} \times \underline{U} \times \underline{V} \rightarrow \{0, 1\}.$$

Po tych zabiegach ogólny opis elementów i bloków funkcjonalnych przybrał postać uogólnionego operatora cyfrowego:

$$(P; Q; V) = \text{OPR} (U; Q; S). \quad (1)$$

Jest to ogólny model zapisu, na którym można dokonywać następujących działań:

- 1) rugowania operandów (np. Q - w układach kombinacyjnych),
- 2) podziału operandów na wektory składowe (np. V_1, V_2 zamiast V),
- 3) przypisania nazw operacjom lub zmiennym, np.:
OPR - ADD; U_1, U_2 - WE1, WE2; s_0, s_1 - Clear, Preset.
- 4) przypisania wartości operandom.

Zwarta postać (1) uprości realizację między formułą (wykorzystującą takie operatory) a schematem, lecz skomplikuje niekiedy zdefiniowanie samego operatora, który odpowiada rozbudowanej funkcji:

$$\mathcal{K} : \underline{U} \times \underline{Q} \times \underline{S} \rightarrow \underline{P} \times \underline{Q} \times \underline{V} \quad (2)$$

i dlatego przy określeniu operatora będziemy często korzystać z prostszych funkcji \mathcal{K} , δ , λ i φ oraz dekompozycji. Konkretne wartości S zamienią opis (1) w zbiór odpowiednio prostszych operatorów albo w formuły arytmetyczne, logiczne, sterujące itp.

Układ cyfrowy o sygnałach wejściowych x , tworzących zbiór \underline{x} i wyjściowych y , tworzących zbiór \underline{y} , może być opisany formułą operatorową, złożoną z operatorów cyfrowych. Oznaczmy łącznie zmienne wejściowe i wyjściowe operatora:

$$U^i = (U, S), \quad V^i = (P, V)$$

Niech \underline{z} oznacza zbiór zmiennych pomocniczych, u_1^z, v_1^z - dowolne zmienne wejściowe i wyjściowe i -tego operatora.

Formuła operatorowa to zbiór operatorów cyfrowych, w których nazwy zmiennych spełniają następujące warunki:

1. $(\forall x \in \underline{x})(\exists i)(x = u_1^i)$; 3. $(\forall i)(u_1^i \in \underline{x} \cup \underline{z} \cup \{0, 1\})$
2. $(\forall y \in \underline{y})(\exists i)(y = v_1^i)$; 4. $(u_1^i = z) \Rightarrow (\exists j)(z = v_j^i)$

Jeśli $z = v^i = \text{OPR}(U^i, Q)$, to OPR może zastąpić z w formule, np. zamiast $y = \text{NOR}(z_1, x_3)$, $z_1 = \text{NOR}(x_1, x_2)$, można napisać

$$y = \text{NOR}(\text{NOR}(x_1, x_2), x_3).$$

W zbiorze X można niekiedy wyróżnić zmienne, których wartościowanie dekomponuje funkcję układu cyfrowego na zbiór funkcji prostszych, podobnie jak to było w przypadku bloków. Stan tych zmiennych sterujących oznaczmy przez \bar{S} , a stan pozostałych zmiennych wejściowych przez \bar{U} ; wobec tego $X = (\bar{U}, \bar{S})$. Wyodrębniając (i oznaczając) podobnie zmienne kontrolne, dostajemy $Y = (\bar{P}, \bar{V})$. Jeżeli ze złożenia wszystkich stanów Q operatorów wchodzących w skład formuły utworzy się wektor \bar{Q} , to działanie układu cyfrowego można opisać funkcją:

$$\bar{Y}: \bar{U} \times \bar{Q} \times \bar{S} \rightarrow \bar{P} \times \bar{Q} \times \bar{V} \quad (3)$$

o postaci jak (2), a zatem i operatorem o postaci jak (1). W ten sposób każdy układ cyfrowy, spełniający założenia definicji bloku, można opisać operatorem cyfrowym i uważać za składnik układu bardziej złożonego. Oczywiście minimalnym zbiorem operatorów generujących wszystkie inne operatory cyfrowe jest system strukturalnie pełny.

Uogólniony operator cyfrowy (1) jest tylko modelem, który może i powinien być dostosowywany (za pomocą wymienionych wyżej czterech działań) do klasy rozpatrywanych zadań. Przy wprowadzaniu nowych operatorów należy je zdefiniować za pomocą wcześniej wprowadzonych operatorów lub powszechnie stosowanych formuł arytmetycznych, logicznych itp., a także określić dziedzinę i przeciwdziedzinę.

3. KLASY OPERATORÓW CYFROWYCH I PRZYKŁADY

Wprowadzając ograniczenia do postaci (1) uogólnionego operatora cyfrowego można operatory poklasyfikować. Przypisując pewne cechy całej klasie, unika się powtórzeń przy definiowaniu operatorów klasy, a więc klasyfikacja może być pożyteczna.

Wśród wielu możliwych kryteriów klasyfikacji na uwagę zasługuje sprawa podstawowych nośników informacji. W wektorze np. zmiennych wejściowych U , poszczególne bity mogą odpowiadać niezależnym sygnałom albo mogą być powiązane w grupy (słowa), łącznie reprezentujące cyfry, znaki itp. Operatory działające na zmiennych pierwszej grupy będziemy nazywali *binarnymi*, natomiast drugiej grupy - *wektorowymi*.

Inne kryterium może wyłączać z grupy operatorów te, która odpowiadają podstawowym funkcjom logicznym (lub arytmetyczno-logicznym), podstawowym funkcjom pamięciowym itp. Niżej podane są przykłady operatorów dla kilku takich klas. Dla operatorów przyjęto skróty angielskie jako bardziej rozpowszechnione.

A. B i n a r n e o p e r a t o r y l o g i c z n e

Modelem operatorów tej klasy może być:

$$v = \underline{BOL}(U)$$

ale zazwyczaj różnice między v i p oraz U i S wynikają dopiero z zastosowań, więc te oznaczenia mogą się zmieniać.

Przykłady:

$$v = \text{NOT}(u) \quad \text{gdy} \quad v = \bar{u},$$

$$v = \text{AND}(u_1, u_2, u_3) \quad \text{gdy} \quad v = u_1 \cdot u_2 \cdot u_3.$$

Podobnie można zdefiniować OR, NOR, NAND, XOR, AOI (And-Or-Invert), a także - dla elementów z otwartym kolektorem - NAND^{*} itd.

B. B i n a r n e o p e r a t o r y p a m i ę c i o w e

Model:

$$v = \underline{BOP}(U; v; S) \quad \text{przy} \quad q = v.$$

Na przykład

$$\text{przerzutnik typu W-Z: } v = \text{WZ}(v; s_0, s_1)$$

może być opisany formułą boolowską:

$$v = s_0 v + \bar{s}_1,$$

lub formułą operatorową:

$$v = \text{NAND}(s_1, \text{NAND}(s_0, v))$$

lub przez wartościowanie zmiennych sterujących:

$$\begin{aligned} (s_0, s_1) = (10): & \quad v = 1 \\ (01): & \quad v = 0 \\ (11): & \quad v = v \end{aligned}$$

Ponieważ zapis $v = v$ nie niesie żadnej informacji, a powinien oznaczać, że stan przerzutnika nie ulega zmianie, zazwyczaj znak równości zastępuje się tu strzałką lub symbolem := (oznaczającym, że lewa strona przyjmuje wartość prawej). Często ważne jest jeszcze podkreślenie, że czynność ta następuje natychmiast po pojawieniu się odpowiedniego stanu S (sterowanie asynchroniczne) lub dopiero w chwili narzuconej specjalnym sygnałem taktującym (sterowanie synchroniczne). Dla uproszczenia, sygnału taktującego (zegarowego) nie będziemy włączać do S , znak: = przypiszemy działaniom **s y n c h r o n i c z n y m** a := działaniom **a s y n c h r o n i c z n y m**. W ostatnim opisie zamiast = powinno więc być :=.

Definiowanie operatorów formułą boolowską wiąże operację z formalizmem algebry; formuła operatorowa pokazuje budowę wewnętrzną odpowiedniego układu, natomiast działania uzyskane przy określonych S (tzw. mikrooperacja) opisują dobrze zewnętrzne funkcje układu. W dalszych opisach będziemy stosowali tylko jedną z tych postaci.

Przerzutnik typu D: $v = D(u; v; s_0, s_1)$

może być opisany np. przez:

$$\begin{aligned}(s_0, s_1) = (10): v_i &= 1 \\ (01): v_i &= 0 \\ (11): v_i &= u\end{aligned}$$

C. Binarne operatory specjalne

Model ma postać:

$$V = \text{BOS}(U; S)$$

i umożliwia umieszczenie w tej klasie różnych układów kombinacyjnych które niepasują do klasy A, np.:

$$\text{Pamięć stała: } (v_0, v_1, \dots, v_{n-1}) = \text{ROM}(u_0, u_1, \dots, u_{n-1}; s),$$

przy czym

$$v_i = s \cdot f_i(u_0, u_1, \dots, u_{n-1}), \quad i = 0, 1, \dots, n-1,$$

a f_i jest dowolną funkcją logiczną.

D. Wektorowe operatory arytmetyczno-logiczne

Model:

$$(P; \bar{V}) = \text{WOL}(U_1, U_2; S), \quad l(V) = l(U_1) = l(U_2) = n.$$

Przyjmując, że dla operacji OPR z klasy BOL zapis

$$V = \text{OPR}(U_1, U_2) \text{ oznacza } v_i = \text{OPR}(u_{1i}, u_{2i}), \quad i = 0, 1, \dots, n-1$$

możemy wprowadzić całą grupę operacji:

$$V = \text{NOT}(U), \quad V = \text{OR}(U_1, U_2), \quad V = \text{AND}(U_1, U_2) \text{ itd.}$$

oraz operacje złożone:

$$\begin{aligned}V = \text{INV}(U; s) \quad s = (0): V &= U \\ (1): V &= \text{NOT}(U)\end{aligned}$$

Dla przykładów arytmetycznych założymy, że słowa U i V reprezentują liczby całkowite bez znaku, w naturalnym kodzie dwójkowym, a $+$ oznacza dodawanie arytmetyczne. Oto kilka typowych operatorów:

$$V = \text{INCR}(U), \quad \text{gdy } V = (U + 1) \bmod 2^n$$

$$(p_1, p_2) = \text{COMP}(U_1, U_2), \text{ gdy } \langle p_1, p_2 \rangle = \langle (U_1 > U_2), (U_1 < U_2) \rangle$$

$$(p; V) = \text{SHL}(U; s_1, s_2), \text{ gdy } s_2 = (0): \langle p, V \rangle = \langle 0, U \rangle \\ (1): \langle p, V \rangle = \langle U, s_1 \rangle$$

$$(p; V) = \text{ADD}(U_1, U_2; s) \text{ gdy } \langle p, V \rangle = U_1 + U_2 + s$$

$$(p_1, p_2; V) = \text{ALU}(U_1, U_2; s_1, s_2, s_3) \text{ gdy } p_1 = (V=0) \text{ oraz} \\ (s_2, s_3) = (00): (p_2; V) = \text{ADD}(U_1, U_2; s_1)$$

$$(01): (V) = U_1$$

$$(10): (V) = \text{AND}(U_1, U_2)$$

$$(11): (V) = \text{XOR}(U_1, U_2)$$

Predykaty są tu zapisywane albo w jawnej postaci, np. $p_1 = (U_1 > U_2)$, albo - dla uproszczenia - jako części składowa wektorów.

E. Wektorowe operatory pamięciowe

Ogólny model ma postać: $P; Q; V) = \text{WOP}(U_D, U_A; Q; S)$, przy

$$Q = (Q_0, Q_1, \dots, Q_{N-1}), \quad l(V) = l(U_D) = l(Q_1).$$

Typowym przedstawicielem tej klasy jest pamięć o swobodnym dostępie:

$$(Q; V) = \text{RAM}(U_D, U_A; Q; s_0, s_1)$$

określona przez

$$(s_0, s_1) = (00): (Q; V) := (Q; \underline{C}) \\ (10): (Q_0, \dots, Q_1, \dots; V) := (Q_0, \dots, U_D, \dots, \underline{C}) \\ (01): (Q; V) := (Q; Q_1),$$

przy czym \underline{C} oznacza stały wektor, np. $(00\dots 0)$ albo $(11\dots 1)$, a $i = (U_A)$ oznacza dziesiętną liczbę całkowitą, powstałą po zdekodowaniu słowa U_A .

Dla dużej rodziny typowych bloków z pamięcią model WOP jest zbyt ogólny i można go uprościć, zakładając $N = 1$ oraz $V = Q$, a wówczas:

$$(P; V) = \text{WOP}(U; V; S), \quad l(U) = l(V)$$

Na przykład - rejestr: $V = \text{REG}(U; V; s_0, s_1)$ przy:

$$(s_0, s_1) = (00): V := V \\ (01): V := U \\ (10): V := C$$

- rejestr przesuwający: $(p; V) = \text{SRL}(U; V; s_0, s_1, s_2, s_3)$ przy

$$(s_0, s_1, s_2) = (xx0): \text{jak REG} \\ (001): (p; V) = \text{SHL}(U; s_3, 1)$$

- licznik dodający: $V = \text{CNT}(U; V; s_0, s_1, s_2)$ przy

$$\begin{aligned} (s_0, s_1, s_2) = (000): & V := V \\ (001): & V := \text{INCR}(V) \\ (010): & V := U \\ (1xx): & V := C \end{aligned}$$

W przypadku bloków sterujących wygodnie jest opisywać operatory językiem przyjętym w określaniu sterowań. Jeśli np. U i V oznaczają różne stany układu, to zamiast mikrooperacji $V := U$ można napisać mikroinstrukcję:

$V: \underline{\text{go to}} U,$

zamiast:

$$V := \begin{cases} V & \text{gdy } s = 0 \\ U & \text{gdy } s = 1 \end{cases}$$

będzie:

$V: \underline{\text{if } s \text{ then go to } U \text{ else go to } V}$ itp.

Prosty układ wyznaczający kolejność sterowań może więc być opisany operatorem:

$$V = \text{SEQ}(U; V; s_1, s_2)$$

przy:

$$\begin{aligned} s_2 = (0): & V: \underline{\text{if } s_1 \text{ then go to } U \text{ else go to } \text{INCR}(V)} \\ (1): & V: \underline{\text{go to } C} \end{aligned}$$

F. Wektorowe operatory komutacji i konwersji

Model klasy: $V = \text{WOK}(U; S)$.

Na przykład - multiplexer:

$$V = \text{MUX}(U_0, U_1, \dots, U_{N-1}; s_0, s_1, \dots, s_{r-1}), \quad l(V) = l(U_1),$$

przy

$$V = \bar{s}_0 \cdot U_1, \quad i = \xi(s_1, s_2, \dots, s_{r-1}),$$

- układy współpracy z szyną:

$$V = \text{BUS}(U_0, U_1, \dots, U_{N-1}; s_0, s_1, \dots, s_{N-1}), \quad l(V) = l(U_1),$$

przy

$$V = \sum_{i=0}^{N-1} s_i \cdot U_i.$$

- d e k o d e r :

$$V = \text{DEC}(U; s) \text{ przy } [\bar{V}]_B = \bar{s} \cdot [U]_A,$$

gdzie A oznacza np. naturalny kod dwójkowy, a B - kod "1 z n",

- p a m i ę ć s t a ł a :

$$V = \text{ROM}(U; s) \text{ przy } s = (0): V = \underline{C}$$

$$(1): V = f(U)$$

i dowolnej funkcji f (jest to inny zapis operacji z klasy C).

4. ZASTOSOWANIA

Dla zilustrowanie przydatności proponowanego zapisu operatorowego przedstawiono niżej kilka przykładów zastosowań wykorzystujących operatory przedstawione w p. 3: Bardziej precyzyjne zdefiniowanie operatorów (np. uwzględniające wyzwalenie z boczem lub poziomem itp.) może wygenerować nowe obszary zastosowań.

A. R o z s z e r z e n i e p o d s t a w f o r m a l n y c h t e o r i i u k ł a d ó w c y f r o w y c h

Coraz powszechniej do budowy układów kombinacyjnych stosuje się multipleksery. Formalnym usankcjonowaniem tego może być następujące twierdzenie:

- MUX tworzy System Funkcjonalnie Pełny przy $N \geq 2$.

Najprostszy dowód dla dolnych ograniczeń, tzn. $N = 2$, $l(V) = l(U_1) = 1$ wynika z faktu, że wówczas:

$$v = \text{MUX}(u_0, u_1; s_0, s_1)$$

i dla $s_0 = 1$ przy $U = (10)$ jest $v = \bar{s}_1$
 $U = (0s)$ $v = s \cdot s_1$.

B. U ł a t w i e n i e o p i s u u k ł a d ó w z m o d u ł ó w SSI i MSI

Układ kombinacyjny opisany zależnościami:

$$y_1 = f_1(x_1, x_2, x_3) = \sum (0, 1, 3, 4)$$

$$y_2 = f_2(x_1, x_2, x_3) = \sum (0, 3, 4, 7)$$

$$y_3 = f_3(x_1, x_2, x_3) = \sum (2, 3, 5, 7)$$

można opisać formułą operatorową:

$$(z_0, z_1, \dots, z_7) = \text{DEC}(x_1, x_2, x_3; 1)$$

$$y_1 = \text{NAND}(z_0, z_1, z_3, z_4)$$

$$y_2 = \text{NAND}(z_0, z_3, z_4, z_7)$$

$$y_3 = \text{NAND}(z_2, z_3, z_5, z_7)$$

Formuła ta wynika wprost z postaci kanonicznej funkcji, a jednocześnie precyzyjnie opisuje realizację.

C. Ujednolicenie opisu modułów

Wprowadzone operatory były przeznaczone do funkcjonalnego opisu elementów i bloków, ale mogą być również wykorzystane do jednolitego opisu modułów (zwłaszcza MSI i LSI), ułatwiające ich zastosowanie. Na przykład moduł UCY 74157 można opisać operatorem:

$$v_i = \text{MUX}(u_{i0}, u_{i1}; s_0, s_1), \quad i = 1, 2, 3, 4$$

albo

$$v = \text{MUX}(U_0, U_1; s_0, s_1), \quad l(v) = 4.$$

Wprowadzając umowne oznaczenie:

$$\text{OPR}(f(i); S) = \text{OPR}(f(0), f(1), \dots, f(k); S)$$

można zasadę budowania multiplexerów dwupoziomowych przedstawić w postaci:

$$\text{MUX}(U; S) = \text{MUX}_{i=0}^{2^r-1}(\text{MUX}(U_i; 1, s_1); S_0)$$

przy

$$U = \langle U_0, U_1, \dots, U_{2^r-1} \rangle, \quad S = \langle S_0, S_1 \rangle$$

$$l(S_0) = r + 1, \quad l(U_i) = 2^{l(S_1)}$$

D. Definiowanie nowych bloków funkcjonalnych

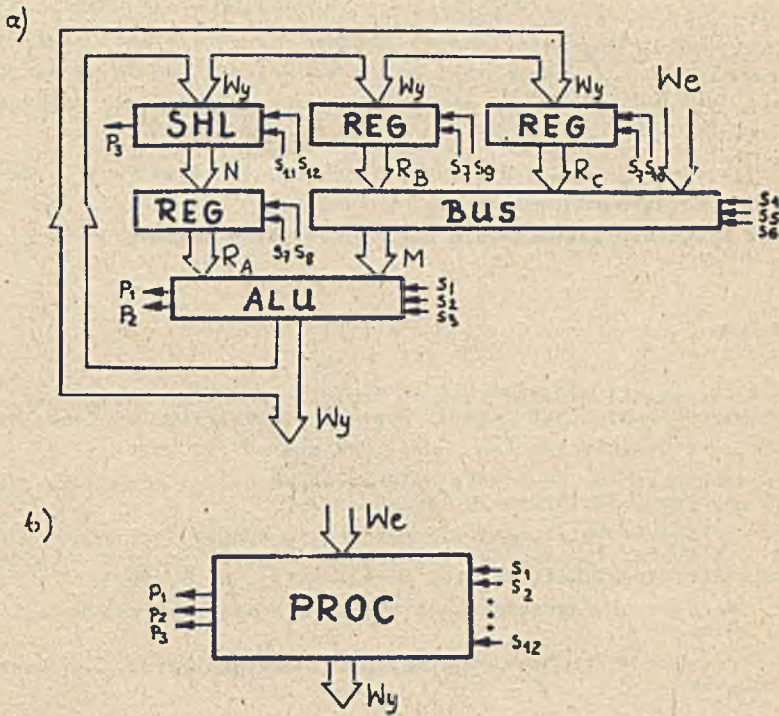
Składniki procesora, złożonego z trzech rejestrów, bloku arytmetyczno-logicznego i układu przesuwającego, połączonych szyną wewnętrzną M i zewnętrzną Wy, można opisać operatorami:

$$\begin{aligned} (p_1, p_2; Wy) &= \text{ALU}(M, R_A; s_1, s_2, s_3) \\ M &= \text{BUS}(R_B, R_C, We; s_4, s_5, s_6) \\ R_A &= \text{REG}(N; R_A; s_7, s_8) \\ R_B &= \text{REG}(Wy; R_B; s_7, s_9) \\ R_C &= \text{REG}(Wy; R_C; s_7, s_{10}) \\ (p_3; N) &= \text{SHL}(Wy; s_{11}, s_{12}) \end{aligned}$$

Cały procesor jest więc blokiem funkcjonalnym o mikrooperacjach powstających za złożenia mikrooperacji składników i opisie:

$$(p_1, p_2, p_3; Q; Wy) = \text{PROC}(We; Q; s_1, s_2, \dots, s_{12})$$

$$Q = \langle R_A, R_B, R_C \rangle$$



Rys. 1. Procesor jako połączenie bloków (a) i blok (b)

E. Powiązanie sprzętu z oprogramowaniem

Niektóre ciągi mikrooperacji procesora (w szczególności - pojedyncze mikrooperacje) tworzą "makrooperacje" układu cyfrowego, którego składnikiem jest procesor. Tym makrooperacjom przypisuje się zazwyczaj specjalne nazwy, tworzące język wewnętrzny układu (systemu) cyfrowego. Nazwa operacji (lub szerzej - instrukcji) jest więc również nazwą ciągu sterowań procesora. Na przykład w opisanym wyżej procesorze operacji ADD A,B - dodania zawartości akumulatora \$R_A\$ i rejestru pomocniczego \$R_B\$ - odpowiada wektor sterujący:

$$s = (000\ 100\ 0100\ 00),$$

gdź

- $(s_1, s_2, s_3) = (000)$ wymusza $W_y = M + R_A$,
- $(s_4, s_5, s_6) = (100)$ daje $M = R_B$,
- $(s_7, s_8, s_9, s_{10}) = (0100)$ powoduje $R_A := N$,
- $(s_{11}, s_{12}) = (00)$ oznacza, że $N = W_y$,

co łącznie daje (z pominięciem sygnałów p):

$$R_A := R_B + R_A.$$

Podobnie ciąg sterowań:

$$S^1 = (001\ 001\ 0100\ 00)$$

$$S^2 = (000\ 100\ 0100\ 00)$$

realizuje operację ADD D,B - dodania zawartości rejestru R_B do danych przesyłanych szyną wejściową (np. z pamięci).

Inne przykłady zastosowania operatorów można znaleźć w [5, 6].

LITERATURA

- [1] M.R. Barbacci: A Comparison of Register Transfer Languages for Describing Computer and Digital Systems, IEEE Trans. on Comp. No 2, 1975.
- [2] Hardware Description Languages, Computer No 12, 1974.
- [3] P. Dembiński, S. Budkowski: Microprogram Design and Description Language, Proc. EUROMICRO-78 Munich, 1978.
- [4] M. Perkowski: Relational - Structure Languages and their Application in the System for Automatic Design of Digital Systems, Raport Instytutu Automatyki Politechniki Warszawskiej, Nr 9, 1975.
- [5] W. Traczyk: Mikroprogramowane układy sterujące, Archiwum A i T, Nr 1, 2, 1978.
- [6] W. Traczyk: Multiplexery w układach kombinacyjnych, Archiwum A i T (w druku).

ОБОБЩЕННЫЕ ЦИФРОВЫЕ ОПЕРАТОРЫ

Резюме

В работе представлено предложение операторной записи функций, реализуемых цифровыми элементами и блоками. Запись включает уровень логических схем и междурегистровых передач, связывая описание оборудования с алгебраическими формулами и программным обеспечением. От известных языков она отличается тем, что вместо жестких ограничений предлагает общие принципы, облегчающие приспособление описания к актуальным нуждам. Поданы классификация и примеры операторов, а также приведены примеры их применения.

THE GENERALIZED DIGITAL OPERATORS

Summary

A proposal of the operator function description is presented, realised by the digital elements and building blocks. The notation includes logic

circuits and register transfer levels, linking the hardware description with algebraic formulae and software. It differs from RTL and HDL because instead of fixed limitations it suggests general principles, allowing for easier adaptation of description to the current needs. The classification and the examples of operators as well as their applications are presented