

Jerzy MIKULSKI

Instytut Informatyki Czasu Rzeczywistego
Politechniki Śląskiej

Jan CHOJCAN

Instytut Elektroniki
Politechniki Śląskiej

PROJEKTOWANIE LOGICZNYCH ELEMENTÓW PROGOWYCH

Streszczenie. W artykule podano podstawy teoretyczne logicznej realizowalności funkcji przełączającej przy użyciu pojedynczych elementów progowych. Następnie przeanalizowano układowe warunki realizowalności elementu progowego. Podano końcowe charakterystyki i przykładowe ich wykorzystanie.

WSTĘP

Cechą charakterystyczną cyfrowych układów automatyki jest to, że każda sieć logiczna, niezależnie od stopnia jej złożoności, może być budowana z typowych i prostych elementów podstawowych. Synteza sieci przełączających polega na łączeniu elementarnych modułów logicznych w taki sposób, by realizowane były binarne zależności funkcyjne pomiędzy wyjściami a wejściami układów.

Podstawowymi kryteriami wyboru typu używanych modułów powinny być: niezawodność działania, diagnozowalność, możliwości funkcjonalne, koszt oraz dostępność na rynku. Z punktu widzenia pełnej uniwersalności sieci przełączającej ważnym założeniem jest stosowanie jednego rodzaju modułów logicznych.

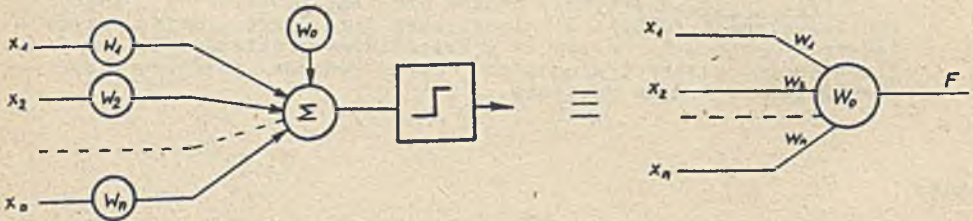
Od wielu lat trwają próby zastosowania w cyfrowych układach logicznych elementów progowych. Ich możliwości funkcjonalne są największe i mogą ulegać znacznemu poszerzeniu przy dysponowaniu elementem o zmiennych wartościach i znakach jego współczynników. W takim przypadku moduł ten może realizować całą rodzinę funkcji progowych.

Według prognoz "Informatyki" [1] w niedalekiej przyszłości należy spodziewać się pojawienia nowej generacji modułów progowych. Uwarunkowane będzie to postępowaniem mikroelektroniki i fizyki ciała stałego. Istniejące wciąż ogromne rezerwy rozwojowe w technologii układów scalonych nie dopinguje narazie do nowych poszukiwań, choć pojawiły się już realizacje modułów progowych w tej technologii.

Równocześnie, w dalszym ciągu rozwijane są układowe rozwiązania elementów progowych oparte o różnicowe, monolityczne wzmacniacze operacyjne i układy sumatorów wejściowych.

WARUNKI LOGICZNEJ REALIZACJI SIECI ELEMENTÓW PROGOWYCH

Ważnym problemem przy poszukiwaniu struktury sieci logicznej zbudowanej z modułów progowych jest znajomość warunku koniecznego i wystarczającego, by realizowana funkcja przełączająca była funkcją progową. Wiąże się to bezpośrednio z jednomodułową realizacją funkcji (rys. 1).



Rys. 1. Schemat ideowy i symbol elementu progowego

Funkcję przełączającą nazywamy progową, gdy spełnia następujące warunki:

$$F(x_1, x_2, \dots, x_n) = 1 \quad \text{gdy} \quad w_0 + \sum_{i=1}^n w_i x_i > 0 \quad (1)$$

$$F(x_1, x_2, \dots, x_n) = 0 \quad \text{gdy} \quad w_0 + \sum_{i=1}^n w_i x_i \leq 0$$

Ważoną sumę 2^n nierówności definicyjnych funkcji progowej można zapisać w postaci macierzowej:

$$A \times W \geq F \quad (2)$$

gdzie:

- kolumnowy wektor W

$$W = \begin{bmatrix} w_0 \\ w_1 \\ w_2 \\ \vdots \\ w_n \end{bmatrix}$$

w_0 - próg elementu

w_i - waga i -tego wejścia

określa strukturę modułu progowego,

- kolumnowy wektor F

$$F = \begin{bmatrix} f_0 \\ f_1 \\ f_2 \\ \vdots \\ f_{2^n-1} \end{bmatrix} \quad \begin{array}{l} f_1 = 1 \text{ jeśli } F_1(x_1, x_2, \dots, x_n) = 1 \\ f_1 = 0 \text{ jeśli } F_1(x_1, x_2, \dots, x_n) = 0 \\ f_1 = \emptyset \text{ jeśli } F_1(x_1, x_2, \dots, x_n) = \emptyset \end{array}$$

reprezentuje wartości funkcji przełączającej realizowanej przez moduł progowy,

- tablica wejściowa X jest macierzą o wymiarze $[2^n \times (n+1)]$

$$X = \begin{bmatrix} 1 & 0 & 0 & \dots & 0 \\ 1 & 0 & 0 & \dots & 1 \\ \cdot & \cdot & \cdot & \dots & \cdot \\ \cdot & \cdot & \cdot & \dots & \cdot \\ \cdot & \cdot & \cdot & \dots & \cdot \\ \cdot & \cdot & \cdot & \dots & \cdot \\ 1 & 1 & 1 & \dots & 0 \\ 1 & 1 & 1 & \dots & 1 \end{bmatrix}$$

w której pierwsza kolumna odpowiada współczynnikowi x_0 , z definicji stale równemu jeden, a pozostałe reprezentują 2^n kombinacji wejściowych,

- diagonalna macierz A

$$A = \begin{bmatrix} a_0 & 0 & 0 & \dots & 0 \\ 0 & a_1 & 0 & \dots & 0 \\ 0 & 0 & a_2 & \dots & 0 \\ \cdot & \cdot & \cdot & \dots & \cdot \\ \cdot & \cdot & \cdot & \dots & \cdot \\ \cdot & \cdot & \cdot & \dots & \cdot \\ 0 & 0 & 0 & \dots & a_{2^n-1} \end{bmatrix} \quad \begin{array}{l} a_i = 1, \text{ jeżeli } f_i = 1 \\ a_i = -1, \text{ jeżeli } f_i = 0 \\ a_i = 0, \text{ jeżeli } f_i = \emptyset \end{array}$$

uwzględnia znaki współczynników w nierówności (2).

Rozwiązanie układu nierówności (2), czyli znalezienie wektora W , prowadzi do określenia struktury elementu progowego, realizującego funkcję przełączającą F , czyli do wyznaczenia jej progów i współczynników wagowych

Warunkiem koniecznym i wystarczającym, by funkcja przełączająca była funkcją progową, jest, aby układ równań:

$$X^T A^T B = 0 \quad (3)$$

nie miał nieujemnych rozwiązań względem kolumnowego wektora niewiadomych B .

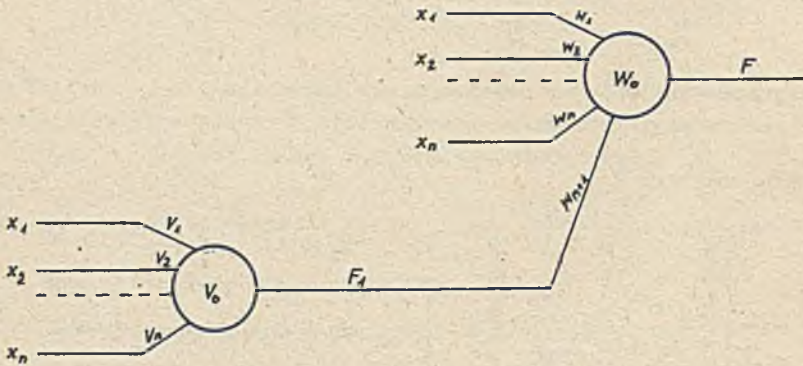
$$B = \begin{bmatrix} b_0 \\ b_1 \\ b_2 \\ \vdots \\ \vdots \\ b_{2^n-1} \end{bmatrix}$$

Dowód tego twierdzenia został przedstawiony w [2].

Układ równań (3) jest liniowym, jednorodnym układem $n+1$ równań o 2^n niewiadomych. Znajdowanie rozwiązań takiego układu (więcej niż liczba niewiadomych niż równań) jest zagadnieniem skomplikowanym.

Algorytm poszukiwania ewentualnych nieujemnych rozwiązań układu przedstawiono w [3].

Jeżeli układ równań (3) ma rozwiązanie nieujemne, to funkcja przełączająca nie jest funkcją progową, a do jej realizacji potrzebne są co najmniej dwa moduły połączone szeregowo - rys. 2 (wyjście pierwszego elementu jest wejściem drugiego).



Rys. 2. Dwumodułowa realizacja funkcji przełączającej

Jeżeli:

- wektor kolumnowy F_1 określa warunki działania i niedziałania funkcji przełączającej realizowanej przez pierwszy moduł,
- dodatkowe wejście drugiego modułu ma wagę w_{n+1} ,

to definicyjny układ nierówności dla drugiego modułu progowego ma postać:

$$A X_1 W_1 \geq F \quad (4)$$

gdzie:

$$X_1 = \begin{bmatrix} X \\ F_1 \end{bmatrix}$$

$$w_1 = \begin{bmatrix} w \\ \text{---} \\ w_{n+1} \end{bmatrix}$$

Kolumna F_1 musi być określona w ten sposób [2], by zachodziła zależność:

$$F_1^T A^T B \neq 0 \quad (5)$$

dla wszystkich nieujemnych B , spełniających układ równań (3).

Znak iloczynu skalarnego (5) określa znak współczynnika wagowego w_{n+1} wejścia łączącego dwa moduły [4].

Dla funkcji F_1 istnieje również definicyjny układ nierówności:

$$A_1 X V \geq F_1, \quad (6)$$

którego rozwiązanie V określa wektor współczynników pierwszego modułu progowego.

Wobec ograniczeń przy poszukiwaniu funkcji F_1 może się okazać, że nie istnieje funkcja F_1 spełniająca zależność (5). W takim przypadku realizacji funkcji F należy poszukiwać w strukturze sieci logicznej złożonej z co najmniej trzech modułów, dobierając jedną z dodatkowych funkcji F_1 , spełniającą warunek (5) dla jak największej ilości B . Tę procedurę obliczeniową należy stosować aż do znalezienia wektora F_2 , zmieniając, jeśli zajdzie potrzeba, funkcję F_1 do wyczerpania zbioru różnych wektorów F_1 . Gdy nie istnieje realizacja trójmodułowa, należy poszukiwać struktury wielomodułowej, rozbudowując sieć równoległe i określając dodatkowe kolumny F_1, F_2, \dots, F_n , powtarzając procedurę iteracyjnie.

Gdyby okazało się, że poszczególne funkcje F_1 spełniają wszystkie warunki, ale nie są funkcjami progowymi, to muszą być one rozbudowywane w ten sam sposób jak funkcja F .

WARUNKI UKŁADOWEJ REALIZACJI ELEMENTU PROGOWEGO

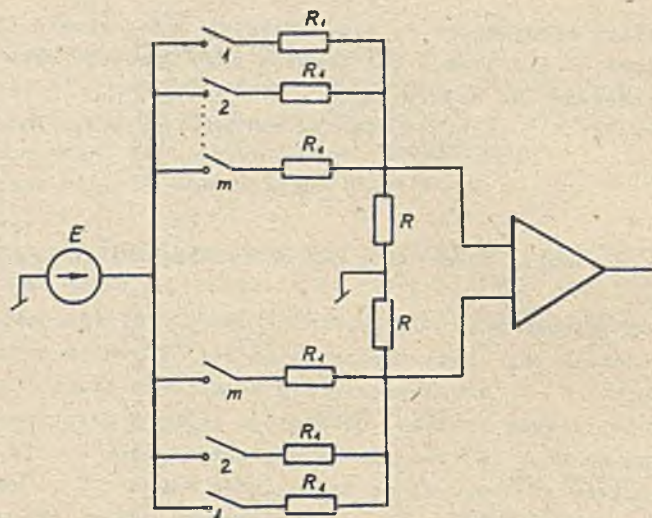
Równoległe z problemem poszukiwania metod projektowania sieci logicznych, złożonych z elementów progowych, pojawia się zagadnienie praktycznej realizacji tych elementów. Z punktu widzenia uwag zamieszczonych na wstępie moduł progowy o zmiennym progu i współczynnikach wagowych stanowiłby doskonałe rozwiązanie. Warunki te spełnia element progowy, którego schemat zastępczy przedstawia rys. 1.

Na schemacie tym można wyróżnić: - zbiór wag na wejściach, - sumator algebraiczny, - komparator.

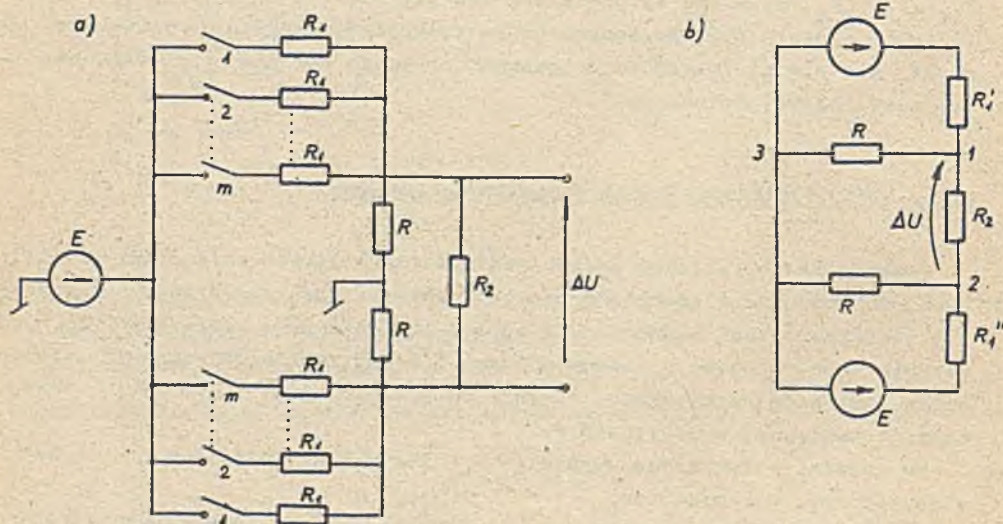
W [5] zaproponowano praktyczną realizację elementu progowego na różnicowym wzmacniaczu operacyjnym. Przy projektowaniu przyjęto podane i uzasadnione w [7] założenia:

- element posiada m_1 wejść dodatnich o wadze $+1$ i m_2 wejść ujemnych o wadze -1 ,
- wejścia x_i sumatora zasilane są z jednego stabilizowanego źródła napięcia stałego E .

Wartości wag w_i i progę w_0 zależą od wartości rezystorów R i R_1 w wejściowym sumatorze różnicowym (rys. 3).



Rys. 3. Schemat zastępczy elementu progowego



Rys. 4. Sumator różnicowy

a) schemat zastępczy, b) równoważna postać obwodowa

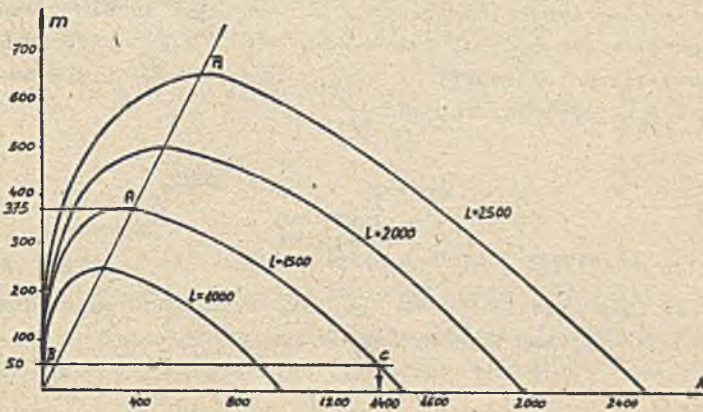
Obwód równoważny sumatora różnicowego przedstawiono na rys. 4.

Dla obliczeń przyjęto, że moduł napięcia na wejściu wzmacniacza operacyjnego spełnia zależność:

$$|\Delta U| \geq 2 \text{ mV} \quad \text{dla} \quad |m_1 - m_2| = 1$$

Jeżeli przy obliczaniu wartości rezystorów R i R_1 założy się ich zerowe tolerancje, to otrzyma się proste przybliżone zależności [6], przedstawione graficznie na rys. 5, gdzie:

$$m_1 = m, \quad m_2 = m+1 \quad \text{oraz} \quad k = \frac{R_1}{R}, \quad l = \frac{E}{\Delta U}$$



Rys. 5. Wykres zależności $m = f(k)$ przy $l = \text{var}$

Dla przykładu, przy $l = 1500$ wartość graniczna liczby wejść wynosi $m_{gr} = 375$ dla $k = 375$. Zakładając $R = 150\Omega$, wtedy $R_1 = 56 \text{ k}\Omega$, a element działa poprawnie dla $E \geq 3 \text{ V}$.

Natomiast jeżeli liczba wejść $m = 50$, to k może zmieniać się od 10 do 1400 (punkty B i C na charakterystyce). Gdy $E = 3 \text{ V}$ i $R = 150\Omega$ to R_1 może zmieniać się od $1,5 \text{ k}\Omega$ do $210 \text{ k}\Omega$, a element progowy pracuje poprawnie.

Analizując najgorsze warunki pracy elementu progowego otrzymuje się graniczne warunki dla wartości i ilości elementów składowych.

Przyjmując, że wartości oporów określone są zależnościami:

$$R = R_0 (1 \pm x)$$

$$R_1 = R_{10} (1 \pm x_1)$$

gdzie R_0 i R_{10} są wartościami znamionowymi rezystorów a x i x_1 ich tolerancjami, otrzymuje się wzory na graniczne (górną i dolną) wartości wyjściowego napięcia sumatora:

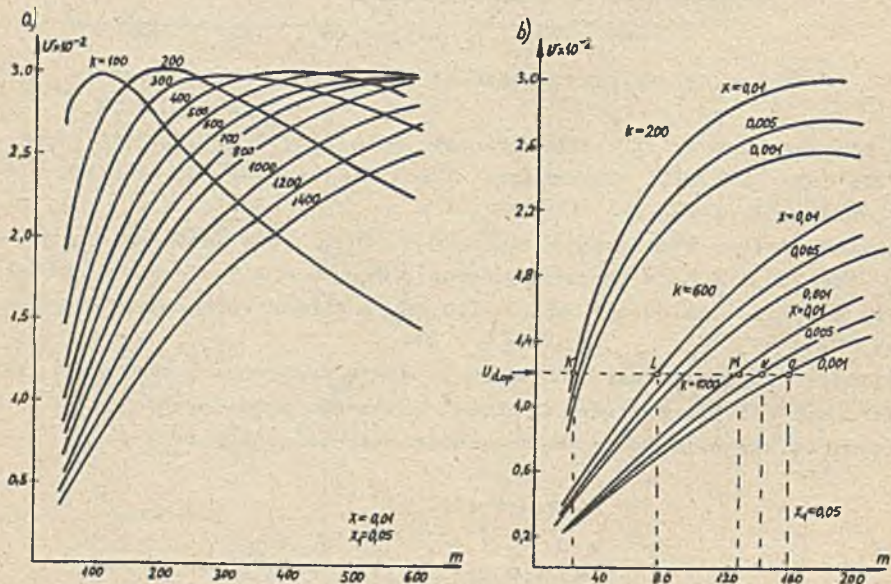
$$U_{\min} \approx \frac{k[m(1-x)(1-x_1) - (m+1)(1+x)(1+x_1)]}{k^2(1-x_1^2) + k[(m+1)(1+x_1)(1+x) + m(1-x)(1-x_1)] + m(m+1)(1-x^2)} E \quad (7)$$

$$U_{\max} \approx \frac{k[m(1+x)(1+x_1) - (m+1)(1-x)(1-x_1)]}{k^2(1-x_1^2) + k[(m+1)(1-x_1)(1-x) + m(1+x)(1+x_1)] + m(m+1)(1-x^2)} E \quad (8)$$

Określenie dopuszczalnych wartości tolerancji x i x_1 z zależności (7) i (8), przy ustalonych wartościach k i m , jest bardzo czasochłonne. Dlatego sporządza się wykresy zależności $v = f(k, m)$ przy ustalonych, zadanych wartościach tolerancji x i x_1 , gdzie $v = \frac{|D|}{E}$ ($|D| = \max\{|U_{\text{nom}} - U_{\max}|, |U_{\text{nom}} - U_{\min}|\}$) spełnia warunek:

$$\max_{x, x_1} v \Big|_{\substack{k=\text{const} \\ m=\text{const}}} < 0,5 \frac{|\Delta U|}{E} \quad (9)$$

Wykresy te przedstawiono na rys. 6a. Z charakterystyk tych wynika, że największe odchylenie od wartości nominalnej występuje dla $m = m_{gr} = k$;



Rys. 6. Wykres zależności $v = f(m, k)$ przy $x, x_1 = \text{const}$ (a) oraz jego wybrany fragment (b)

Sposób postępowania przy obliczaniu dopuszczalnych tolerancji jest następujący. Dla rezystorów o założonych wstępnie tolerancjach z warunku (9) oblicza się maksymalną odchyłkę spowodowaną najgorszymi warunkami pracy. Następnie wykorzystując wykres (rys. 6a) i zakładając wartości ΔU i E odczytuje się dopuszczalną liczbę wejść przy przyjętym stosunku oporności, dla których element pracuje prawidłowo. Jeżeli liczba wejść jest mniejsza aniżeli wymagana, należy przyjąć mniejsze tolerancje rezystorów i powtórzyć obliczenia.

Dla przykładu (rys. 6b), dla którego $v = 1,2 \cdot 10^{-2}$, 5% tolerancji rezystorów R_1 i 1% tolerancji rezystorów R oraz $k = 1000$ (pkt M na wykresie), maksymalna możliwa ilość wejść, przy której element pracuje poprawnie, wynosi 126.

Przyjmując normalny rozkład wartości rezystorów można obliczyć (dla małych odchyłeń) dyspersję napięcia ΔU z zależności:

$$\sigma_{\Delta U}^2 = \sum_{i=1}^j (S_w^i)^2 \cdot \sigma_i^2$$

gdzie:

- j - liczba elementów,
- S_w^i - współczynnik wpływu zmian wartości i-tego elementu na ΔU ,
- σ_i - odchylenie średniokwadratowe wartości i-tego elementu.

Do obliczenia współczynników wpływów wykorzystano [7] obwód dołączony, otrzymując wzór na odchylenie średniokwadratowe wartości napięcia ΔU :

$$\sigma_{\Delta U} = \frac{E}{R} \sqrt{a \sigma_1^2 + b \sigma_1^2} \tag{10}$$

gdzie:

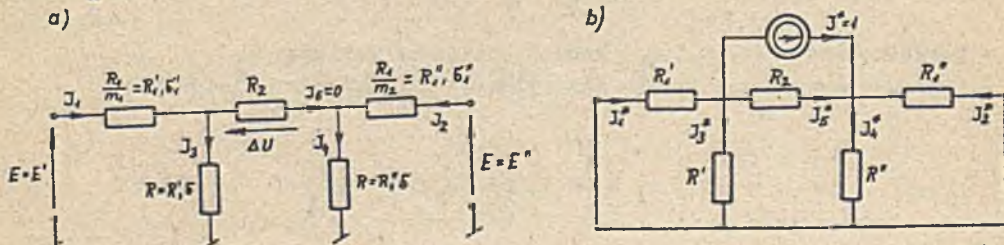
$$a = \frac{m}{(k+m)^4} + \frac{m+1}{(k+m+1)^4}$$

$$b = \frac{k^2 m^2}{(k+m)^4} + \frac{k^2 m+1}{(k+m+1)^4}$$

σ^2, σ_1^2 - wariancje wartości rezystorów R i R_1 .

a)

b)



Rys. 7. Schemat zastępczy obwodu sumatora (a) i jego obwodu dołączonego (b)

Schemat obwodu sumatora i obwodu dołączonego przedstawiono na rys. 7.

Ponieważ obliczanie dopuszczalnej liczby wejść m , przy danym $\sigma_{\Delta U}$, jest bardzo pracochłonne, można, postępując inaczej, sprawdzać czy przy założonych wartościach napięcia zasilania E , rezystora R , k , m i dyspersji elementów wielkość napięcia ΔU mieści się w dopuszczalnym przedziale z zadanim poziomem ufności.

Dla przykładu, dla następujących danych elementu progowego: $E = 3 \text{ V}$, $R = 150 \Omega$, $k = 200$, $\sigma = 0,05 \Omega$, $\sigma_1 = 100 \Omega$ otrzymuje się dla $m = 60$ $\sigma_{\Delta U} = 3,31 \cdot 10^{-4} \text{ V}$. Czyli rozrzut wartości napięcia wyjściowego nie będzie większy (z poziomem ufności 0.995) od $3 \sigma_{\Delta U} < 1 \text{ mV}$.

Jeżeli rozkład wartości rezystorów jest dowolny, można do obliczenia rozrzutu wartości napięcia wyjściowego wykorzystać arytmetykę kwantyli [8]

Kwantylem rzędu α ($0 < \alpha < 1$) zmiennej losowej o dystrybuancie $F(x)$ nazywamy liczbę x_α taką, dla której:

$$F(x_\alpha) \leq \alpha \leq F(x_\alpha + 0)$$

Wygodniej jest rozpatrywać zamiast dystrybuanty zmiennej losowej trzy liczby określone przez jej kwantyle rzędu α , $0,5$ i $1-\alpha$, które można oznaczyć przez (x_1, x_2, x_3) i nazwać liczbami kwantylowymi.

Prawdopodobieństwa występowania x_1, x_2, x_3 wynoszą odpowiednio $p_1 = \alpha$, $p_2 = 1 - 2\alpha$, $p_3 = \alpha$.

W [8] podano reguły wykonywania czterech podstawowych działań na statystycznie niezależnych liczbach kwantylowych:

$$(x_1, x_2, x_3) \circ (y_1, y_2, y_3) = (z_1, z_2, z_3)$$

gdzie "o" symbolizuje jedno z czterech działań (+, -, \cdot, \backslash).

Działania te wykonuje się według następującego algorytmu:

- obliczanie dziwięciu wartości pośrednich:

$$w_k = x_1 \circ y_j \quad (1, j = 1, 2, 3)$$

oraz odpowiadających im prawdopodobieństw

$$q_k = p_1 \cdot p_j,$$

- porządkowanie par w_k, q_k według rosnących wartości w_k ,
- obliczanie wartości liczby kwantylowej (z_1, z_2, z_3) z zależności:

$$z_1 = \left\{ w_1 : \sum_{k=1}^1 q_k \leq \alpha \right\}$$

$$z_2 = \left\{ w_m : \sum_{k=1}^m q_k \geq 0,5 \right\}$$

$$z_3 = \left\{ w_n : \sum_{k=1}^n q_k \geq 1 - \alpha \right\}$$

Podane w [8] własności liczb kwantylowych można wykorzystać do obliczenia liczby kwantylowej napięcia ΔU na wyjściu wzmacniacza różnicowego (rys. 8).

Przyjmując założenia: $R_2 \gg R$ i $R_2 \gg R_1$, liczba kwantylowa (U_1, U_2, U_3) napięcia ΔU na wyjściu sumatora dla najniekorzystniejszych warunków pracy wyraża się zależnością:

$$(U_1, U_2, U_3) = E \cdot \frac{(y_1, y_2, y_3)}{(a_1, a_2, a_3) \oplus (y_1, y_2, y_3)} \ominus E \cdot \frac{(y_1, y_2, y_3)}{(b_1, b_2, b_3) \oplus (y_1, y_2, y_3)} \quad (11)$$

gdzie:

(y_1, y_2, y_3) - liczba kwantylowa rezystora R ,

(a_1, a_2, a_3) - liczba kwantylowa n równolegle połączonych statystycznie niezależnych rezystorów R_1 , każdy o liczbie kwantylowej (x_1, x_2, x_3) ,

(b_1, b_2, b_3) - liczba kwantylowa $(n+1)$ równolegle połączonych rezystorów o liczbie kwantylowej (x_1, x_2, x_3) każdy.

Z własności 7 liczb kwantylowych [8] wynika:

$$a_1 = \frac{x_1 x_2}{x_2 + (n-1)x_1} \quad (12a)$$

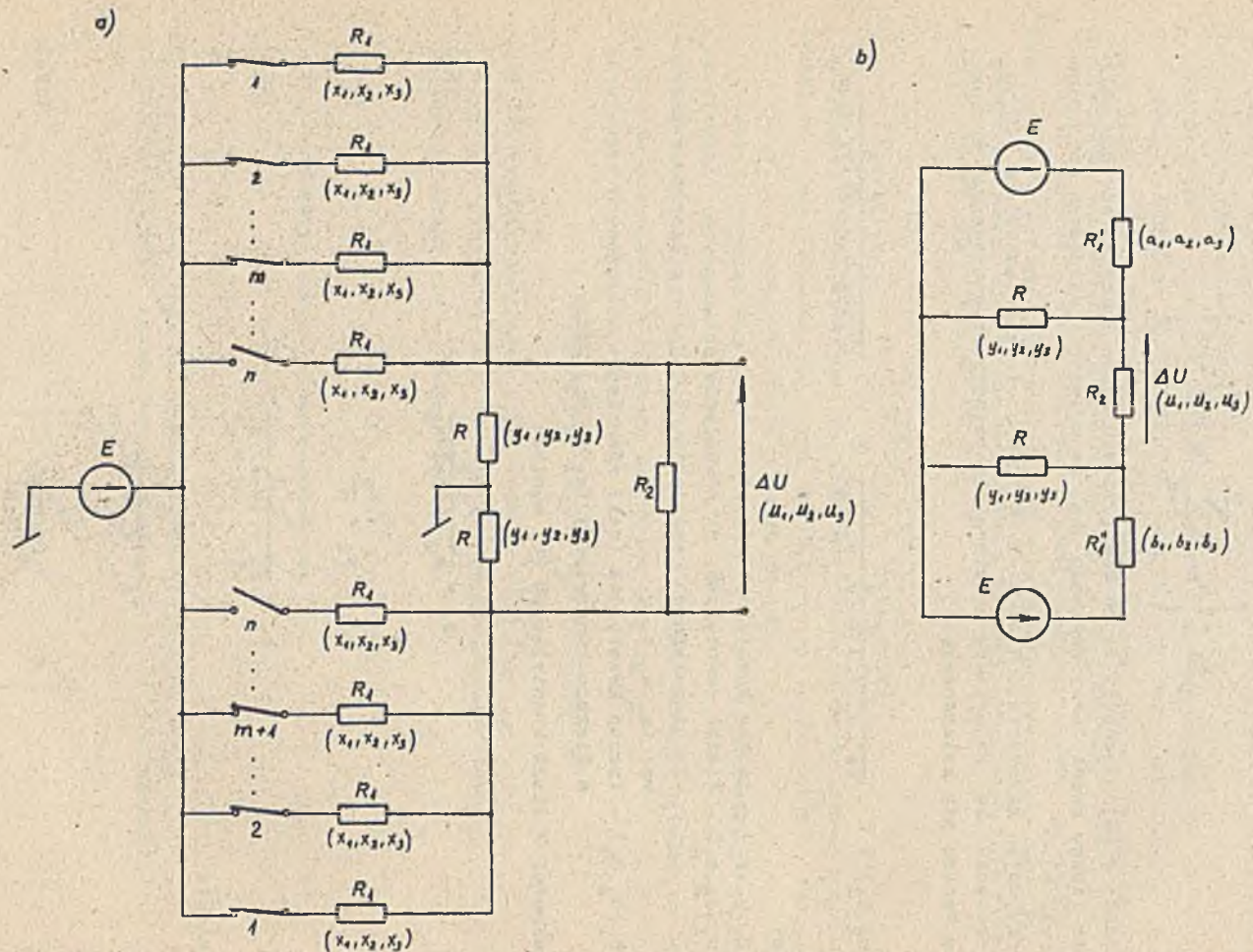
$$a_2 = \frac{x_2}{n} \quad (12b)$$

$$a_3 = \frac{x_2 x_3}{x_2 + (n-1)x_3} \quad (12c)$$

natomiast:

$$b_1 = \frac{x_1 x_2}{x_2 + n x_1} \quad (12d)$$

$$b_2 = \frac{x_2}{n+1} \quad (12e)$$



Rys. 8. Obwód sumatora (a) i jego schemat zastępczy (b) przy obliczaniu liczby kwantylowej (U_1, U_2, U_3) napięcia ΔU

$$b_3 = \frac{x_2 x_3}{x_2 + n x_3} \quad (12f)$$

Po podstawieniu zależności (12a - f) do wzoru (11) i wykonaniu operacji dodawania, dzielenia i odejmowania liczb kwantylowych otrzymuje się liczbę kwantylową napięcia ΔU , a tym samym przedział jego zmian (z poziomem istotności α).

Dla przykładu, gdy $E = 2 \text{ V}$, $R = \gamma_2 = 100 \Omega$, $R_1 = x_2 = 25 \text{ k}\Omega$, $n = 50$, $\Delta U = 2 \text{ mV}$, liczba kwantylowa rezystora R_1 (przy poziomie istotności $\alpha = 0,05$) wynosi $(x_1, x_2, x_3) = (24750, 25000, 25750)$, liczba kwantylowa rezystora R będzie równa $(\gamma_1, \gamma_2, \gamma_3) = (97, 100, 103)$, $(a_1, a_2, a_3) = (499,9, 500, 500,3)$, $(b_1, b_2, b_3) = (489,9, 490,2, 490,3)$ oraz gdy

$$(a_1, a_2, a_3) \oplus (\gamma_1, \gamma_2, \gamma_3) = (z_1, z_2, z_3) = (597,3, 600, 600,3)$$

i

$$\frac{(\gamma_1, \gamma_2, \gamma_3)}{(z_1, z_2, z_3)} = (0,1624, 0,1667, 0,1674)$$

oraz:

$$(b_1, b_2, b_3) \oplus (\gamma_1, \gamma_2, \gamma_3) = (z'_1, z'_2, z'_3) = (587,5, 590,2, 590,5)$$

i:

$$\frac{(\gamma_1, \gamma_2, \gamma_3)}{(z'_1, z'_2, z'_3)} = (0,1651, 0,1694, 0,1702)$$

otrzymuje się:

$$\begin{aligned} (U_1, U_2, U_3) &= 2 \cdot (0,1624, 0,1667, 0,1674) \ominus 2 \cdot (0,1651, 0,1694, 0,1702) = \\ &= (-3,2, 5,4, 7) \text{ mV}, \end{aligned}$$

czyli napięcie wyjściowe ΔU zmienia się (z poziomem istotności $\alpha = 0,05$) od $-3,2$ do 7 mV .

Ponieważ otrzymany wynik nie spełnia tematowych wymagań - przy różnicy $|m_1 - m_2| = |m - (m+1)| = 1$ $|\Delta U| \geq 2 \text{ mV}$ - należy dobrać rezystory o mniejszych rozrzutach wartości.

Dla przypadku, gdy liczba kwantylowa rezystora R będzie równa:

$$(\gamma_1, \gamma_2, \gamma_3) = (99,7, 100, 100,3),$$

postępując analogicznie, otrzymuje się:

$$(U_1, U_2, U_3) = (4.6, 5.4, 5.6) \text{ mV,}$$

a więc napięcie ΔU zmienia się od 4.6 do 5.6 mV i spełnia (z nadmiarem) tematowe wymagania.

PODSUMOWANIE

Macierzowe przedstawienie definicyjnych warunków określających funkcje progowe oraz podanie na ich podstawie warunków koniecznego i wystarczającego logicznej realizacji sieci elementów progowych znacznie ułatwia projektowanie układów przełączających w oparciu o moduły progowe.

Analiza elementu progowego przy zerowych tolerancjach rezystorów pozwala na stosunkowo proste określenie jego górnych granicznych możliwości nieosiągalnych przy praktycznej realizacji. Natomiast najgorsze warunki pracy pozwalają na określenie dolnych granicznych możliwości elementu progowego. Rzeczywiste możliwości elementów będą zawarte w tych przedziałach.

Przyjmując normalne rozkłady wartości rezystorów łatwo można określić dyspersję napięcia wyjściowego, a z niej przedział jego zmian przy przyjętym poziomie ufności. Dla różnych rozkładów wartości rezystorów do wyznaczenia przedziału zmian napięcia wyjściowego efektywną metodą jest stosowanie arytmetyki liczb kwantylowych.

LITERATURA

- [1] Zjednoczenie Informatyki, Zakład Strategii Rozwoju. Materiały do prognozy rozwoju systemów cyfrowych do 1990 r. Informatyka Nr 3, 1974.
- [2] Mikulski J., Klamka J.: Synteza minimalnej sieci złożonej z logicznych elementów progowych, ZN Politechniki Śląskiej, Automatyka z. 27, Gliwice 1974.
- [3] Mikulski J.: Modyfikacja metody określenia realizowalności funkcji przełączającej na elementach progowych, ZN Politechniki Śląskiej, Automatyka z. 37, Gliwice 1977, ss. 81-91.
- [4] Mikulski J., Klamka J.: Znak współczynnika wagowego wejścia sprzęgającego w sieci elementów progowych, ZN Politechniki Śląskiej, Automatyka t. 37, Gliwice 1977, ss. 93-99.
- [5] Mikulski J., Plaza R.: Nowy element progowy, PAK, Nr 3, 1975, ss. 105-107.
- [6] Chojcan J., Mikulski J., Plaza R.: Zastosowanie maszyny cyfrowej do projektowania logicznych elementów progowych. Prace Naukowe Instytutu Telekomunikacji i Akustyki Politechniki Wrocławskiej, z. 3. Seria: Konferencje 5, Wrocław 1976, ss. 183-193.
- [7] Chojcan J., Mikulski J., Plaza R.: Podstawy projektowania nowego elementu progowego, Elektronika Nr 6, 1976, ss. 239-241.
- [8] Chojcan J., Karwan L., Kolmer A.: Wykorzystanie kwantyli do optymalizacji tolerancji elementów obwodu, Materiały II Krajowej Konferencji "Teoria Obwodów i Układy Elektroniczne", Trzebieiszowice 1978.

ПРОЕКТИРОВАНИЕ ЛОГИЧЕСКИХ ПОРОГОВЫХ ЭЛЕМЕНТОВ

Р е з ю м е

В работе представлены теоретические основы проектирования порогового элемента. Расчеты сделаны для логической и схемной реализации элемента. Даны конечные характеристики элемента и примеры их использования.

DESIGNING OF THE LOGIC THRESHOLD ELEMENTS

S u m m a r y

The theoretical principles of synthetization of threshold elements are given in the paper. Calculations for logical and network realization are made. In the paper some examples are also presented.