

Zdzisław FILIUS

BŁĘDY PRZETWORNIKÓW ANALOGOWO-CYFROWYCH Z PROSTYM PRZETWARZANIEM NAPIĘCIE-CZAS I METODY ICH ZMNIEJSZANIA

Streszczenie. Celem pracy jest rozpatrzenie strukturalnych możliwości polepszenia własności przetworników z prostym przetwarzaniem napięcie-czas. W pierwszej kolejności omówiono całkowity błąd przetwarzania. Następnie przedstawiono struktury umożliwiające zmniejszenie błędów analogowych i cyfrowych oraz zwiększenie odporności przetwornika na zakłócenia sieciowe. Stwierdzono, że w pewnych zastosowaniach zmodyfikowane przetworniki z prostym przetwarzaniem napięcie-czas mogą być tańsze i mniej skomplikowane, niż inne przetworniki A/C, przy zachowaniu porównywalnych parametrów.

1. Przetwarzanie napięcie-czas jako najprostsza metoda przetwarzania analogowo-cyfrowego

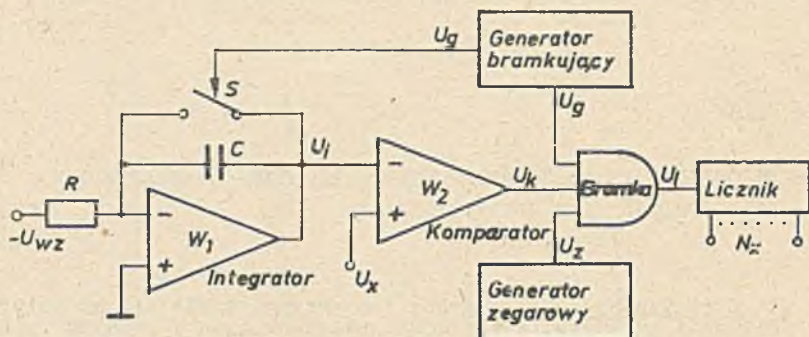
Przetworniki analogowo-cyfrowe, przetwarzające skwantowaną wartość napięcia wejściowego w kod cyfrowy, stanowią zasadniczą część aparatury do cyfrowego pomiaru wielkości analogowych. W zależności od struktury rozróżnia się przetworniki bezpośrednie oraz przetworniki z pośrednim przetwarzaniem w częstotliwość lub czas.

Najczęściej stosowanym przetwornikiem z pośrednim przetwarzaniem napięcia w czas jest przetwornik z podwójnym całkowaniem, którego zasadniczą cechą jest przetwarzanie średniej wartości napięcia w przyjętym okresie czasu. Ze względu na złożoną strukturę przetwornik ten jest stosunkowo kosztowny; ponadto przetwarzanie odbywa się z małą szybkością ze względu na synchronizację czasu pierwszego całkowania z okresem sieci energetycznej.

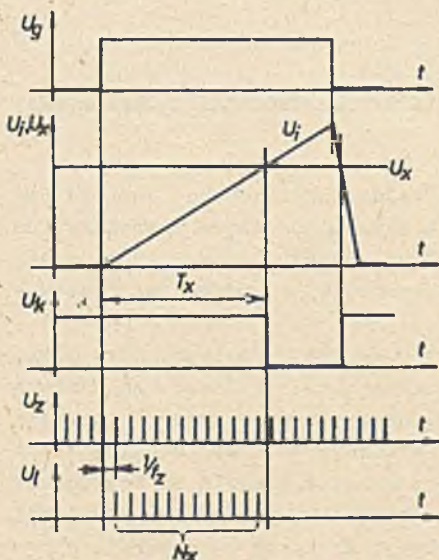
Należący do tej samej grupy przetworników pośrednich przetwornik z prostym przetwarzaniem napięcie-czas nie jest zbyt szeroko stosowany, gdyż powszechnie przypisuje mu się następujące wady:

- małą szybkość przetwarzania,
- silną zależność dokładności przetwarzania od dokładności zastosowanych elementów,
- niemożność określenia czasu wpływającego od zainicjowania przetwarzania do jego zakończenia,
- brak odporności na zakłócenia.

W dalszej części zostanie pokazane, że wady te - przynajmniej częściowo - mogą być usunięte poprzez wprowadzenie niewielkich zmian do układu Polstawowego.



Rys. 1. Przetwornik z prostym przetwarzaniem napięcie-czas:
a) schemat blokowy



Rys. 1. Przetwornik z prostym przetwarzaniem napięcie-czas:
b) przebiegi czasowe

T_x polega na zliczaniu ilości impulsów o częstotliwości wzorcowej f_z mieszczących się w mierzonym przedziale czasu T_x .

$$N_x = [f_z T_x] \quad (3)$$

przy czym $[f_z T_x]$ oznacza część całkowitą liczby $f_z T_x$.

Na rys. 1 przedstawiono typowy układ przetwornika napięcie-czas oraz przebiegi czasowe. Przy założeniu idealności komparatora sygnał na jego wyjściu można opisać funkcją sygnum różnicy porównywanych sygnałów

$$U_k(t) = \frac{1}{2} U_k [\text{sign}(U_x - \frac{U_{wz}}{RC} t) + 1] \quad (1)$$

gdzie:

- U_x - napięcie przetwarzane;
- U_{wz} - napięcie wzorcowe;
- RC - stała całkowania.

Wynikiem pośredniego przetwarzania jest czas T_x

$$T_x = RC \frac{U_x}{U_{wz}} \quad (2)$$

określający moment zrównania porównywanych napięć. Cyfrowy pomiar czasu

2. Błędy przetwornika analogowo-cyfrowego z prostym przetwarzaniem napięcie-czas

O dokładności rozpatrywanego przetwornika analogowo-cyfrowego decyduje jego część analogowa, w której głównymi przyczynami błędów są niedokładność integratora i komparatora oraz niestabilność napięcia wzorcowego.

Zgodnie ze wzorem (2) błąd przetwarzania zależy od dokładności i stałości rezystancji R , pojemności C oraz napięcia wzorcowego U_{wz} ; zatem osiągnięcie wysokiej dokładności przetwarzania uwarunkowane jest zastosowaniem elementów o odpowiednio wysokiej jakości. Wykonanie opornika i źródła napięcia wzorcowego o dokładności rzędu setnych części procenta i dobrej stabilności czasowej i temperaturowej nie stwarza takich problemów, jak w przypadku kondensatora. Jeżeli nawet uda się wykonać kondensator o żądanej tolerancji, to praktycznie nierealne będzie utrzymanie jego dokładności przy dużych zmianach temperatury. Ponadto znaczący jest wpływ pojemności pasożytniczych wzmacniacza całkującego i klucza. Z tych powodów kondensator w integratorze jest głównym elementem ograniczającym dokładność rozpatrywanego przetwornika A/C.

Napięcie wyjściowe integratora powinno narastać ze stałym nachyleniem od zera do wartości odpowiadającej maksymalnemu napięciu przetwarzanemu. Ze względu na napięcie niezrównoważenia i prądy polaryzacji wzmacniacza całkującego oraz napięcie szczałkowe na kluczu elektronicznym napięcie wyjściowe integratora narasta od niezerowego poziomu początkowego U_0 , co powoduje błąd przetwarzania [3]

$$\delta_{U_0} = - \frac{U_0}{U_x} \quad (4)$$

Przebieg tego napięcia nie jest ściśle liniowy, gdyż stanowi on zazwyczaj początkową część przebiegu wykładniczego. Błąd przetwarzania związany z nieliniowością napięcia piłokształtnego określony jest zależnością [3]

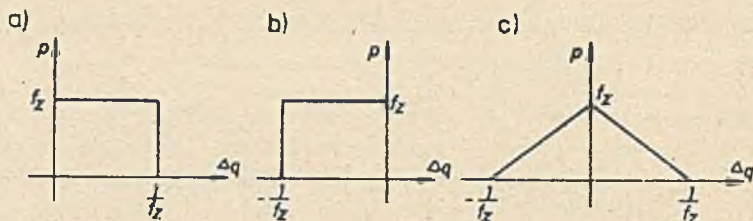
$$\delta_n = \frac{1}{2} \frac{U_x}{U_m} \quad (5)$$

$U_m = KU_{wz}$ - asymptota przebiegu wykładniczego; K oznacza wzmocnienie z otwartą pętlą wzmacniacza operacyjnego zastosowanego w integratorze.

Wpływ niedoskonałości komparatora na dokładność wyniku przetwarzania objawia się głównie jako zakres niepewności ΔU_k wyniku porównania napięcia przetwarzanego U_x z napięciem piłokształtnym U_1 . Napięcie ΔU_k , zależne od wartości poziomów napięcia wyjściowego komparatora, wzmocnienia komparatora w liniowym zakresie pracy oraz napięcia niezrównoważenia, powoduje błąd przetwarzania

$$\delta_k = \frac{\Delta U_k}{U_x} \quad (6)$$

W części cyfrowej przetwornika następuje zliczanie ilości impulsów o częstotliwości f_z mieszczących się w mierzonym przedziale czasu T_x .

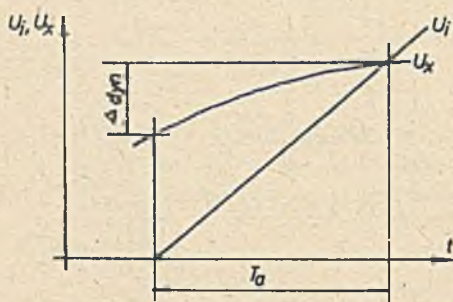


Rys. 2. Rozkład prawdopodobieństwa błędu kwantowania:
 a) na początku pomiaru; b) na końcu pomiaru; c) rozkład błędu sumarycznego
 $\delta^0 \Delta q = \Delta q_1 + \Delta q_2$

Błąd pomiaru wynika z niedokładności częstotliwości wzorcowej δ_{f_z} oraz dyskretyzacji ciągłej wielkości T_x . Rozkład prawdopodobieństwa drugiego błędu, zwanego błędem kwantowania, przy braku synchronizacji generatora napięcia piłkowształtnego z generatorem wzorcowym przedstawiono na rys. 2.

Wymienione dotychczas błędy wynikają ze statycznych własności zastosowanych elementów. Dodatkowe błędy wywołane są procesami przejściowymi w elementach układu oraz zmianą napięcia wejściowego U_x w trakcie przetwarzania.

Dodatkowy błąd przetwarzania napięcia U_x na czas T_x spowodowany własnościami dynamicznymi elementów uwzględnić można jako czas T_{op} równy sumie opóźnień startu generatora napięcia piłkowształtnego i opóźnienia zmiany stanu komparatora w stosunku



Rys. 3. Powstanie błędu dynamicznego spowodowanego zmianą napięcia U_x w trakcie przetwarzania

do momentu zrównania napięć U_x i U_i . Zmiana napięcia U_x w trakcie przetwarzania powoduje, że wynik przetwarzania nie odpowiada chwilowej wartości U_x w momencie rozpoczęcia przetwarzania (rys. 3). Przy założeniu, że maksymalna szybkość zmian napięcia wejściowego wynosi S , dynamiczny błąd przetwarzania wyraża się zależnością

$$\delta_{dyn} = \frac{\Delta dyn}{U_x} = \frac{ST_a}{U_x} \quad (7)$$

przy czym czas T_a , zwany czasem apertury, jest nie większy od maksymalnego czasu przetwarzania.

Przy obliczaniu całkowitego błędu przetwarzania nie można sumować geometrycznie wymienionych błędów, z drugiej strony prawdopodobieństwo, że wszystkie błędy będą dodawać się algebraicznie w jednym kierunku jest bardzo małe [7].

3. Metody korekcji błędów powstających w części analogowej przetwornika

Uzyskanie wysokiej dokładności przetwarzania układu o strukturze jak na rys. 1 wymaga minimalizacji poszczególnych składowych błędów całkowitego drogą wyboru odpowiednich rozwiązań układowych poszczególnych bloków, stoacowania elementów o wysokiej dokładności i stabilizacji warunków pracy zarówno całego układu, jak i poszczególnych węzłów. Wysoki koszt precyzyjnych elementów i ich niska niezawodność skłaniają do stosowania strukturalnych metod zwiększania dokładności przetworników napięcie-czas [4].

Jedną z trudniejszych do kompensacji składowych błędów całkowitego jest błąd nieliniowości napięcia piłokształtnego. Napięcie to uzyskuje się zazwyczaj drogą ładowania stałym prądem i rozładowania kondensatora; z tego powodu zmniejszenie nieliniowości uzyskuje się stosując jedną z wielu znanych metod stabilizacji prądu ładowania. Kompensacja nieliniowości przetwarzania możliwa jest również w części cyfrowej przetwornika. Jeżeli napięcie piłokształtne zmienia się według zależności

$$U_i(t) = U_m (1 - e^{-\frac{t}{T}}) \quad (8)$$

to czas zrównania się tego napięcia z napięciem przetwarzanym U_x jest określony wyrażeniem

$$T_x = T \ln \frac{U_m}{U_m - U_x} \quad (9)$$

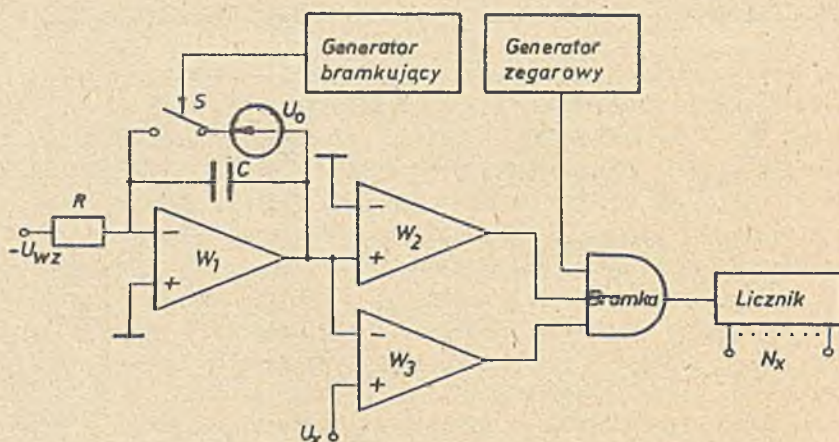
Jeżeli częstotliwość generatora zegarowego będzie się zmieniać według zależności

$$f_z(t) = f_z \left(1 - \frac{U_i(t)}{U_m}\right) = f_z e^{-\frac{t}{T}} \quad (10)$$

to uzyska się kompensację błędów nieliniowości przetwarzania.

Stosunkowo łatwa jest kompensacja błędów związanych z niedoskonałością komparatora oraz z procesami występującymi podczas startu generatora napięcia piłokształtnego. Bardzo często stosowany jest w tym celu układ z dwoma komparatorami (rys. 4). Napięcie wyjściowe komparatora zaczyna narastać od pewnego poziomu ujemnego $-U_0$. Przejście napięcia wejściowego komparatora W_2 przez zero powoduje otwarcie bramki dla sygnału zegarowego. Zamknięcie bramki następuje w momencie zrównania się napięć na wejściach komparatora W_3 . W metodzie tej eliminowane są błędy związane z opóźnieniem początku narastania i z niezerowym poziomem początkowym napięcia liniowo narastającego; ponadto jeżeli komparatory W_2 i W_3 są identyczne i pracują w identycznych warunkach (np. komparatory wykonane na jednym "chipie"), to następuje całkowita kompensacja nieczułości, napięcia niezrównoważenia oraz opóźnienia odpowiedzi komparatora.

W większości przypadków strukturalne metody podwyższenia dokładności przetwornika A/C z prostym przetwarzaniem napięcie-czas polegają na wprowadzeniu dwóch cykli przetwarzania [4], [5], [6], co pozwala na jednoczesne zmniejszenie kilku błędów przetwarzania.



Rys. 4. Przetwornik napięcie-czas z dwoma komparatorami

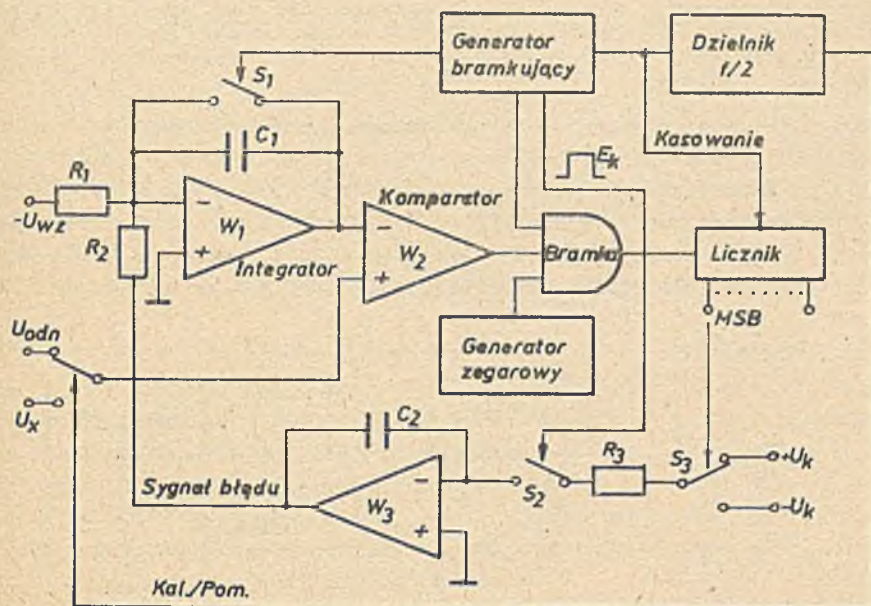
W jednej z metod [4], polegających na uzyskaniu cyfrowego równoważnika błędów przetwarzania i wprowadzeniu poprawki do licznika, możliwe jest zmniejszenie nieliniowości przetwarzania oraz kompensacja poziomu początkowego napięcia piłokształtnego i błędów wprowadzanych przez komparator. Przetwarzanie odbywa się według następującego schematu:

- 1) przetwarzanie napięcia U_x ,
- 2) określenie odcinka roboczego charakterystyki na podstawie otrzymanego N_x oraz wybór odpowiedniego napięcia odniesienia U_{odn} i,
- 3) przetworzenie napięcia U_{odn} i określenie błęd ΔN_1 na podstawie znanej poprawnej wartości N_1 ,
- 4) korekcja kodu N_x o wartość ΔN_1 .

W innej metodzie [4] w pierwszym cyklu przetwarzane jest napięcie $U_x + U_{wz}$, natomiast w drugim tylko napięcie wzorcowe U_{wz} i otrzymany w tym cyklu kod odejmowany jest od wyniku pierwszego przetwarzania. Osiąga się w ten sposób kompensację błędów związanych z niedokładnością elementów, zmianami temperaturowymi ich parametrów, początkiem narastania napięcia piłokształtnego i niedoskonałością komparatora.

W pracy [5] zaproponowano układ kompensujący błędy wywołane nieprawidłowym nachyleniem napięcia piłokształtnego oraz nieprawidłową częstotliwością przebiegu zegarowego (rys. 5).

Przetwarzanie odbywa się w dwóch cyklach. W cyklu pierwszym - kalibracji - przetwarzane jest napięcie U_{odn} równe 8 V w przypadku przetwornika o zakresie 10 V. Po zakończeniu przetwarzania generator bramkujący generuje impuls E_k zamykający klucz S_2 na ściśle określony czas. W zależności od stanu MSB na wejście układu pamiętającego, zbudowanego na wzmacniaczu W_3 , podawane jest napięcie U_k o odpowiedniej polaryzacji.



Rys. 5. Układ z korekcją nachylenia napięcia liniowo narastającego

Jeżeli nachylenie przebiegu piłkowształtnego jest zbyt duże lub częstotliwość przebiegu zegarowego jest zbyt mała, to do wejścia wzmacniacza W_3 dołączane jest napięcie $-U_k$. Parametry układu pamiętającego są dobrane tak, że w jednym cyklu kalibracji następuje korekcja nachylenia o wartość odpowiadającą $\pm \frac{1}{4}$ LSB. W drugim cyklu przetwarzane jest napięcie U_x .

Przedstawiona struktura umożliwia osiągnięcie dokładności rzędu 0,01%, przy czym przetwornik czteropozycyjny o błędzie początkowym 10%, z okresem przetwarzania synchronizowanym przez napięcie sieci, osiąga pełną dokładność po kilku minutach od chwili włączenia.

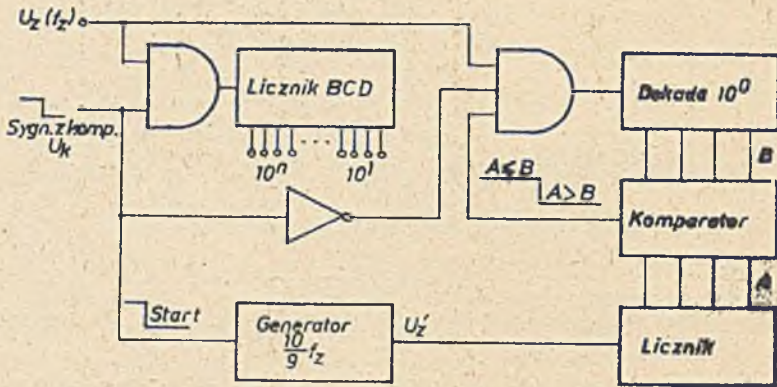
4. Metody korekcji błędów powstających w części cyfrowej przetwornika

Niezbyt duża dokładność praktycznych rozwiązań przetworników A/C z prostym przetwarzaniem napięcie-czas nie narzuca zbyt ostrych wymagań na dokładność i stałość częstotliwości wzorcowej, tym bardziej, że powolne zmiany tej częstotliwości łatwo jest skompensować w układzie z rys. 5.

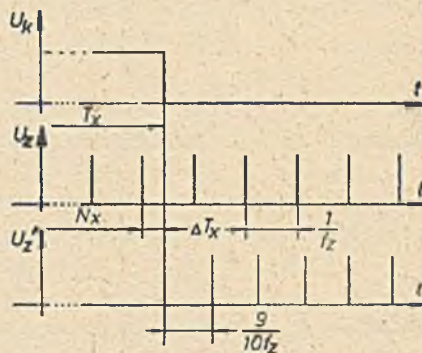
Błędem bardziej istotnym, niż niedokładność częstotliwości wzorcowej jest błąd kwantowania. Zmniejszenie tego błędu poprzez zwiększenie częstotliwości wzorcowej jest niecelowe, gdyż prowadzi do zmiany współczynnika przetwarzania. Często stosowanym sposobem zmniejszenia błędu kwantowania jest synchronizacja startu generatora napięcia piłkowształtnego z genera-

torem zegarowym oraz wprowadzenie stałego opóźnienia $\frac{1}{2f_z}$ sygnału z komparatora [4]. Sposób ten pozwala zmniejszyć maksymalny błąd kwantowania równy $\frac{1}{f_z}$ o połowę.

Dziesięciokrotne zwiększenie dokładności pomiaru czasu T_x przy niezmienionej częstotliwości wzorcowej f_z możliwe jest w układzie z rys. 6a, przy czym zasada pomiaru wyjaśniona jest na rys. 6b. W układzie tym zasadniczą trudność sprawia synchronizacja startu generatora pomocniczego ze zmianą stanu komparatora. Możliwe jest dalsze zwiększenie dokładności pomiaru poprzez odpowiedni dobór częstotliwości generatora pomocniczego.



Rys. 6. Układ zwiększający dokładność pomiaru czasu:
a) schemat blokowy



Rys. 6. Układ zwiększający dokładność pomiaru czasu:
b) przykładowe przebiegi czasowe dla $\Delta T_x = \frac{0,4}{f_z}$

5. Przetwarzanie napięcia stałego z nałożonym napięciem sinusoidalnie zmiennym:

Zgodnie z uwagami podanymi podczas omawiania błędu przetwarzania zmiany napięcia wejściowego U_x podczas przetwarzania powoduje powstanie błędu dynamicznego. Założenie maksymalnej wartości błędu dynamicznego $\Delta_{dyn\ max}$ wprowadza ograniczenie na maksymalną częstotliwość przetwarzania napięcia sinusoidalnego

$$\Gamma_{max} = \frac{\Delta_{dyn\ max}}{2\pi \Delta T_{\epsilon\ max}} \quad (11)$$

Δ - oznacza amplitudę przetwarzanego napięcia sinusoidalnego.

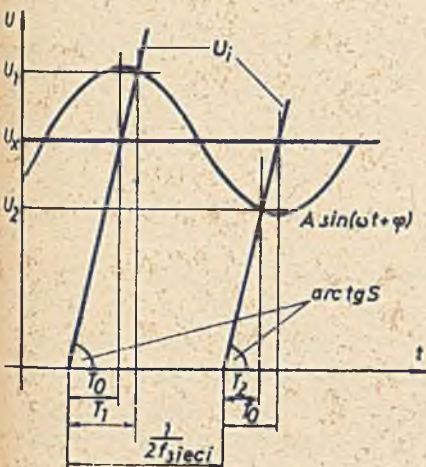
Znaczne zmniejszenie dynamicznego błędu przetwarzania możliwe jest poprzez wprowadzenie układu pamiętającego chwilową wartość napięcia przetwarzanego w momencie rozpoczęcia przetwarzania.

W większości przypadków nałożone napięcie sinusoidalne, w szczególności napięcie o częstotliwości sieci, jest sygnałem zakłócającym. W sytuacji tej wynik przetwarzania może znacznie różnić się od wartości odpowiadającej składowej stałej napięcia wejściowego.

Często częstotliwość przetwarzania synchronizowana jest z częstotliwością sieci, nie usuwa to jednak błędu przetwarzania, lecz likwiduje jedynie "migotanie" na najniższych pozycjach [5], [6].

W celu zmniejszenia wpływu zakłóceń sieciowych zaproponować można dwukrotne przetwarzanie oraz określenie średniej arytmetycznej wyników obu

przetwarzań, przy czym częstotliwość przetwarzania powinna być dwukrotnie wyższa od częstotliwości sieci. Jeżeli współczynnik skali przetwornika zostanie dobrany w ten sposób, że wynik jednego przetwarzania będzie odpowiadał połowie napięcia wejściowego oraz stan licznika po pierwszym przetworzeniu będzie stanem początkowym dla zliczania w drugim cyklu przetwarzania, to wynik końcowy drugiego przetwarzania będzie średnią arytmetyczną wyników obu przetwarzań. Przy oznaczeniach jak na rys. 7



rys. 7. Przebiegi czasowe napięć w przypadku dwukrotnego przetwarzania napięcia stałego z nałożonym napięciem o częstotliwości sieciowej

$$\begin{aligned} \Delta &= U_{sr} - U_x = \frac{U_1 + U_2}{2} - U_x = \\ &= \cos\left(\frac{\omega(T_1 + T_2)}{2} + \varphi\right) \sin\left(\frac{\omega(T_1 - T_2)}{2}\right) \quad (12) \end{aligned}$$

Po rozwinięciu funkcji sinus w szereg potęgowy wokół punktów T_0 otrzymamy:

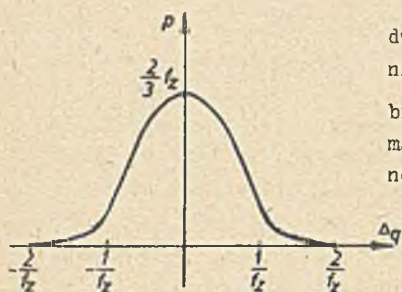
się zależność określającą stosunek maksymalnego błędu średniej do błędu maksymalnego pojedynczego przetwarzania

$$\frac{\Delta_{\max}}{A} = \sin \frac{\sqrt{S^2 + 2\omega^2 A^2} - S}{\omega A} \quad (13)$$

przy czym założono, że $S \gg \omega A$.

W przypadku przetwornika o zakresie 10 V i czasie narastania napięcia liniowego 5 ms, przetwarzającego dwukrotnie napięcie z nałożonym przebiegiem sinusoidalnym o amplitudzie 0,5 V i częstotliwości 50 Hz, maksymalny błąd średniej osiąga wartość rzędu 0,035 V.

Należy zauważyć, że ze względu na pomiar dwóch odcinków czasu maksymalny błąd kwantowania wynosi $\pm \frac{2}{f_z}$, a jego rozkład prawdopodobieństwa, będący złożeniem rozkładów z rys. 2c, ma postać jak na rys. 8 i określony jest zależnościami:



Rys. 8. Rozkład prawdopodobieństwa błędu kwantowania w przypadku sumowania wyników dwóch pomiarów czasu

$$p(\Delta q) = \begin{cases} f_z^2 \left(\frac{2}{3f_z} - f_z \Delta q^2 \pm f_z^2 \frac{\Delta q^3}{2} \right) & \text{dla } |\Delta q| \leq \frac{1}{f_z} \\ f_z^2 \left(\frac{4}{3f_z} \pm 2 \Delta q + f_z \Delta q^2 \pm f_z^2 \frac{\Delta q^3}{6} \right) & \text{dla } \frac{1}{f_z} \leq |\Delta q| \leq \frac{2}{f_z} \end{cases} \quad (14)$$

Błąd kwantowania rzadko przyjmuje wartości zbliżone do ekstremalnych $(\pm \frac{2}{f_z})$ - prawdopodobieństwo wystąpienia błędu przekraczającego $\pm \frac{1}{f_z}$ wynosi 0,08; natomiast dla błędu kwantowania przekraczającego $\pm \frac{3}{2f_z}$ prawdopodobieństwo to nie przekracza wartości 0,006.

6. Uwagi końcowe

Przeprowadzone rozważania wykazują, że w zastosowaniach nie wymagających dużych szybkości i ekstremalnie małych błędów przetwarzania przetworniki analogowo-cyfrowe z prostym przetwarzaniem napięcia w czas mogą stanowić tanią i niezbyt skomplikowaną alternatywę dla przetworników działających według innych zasad przetwarzania. Potwierdzeniem tej tezy może być szereg kompletnych rozwiązań woltomierzy cyfrowych [2], [5], [6], pracujących w oparciu o zmodyfikowane metody prostego przetwarzania napięcie-czas.

LITERATURA

- [1] SCHMID H.: Electric analog/digital conversions. Van Nostrand Reinhold, London 1971.
- [2] BOGDAN T.: Multimetry cyfrowe. WKŁ, Warszawa 1978.
- [3] FILIUS Z.: Układ mnożenia analogowego w czterech ćwiartkach na zasadzie modulacji generatora piłozębnego. Praca dyplomowa, Instytut Elektroniki Politechniki Śląskiej, Gliwice 1976.
- [4] BOGDANOV V.V., BOGORODICKIJ A.A., RYŻEVSKIJ A.G., SMAGIN JU.A., ŠLJAN-DIN V.M.: Strukturnyje metody povyšeniya točnosti analogo-cifrovogo preobrazovaniya. Avtomatika i Vychislitel'naya Technika nr 6/1971.
- [5] BARNES J.: Improve single-slope a/d accuracy. Electronic Design, vol. 21, nr 2, 18 January 1973.
- [6] BARNES J.: Improved single-ramp A/D converter. New Electronics, vol. 6, nr 8, 17 April 1973.
- [7] GORDON B.M.: Linear Electronics Analog/Digital Conversion Architectures, Their Origins, Parameters, Limitations, and Applications, IEEE Transactions on CAS, vol. CAS-25, nr 7, July 1978.

ПОГРЕШНОСТИ АНАЛОГО-ЦИФРОВЫХ ПРЕОБРАЗОВАТЕЛЕЙ
С НЕПОСРЕДСТВЕННЫМ ПРЕОБРАЗОВАНИЕМ НАПРЯЖЕНИЕ-ВРЕМЯ
И МЕТОДЫ ИХ УСТРАНЕНИЯ

Р е з ю м е

В статье представлены структурные возможности улучшения свойств преобразователей с непосредственным преобразованием напряжение-время. В первую очередь обсуждена полная погрешность преобразования. Затем представлены структуры, позволяющие уменьшить аналоговые и цифровые погрешности а также увеличить сетевую помехоустойчивость преобразователя. Установлено, что в случае некоторого применения модифицированные преобразователи с непосредственным преобразованием напряжение-время могут быть более дешевыми и менее усложненными, чем другие аналого-цифровые, при сохранении сравниваемых параметров.

ERRORS OF ANALOGUE-TO-DIGITAL SINGLE-SLOPE CONVERTERS AND METHODS OF REDUCING THEM

S u m m a r y

The structural methods of improving the properties of the single-slope analogue-to-digital converter are described. At first, the total error of conversion is discussed. Next, the structures enabling the reduction of the analogue and digital errors and increasing the resistance to line interference are presented. It was stated that in some applications modified single-slope converters may be cheaper and less complicated than other A/D converters, retaining comparable parameters.