

CMOS
ITE

KY 1010

OS



UKŁADY LOGICZNE CMOS

SERIA MCY 74XXXN
MCY 64XXXN

Karta serii stanowi całość
tylko z kartą typu

Układy logiczne CMOS są zbudowane z tranzystorów wzbogacanych p- i n- kanałowych, wytworzonych na jednej płytce monokryształu /technologia komplementarna MOS/. Ich podstawowym przeznaczeniem jest praca w układach cyfrowych automatyki, telekomunikacji i miernictwa oraz maszyn liczących średniej szybkości, gdzie wymagany jest niski pobór mocy i/lub wysoka odporność na zakłócenia. Cechy charakterystyczne:

- zakres napięć zasilania: 3 + 18 V,
- wszystkie wejścia i wyjścia buforowane /w układach typowych/,
- wszystkie wejścia zabezpieczone przed przebiciem ładunkiem elektrostatycznym,
- symetryczne charakterystyki wyjściowe w stanie niskim i wysokim,
- typowa obciążalność - 2 układy TTL-L, 1 TTL-LS,
- obudowa plastikowa,
- typowy margines szumów: 1 V przy $U_{DD} = 5$ V, 2 V przy $U_{DD} = 10$ V, 2,5 V przy $U_{DD} = 15$ V.

WSTĘPNA KARTA KATALOGOWA

TYPOWE ELEKTRYCZNE PARAMETRY STATYCZNE /dla wszystkich układów, jeżeli nie są wyspecyfikowane inaczej/

Nazwa parametru	Symbol	Jednostka	t_{min}^{MM}	Wartość			t_{max}^{MM}	Warunki pomiaru		
				25°C				U_o [V]	U_I [V]	U_{DD} [V]
				min.	typ.	max.				
1	2	3	4	5	6	7	8	9	10	11
Spoczynkowy prąd zasilania*) Bramki i inwertery Przerzutniki i bramki złożone Układy MSI	I_{DDmax}	/uA	0,25	-	0,01	0,25	7,5	-	0;5 ^{MMMM})	5
			0,5	-	0,01	0,5	15	-	0;10	10
			1	-	0,01	1	30	-	0;15	15
			5	-	0,02	5	150	-	0;20	20
		/uA	1	-	0,02	1	30	-	0;5	5
			2	-	0,02	2	60	-	0;10	10
			4	-	0,02	4	120	-	0;15	15
			20	-	0,04	20	600	-	0;20	20
		/uA	5	-	0,04	5	150	-	0;5	5
10	-		0,04	10	300	-	0;10	10		
20	-		0,04	20	600	-	0;15	15		
100	-		0,08	100	3000	-	0;20	20		
Prąd wyjściowy w stanie niskim	I_{OLmin}	mA	0,64	0,51	1	-	0,36	0,4	0;5	5
			1,6	1,3	2,6	-	0,9	0,5	0;10	10
			4,2	3,4	6,8	-	2,4	1,5	0;15	15
Prąd wyjściowy w stanie wysokim	I_{OHmin}	mA	-0,64	-0,51	-1	-	-0,36	4,6	0;5	5
			-2	-1,6	-3,2	-	-1,15	2,5	0;5	5
			-1,6	-1,3	-2,6	-	-0,9	9,5	0;10	10
			-4,2	-3,4	-6,8	-	-2,4	13,5	0;15	15

TYPOWE ELEKTRYCZNE PARAMETRY STATYCZNE c.d.

1	2	3	4	5	6	7	8	9	10	11
Napięcie wyjściowe w stanie niskim	U_{OLmax}	V	0,05 0,05 0,05	- - -	0 0 0	0,05 0,05 0,05	0,05 0,05 0,05	- - -	0;5 0;10 0;15	5 10 15
Napięcie wyjściowe w stanie wysokim	U_{OHmin}	V	4,95 9,95 14,95	4,95 9,95 14,95	5 10 15	- - -	4,95 9,95 14,95	- - -	0;5 0;10 0;15	5 10 15
Napięcie wejściowe w stanie niskim	U_{ILmax}	V	1,5 3 4	- - -	- - -	1,5 3 4	1,5 3 4	0,5;4,5 1;9 1,5;13,5	- - -	5 10 15
Napięcie wejściowe w stanie wysokim	U_{IHmin}	V	3,5 7 11	3,5 7 11	- - -	- - -	3,5 7 11	0,5;4,5 1;9 1,5;13,5	- - -	5 10 15
Prąd wejściowy	$I_{I_{max}}$	/ μ A	$\pm 0,1$	-	$\pm 10^{-5}$	$\pm 0,1$	± 1	-	0;18	18

*) klasyfikację układów logicznych CMOS podano w tabeli na str. 4

**) $t_{min} = 0^{\circ}C$, $t_{max} = 70^{\circ}C$ dla serii MCY 74XXXN

$t_{min} = -40^{\circ}C$, $t_{max} = 85^{\circ}C$ dla serii MCY 64XXXN

***); oznacza "albo"

Uwaga: wszystkie nie wykorzystane wejścia powinny być odpowiednio spolaryzowane przez podłączenia do U_{SS} lub U_{DD} .

1
3
1

DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE

Napięcie zasilania	U _{DD}	-0,5 + +20V
Napięcie wejściowe	U _I	-0,5 V + U _{DD} + 0,5 V
Graniczny prąd wejściowy	I _I	±10 mA
Zakres temperatur pracy	t _{amb}	0 + 70°C dla MCY 74XXXN -40 + 85°C dla MCY 64XXXN
Zakres temperatur przechowywania	t _{stg.}	-55 + +125°C
Temperatura lutowania	t _{sol}	350°C 270°C
- ręcznego /max. 4s/,		
- automatycznego		

KLASYFIKACJA UKŁADÓW CMOS

Bramki i inwertery	Przerzutniki i bramki złożone	Układy MSI
MCY 74000 MCY 74001	MCY 74013	MCY 740102
MCY 64000 MCY 64001	MCY 64013	MCY 640102
MCY 74002 MCY 74011	MCY 74027	MCY 740103
MCY 64002 MCY 64011	MCY 64027	MCY 640103
MCY 74012 MCY 74023	MCY 74049 ^{*)}	MCY 74724
MCY 64012 MCY 64023	MCY 64049	MCY 64724
MCY 74025 MCY 74066 ^{*)}	MCY 74050 ^{*)}	MCY 74028
MCY 64025 MCY 64066	MCY 64050	MCY 64028
MCY 74069 ^{*)} MCY 74071		
MCY 64069 MCY 64071		
MCY 74072 MCY 74081		
MCY 64072 MCY 64081		
^{*)} układy nietypowe		

INSTYTUT TECHNOLOGII ELEKTRONOWEJ

Al. Lotników 32/46

02-668 Warszawa

tel. 43-54-01

tlx 815647

Cena 40 zł

Maj 1987

Druk ZOINTE ITE zam. 71/87 n. 300

PRAWO REPRODUKCJI ZASTRZEŻONE



INSTYTUT TECHNOLOGII ELEKTRONOWEJ

BRANKI LOGICZNE CMOS

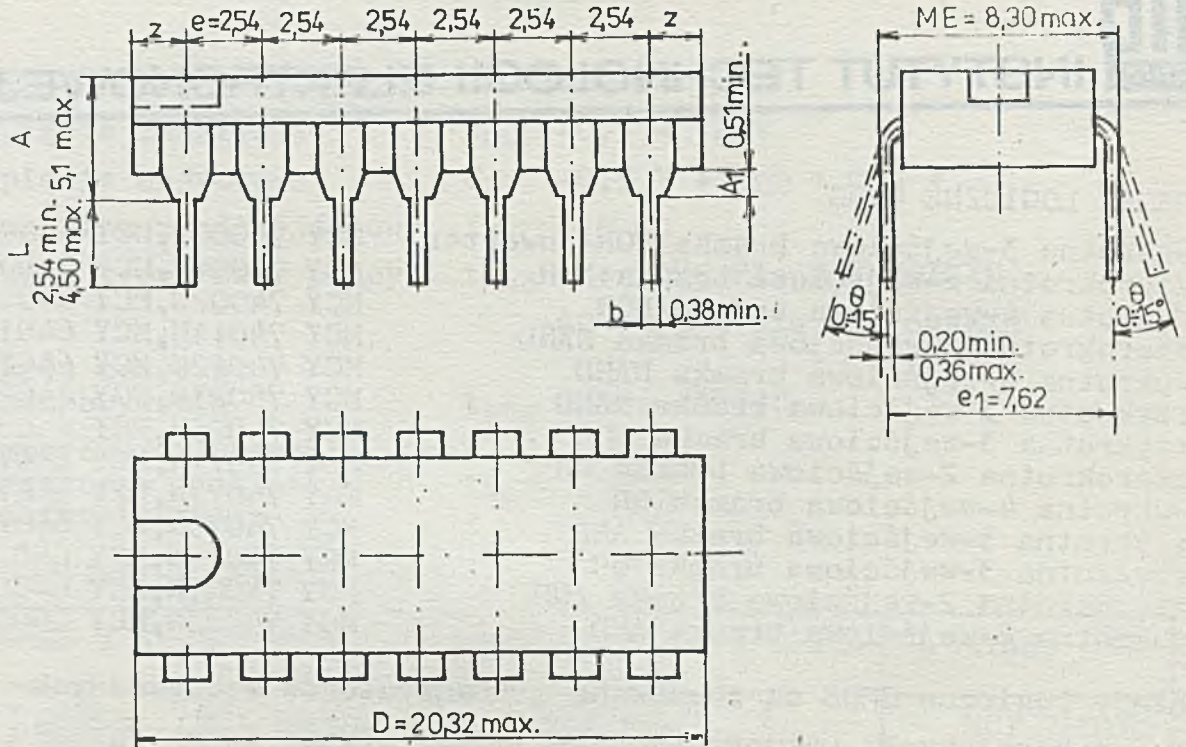
Dwukrotna 3-wejściowa bramka NOR+inwerter	MCY 74000N, MCY 64000N
Czterokrotna 2-wejściowa bramka NOR	MCY 74001N, MCY 64001N
Dwukrotna 4-wejściowa bramka NOR	MCY 74002N, MCY 64002N
Czterokrotna 2-wejściowa bramka NAND	MCY 74011N, MCY 64011N
Dwukrotna 4-wejściowa bramka NAND	MCY 74012N, MCY 64012N
Trzykrotna 3-wejściowa bramka NAND	MCY 74023N, MCY 64023N
Trzykrotna 3-wejściowa bramka NOR	MCY 74025N, MCY 64025N
Czterokrotna 2-wejściowa bramka OR	MCY 74071N, MCY 64071N
Dwukrotna 4-wejściowa bramka OR	MCY 74072N, MCY 64072N
Trzykrotna 3-wejściowa bramka AND	MCY 74073N, MCY 64073N
Trzykrotna 3-wejściowa bramka OR	MCY 74075N, MCY 64075N
Czterokrotna 2-wejściowa bramka AND	MCY 74081N, MCY 64081N
Dwukrotna 4-wejściowa bramka AND	MCY 74082N, MCY 64082N

Układy logiczne CMOS są zbudowane z tranzystorów wzbogacanych p- i n-kanalowych, wytworzonych na jednej płytce monokryształu /technologia komplementarna MOS/. Ich podstawowym przeznaczeniem jest praca w układach cyfrowych automatyki, telekomunikacji i miernictwa oraz maszyn liczących średniej szybkości, gdzie wymagany jest niski pobór mocy i/lub wysoka odporność na zakłócenia.

CECHY CHARAKTERYSTYCZNE

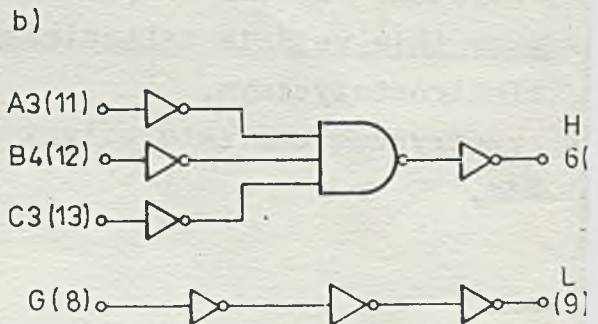
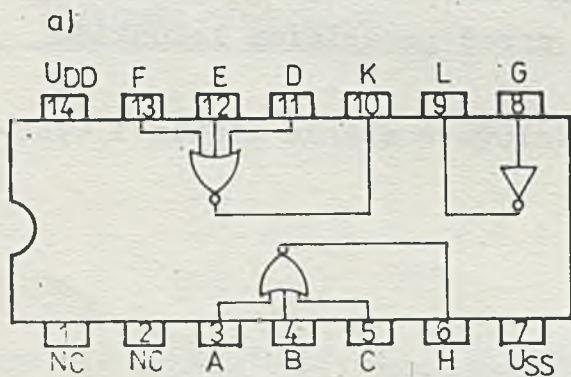
- zakres napięć zasilania $3 \div 18$ V,
- wszystkie wejścia i wyjścia buforowane,
- wszystkie wejścia zabezpieczone przed przebicciem ładunkiem elektrostatycznym,
- symetryczne charakterystyki wyjściowe w stanie niskim i wysokim,

WSTĘPNA KARTA KATALOGOWA



Obudowa 14-wyprowadzeniowa typu CE-70

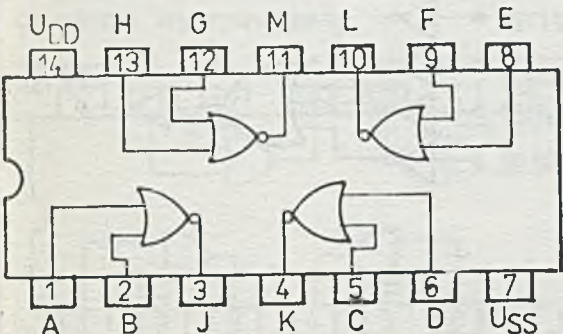
- typowa obciążalność: 2 układy TTL-L, 1 TTL-LS,
- obudowa plastikowa,
- typowy margines szumów: 1 V przy $U_{DD} = 5 V$, 2 V przy $U_{DD} = 10 V$, 2,5 V przy $U_{DD} = 15 V$.



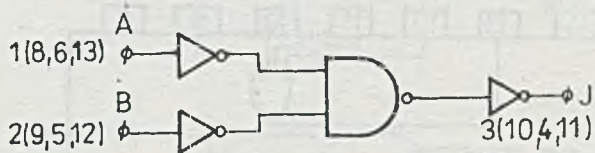
Układy MCY 7400N, MCY 6400N: a) układ wyprowadzeń, b) pojedyncza bramka i łańcuch inwerterów

4 x NOR

a) układ wyprowadzeń

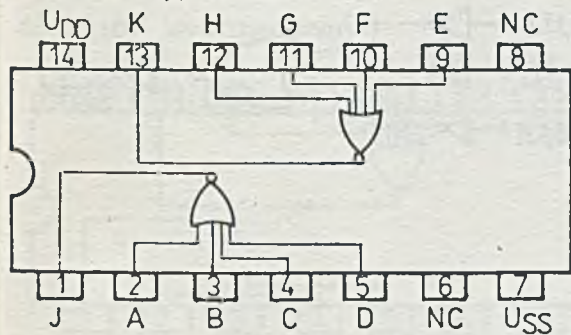


b) pojedyncza bramka

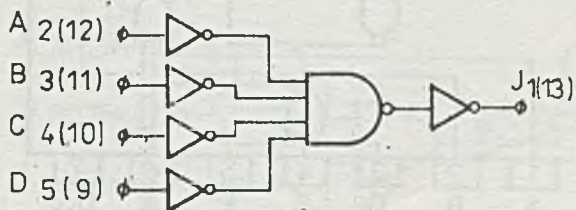


Układy MCY 74001N i MCY 64001N

a) układ wyprowadzeń

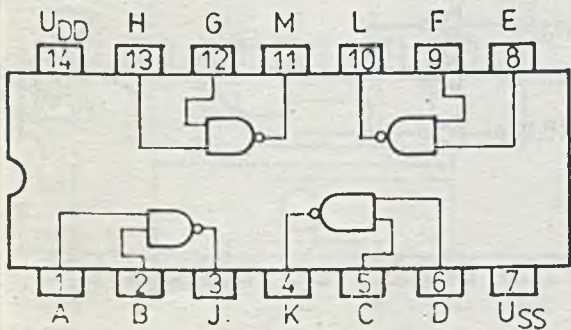


b) pojedyncza bramka

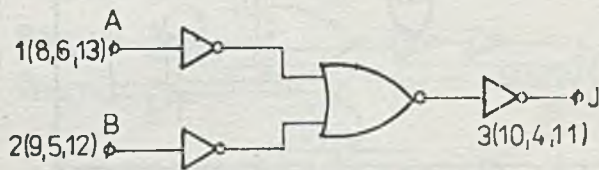


Układy MCY 74002N i MCY 64002N

a) układ wyprowadzeń



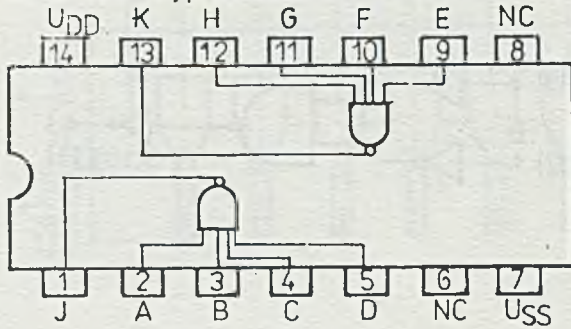
b) pojedyncza bramka



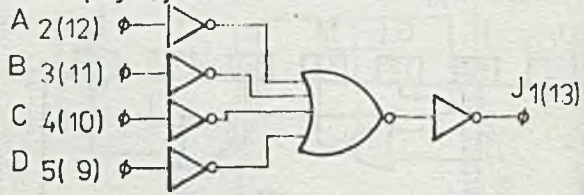
NAND

Układy MCY 74011N i MCY 64011N

a) układ wyprowadzeń

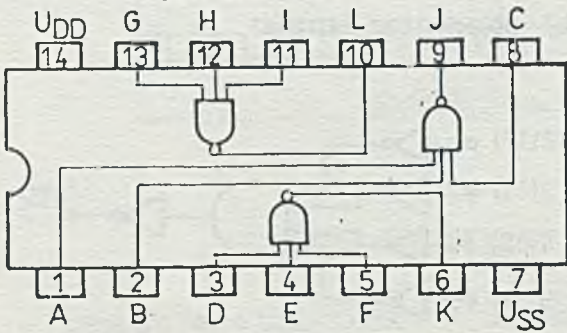


b) pojedyncza bramka

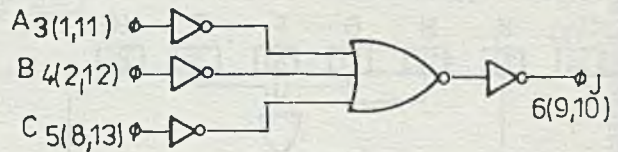


Układy MCY 74012N i MCY 64012N

a) układ wyprowadzeń

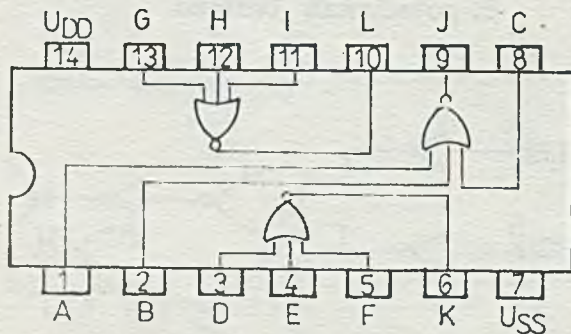


b) pojedyncza bramka

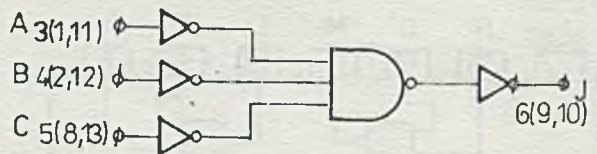


Układy MCY 74023N i MCY 64023N

a) układ wyprowadzeń



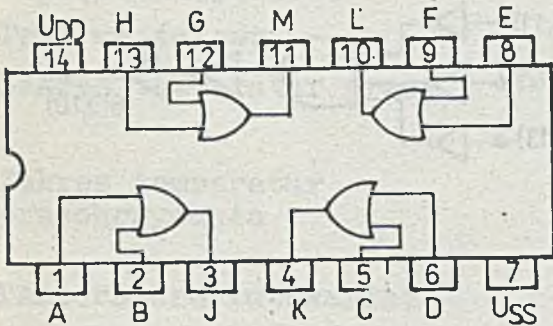
b) pojedyncza bramka



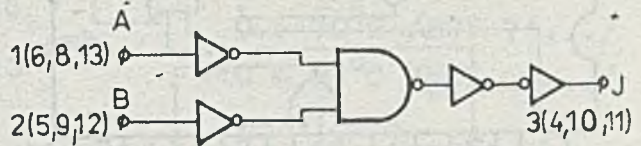
Układy MCY 74025N i MCY 64025N

4x OR

a) układ wyprowadzeń



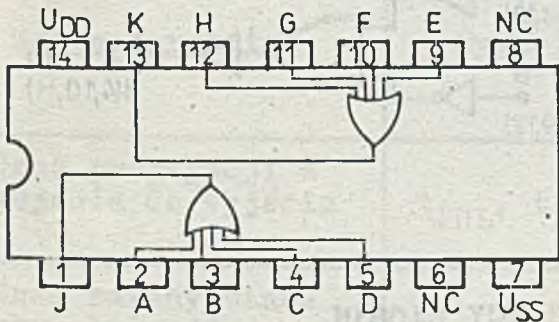
b) pojedyncza bramka



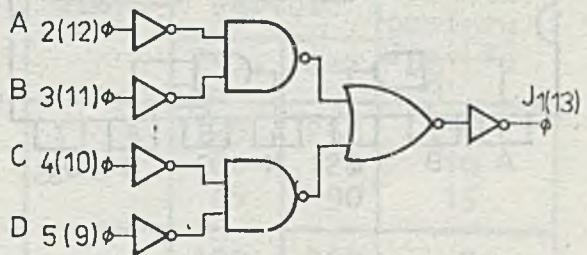
Układy MCY 74071N i MCY 64071N

2x OR

a) układ wyprowadzeń



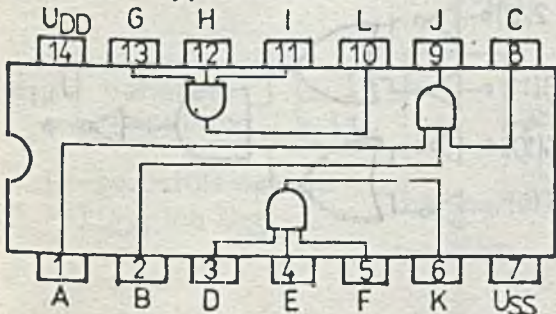
b) pojedyncza bramka



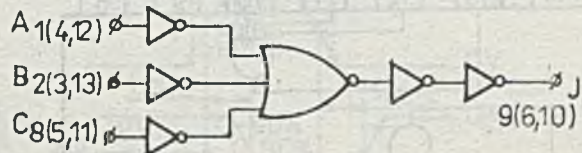
Układy MCY 74072N i MCY 64072N

3x AND

a) układ wyprowadzeń

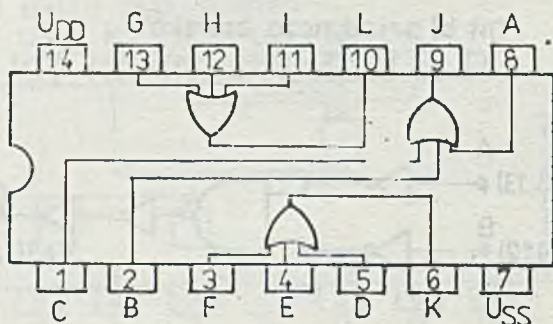


b) pojedyncza bramka

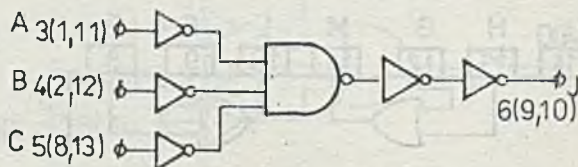


Układy MCY 74073N i MCY 64073N

a) układ wyprowadzeń

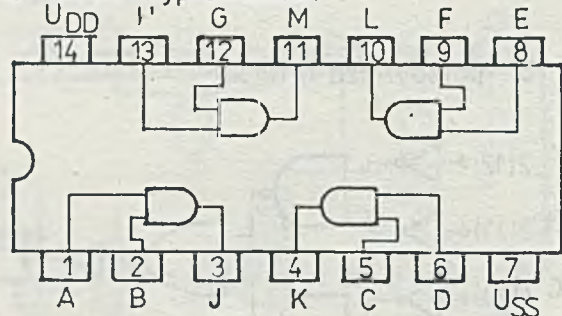


b) pojedyncza bramka

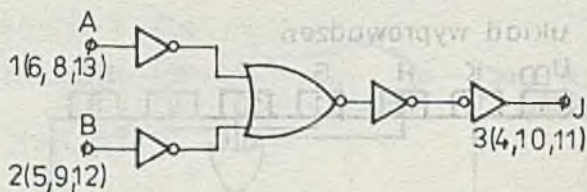


Układy MCY 74075N i MCY 64075N

a) układ wyprowadzeń

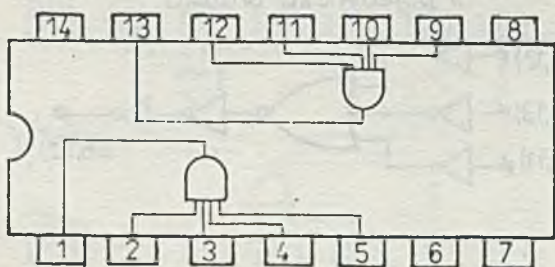


b) pojedyncza bramka

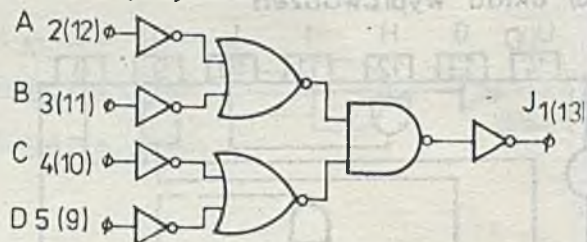


Układy MCY 74081N i MCY 64081N

a) układ wyprowadzeń



b) pojedyncza bramka



Układy MCY 74082N i MCY 64082N

DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE

Napięcie zasilania	U_{DD}	$-0,5 \div +20 \text{ V}$
Napięcie wejściowe	U_I	$-0,5 \div U_{DD} + 0,5 \text{ V}$
Prąd wejściowy	I_I	$\pm 10 \text{ mA}$
Zakres temperatur pracy	t_{amb}	$0 \div 70^\circ\text{C} / \text{MCY 74...}/$ $-40 \div 85^\circ\text{C} / \text{MCY 64...}/$
Zakres temperatur przechowywania	t_{stg}	$-55 \div 125^\circ\text{C}$

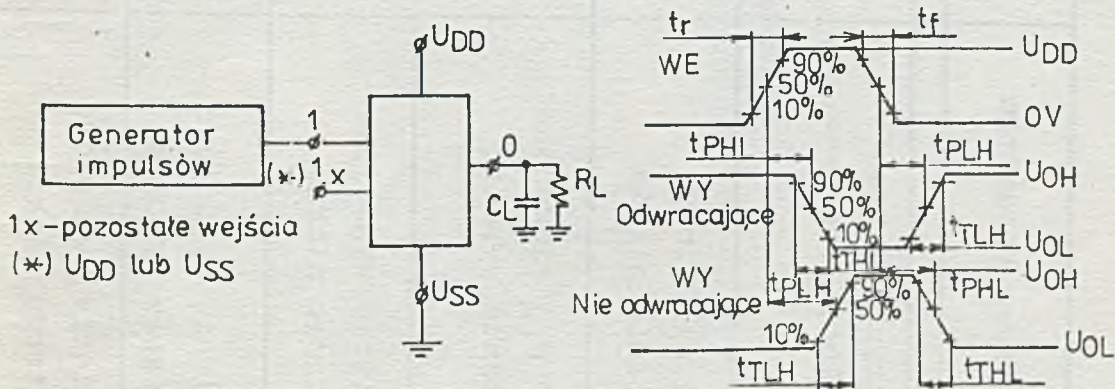
Temperatura lutowania:

- ręcznego /max. 4s/	350°C
- automatycznego	270°C

Maksymalna moc strat	P_D	500 mW
----------------------	-------	------------------

PARAMETRY DYNAMICZNE / $t_{amb}=25^\circ\text{C}, t_r=t_f=20\text{ns}, C_L=50 \text{ pF}, R_L=200 \text{ k}\Omega /$

Nazwa parametru	Symbol	Jedn.	Wartość		Warunki pomiaru $U_{DD} [\text{V}]$
			typ.	max.	
Czas propagacji z wejścia do wyjścia	t_{PHL}, t_{PLH}	ns	125	250	5
			60	120	10
			45	90	15
Czas zmiany stanu sygnału wyjściowego	t_{TLH}, t_{THL}	ns	100	200	5
			50	100	10
			40	80	15
Pojemność wejściowa	C_I	pF	5	7,5	-



Definicje parametrów dynamicznych

PARAMETRY STATYCZNE dla wszystkich układów

Nazwa parametru	Symbol	Jedn.	Wartość					Warunki pomiaru		
			t _{min.} *)	25°C			t _{max.} **)	U ₀ [V]	U _I [V]	U _{DD} [V]
				min.	typ.	max.				
1	2	3	4	5	6	7	8	9	10	11
Spoczynkowy prąd zasilania	I _{DD}	μA	0,25	-	0,01	0,25	7,5	-	0;5	5
			0,5	-	0,01	0,5	15	-	0;10	10
			1	-	0,01	1	30	-	0;15	15
			5	-	0,02	5	150	-	0;20	20
Prąd wyjściowy w stanie niskim	I _{OL}	mA	0,64	0,51	1	-	0,36	0,4	0;5	5
			1,6	1,3	2,6	-	0,9	0,5	0;10	10
			4,2	3,4	6,8	-	2,4	1,5	0;15	15
Prąd wyjściowy w stanie wysokim	I _{OH}	mA	-0,64	-0,51	-1	-	-0,36	4,6	0;5	5
			-2	-1,6	-3,2	-	-1,15	2,5	0;5	5
			-1,6	-1,3	-2,6	-	-0,9	9,5	0;10	10
			-4,2	-3,4	-6,8	-	-2,4	13,5	0;15	15
Napięcie wyjściowe w stanie niskim	U _{OL}	V	0,05	-	0	0,05	0,05	-	0;5	5
			0,05	-	0	0,05	0,05	-	0;10	10
			0,05	-	0	0,05	0,05	-	0;15	15
Napięcie wyjściowe w stanie wysokim	U _{OH}	V	4,95	4,95	5	-	4,95	-	0;5	5
			9,95	9,95	10	-	9,95	-	0;10	10
			14,95	14,95	15	-	14,95	-	0;15	15
Napięcie wejściowe w stanie niskim	U _{IL}	V	1,5	-	-	1,5	1,5	0,5;4,5	-	5
			3	-	-	3	3	1;9	-	10
			4	-	-	4	4	1,5;13,5	-	15

1	2	3	4	5	6	7	8	9	10	11
Napięcie wejściowe w stanie wysokim	U_{IH}	V	3,5 7 11	3,5 7 11	- - -	- - -	3,5 7 11	0,5;4,5 1;9 1,5;13,5	- - -	5 10 15
Prąd wejściowy	I_I	μA	$\pm 0,1$	-	$\pm 10^{-5}$	$\pm 0,1$	$\pm 1,$	-	0;18	18

* $t_{min.} = 0^{\circ}C, t_{max.} = 70^{\circ}C$ dla serii MCY 74000N

$t_{min.} = -40^{\circ}C, t_{max.} = 85^{\circ}C$ dla serii MCY 64000N

UWAGA:

Wszystkie nie wykorzystane wejścia powinny być odpowiednio spolaryzowane
poprzez podłączenie do U_{SS} lub U_{DD} .

WYMAGANIA DODATKOWE

Przechowywanie i transport wyrobu

Układy powinny być przechowywane w sposób zapewniający zwarcie elektryczne wszystkich wyprowadzeń. Zaleca się stosowanie gąbki przewodzącej, folii aluminiowej i innych materiałów przewodzących.

Montaż układów

Podczas montażu układów zalecane jest stosowanie obręczek uziemiających o rezystancji $1\text{ M}\Omega$ do ziemi, uziemienie stołu montażowego, uziemienie narzędzi montażowych /jak lutownica itp./. Niedozwolony jest montaż i demontaż układów pod napięciem na którymkolwiek z wyprowadzeń.

Układy aplikacyjne

Wszystkie nie wykorzystane wejścia powinny być połączone z masą $/U_{SS}/$ lub zasilaniem $/U_{DD}/$ odpowiednio do pełnionej funkcji logicznej.

INSTYTUT TECHNOLOGII ELEKTRONOWEJ

Al. Lotników 32/46

02-668 Warszawa

tel. 435401

tlx 815647

Druk ZOINTE ITE zam. 107/84 n. 1000

Cena 30 zł

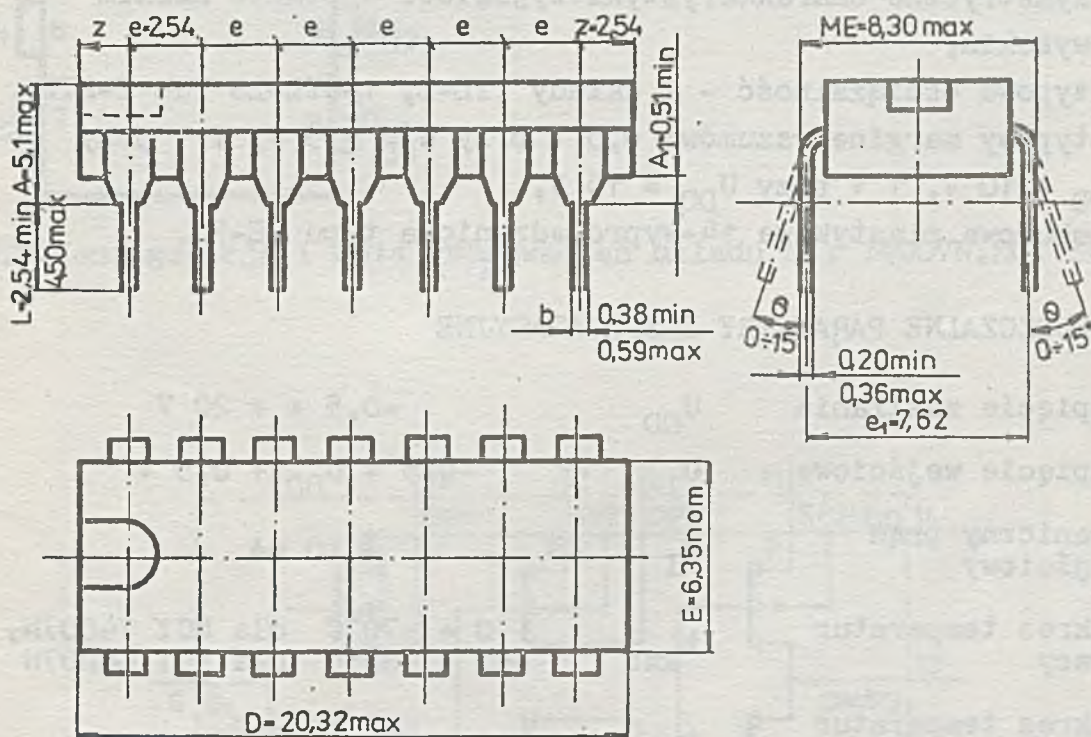
PRAWO REPRODUKCJI ZASTRZEŻONE

Maj 1984

DWUKROTNA PARA KOMPLEMENTARNA
Z INWERTEREM

MCY 74007N
MCY 64007N

Układy MCY 74007N, MCY 64007N zawierają 3 n-kanalowe oraz 3 p-kanalowe wzbogacane tranzystory MOS. Przez wprowadzenia dostępne są po dwa tranzystory n- i p-kanalowe oraz inwerter CMOS /rys.1/



Rys. 1. Obudowa typu CE70

WSTĘPNA KARTA KATALOGOWA

Układy są przeznaczone do pracy w zespołach:

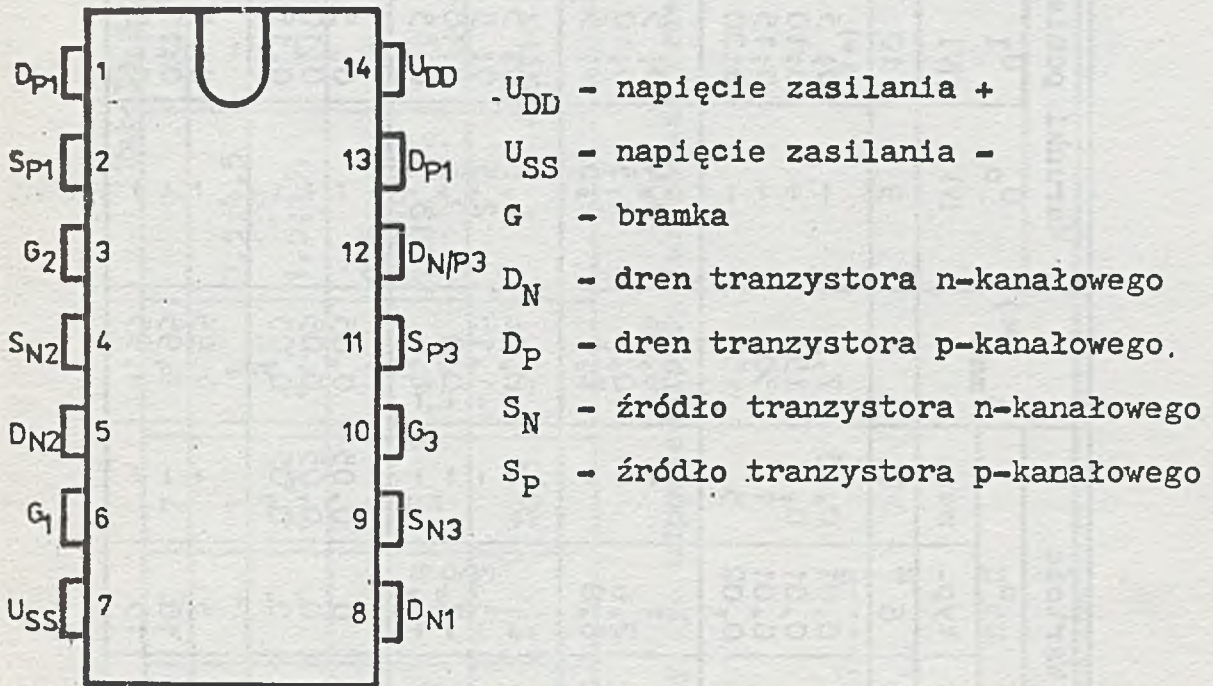
- inwerterów,
- kształtowania impulsów,
- wzmacniaczy liniowych,
- wzmacniaczy o dużej impedancji wejściowej,
- bramek transmisyjnych,
- bramek funkcyjnych.

Cechy charakterystyczne:

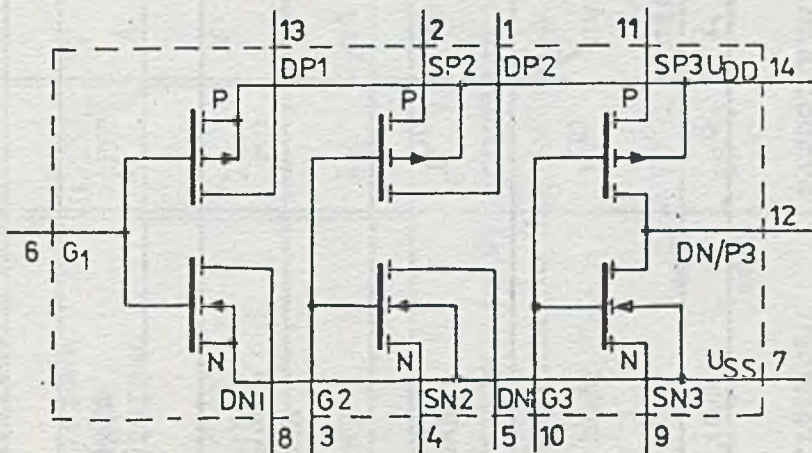
- zakres napięć zasilania 3 ± 18 V,
- wszystkie wejścia zabezpieczone przed przebicciem ładunkiem elektrostatycznym,
- symetryczne charakterystyki wyjściowe w stanie niskim i wysokim,
- typowa obciążalność - 2 układy TTL-L, 1-TTL-LS lub 2-HTL,
- typowy margines szumów: 0,5 V przy $U_{DD} = 5$ V, 1 V przy $U_{DD} = 10$ V, 1 V przy $U_{DD} = 15$ V,
- obudowa plastikowa 14-wyprowadzeniowa typu CE-70.

DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE

Napięcie zasilania	U_{DD}	$-0,5 + + 20$ V
Napięcie wejściowe	U_I	$-0,5 + U_{DD} + 0,5$ V
Graniczny prąd wejściowy	I_I	± 10 mA
Zakres temperatur pracy	t_{amb}	$0 + +70^{\circ}\text{C}$ dla MCY 74007N, $-40 + +85^{\circ}\text{C}$ dla MCY 64007N
Zakres temperatur przechowywania	t_{stg}	$-55 + 125^{\circ}\text{C}$
Temperatura lutowania:	t_{sol}	
- ręcznego /max. 4 s/		350°C
- automatycznego		270°C
Całkowita moc rozproszona	P_{tot}	500 mW



Rys. 2. Konfiguracja i opis wprowadzeń układu MCY 74007N, MCY 64007N



Rys. 3. Schemat funkcjonalny układów MCY 74007N, MCY 64007N

Tabela. 1. ELEKTRYCZNE PARAMETRY STATYCZNE

Nazwa parametru	Symbol	Jedn.	$t_{min}^{*)}$	Wartość			$t_{max}^{*)}$	Warunki pomiaru		
				25°C				U_o	U_I	U_{DD}
				min.	typ.	max.				
1	2	3	4	5	6	7	8	9	10	11
Spoczynkowy prąd zasilania	I_{DD}	/μA	0,25	-	0,01	0,25	7,5	-	0; 5 ^{*)}	5
			0,5	-	0,01	0,5	15	-	0; 10	10
			1	-	0,01	1	30	-	0; 15	15
			5	-	0,02	5	150	-	0; 20	20
Prąd wyjściowy w stanie niskim	I_{OL}	mA	0,64	0,51	1	-	0,36	0,4	0; 5	5
			1,6	1,3	2,6	-	0,9	0,5	0; 10	10
			4,2	3,4	6,8	-	2,4	1,5	0; 15	15
Prąd wyjściowy w stanie wysokim	I_{OH}	mA	-0,64	-0,51	-1	-	-0,36	4,6	0; 5	5
			-2	-1,6	-3,2	-	-1,15	2,5	0; 5	5
			-1,6	-1,3	-2,6	-	-0,9	9,5	0; 10	10
			-4,2	-3,4	-6,8	-	-2,4	13,5	0; 15	15
Napięcie wyjściowe w stanie niskim	U_{OL}	V	0,05	-	0	0,05	0,05	-	0; 5	5
			0,05	-	0	0,05	0,05	-	0; 10	10
			0,05	-	0	0,05	0,05	-	0,15	15
Napięcie wyjściowe w stanie wysokim	U_{OH}	V	4,95	4,95	5	-	4,95	-	0; 5	5
			9,95	9,95	10	-	9,95	-	0; 10	10
			14,94	14,95	15	-	14,95	-	0; 15	15

Tabela 1. c.d.

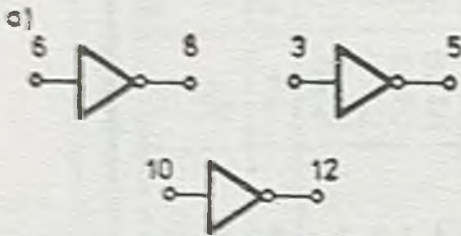
1	2	3	4	5	6	7	8	9	10	11
Napięcie wejściowe w stanie niskim	U_{IL}	V	1 2 2,5	- - -	- - -	1 2 2,5	1 2 2,5	0,5;4,5 1,9 1,5;13,5	- - -	5 10 15
Napięcie wejściowe w stanie wysokim	U_{IH}	V	4 8 12,5	4 8 12,5	- - -	- - -	4 8 12,5	0,5;4,5 1,9 1,5;13,5	- - -	5 10 15
Prąd wejściowy	I_I	μA	$\pm 0,1$	-	$\pm 10^{-5}$	$\pm 0,1$	± 1	-	0;18	18

Uwaga: wszystkie nie wykorzystane wejścia powinny być odpowiednio spolaryzowane przez podłączenie do U_{SS} lub U_{DD} .

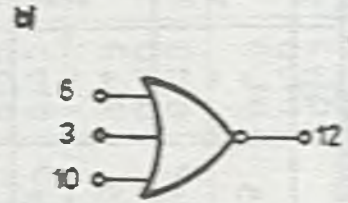
ж) $t_{min} = 0^{\circ}C$, $t_{max} = 70^{\circ}C$ dla serii MCY 74...N

$t_{min} = -40^{\circ}C$, $t_{max} = 85^{\circ}C$ dla serii MCY 64...N

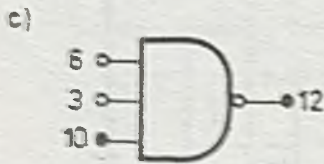
жж) ; oznacza "lub"



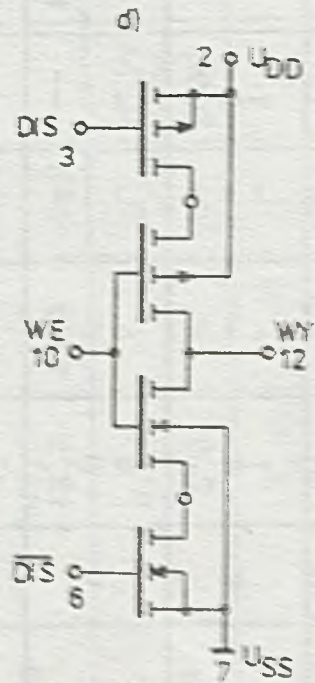
Zwarte wyprowadzenia w grupach (14,2,11); (8,13); (1,5); (7,4,9)
Potrójny inwerter



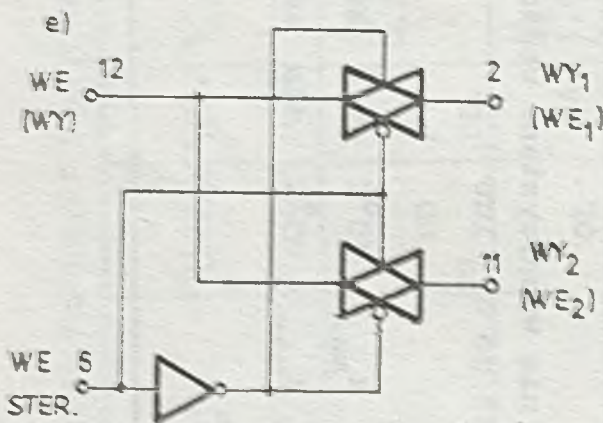
Zwarte wyprowadzenia w grupach (13,2); (1,11); (12,5,8); (7,4,9)
Trzywejściowa bramka NOR



Zwarte wyprowadzenia w grupach (1,12,13); (2,14,11); (4,8); (5,9)
Trzywejściowa bramka NAND



Wyprowadzenia zwarte w grupach (11,1); (8,9)
Bufor trzystanowy



Wyprowadzenia zwarte w grupach (1,5,12); (2,9); (11,4); (8,13,10); (6,3)

Dwujęściowy multiplekser/de-multiplekser

Rys. 4. Przykładowe zastosowania układu MCY 74007N, MCY 64007N

Tabela 2. ELEKTRYCZNE PARAMETRY DYNAMICZNE / $t_{amb} = 25^{\circ}C$,
 $t_r = t_f = 20$ ns, $C_L = 50$ pF, $R_L = 200$ k Ω /

Nazwa parametru	Symbol	Jedn.	Wartość		U_{DD} [V]
			typ.	max.	
Czas propagacji przy zmianie stanu logicznego: - z wysokiego na niski - z niskiego na wysoki	t_{PHL} t_{PLH}	ns	55	110	5
			30	60	10
			25	50	15
Czas transmisji sygnału na wyjściu przy przejściu: - z poziomu wysokiego na niski - z poziomu niskiego na wysoki	t_{THL} t_{TLH}	ns	100	200	5
			50	100	10
			40	80	15
Pojemność wejściowa	C_I	pF	10	15	-

WYMAGANIA DODATKOWE

Przechowywanie i transport wyrobu

Układy powinny być przechowywane w sposób zapewniający zwarcie elektryczne wszystkich wyprowadzeń. Zalecane stosowanie gąbki przewodzącej, folii aluminiowej lub innych materiałów przewodzących.

Montaż układów

Podczas montażu układów zalecane jest stosowanie obrączek uziemiających o rezystancji 1 M Ω do ziemi, uziemienie stołu montażowego, uziemienie narzędzi montażowych /np. lutownica/. Niedozwolony jest montaż lub demontaż układów pod napięciem na którymkolwiek z wyprowadzeń.

Układy aplikacyjne

Wszystkie nie wykorzystane wejścia powinny być połączone z masą / U_{SS} / lub zasilaniem / U_{DD} / odpowiednio do pełnionej funkcji logicznej.

4-BITOWY PEŁNY SUMATOR RÓWNOLEGŁY

MCY 74008N

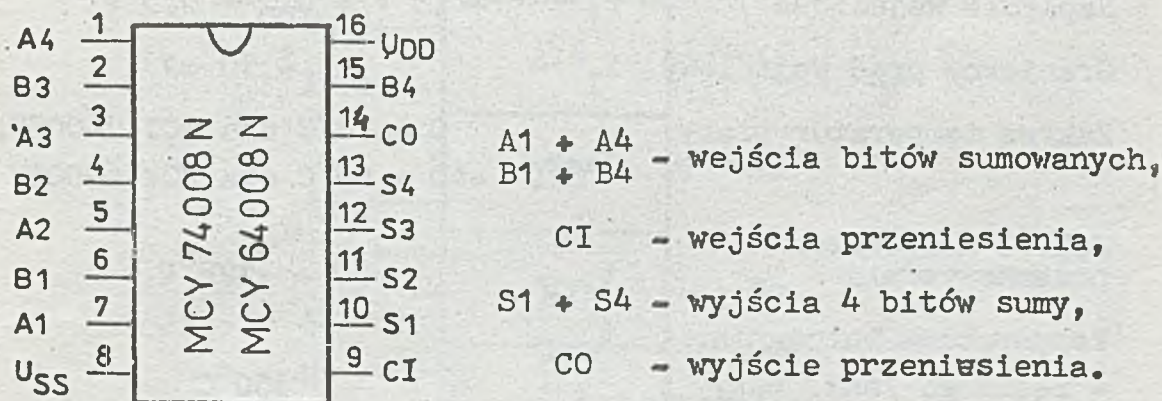
MCY 64008N

Układy MCY 74/64008N zbudowane są z tranzystorów wzbogacanych p i n-kanalowych, wytworzonych na jednej płytce monokryształu /technologia komplementarna MOS-CMOS/.

Układy te służą do sumowania dwóch 4-bitowych argumentów z uwzględnieniem przeniesienia wchodzącego na sumowaną tetradę z jednoczesną generacją przeniesienia wychodzącego z sumowanej tetrady.

Układy MCY 74/64008N składają się z dwóch bloków; tj. bloku sumowania i bloku szybkiego przeniesienia równoległego.

Blok sumowania składa się z czterech połączonych równolegle pełnych sumatorów posiadających właściwość szybkiego przesyłania sygnału przeniesienia dla danego sumatora ze stopnia poprzedniego. Blok szybkiego przeniesienia równoległego służy



Rys. 1 Opis i układ wyprowadzeń

do szybkiej generacji sygnału przeniesienia sumowanej tetrady, co umożliwia działanie z dużą szybkością jednostki arytmetycznej zbudowanej z kilku sumatorów MCY 74/64008N.

Cechy charakterystyczne sumatorów MCY 74/64008N:

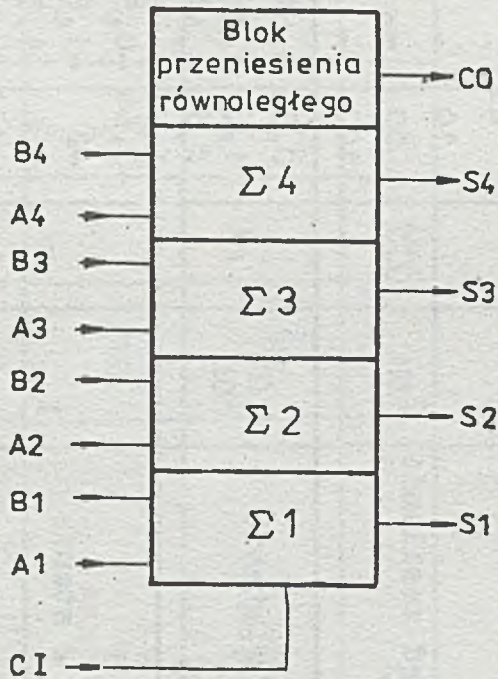
- zakres napięcia zasilania - 3 + 18 V,
- wszystkie wyjścia buforowane,
- wszystkie wejścia zabezpieczone przed przebiciem ładunkiem elektrostatycznym,
- symetryczne charakterystyki wyjściowe w stanie niskim i wysokim,
- obudowa plastikowa 16-wyprowadzeniowa,
- typowy margines szumów: 1 V przy $U_{DD} = 5$ V, 2 V przy $U_{DD} = 10$ V, 2,5 V przy $U_{DD} = 15$ V.

DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE

Napięcie zasilania	U_{DD}	-0,5 + +20 V
Napięcie wejściowe	U_I	-0,5 V + U_{DD} + 0,5 V
Graniczny prąd wejściowy	I_I	± 10 mA
Zakres temperatur pracy	t_{amb}	0 + 70°C dla MCY 74008N, -40 + 85°C dla MCY 64008N
Zakres temperatur przechowywania	t_{stg}	-55 + +125°C
Temperatura lutowania:	t_{sol}	
- ręcznego /max. 4 s/		350°C
- automatycznego		270°C
Maksymalna moc strat	P_d	500 mW

TABELA STANÓW

AN	BN	CN	CO	SN
0	0	0	0	0
1	0	0	0	1
0	1	0	0	1
1	1	0	1	0
0	0	1	0	1
1	0	1	1	0
0	1	1	1	0
1	1	1	1	1



Rys. 2 Schemat funkcjonalny 4-bitowego pełnego sumatora równoległego MCY 74008N, MCY 64008N

Tabela 1. ELEKTRYCZNE PARAMETRY CHARAKTERYSTYCZNE

Parametr	Symbol	Jedn.	$t_{\min}^{*)}$	Wartość			$t_{\max}^{*)}$	Warunki pomiaru		
				25°C				U_o [V]	U_I [V]	U_{DD} [V]
				min.	typ.	max.				
1	2	3	4	5	6	7	8	9	10	11
Spoczynkowy prąd zasilania	I_{DD}	μA	5	-	0,04	5	150	-	0; 5	5
			10	-	0,04	10	300	-	0;10	10
			20	-	0,04	20	600	-	0;15	15
			100	-	0,08	100	3000	-	0;20	20
Prąd wyjściowy w stanie niskim	I_{OL}	mA	0,64	0,51	1	-	0,36	0,4	0; 5	5
			1,6	1,3	2,6	-	0,9	0,5	0;10	10
			4,2	3,4	6,8	-	2,4	1,5	0;15	15
Prąd wyjściowy w stanie wysokim	I_{OH}	mA	-0,64	-0,51	-1	-	-0,36	4,6	0; 5	5
			-2	-1,6	-3,2	-	-1,15	2,5	0; 5	5
			-1,6	-1,3	-2,6	-	-0,9	9,5	0;10	10
			-4,2	-3,4	-6,8	-	-2,4	13,5	0;15	15
Napięcie wyjściowe w stanie niskim	U_{OL}	V	0,05	-	0	0,05	0,05	-	0; 5	5
			0,05	-	0	0,05	0,05	-	0;10	10
			0,05	-	0	0,05	0,05	-	0;15	15

Tabela 4 c.d.

1	2	3	4	5	6	7	8	9	10	11
Napięcie wyjściowe w stanie wysokim	U_{OH}	V	4,95	4,95	5	-	4,95	-	0; 5	5
			9,95	9,95	10	-	9,95	-	0;10	10
			14,95	14,95	15	-	14,95	-	0;15	15
Napięcie wejściowe w stanie niskim	U_{IL}	V	1	-	-	1	1	4,5	-	5
			3	-	-	3	3	9	-	10
			4	-	-	4	4	13,5	-	15
Napięcie wejściowe w stanie wysokim	U_{IH}	V	3,5	3,5	-	-	3,5	0,5	-	5
			7	7	-	-	7	1	-	10
			11	11	-	-	11	1,5	-	15
Prąd wejściowy	I_I	μA	$\pm 0,1$	-	$\pm 10^{-5}$	$\pm 0,1$	± 1	-	0;18	18

Uwaga: Wszystkie nie wykorzystane wejścia powinny być odpowiednio spolaryzowane przez podłączenie do U_{SS} lub U_{DD} .

*) $t_{min} = 0^{\circ}C$, $t_{max} = 70^{\circ}C$, dla układów MCY 74008N,
 $t_{min} = -40^{\circ}C$, $t_{max} = 85^{\circ}C$, dla układów MCY 64008N.

Tabela 2 PARAMETRY DYNAMICZNE / $t_{amb} = 25^{\circ}C$, $t_r = t_f = 20$ ns,
 $C_L = 50$ pF, $R_L = 200$ k Ω /

Nazwa parametru	Symbol	Jedn.	Wartość			U_{DD} [V]
			min.	typ.	max.	
Czas propagacji AN/BN do SN	t_{PHL} , t_{PLH}	ns	-	400	800	5
			-	160	320	10
			-	115	230	15
Czas propagacji C1 do SN			-	370	740	5
			-	155	310	10
			-	115	230	15
Czas propagacji AN/BN do CO			-	200	400	5
			-	90	180	10
			-	65	130	15
Czas propagacji C1 do CO			-	100	200	5
			-	50	100	10
			-	40	80	15
Czas transmisji sygnału na wyjściu	t_{THL} , t_{TLH}	ns	-	100	200	5
	-		50	100	10	
	-		40	80	15	
Pojemność wejściowa	C_I	pF	-	5	7,5	-

INSTYTUT TECHNOLOGII ELEKTRONOWEJ

Al. Lotników 32/46
 02-668 Warszawa

tel. 43-54-01
 tlx 815647

1986.
 Cena 60 zł

Druk ZOINTE ITE zam. 128 / 86 n. 500

PRAWO REPRODUKCJI ZASTRZEŻONE



INSTYTUT TECHNOLOGII ELEKTRONOWEJ

PRZERZUTNIKI CMOS

Podwójny przerzutnik typu "D"

MCY 74013N
MCY 64013N

Podwójny przerzutnik typu "JK"

MCY 74027N
MCY 64027N

Układy zawierają po dwa niezależne przerzutniki MASTER-SLAVE wyzwalane zboczem dodatnim impulsów zegarowych.

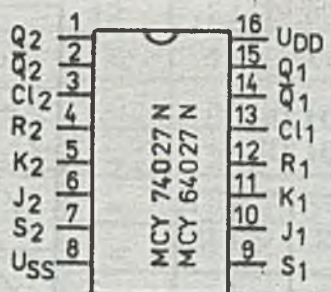
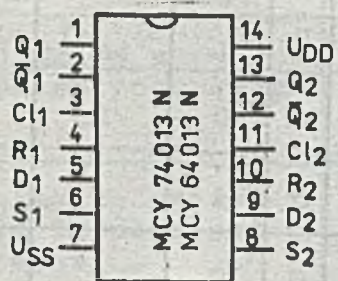
Przerzutnik "D" ma niezależne wejścia danych /D/, ustawiania /S/, kasowania /R/, zegara /Cl/ i komplementarne wyjścia /Q i \bar{Q} /;

Przerzutnik "JK" ma niezależne wejścia J, K, ustawiania /S/, kasowania /R/, zegara /Cl/ i komplementarne wyjścia /Q i \bar{Q} /;

Obydwa typy przerzutników mają parametry dopuszczalne i statyczne takie same jak układy serii MCY 74000N, MCY 64000N.

Obudowy są plastikowe:

- MCY 74013N, MCY 64013N - 14-wyprowadzeniowa CE70,
- MCY 74027N, MCY 64027N - 16-wyprowadzeniowa CE71.



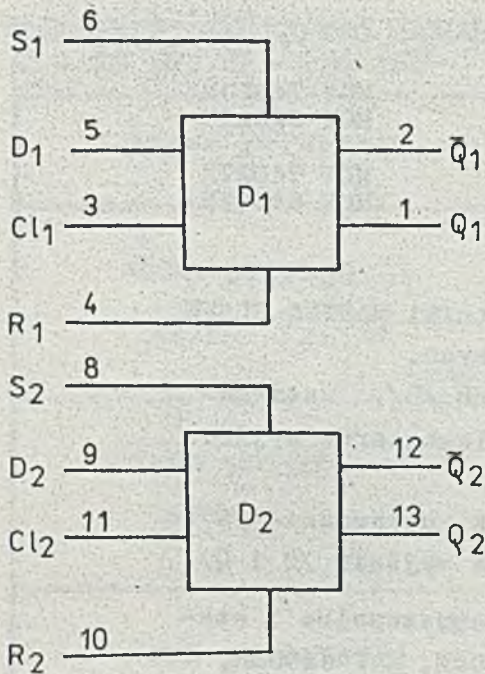
Układy wyprowadzeń przerzutników MCY 74013N, MCY 64013N i MCY 74027N, MCY 64027N

WSTĘPNA INFORMACJA TECHNICZNA



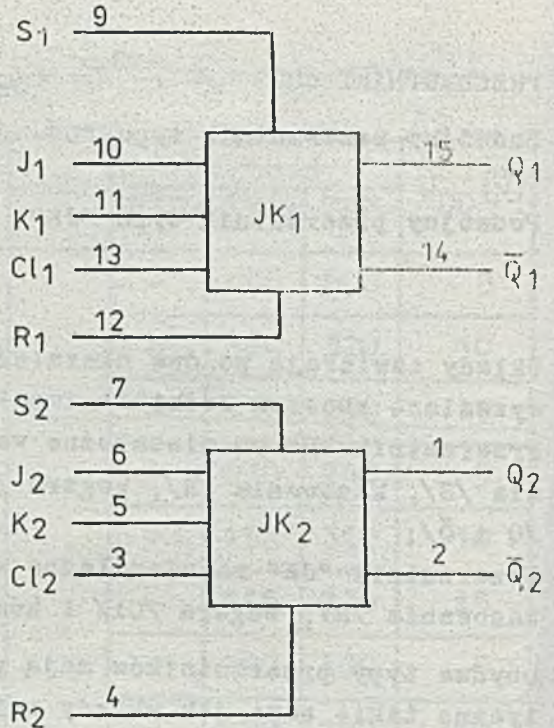
SCHEMATY FUNKCJONALNE I OPIS WYPROWADZEŃ

MCY 74013 N, MCY 64013 N



$U_{DD} = 14$ $U_{SS} = 7$

MCY 74027 N, MCY 64027N



$U_{DD} = 16$ $U_{SS} = 8$

MCY 74027N, MCY 64027N

MCY 74013N
MCY 64013N

CL	D	R	S	Q	\bar{Q}
	0	0	0	0	1
	1	0	0	1	0
	X	0	0	Q	\bar{Q}
X	X	1	0	0	1
X	X	0	1	1	0
X	X	1	1	1	1

CL	J	K	S	R	Q_{t_n}	Q_{t_n+1}	\bar{Q}_{t_n+1}
	1	X	0	0	0	1	0
	X	0	0	0	1	1	0
	0	X	0	0	0	0	1
	X	1	0	0	1	0	1
	X	X	0	0	X	Q_{t_n}	\bar{Q}_{t_n}
X	X	X	1	0	X	1	0
X	X	X	0	1	X	0	1
X	X	X	1	1	X	1	1

PODSTAWOWE PARAMETRY ELEKTRYCZNE

$t_{amb} = 25^{\circ}C$, $t_r = t_f = 20$ ns, $C_L = 50$ pF, $R_L = 200$ k Ω

Parametr	Symbol	Jedn.	Wartość			U_{DD} [V]
			min.	typ.	max.	
1.	2	3	4	5	6	7
Czas propagacji Zegar do wyjścia Q i \bar{Q}	t_{PHL}'	ns	-	150	300	5
	t_{PLH}		-	65	130	10
			-	45	90	15
Set do Q i reset do \bar{Q}	t_{PLH}	ns	-	150	300	5
			-	65	130	10
			-	45	90	15
Set do \bar{Q} i reset do Q	t_{PHL}	ns	-	200	400	5
			-	85	170	10
			-	60	120	15
Czas transmisji przy przejściu ze stanu niskiego na wysoki i odwrotnie	t_{TLH}'	ns	-	100	200	5
	t_{THL}		-	50	100	10
			-	40	80	15
Maksymalna często- tliwość zegara na wejściu*)	$f_{cp\ max}$	MHz	3,5	7	-	5
			8	16	-	10
			12	24	-	15
Minimalna szerokość impulsu zegarowego	t_{WCLK}	ns	-	70	140	5
			-	30	60	10
			-	20	40	15
Minimalna szero- kość impulsu set i reset	t_w	ns	-	90	180	5
			-	40	80	10
			-	25	50	15
Czas wprowadzania danych przed impul- sem zegarowym MCY 74013N MCY 64013N	t_s	ns	-	20	40	5
			-	10	20	10
			-	7	15	15
Czas wprowadzania danych przed impul- sem zegarowym MCY 74027N MCY 64027N	t_s	ns	-	100	200	5
			-	35	75	10
			-	25	50	15

PODSTAWOWE PARAMETRY ELEKTRYCZNE c.d.

1	2	3	4	5	6	7
Czas narastania i opadania sygnału zegarowego	t_r	/us	-	-	15	5
	t_f		-	-	4	10
Pojemność wejściowa /każde wejście/	C_I	pF	-	5	7,5	-
*) $t_r, t_f = 5$ ns dla sygnału zerowego						

INSTYTUT TECHNOLOGII ELEKTRONOWEJ

Al. Lotników 32/46
02-668 Warszawa

Tel. 435401
Tlx. 815647

1985

Cena 40 zł

PRAWO REPRODUKCJI ZASTRZEŻONE

Druk ZOINTE ITE zam. /85 n.



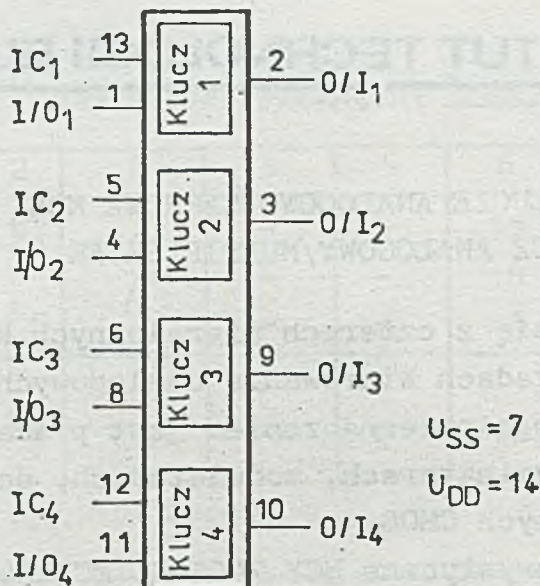
BILATERALNE KLUCZE ANALOGOWO-CYFROWE MOS
POCZWÓRNY KLUCZ ANALOGOWY/MULTIPLESER

MCY 74016N
MCY 64016N

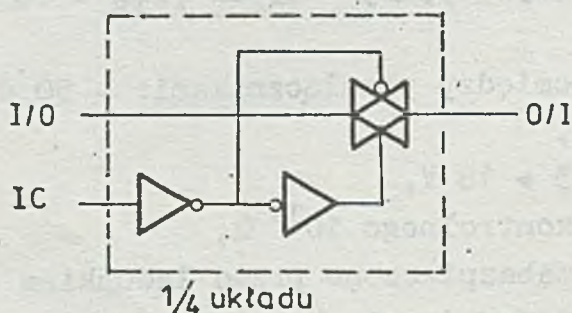
Układ składa się z czterech niezależnych kluczy, które mogą pracować w układach sterowania analogowych lub cyfrowych. Podstawowym jego przeznaczeniem jest praca w układach bramkujących, dyskryminatorach, modulatorach, demodulatorach i układach logicznych CMOS.

Cechy charakterystyczne MCY 74016N, MCY 64016N to:

- stosunek napięcia na wyjściu w stanie włączonym do napięcia na wyjściu w stanie wyłączonym typowy - $65 \text{ dB} / f_{IS} = 10 \text{ kHz}$, $R_L = 10 \text{ k}\Omega$,
- mały poziom przesłuchów pomiędzy przełącznikami: - 50 dB , $/f_{IS} = 0,9 \text{ MHz}$, $R_L = 1 \text{ k}\Omega$,
- zakres napięć zasilania $3 + 18 \text{ V}$,
- duża impedancja wejścia kontrolnego $10^{12} \Omega$,
- wszystkie wyprowadzenia zabezpieczone przed ładunkiem elektrostatycznym /wyjątek: wyprowadzenia U_{DD} i U_{SS} /,
- obudowa plastikowa 14-wyprowadzeniowa CE-70.



Rys. 1 Układ wyprowadzeń



IC	Klucz
,0"	Wyłączony
,1"	Włączony

Rys. 2 Schemat funkcjonalny multipleksera MCY 74016N, MCY 64016

DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE

Napięcie zasilania	U_{DD}	$-0,5 + 20 \text{ V}$
Napięcie wejściowe	U_I	$-0,5 + U_{DD} + 0,5 \text{ V}$
Graniczny prąd wejściowy	I_I	$\pm 10 \text{ mA}$
Zakres temperatur pracy	t_{amb}	$0 + 70^\circ\text{C}$ dla MCY 74016N $-40 + 85^\circ\text{C}$ dla MCY 64016N
Zakres temperatur przechowywania	t_{stg}	$-55^\circ\text{C} + 125^\circ\text{C}$
Temperatura lutowania:	t_{sol}	
- ręcznego /max. 4 s/		350°C
- automatycznego		270°C

Tabela 1. ELEKTRYCZNE PARAMETRY CHARAKTERYSTYCZNE

Parametr	Sym- bol	Jedn	Wartości graniczne					Warunki pomiaru	U_{DD} [V]
			t_{min} *)	25°C			t_{max} *)		
				min.	typ.	max.			
1	2	3	4	5	6	7	8	9	10
Spoczyn- kowy prąd za- silania	I_{DD}	μA	0,25	-	0,01	0,25	7,5	$U_{IC} = 0 V; U_{DD}$ $U_{SS} = 0 V$	5
			0,5	-	0,01	0,5	15		10
			1	-	0,01	1	30		15
			5	-	0,02	5	150		20
Rezys- tancja włączo- nego klucza	R_{ON}	Ω	6500	-	-	7000	10000	$U_{IC} = U_{DD}$ $U_{IS} = 0 \div U_{DD}$ $R_L = 10 k\Omega$ $U_{SS} = 0 V$	5
			1900	-	-	2000	2600		10
			790	-	-	850	1250		15
Różnica oporności kluczy w jednej obudowie	ΔR_{ON}	Ω	-	-	15	-	-	$U_{IC} = U_{DD}$ $U_{IS} = 0 \div U_{DD}$ $R_L = 10 k\Omega$ $U_{SS} = 0 V$	5
			-	-	10	-	-		10
			-	-	5	-	-		15
Napięcie wejściowe w stanie niskim	U_{ILC}	V	0,9	-	-	0,7	0,4	$I_{IS} \leq 10 \mu A$ $U_{SS} = 0 V$	5
			0,9	-	-	0,7	0,4		10
			0,9	-	-	0,7	0,4		15
Napięcie wejściowe w stanie wysokim	U_{IHC}	V	3,5	3,5	-	-	3,5	$U_{SS} = 0 V$	5
			7	7	-	-	7		10
			11	11	-	-	11		15
Prąd upływno- ści wejść sygnalo- wych	I_{LIS}	μA	$\pm 0,1$	-	$\pm 10^{-5}$	$\pm 0,1$	± 1	U_{IC} $U_{IS} = 0; 18 V$ $U_{OS} = 0; 18 V$ $U_{SS} = 0 V$	18
Prąd upływno- ści wejść sterują- cych	I_{LIC}	μA	$\pm 0,1$	-	$\pm 10^{-5}$	$\pm 0,1$	± 1	$U_{IC} = 0; 18 V$	18

Tabela 1 c.d.

1	2	3	4	5	6	7	8	9	10
Pojemność wejściowa wejść sygnałowych	C_{IS}	pF	-	-	4	-	-	$U_{IC}=U_{SS} = -5 \text{ V}$	5
Pojemność wejściowa wejść sterujących	C_{IC}	pF	-	-	5	7,5	-		
Prąd wyjściowy w stanie niskim	I_{OL}	mA	0,20	0,20	1	-	0,12	$U_{IC} = 5 \text{ V}$ $U_{OS} = 0,4 \text{ V}$	5
			0,5	0,5	2,6	-	0,3	$U_{IC} = 10 \text{ V}$ $U_{OS} = 0,5 \text{ V}$	10
			1,5	1,5	6,8	-	1	$U_{IC} = 15 \text{ V}$ $U_{OS} = 1,5 \text{ V}$ $U_{SS} = U_{IS} = 0 \text{ V}$	15
Prąd wyjściowy w stanie wysokim	I_{OH}	mA	0,2	0,20	1	-	0,12	$U_{IC} = U_{IS} = 5 \text{ V}$ $U_{OS} = 4,0 \text{ V}$	5
			0,5	0,5	2,6	-	0,3	$U_{IC} = U_{IS} = 10 \text{ V}$ $U_{OS} = 9,5 \text{ V}$	10
			1,5	1,5	6,8	-	1	$U_{IC} = U_{IS} = 15 \text{ V}$ $U_{OS} = 13,5 \text{ V}$	15

Uwaga: Wszystkie nie wykorzystane wejścia powinny być odpowiednio spolaryzowane przez podłączenie do U_{SS} lub U_{DD} .

* $t_{min} = 0^{\circ}\text{C}$, $t_{max} = 70^{\circ}\text{C}$ dla układów MCY 74016N,
 $t_{min} = -40^{\circ}\text{C}$, $t_{max} = 85^{\circ}\text{C}$ dla układów MCY 64016N.

Tabela 2. PARAMETRY DYNAMICZNE / $t_{amb} = 25^{\circ}C$ /

Nazwa parametru	Symbol	Jedr.	Wartości graniczne			Warunki pomiaru	U_{DD} [V]
			min.	typ.	max.		
1	2	3	4	5	6	7	8
Maksymalna częstotliwość sygnału przy kluczu włączonym	f_{IS}	MHz		40		$U_{IC} = U_{DD}$ $U_{SS} = -5 V$ $U_{IS/p-p/} = 5 V$ /fala sinusoid. wokół 0 V/ U_{OS} - spadek 3 dB $R_L = 1 k\Omega$	
Czas propagacji sygnału kluczowanego	t_{pd}	ns		40	100	$U_{IC} = U_{DD}$ $U_{IS} = 10 V$ /fala prostokątna wokół 5 V/ $t_r = t_f = 20 ns$ $R_L = 200 k\Omega$ $C_L = 50 pF$ $U_{SS} = 0 V$	5
				20	40		10
				16	30		15
Czas propagacji sygnału kluczującego	t_{pc}	ns		35	70	$R_L = 1 k\Omega$ $C_L = 50 pF$ $t_r = t_f = 20 ns$ $U_{SS} = 0 V$	5
				20	40		10
				15	30		15
Maksymalna częstotliwość przełączania klucza	f_c	MHz		10		$R_L = 1 k\Omega$ $C_L = 50 pF$ $t_r = t_f = 20 ns$ $U_{SS} = 0 V$	10

Tabela 2. c.d.

1	2	3	4	5	6	7	8
Maksymalne zniekształcenia harmoniczne	h_D	%		0,4		$U_{IC} = U_{DD}$ $U_{SS} = -5 \text{ V}$ $U_{IS/p-p} = 5 \text{ V}$ /fala sinusoid. wokół 0 V/ $f = 1 \text{ kHz}$ $R_L = 10 \text{ k}\Omega$	5

INSTYTUT TECHNOLOGII ELEKTRONOWEJ

Al. Lotników 32/46
02-668 Warszawa

tel. 43-54-01
tlx 815647
1986

Cena 60 zł

Druk ZOINTE ITE zam. 128/86 n. 500

PRAWO REPRODUKCJI ZASTRZEŻONE



SYNCHRONICZNE LICZNIKI CMOS

5-BITOWY LICZNIK JOHNSONA

MCY 74017N, MCY 64017N

4-BITOWY LICZNIK JOHNSONA

MCY 74022N, MCY 64022N

Układy logiczne CMOS zbudowane są z tranzystorów wzbogacanych p- i n-kanałowych, wytworzonych na jednej płytce monokryształu /technologia komplementarna MOS/. Ich podstawowym przeznaczeniem jest praca w układach cyfrowych automatyki, telekomunikacji i miernictwa oraz maszyn liczących średniej szybkości, gdzie wymagany jest niski pobór mocy i/lub wysoka odporność na zakłócenia.

CECHY CHARAKTERYSTYCZNE

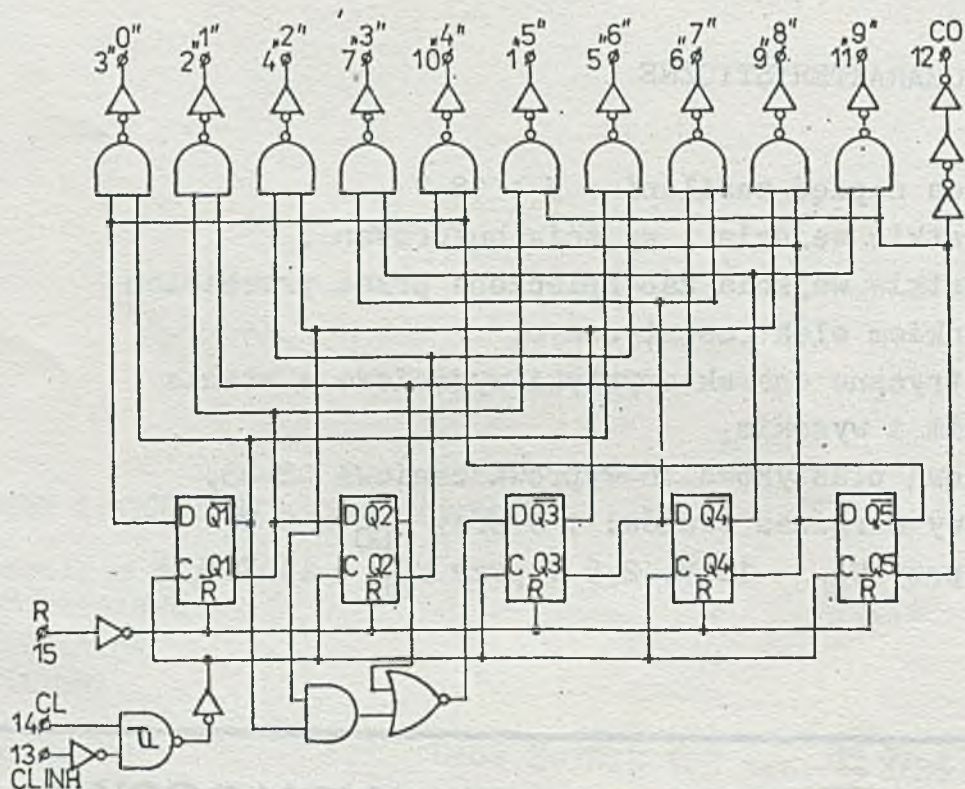
- zakres napięć zasilania: 3 ÷ 18 V,
- wszystkie wejścia i wyjścia buforowane,
- wszystkie wejścia zabezpieczone przed przebicciem ładunkiem elektrostatycznym,
- symetryczne charakterystyki wyjściowe w stanie niskim i wysokim,
- obudowa plastikowa 16-wyprowadzeniowa CE-83,
- typowy margines szumów: 1 V przy $U_{DD} = 5$ V,
2 V przy $U_{DD} = 10$ V, 2,5 V przy $U_{DD} = 15$ V.

Obydwa rodzaje układów zawierają licznik Johnsona i konwerter kodu Johnsona. Na wejścia układów podawane są sygnały: zegarowy /CL/, zatrzymania licznika /CLINH/ i powrotu licznika do stanu początkowego /R/. Wejścia sygnałów zegarowego /CL/ i zatrzymania liczników /CLINH/ wchodzi na blok z układem Schmitta, co pozwala na niestawianie wymagań na czasy narastania i opadania obydwu wchodzących sygnałów.

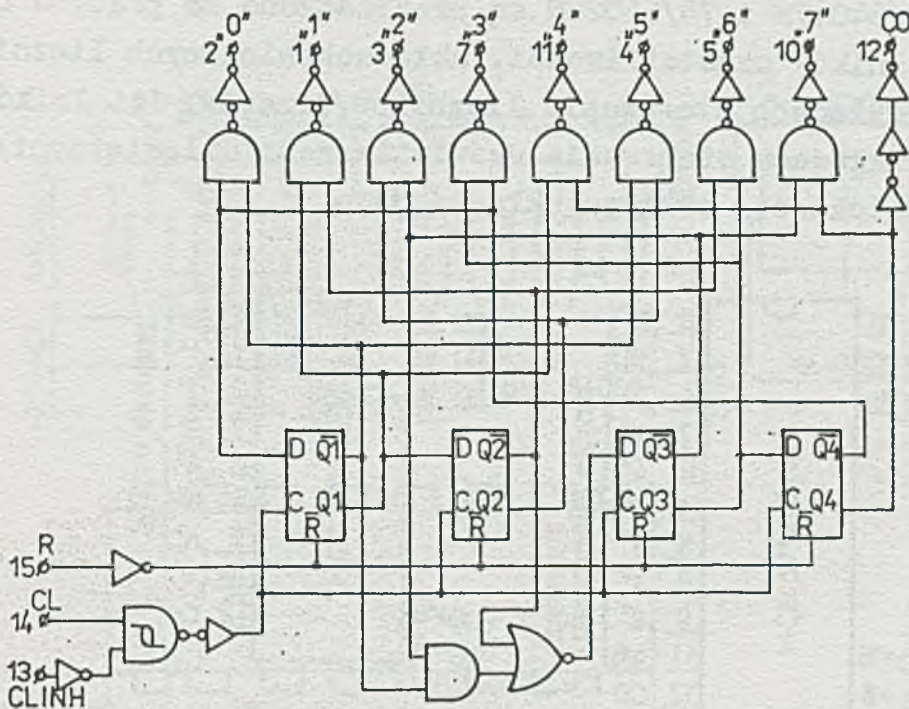
Układy mają wyjście przeniesienia /CO/ oraz wyjścia zdekodowane od "0" do "N", tzn. od "0" do "9" i od "0" do "7" w zależności od typu układu:

MCY 74017N, MCY 64017N - są 5-bitowymi dziesiętnymi licznikami Johnsona,

MCY 74022N, MCY 64022N - są 4-bitowymi oktalnymi licznikami Johnsona.



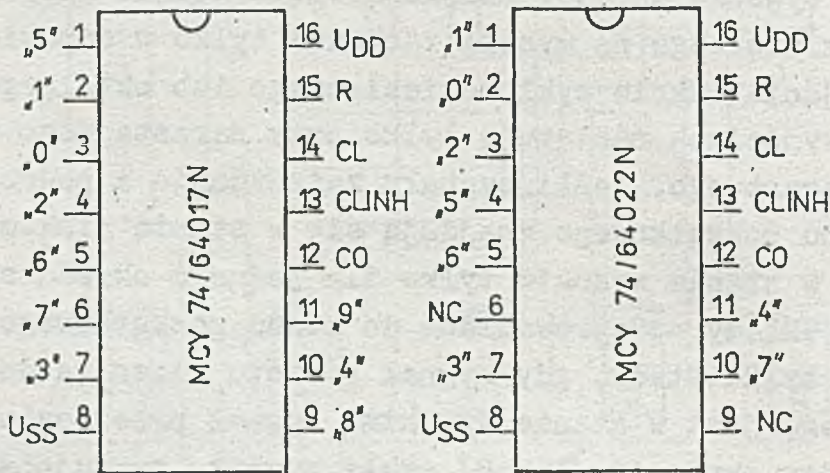
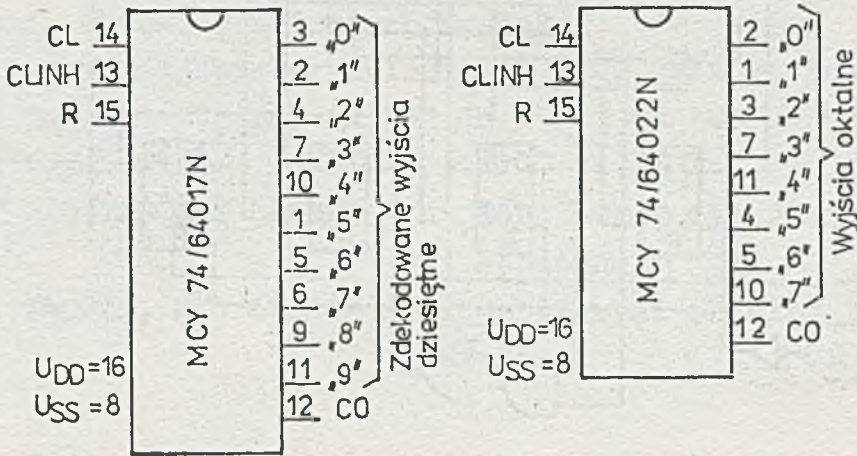
Schemat logiczny układów MCY 74/64017N



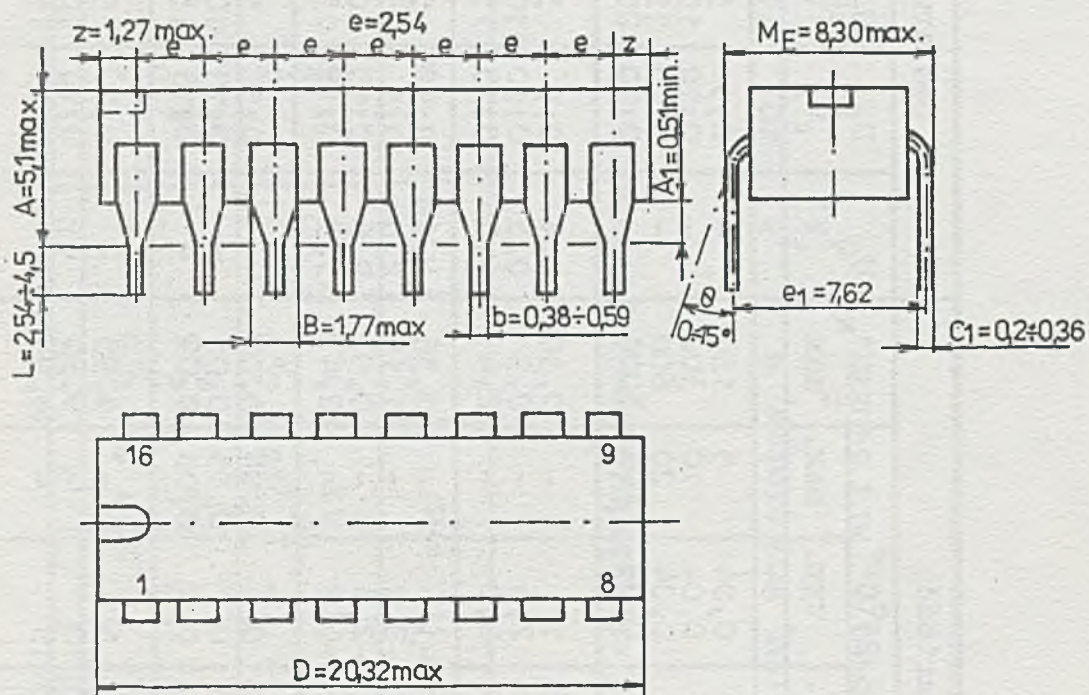
Schemat logiczny układów MCY 74/64022N

Normalnie wyjścia układów znajdują się w stanie niskim, a zmiana stanu z niskiego na wysoki zachodzi tylko w odpowiednim dla danego wyjścia takcie cyklu dziesiętnego lub oktalnego. Zmiany stanu na wyjściach następują tylko przy narastającym zboczu sygnału zegarowego, jeśli sygnały zatrzymania i powrotu licznika do stanu początkowego znajdują się w stanie niskim. Wyjście pozostaje w stanie wysokim tylko dla jednego okresu sygnału zegarowego. Układy są sprowadzane do stanu początkowego tzn. do pozycji 0 tylko wtedy, gdy sygnał powrotu licznika do stanu początkowego jest w stanie wysokim. Sygnał przeniesienia /CO/ kończy jeden okres 10 /lub 8/ cykli sygnału taktującego /zegarowego/ i służy jako sygnał asynchroniczny do bezpośredniego taktowania następnych liczników w wielostopniowym układzie liczącym.

Układy 74/64017N i 74/64022N są przeznaczone do pracy w układach dzielników częstotliwości, układach binarnych liczników/dekoderów, układach sterowania liczników/timerów, dzielników przez N, układach sterowania wyświetlaczami dziesiętnymi/oktalnymi /w zależności od typu układu/ itp.



Rozkład i opis wyprowadzeń: CL-CLOCK - wejście zegarowe, CLINH-CLOCK INHIBIT - wejście zatrzymania licznika, R-RESET - wejście powrotu licznika do stanu początkowego /zerowania licznika/, „0”-N” - wyjścia zdekodowane licznika, CO-CARRY OUT - wyjście wyprowadzenia sygnału przeniesienia



Obudowa typu CE83

DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE

Napięcie zasilania	U_{DD}	$-0,5 \div +20 \text{ V}$
Napięcie wejściowe	U_I	$-0,5 \text{ V} \div U_{DD} + 0,5 \text{ V}$
Prąd wejściowy	I_I	$\pm 10 \text{ mA}$
Temperatura pracy	t_{amb}	$0 \div 70^\circ\text{C}$ /MCY 74.../ $-40 \div 85^\circ\text{C}$ /MCY 64.../
Temperatura przechowywania	t_{stg}	$-55 \div +125^\circ\text{C}$
Temperatura lutowania:		
- ręcznego /max 4 s/		350°C
- automatycznego		270°C
Maksymalna moc strat	P_D	500 mW

PARAMETRY STATYCZNE

Nazwa parametru	Symbol	Jedn.	Wartość					Warunki pomiaru		
			$t_{\min}^{\text{x)}$	25°C			$t_{\max}^{\text{x)}$	U_O [V]	U_I [V]	U_{DD} [V]
				min.	typ.	max.				
1	2	3	4	5	6	7	8	9	10	11
Spoczynkowy prąd zasilania	I_{DD}	μA	5	-	0,04	5	150	-	0;5	5
			10	-	0,04	10	300	-	0;10	10
			20	-	0,04	20	600	-	0;15	15
			100	-	0,08	100	3000	-	0;20	20
Prąd wyjściowy w stanie niskim	I_{OL}	mA	0,64	0,51	1	-	0,36	0,4	0;5	5
			1,6	1,3	2,6	-	0,9	0,5	0;10	10
			4,2	3,4	6,8	-	2,4	1,5	0;15	15
Prąd wyjściowy w stanie wysokim	I_{OH}	mA	-0,64	-0,51	-1	-	-0,36	4,6	0;5	5
			-2	-1,6	-3,2	-	-1,15	2,5	0;5	5
			-1,6	-1,3	-2,6	-	-0,9	9,5	0;10	10
			-4,2	-3,4	-6,8	-	-2,4	13,5	0;15	15
Napięcie wyjściowe w stanie niskim	U_{OL}	V	0,05	-	0	0,05	0,05	-	0;5	5
			0,05	-	0	0,05	0,05	-	0;10	10
			0,05	-	0	0,05	0,05	-	0;15	15
Napięcie wyjściowe w stanie wysokim	U_{OH}	V	4,95	4,95	5	-	4,95	-	0;5	5
			9,95	9,95	10	-	9,95	-	0;10	10
			14,95	14,95	15	-	14,95	-	0;15	15

PARAMETRY STATYCZNE c.d.

1	2	3	4	5	6	7	8	9	10	11
Napięcie wejściowe w stanie niskim	U_{IL}	V	1,5 3 4	- - -	- - -	1,5 3 4	1,5 3 4	4,5 9 13,5	- - -	5 10 15
Napięcie wejściowe w stanie wysokim	U_{IH}	V	3,5 7 11	3,5 7 11	- - -	- - -	3,5 7 11	0,5 1 1,5	- - -	5 10 15
Prąd wejściowy	I_I	μA	$\pm 0,1$	-	$\pm 10^{-5}$	$\pm 0,1$	± 1	-	0;18	18

UWAGA:

Wszystkie nie wykorzystane wejścia powinny być odpowiednio spolaryzowane przez podłączenie do U_{SS} lub U_{DD} .

* $t_{min.} = 0^{\circ}C$, $t_{max.} = 70^{\circ}C$ dla układów MCY 74017N, MCY 74022N,

$t_{min.} = -40^{\circ}C$, $t_{max.} = 85^{\circ}C$ dla układów MCY 64017N, MCY 64022N.

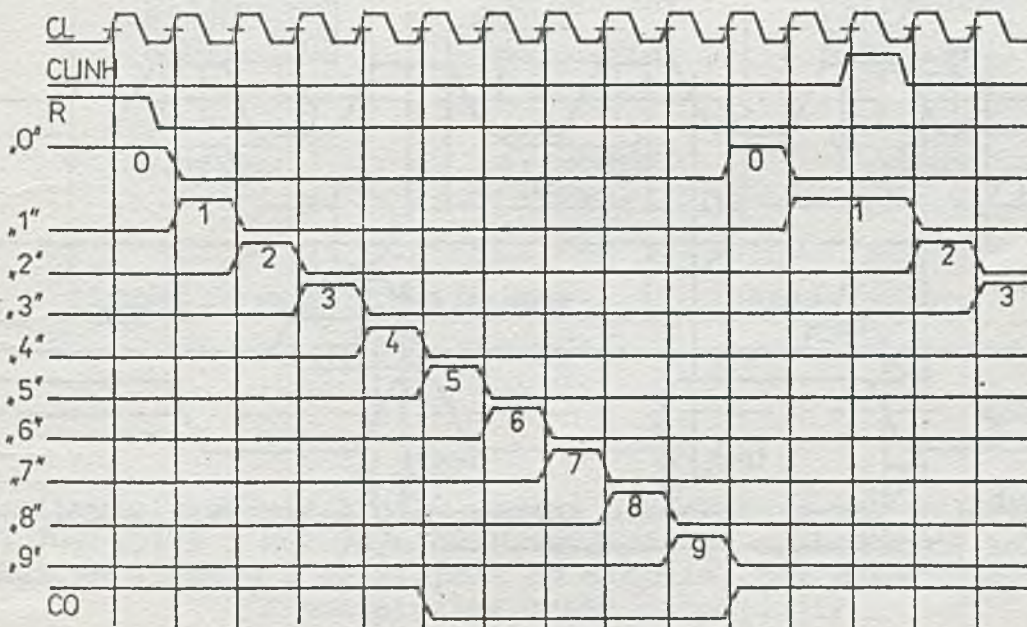
PARAMETRY DYNAMICZNE

$t_{amb} = 25^{\circ}C$, $t_r = t_f = 20 \text{ ns}$, $C_L = 50 \text{ pF}$, $R_L = 200 \text{ k}\Omega$

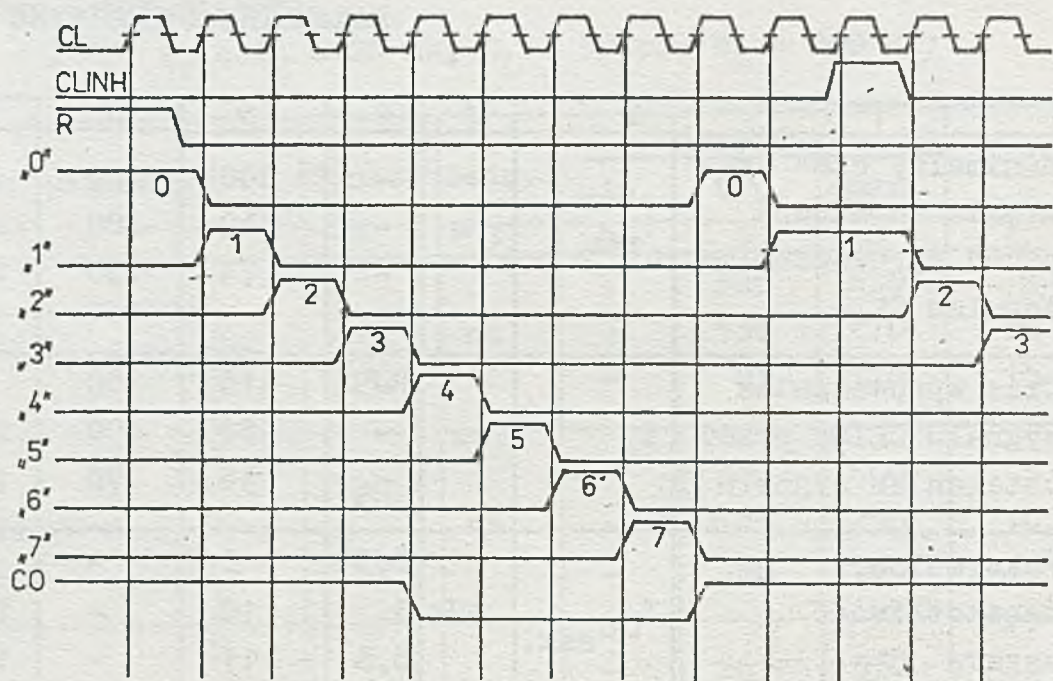
Nazwa parametru	Symbol	Jedn.	Wartość			U_{DD} [V]
			min.	typ.	max.	
1	2	3	4	5	6	7
Czas propagacji CL do wyjścia "N"	t_{PHL}	ns	-	325	650	5
			-	135	270	10
	t_{PLH}		-	85	170	15
CL do CO	t_{PHL}	ns	-	300	600	5
			-	125	250	10
	t_{PLH}		-	80	160	15
R do wyjścia "N"	t_{PHL}	ns	-	265	530	5
			-	115	230	10
	t_{PLH}		-	85	170	15
R do CO	t_{PHL}	ns	-	265	530	5
			-	115	230	10
	t_{PLH}		-	85	170	15
Czas narastania i opadania sygnału na wyjściu "N" lub CO	t_{THL}	ns	-	100	200	5
			-	50	100	10
	t_{TLH}		-	40	80	15
Minimalna szerokość impulsu CL	$t_{w \min.}$	ns	-	100	200	5
			-	45	90	10
			-	30	60	15
Minimalna szerokość impulsu R	$t_{w \min.}$	ns	-	130	280	5
			-	55	110	10
			-	30	60	15

PARAMETRY DYNAMICZNE c.d.

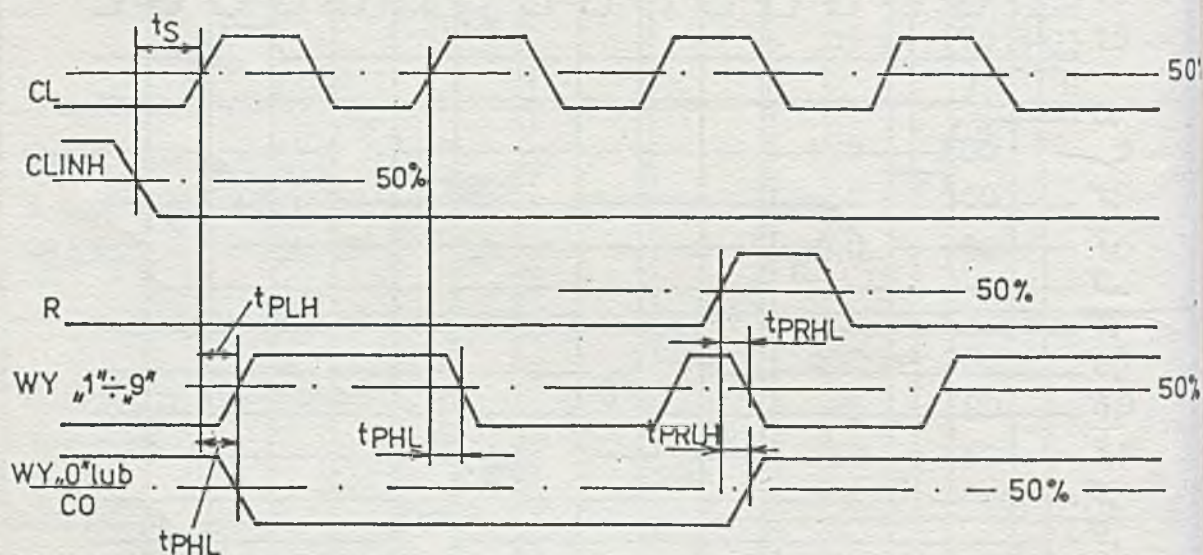
1	2	3	4	5	6	7
Minimalny czas usu- nięcia impulsu R przed wprowadzeniem impulsu CL	t_{rem}	ns	- - -	200 140 75	400 280 150	5 10 15
Czas wprowadzenia sygnału CLINH przed ustaleniem sygnału CL	$t_{s_{min.}}$	ns	- - -	115 50 35	230 100 70	5 10 15
Maksymalna częstotliwość zegara	$f_{CL_{max.}}$	MHz	2,5 5 5,5	5 10 11	- - -	5 10 15
Pojemność wejściowa	C_I	pF	-	5	7,5	-



Przebiegi czasowe dla MCY 74/64017N

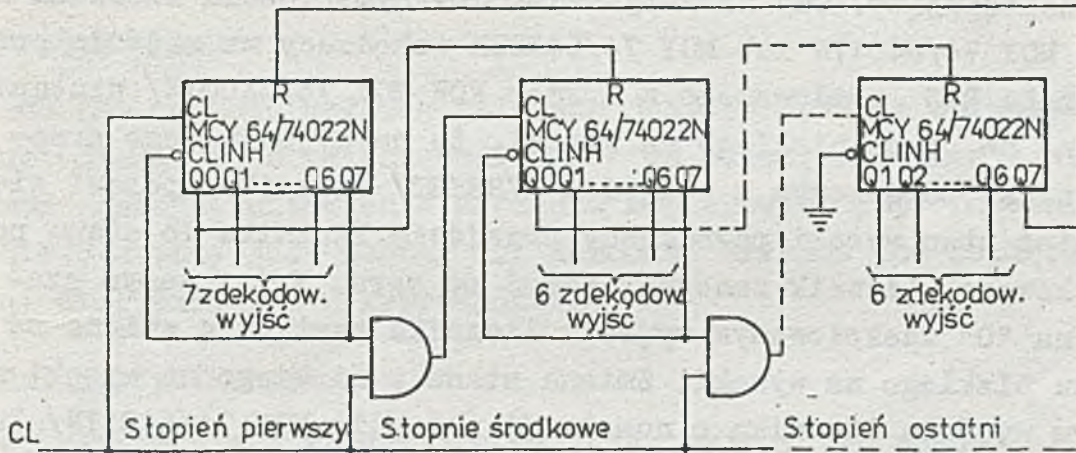
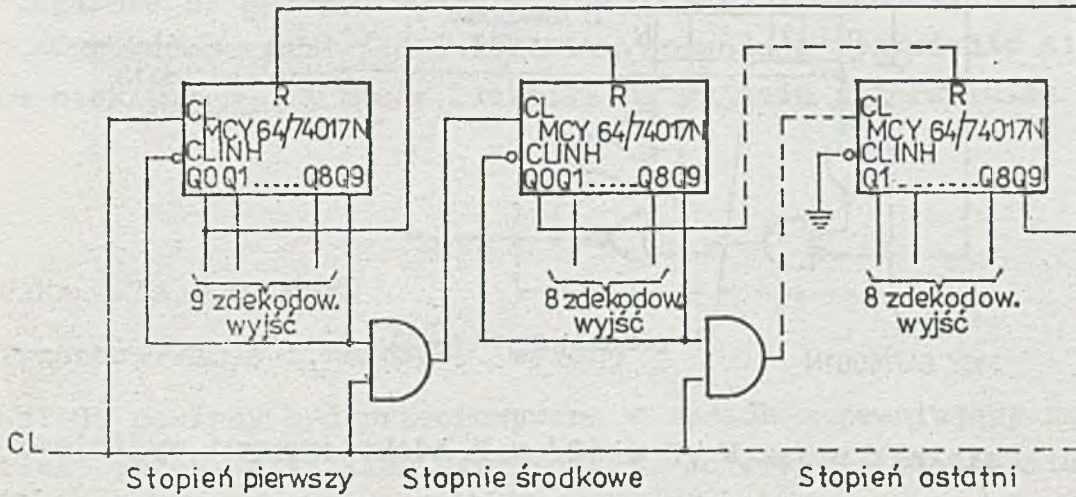


Przebiegi czasowe dla MCY 74/64022N

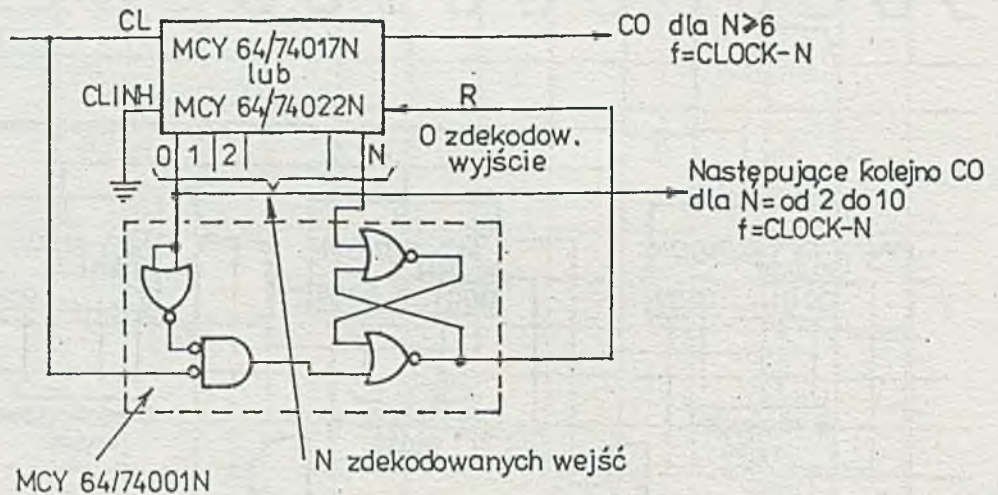


Definicje czasów ustalenia, przetrzymania i opóźnienia propagacji dla układów MCY 64/74017N i MCY 64/74022N

INFORMACJA O ZASTOSOWANIACH



Sposób powiększenia liczby stopni o zdekodowanych wyjściach dla MCY 74/64017N i MCY 74/64022N. Wyjścia są zdekodowane kolejno w każdym stopniu i od stopnia do stopnia, bez czasu opóźnienia /z pominięciem czasu propagacji/



Dzielnik przez N / $N \leq 10$ / z N zdekodowanymi wyjściami

Przedstawiony na rysunku układ dzielnika przez N działa w sposób następujący. Gdy na N-tym zdekodowanym wyjściu licznika /typ MCY 74/64017N lub MCY 74/64022N wchodzący na wejście przerzutnika R-S zbudowanego z bramek NOR MCY 74/64001N/ nastąpi zmiana ze stanu niskiego na wysoki, to na wyjściu tego przerzutnika /połączonym z wejściem R/RESET/ licznika/ pojawi się również stan wysoki powodujący przejście licznika do stanu początkowego. Licznik zaczyna liczyć od zera. W tym samym czasie na "0" zdekodowanym wyjściu licznika następuje zmiana ze stanu niskiego na wysoki. Zmiana stanu z niskiego na wysoki na N-tym wyjściu licznika o numeracji ≥ 6 /dla MCY 74/64017N/ lub o numeracji ≥ 5 /dla MCY 74/64022N/ powoduje na wyjściu przeniesienia tego licznika CO /CARRY OUT/ zmianę stanu z niskiego na wysoki. Wtedy sygnał przeniesienia podawany jest na wejście zegarowe licznika MCY 74/64017N lub MCY 74/64022N następnej sekcji układu. Jeżeli natomiast N-te wyjście licznika jest o numeracji < 6 /dla MCY 74/64017N/ lub o numeracji < 5 /dla MCY 74/64022N/ wyjście przeniesienia licznika CO /CARRY OUT/ pozostaje w stanie wysokim. Na wyjściu CO licznika nie ma więc zmiany stanu, gdy następuje zmiana stanu z niskiego na wysoki na N-tym zdekodowanym wyjściu licznika. W tej sytuacji wyjście

to nie może spełnić funkcji przeniesienia, może natomiast być wykorzystane do taktowania następnego licznika w układzie. Jednoczesne wystąpienie stanu niskiego sygnału taktującego CL /zegarowego/ na wejściu przerzutnika R-S i stanu wysokiego na "0" zdekodowanym wyjściu licznika spowoduje pojawienie się stanu niskiego i włączenie licznika na wyjściu przerzutnika R-S.

WYMAGANIA DODATKOWE

Przechowywanie i transport wyrobu

Układy powinny być przechowywane w sposób zapewniający zwarcie elektryczne wszystkich wyprowadzeń. Zaleca się stosowanie gąbki przewodzącej, folii aluminiowej lub innych materiałów przewodzących.

Montaż układów

Podczas montażu układów zalecane jest stosowanie obrączek uziemiających o rezystancji $1\text{ M}\Omega$ do ziemi, uziemienie stołu montażowego, uziemienie narzędzi montażowych /np. lutownica/. Niedozwolony jest montaż lub demontaż układów pod napięciem na którymkolwiek z wyprowadzeń.

Układy aplikacyjne

Wszystkie nie wykorzystane wejścia powinny być połączone z masą $/U_{SS}/$ lub zasilaniem $/U_{DD}/$ odpowiednio do pełnionej funkcji logicznej.

INSTYTUT TECHNOLOGII ELEKTRONOWEJ

Al. Lotników 32/46

02-668 Warszawa

tel. 435401

tlx 815647

Druk ZOINTE ITE zam. 105/88 n.300

Cena 440 zł

PRAWO REPRODUKCJI ZASTRZEŻONE

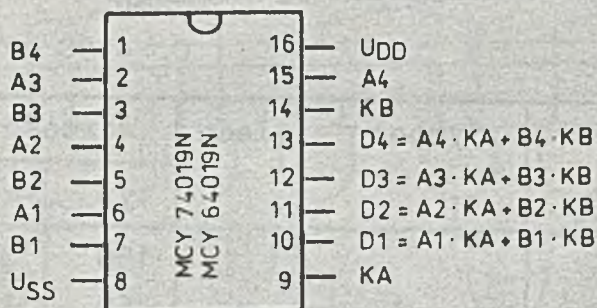
Maj 1984 r.

POCZWÓRNY DWUKANAŁOWY SELEKTOR DANYCH
/MULTIPLESER/

MCY 74019N
MCY 64019N

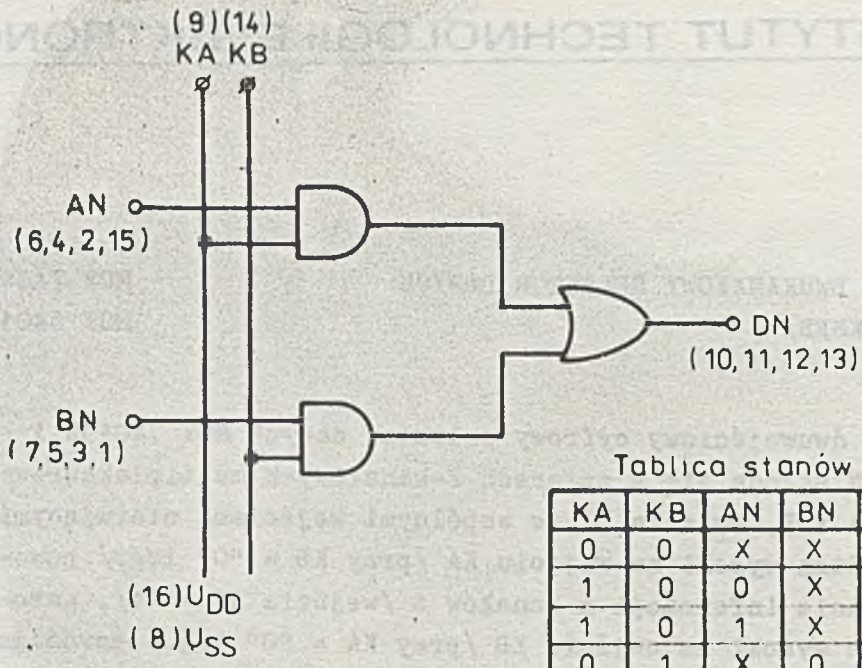
Poczwórny dwuwejściowy cyfrowy selektor danych MCY 74019N i MCY 64019N składa się z czterech 2-kanałowych multiplekserów /wejścia A i B, wyjścia D/ ze wspólnymi wejściami sterującymi KA i KB. Stan wysoki na wejściu KA /przy KB = "0" log./ powoduje wybranie informacji z kanałów A /wejścia A1 - A4/, natomiast stan wysoki na wejściu KB /przy KA = "0" log./ powoduje wybranie informacji z kanałów B /wejścia B1 - B4/. Jednoczesne podanie stanów wysokich na wejścia KA i KB realizują funkcję czterokrotnej dwuwejściowej bramki OR /DN = AN + BN/.

Układy MCY 74019N i MCY 64019N należą do grupy bramek złożonych według klasyfikacji profesjonalnych układów CMOS serii MCY 64/74000N. Parametry ich są zgodne z parametrami układów tej grupy. Posiadają one również obudowę plastikową typu CE-71 z 16-wyprowadzeniami. Zakres napięć zasilania wynosi 3 - 18 V.



Rys. 1. Układ wyprowadzeń MCY 74019N, MCY 64019N

WSTĘPNA INFORMACJA TECHNICZNA



Tablica stanów

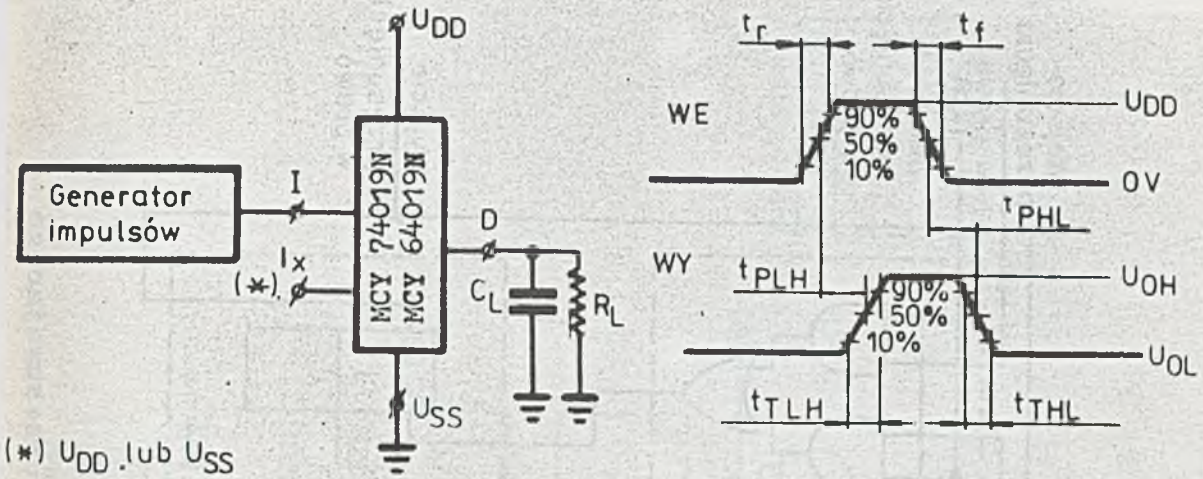
KA	KB	AN	BN	DN
0	0	X	X	0
1	0	0	X	0
1	0	1	X	1
0	1	X	0	0
0	1	X	1	1
1	1	1	X	1
1	1	X	1	1
1	1	0	0	0

* Stan dowolny

Rys. 2. Schemat logiczny 1/4 układów MCY 74019N, MCY 64019N oraz tablica stanów

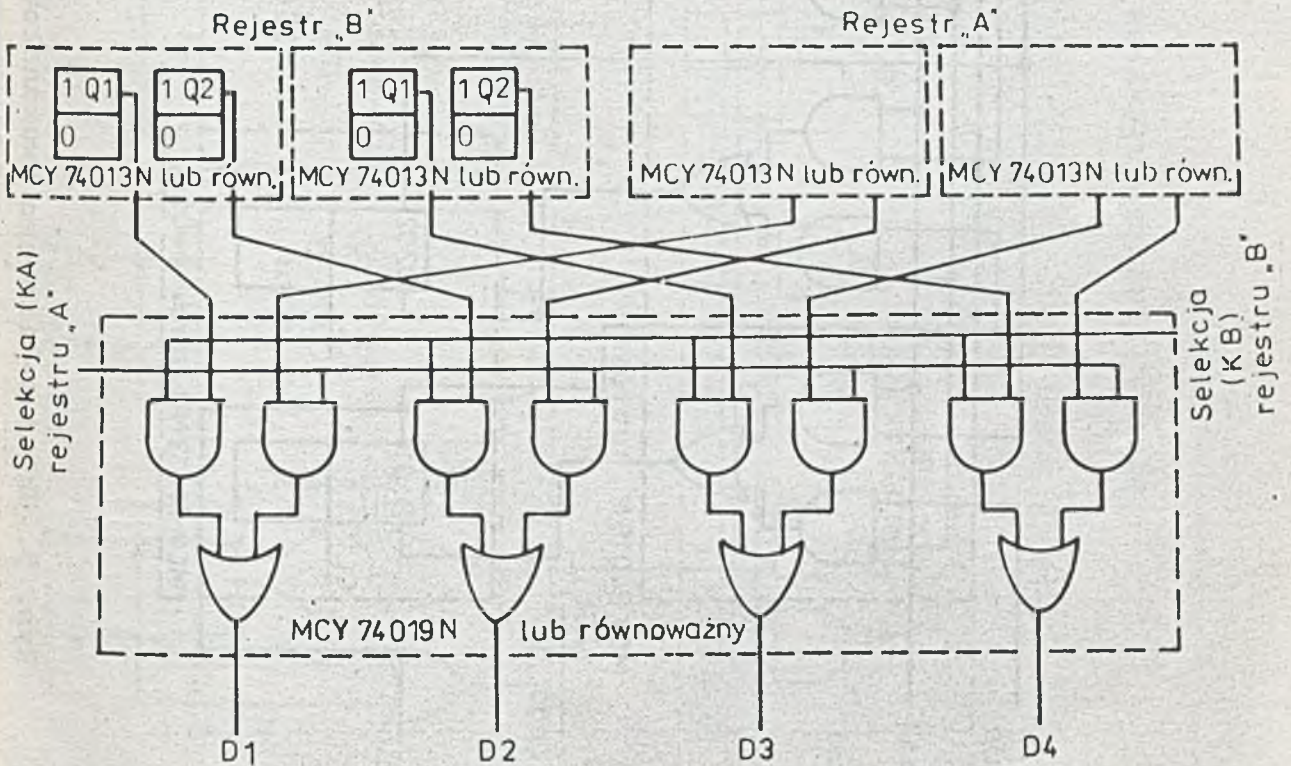
PODSTAWOWE PARAMETRY ELEKTRYCZNE /przy $t_{amb} = 25^{\circ}C$, $t_r = t_f = 20$ ns
 $C_L = 50$ pF, $R_L = 200$ k Ω

Parametr	Symbol	Jedn.	Wartość		Warunki pomiaru U_{DD} [V]
			typ	max	
Czas propagacji z wejścia do wyjścia	t_{PHL} , t_{PLH}	ns	150	300	5
			60	120	10
			50	100	15
Czas narastania i czas opadania sygnału wyjściowego	t_{TLH} , t_{THL}	ns	100	200	5
			50	100	10
			40	80	15
Pojemność wejściowa	C_I	pF	5	7,5	wszystkie wejścia A i B
			10	15	wejścia KA i KB

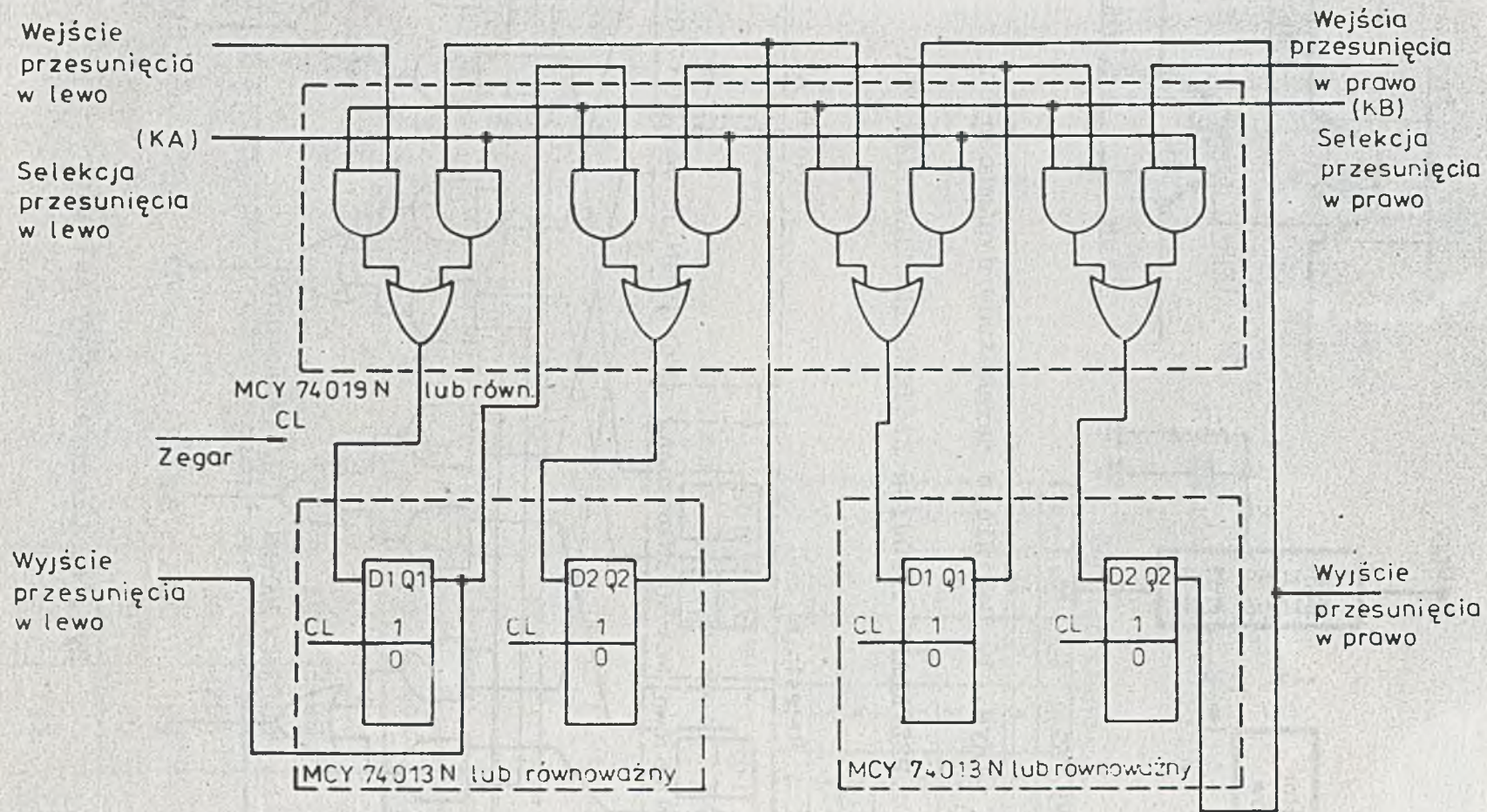


Rys. 3. Definicje parametrów dynamicznych

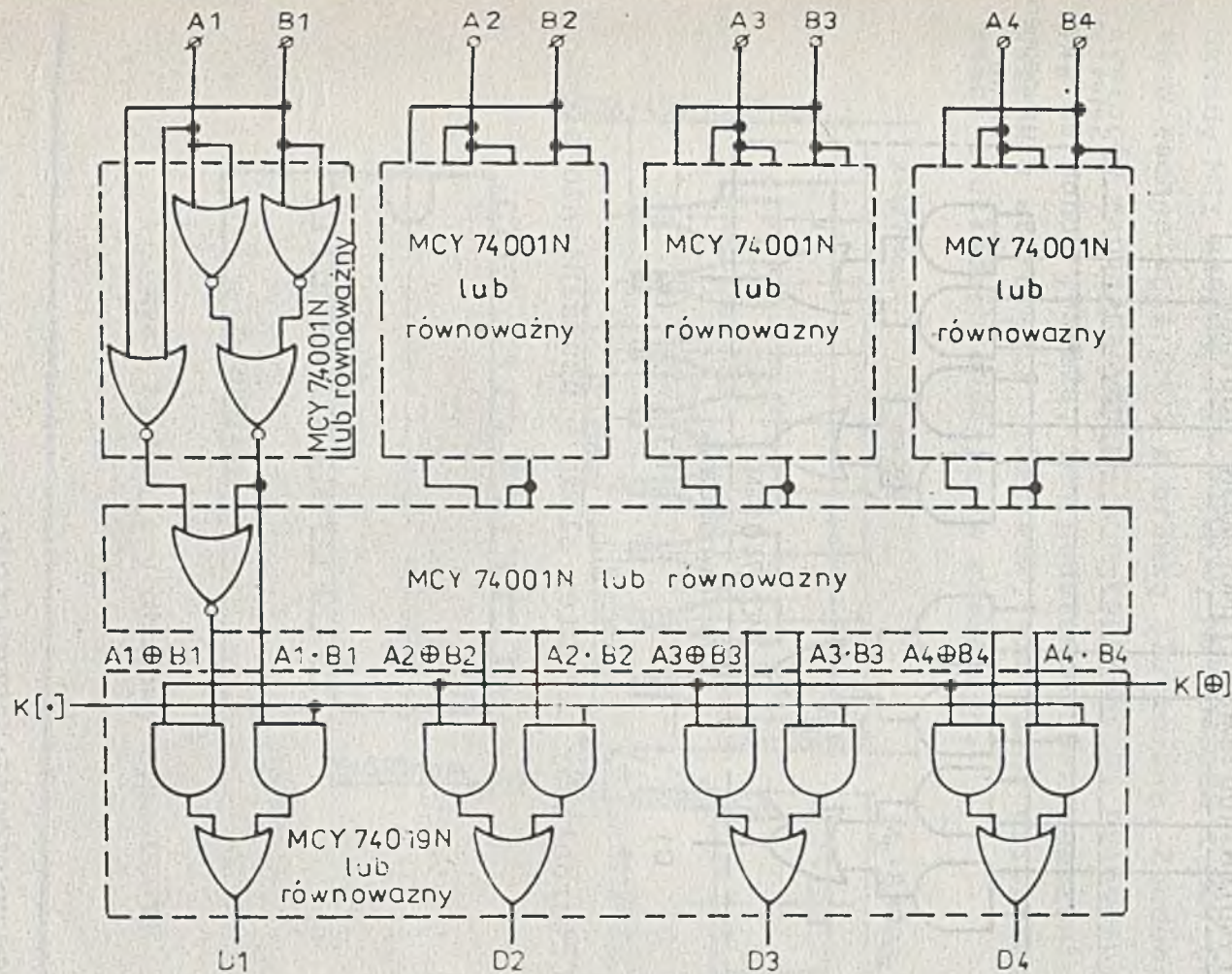
PRZYKŁADY TYPOWYCH ZASTOSOWAN MULTIPLESERA



Rys. 4. Czerokanałowy selektor



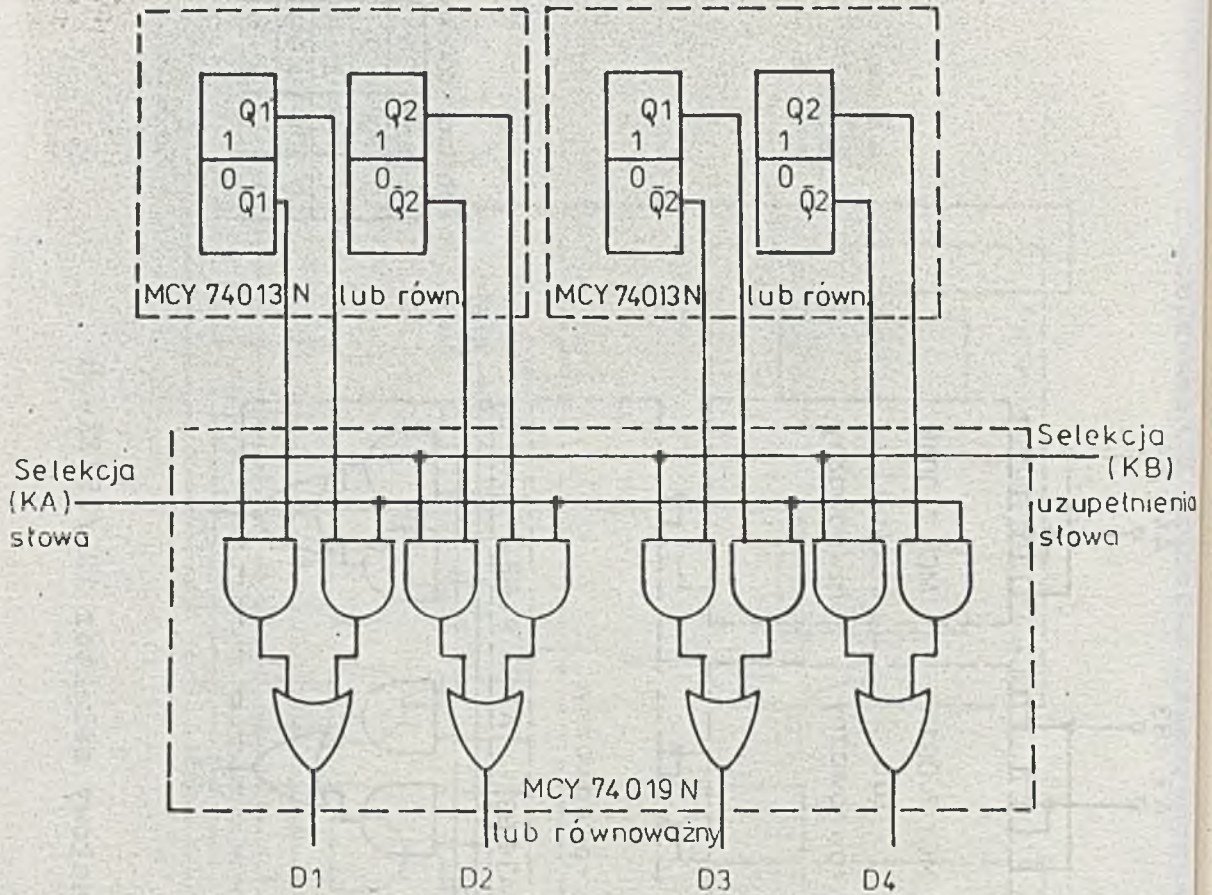
Rys. 5. Układ 4-bitowego dwukanałowego rejestru przesuwającego



Tablica stanów

K[.]	K[⊕]	DN
0	0	0
1	0	$A \cdot B$
0	1	$A \oplus B$
1	1	$A + B$

Rys. 6. Czterokanałowy selektor AND/OR/EX-OR



Rys.7. Czterobitowy selektor słowo - uzupełnienie słowa

INSTYTUT TECHNOLOGII ELEKTRONOWEJ
Al. Lotników 32/46
tel. 435401
tlx 815647
Cena 60 zł

Druk ZOINTE ITE zam. /85 n.

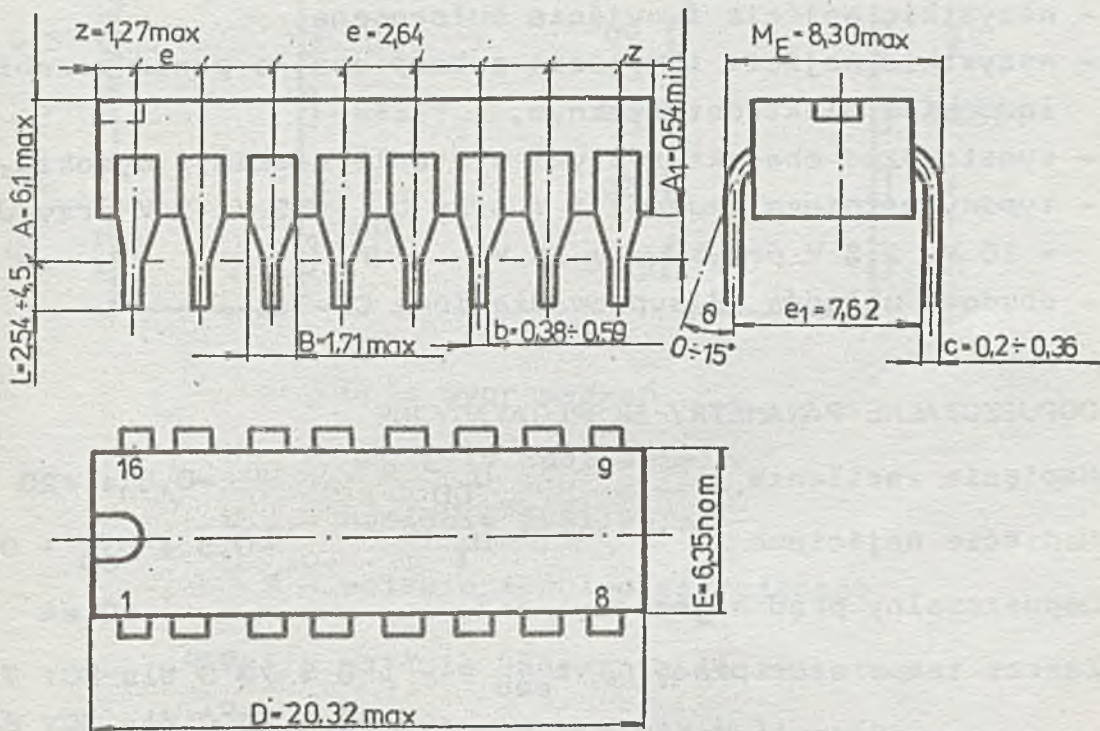
PRAWO REPRODUKCJI ZASTRZEŻONE 199



14- i 12-STOPNIOWE LICZNIKI BINARNE CMOS

MCY 74020N, MCY 64020N
MCY 74040N, MCY 64040N

Układy MCY 74020N, MCY 74040N, MCY 64020N i MCY 64040N wykonane są w technologii CMOS z branką aluminiową. Zbudowane są z tranzystorów wzbogacanych p- i n-kanalowych, wytworzonych na jednej płytce monokryształu. Ich podstawowe przeznaczenie to praca w układach sterowania liczników, timerach, dzielnikach częstotliwości i układach opóźnienia czasowego.



Rys. 1. Wymiary obudowy typu CE-71

Układy spełniają funkcję 14- i 12-stopniowych liczników binarnych, asynchronicznych z możliwością zerowania. Zastosowanie na wejściu układu Schmitta zapewnia poprawną pracę układów przy dowolnych czasach narastania i opadania impulsów wejściowych. Układ MCY 74020N, MCY 64020N, składa się z 14 przerzutników typu master-slave, a MCY 74040N, MCY 64040N z 12. Stan na wyjściach licznika zmienia się podczas opadającego zbocza impulsu na wejściu każdego ze stopni. Podanie stanu wysokiego na wejście zerujące RESET ustawia wszystkie wyjścia licznika w stanie "0".

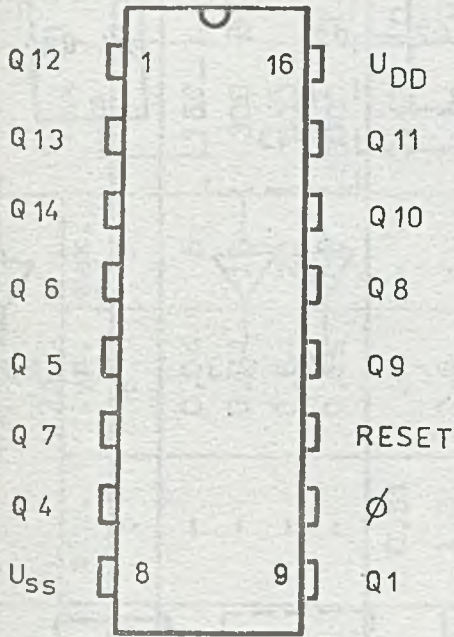
Cechy charakterystyczne:

- zakres napięć zasilających 3-18 V,
- wszystkie wejścia i wyjścia buforowane,
- wszystkie wejścia i wyjścia zabezpieczone przed przebiciem ładunkiem elektrostatycznym,
- symetryczne charakterystyki w stanie niskim i wysokim,
- typowy margines szumów: 1 V przy $U_{DD} = 5$ V, 2 V przy $U_{DD} = 10$ V, 2,5 V przy $U_{DD} = 15$ V,
- obudowa układów 16-wyprowadzeniowa CE-71.

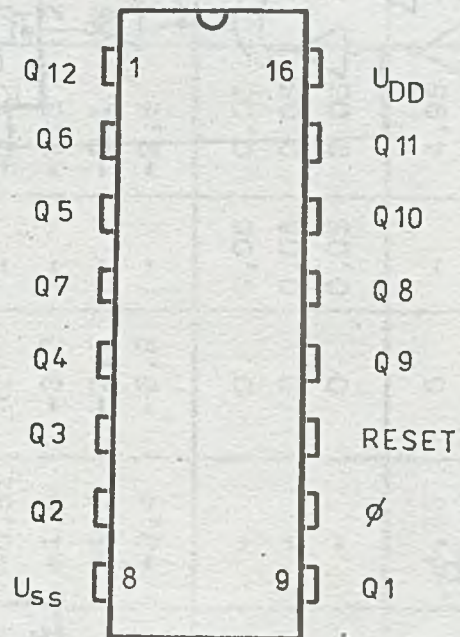
DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE

Napięcie zasilania	U_{DD}	-0,5 + +20 V
Napięcie wejściowe	U_I	-0,5 + U_{DD} + 0,5 V
Dopuszczalny prąd wejściowy	I_I	± 10 mA
Zakres temperatur pracy	t_{amb}	0 + 70°C dla MCY 74...N -40 + 85°C dla MCY 64...N
Zakres temperatur przechowywania	t_{stg}	-55 + 125°C
Temperatura lutowania		
- ręcznego /max 4s/	t_{sol}	350°C
- automatycznego		270°C
Maksymalna moc strat	P_D	500 mW

a)



b)



Opis wyprowadzeń

U_{DD} - napięcie zasilania +

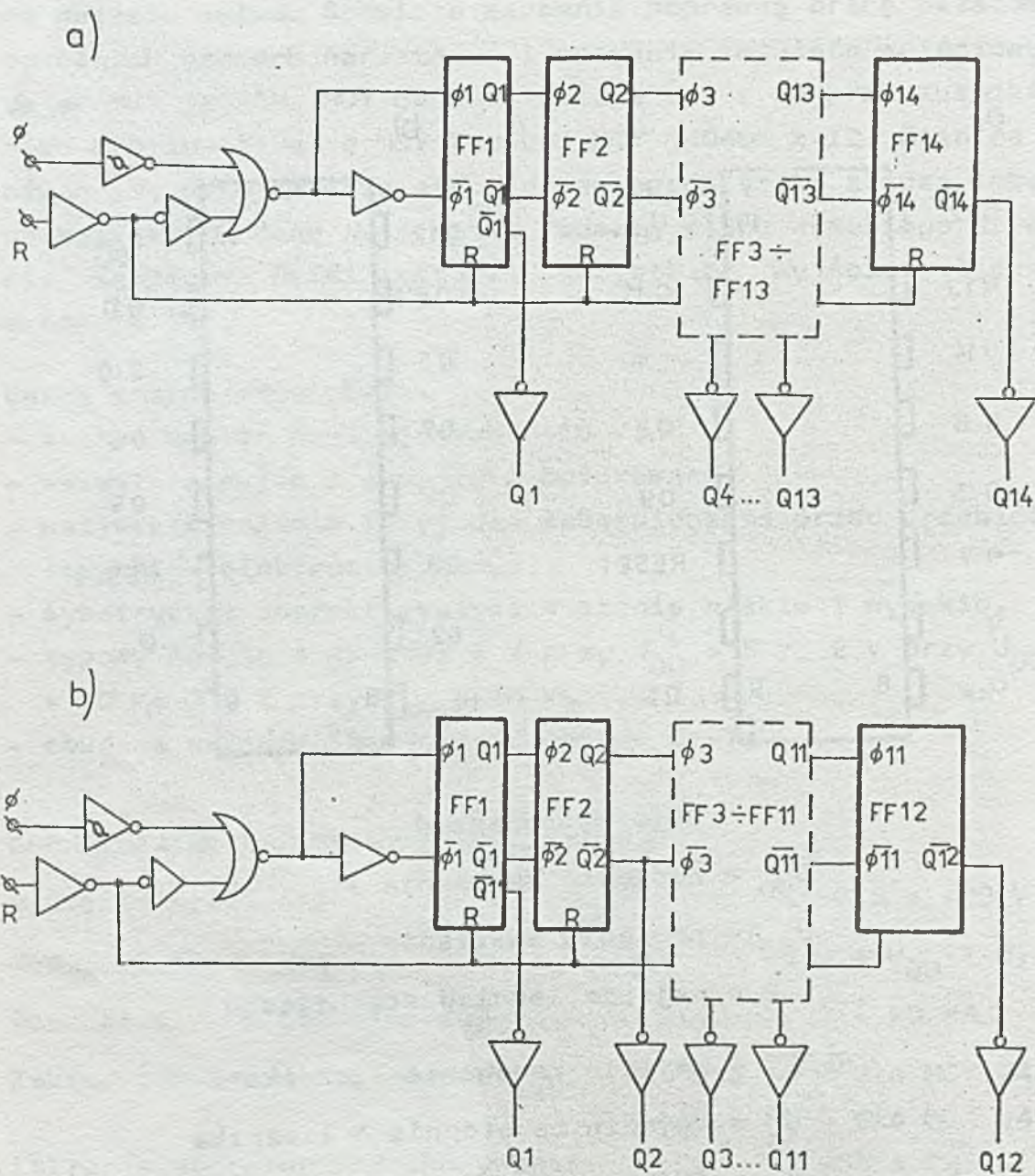
U_{SS} - napięcie zasilania -

\emptyset - wejście impulsu sterującego

RESET - wejście kasowania licznika

Q_n - wyjście ze stopnia N licznika

Rys. 2. Konfiguracja i opis wyprowadzeń układów: a/ MCY 74020N
MCY 64020N, b/ MCY 74040N, MCY 64040N



Rys. 3. Schemat logiczny układów: a/ MCY 74020N, MCY 64020N
b/ MCY 74040N, MCY 64040N

Tabela 1: ELEKTRYCZNE PARAMETRY STATYCZNE DLA UKŁADÓW MCY 74020N, MCY 64020N, MCY 74040N, MCY 64040N

Nazwa parametru	Symbol	Jedn.	$t_{min}^{*)}$	Wartość			$t_{max}^{*)}$	Warunki pomiaru		
				25°C				U_0 [V]	U_I [V]	U_{DD} [V]
				min.	typ.	max.				
1	2	3	4	5	6	7	8	9	10	11
Spoczynkowy prąd zasilania	I_{DD}	μA	5	-	0,04	5	150	-	0; 5	5
			10	-	0,04	10	300	-	0;10	10
			20	-	0,04	20	600	-	0;15	15
			100	-	0,08	100	3000	-	0;20	20
Prąd wyjściowy w stanie niskim	I_{OL}	mA	0,61	0,51	1	-	0,42	0,4	0; 5	5
			1,5	1,3	2,6	-	1,1	0,5	0;10	10
			4,0	3,2	6,8	-	2,8	1,5	0;15	15
Prąd wyjściowy w stanie wysokim	I_{OH}	mA	-0,61	-0,51	-1	-	-0,42	4,6	0; 5	5
			-1,8	-1,6	-3,2	-	-1,3	2,5	0; 5	5
			-1,5	-1,3	-2,6	-	-2,1	9,5	0;10	10
			-4,0	-3,4	-6,8	-	-2,8	13,5	0;15	15
Napięcie wyjściowe w stanie niskim	U_{OL}	V	0,05	-	0	0,05	0,05	-	0; 5	5
			0,05	-	0	0,05	0,05	-	0;10	10
			0,05	-	0	0,05	0,05	-	0;15	15
Napięcie wyjściowe w stanie wysokim	U_{OH}	V	4,95	4,95	5	-	4,95	-	0; 5	5
			9,95	9,95	10	-	9,95	-	0;10	10
			14,95	14,95	15	-	14,95	-	0;15	15

Tabela 1.c.d.

1	2	3	4	5	6	7	8	9	10	11
Napięcie wejściowe w stanie niskim	U_{IL}	V	1,5	-	-	1,5	1,5	0,5;4,5	-	5
			3	-	-	3	3	1;9	-	10
			4	-	-	4	4	1,5;13,5	-	15
Napięcie wejściowe w stanie wysokim	U_{IH}	V	3,5	3,5	-	-	3,5	0,5;4,5	-	5
			7	7	-	-	7	1;9	-	10
			11	11	-	-	11	1,5;13,5	-	15
Prąd wejściowy	I_I	μA	$\pm 0,1$	-	$\pm 10^{-5}$	$\pm 0,1$	± 1	-	0;18	18

*)

 $t_{min} = 0^{\circ}C, \quad t_{max} = 70^{\circ}C$ dla serii MCY 74 ...N

 $t_{min} = -40^{\circ}C, \quad t_{max} = 85^{\circ}C$ dla serii MCY 64 ...N

Uwaga: Wszystkie nie wykorzystane wejścia powinny być odpowiednio spolaryzowane przez podłączenie do U_{SS} lub U_{DD} .

Tabela 2. ELEKTRYCZNE PARAMETRY DYNAMICZNE DLA UKŁADÓW
 MCY 74020 N, MCY 64020N, MCY 74040N, MCY 64040N

Nazwa parametru	Sym- bol	Jedn.	Wartość			U _{DD} [V]
			min.	typ.	max.	
1	2	3	4	5	6	7
Czas propagacji ∅ do wyjścia Q1	t _{PHL}	ns	-	180	360	5
			-	80	160	10
			-	65	130	15
Czas propagacji Q _n do Q _{n+1}	t _{PLH}	ns	-	100	200	5
			-	40	80	10
			-	30	60	15
Czasy narastania i opadania sygnału na wyjściu	t _{THL} t _{TLH}	ns	-	100	200	5
			-	50	100	10
			-	40	80	15
Minimalna szerokość impulsu wejściowego	t _w	ns	-	70	140	5
			-	30	60	10
			-	20	40	15
Czasy narastania i opadania impulsu wej- ściowego	t _{r∅} t _{f∅}	∅us	dowolne			5
						10
						15
Maksymalna częstotli- wość impulsu wejścio- wego	f _∅	MHz	3,5	7	-	5
			8	16	-	10
			12	24	-	15
Pojemność wejściowa dowolnego wejścia	C _I	pF	-	5	7,5	-
Czas propagacji syg- nału RESET na wyjście	t _{PHL}	ns	-	140	280	5
			-	60	120	10
			-	50	100	15

Tabela 2. c. c.

1	2	3	4	5	6	7
Minimalna szerokość impulsu zerującego /RESET/	t_w	ns	-	100	200	5
			-	40	80	10
			-	30	60	15
Minimalny czas usunięcia impulsu RESET	t_{REM}	ns	-	175	350	5
			-	75	150	10
			-	50	100	15

WYMAGANIA DODATKOWE

Przechowywanie i transport wyrobu

Układy powinny być przechowywane w sposób zapewniający zwarcia elektryczne wszystkich wyprowadzeń. Zalecane jest stosowanie gąbki przewodzącej, folii aluminiowej lub innych materiałów przewodzących.

Montaż układów

Podczas montażu układów zalecane jest stosowanie obręczek uziemiających o rezystancji $1\text{ M}\Omega$ do ziemi, uziemienie stołu montażowego, uziemienie narzędzi montażowych /jak np. lutownica/. Niedozwolony jest montaż lub demontaż układów pod napięciem na którymkolwiek z wyprowadzeń.

Układy aplikacyjne

Wszystkie nie wykorzystane wejścia powinny być połączone z masą / U_{SS} / lub zasilaniem / U_{DD} / odpowiednio do pełnionej funkcji logicznej.

INSTYTUT TECHNOLOGII ELEKTRONOWEJ

Al. Lotników 32/46
02-668 Warszawa
tel.435401
tlx.815647
Styczeń 1987

Cena zł 80

DRUK ZOINTE ITE zam. /87 n.

PRAWO REPRODUKCJI ZASTRZEŻONE



DEKODER KODU BCD NA KOD DZIESIĘTNY

MCY 64028N

MCY 74028N

MCY 64028N i MCY 74028N są dekoderni kodu BCD na kod dziesiętny, lub kodu dwójkowego na kod ósemkowy. Składają się z czterech buforowanych wejść /A-D/ dekodujących bramek logicznych i 10 buforów wyjściowych /0-9/.

Po przyłożeniu sygnałów w kodzie BCD do czterech wejść /A,B,C,D/ na jednym z 10 wyjść otrzymuje się poziom wysoki.

Przy niskim stanie wejścia D, trzy bity kodu dwójkowego przyłożone na wejścia A,B,C dekodują się na kod ósemkowy na wyjściach od 0 do 7.

Na wejściach i wyjściach układu stosuje się logikę dodatnią.

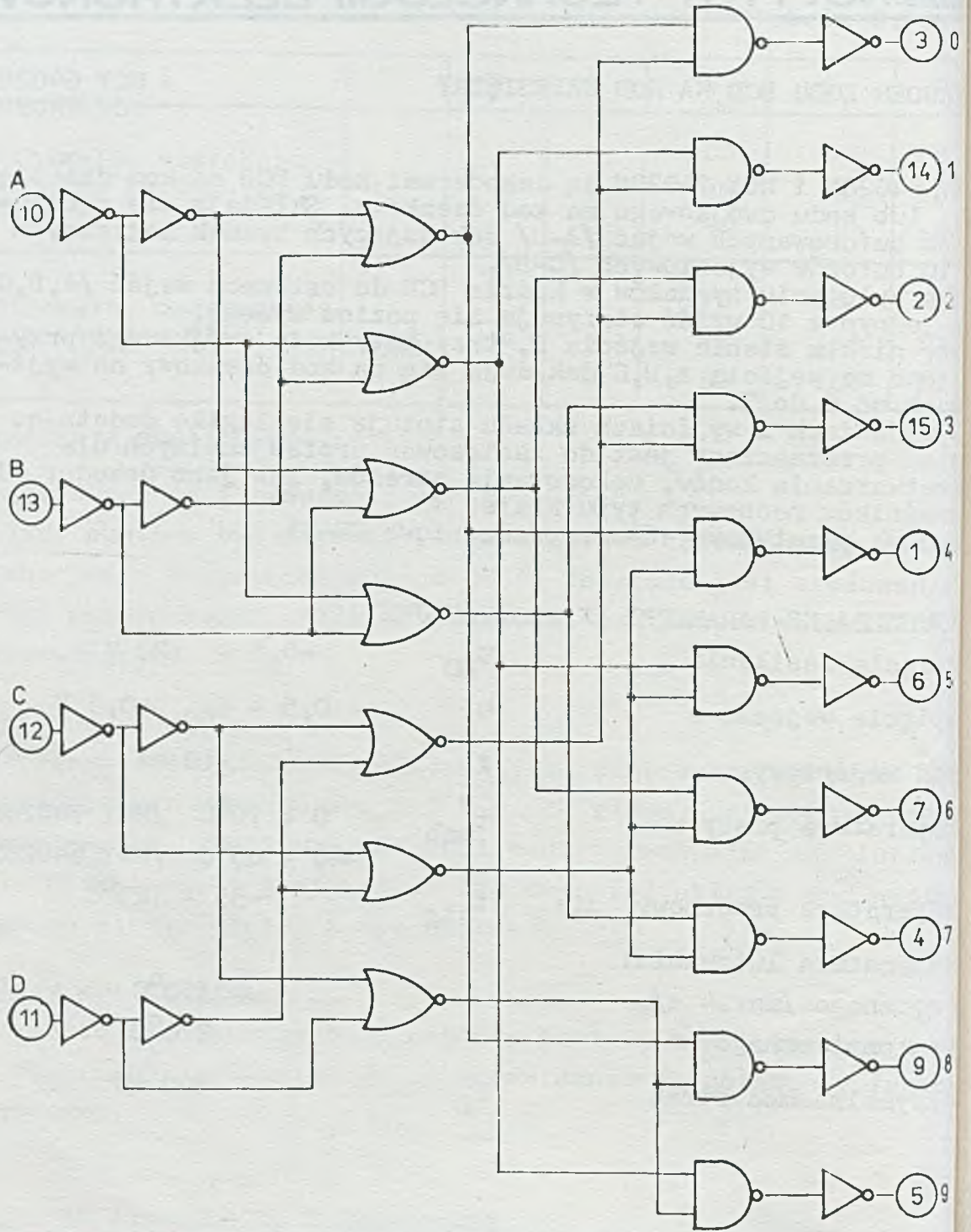
Układ przeznaczony jest do zastosowań profesjonalnych dla przetwarzania kodów, dekodowania adresów, lub jako dekođer dla wskaźników neonowych typu Nixie.

Obudowa plastykowa 16-wyprowadzeniowa CE-83.

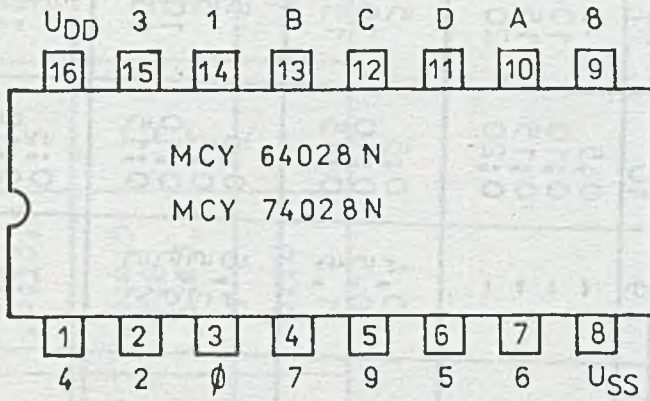
DOFUSZCZALNE PARAMETRY EKSPLOATACYJNE

Napięcie zasilania	U_{DD}	$-0,5 \div +20$ V
Napięcie wejściowe	U_I	$-0,5 \div U_{DD} +0,5$ V
Prąd wejściowy	I_I	± 10 mA
Temperatura pracy	t_{amb}	$0 \div 70^{\circ}\text{C}$ /MCY 74028N/ $-40 \div 85^{\circ}\text{C}$ /MCY 64028N/
Temperatura przechowywania	t_{stg}	$-55 \div 125^{\circ}\text{C}$
Temperatura lutowania:		
- ręcznego /max.4 s/,		350°C
- automatycznego		270°C
Maksymalna moc strat	P_D	500 mW

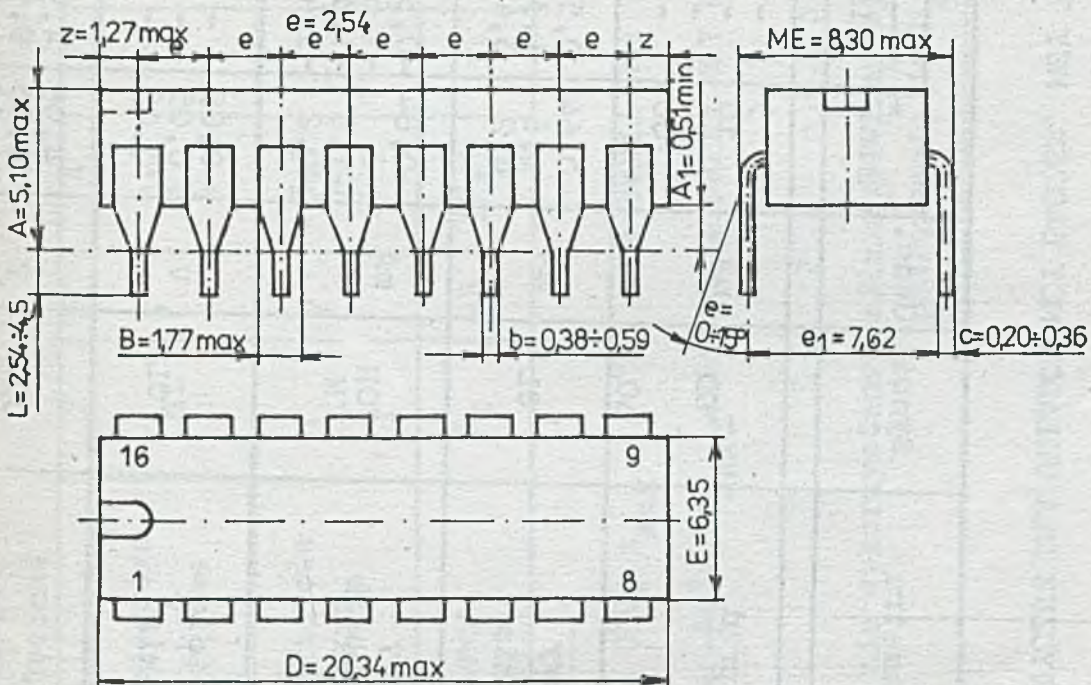
WSTĘPNA KARTA KATALOGOWA



Schemat logiczny



Układ wyprowadzeń



Obudowa typu CE83

PARAMETRY STATYCZNE DLA UKŁADÓW MCY 64028N, MCY 74028N

Nazwa parametru	Symbol	Jedn.	Wartość					Warunki pomiaru			
			t _{min.} *)	25°C			t _{max.} *)	U _O [V]	U _I [V]	U _{DD} [V]	
				min.	typ.	max.					
1	2	3	4	5	6	7	8	9	10	11	
Spoczynkowy prąd zasilania	I _{DD}	μA	5	-	0,04	5	150	-	0;5	5	
			10	-	0,04	10	300	-	0;10	10	
			20	-	0,04	20	600	-	0;15	15	
			100	-	0,08	100	3000	-	0;20	20	
Prąd wyjściowy w stanie niskim	I _{OL}	mA	0,64	0,51	1	-	0,36	0,4	0;5	5	
			1,6	1,3	2,0	-	0,9	0,5	0;10	10	
			4,2	3,4	6,8	-	2,4	1,5	0;15	15	
Prąd wyjściowy w stanie wysokim	I _{OH}	mA	-0,64	-0,51	-1	-	-0,36	4,6	0;5	5	
			-2	-1,6	-3,2	-	-1,15	2,5	0;5	5	
			-1,6	-1,3	-2,6	-	-0,9	9,5	0;10	10	
			-4,2	-3,4	-6,8	-	-2,4	13,5	0;15	15	
Napięcie wyjściowe w stanie niskim	U _{OL}	V	0,05	-	0	0,05	0,05	-	0;5	5	
			0,05	-	0	0,05	0,05	-	0;10	10	
			0,05	-	0	0,05	0,05	-	0;15	15	
Napięcie wyjściowe w stanie wysokim	U _{OH}	V	4,95	4,95	5	-	4,95	-	0;5	5	
			9,95	9,95	10	-	9,95	-	0;10	10	
			14,95	14,95	15	-	14,95	-	0;15	15	

1	2	3	4	5	6	7	8	9	10	11
Napięcie wejściowe w stanie niskim	U_{IL}	V	1,5 3 4	- - -	- - -	1,5 3 4	1,5 3 4	0,5;4,5 1;9 1,5;13,5	- - -	5 10 15
Napięcie wejściowe w stanie wysokim	U_{IH}	V	3,5 7 11	3,5 7 11	- - -	- - -	3,5 7 11	0,5;4,5 1;9 1,5;13,5	- - -	5 10 15
Prąd wejściowy	I_I	μA	$\pm 0,1$	-	$\pm 10^{-5}$	$\pm 0,1$	± 1	0;18	-	18

*
 $t_{min.} = 0^{\circ}C$, $t_{max} = 70^{\circ}C$ dla serii ICY 74...N,

$t_{min.} = -40^{\circ}C$, $t_{max.} = 85^{\circ}C$ dla serii MCY 64...N,

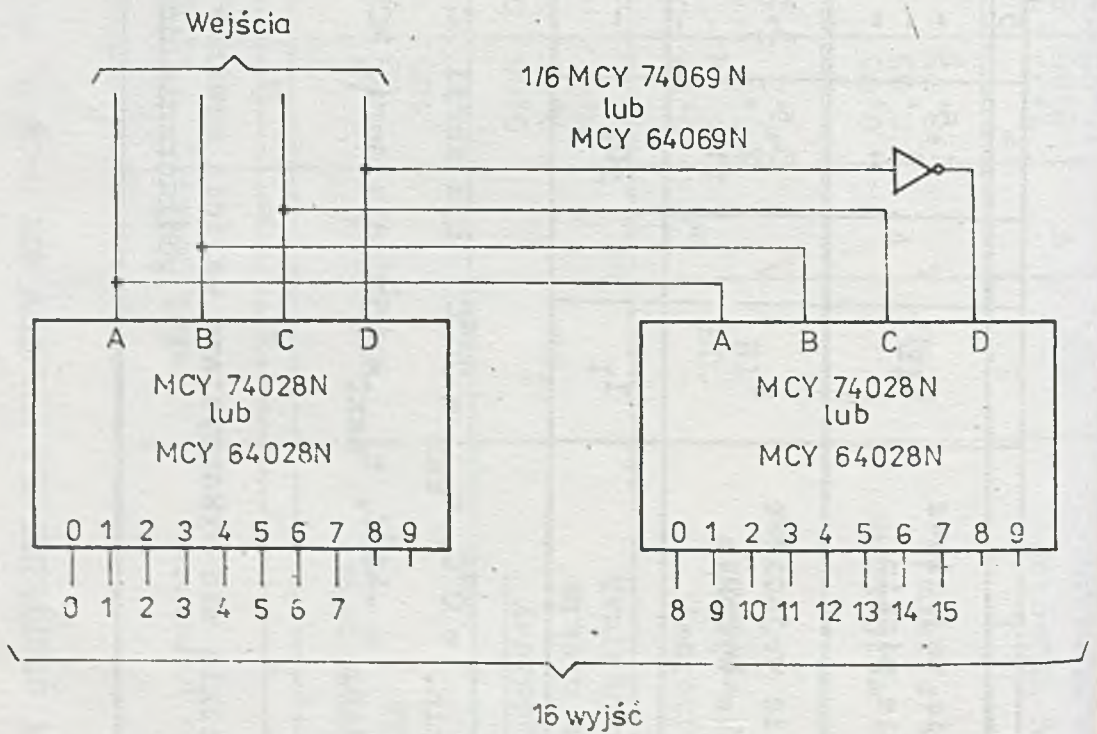
UWAGA

Wszystkie nie wykorzystane wejścia powinny być odpowiednio spolaryzowane poprzez podłączenie do U_{SS} lub U_{DD} .

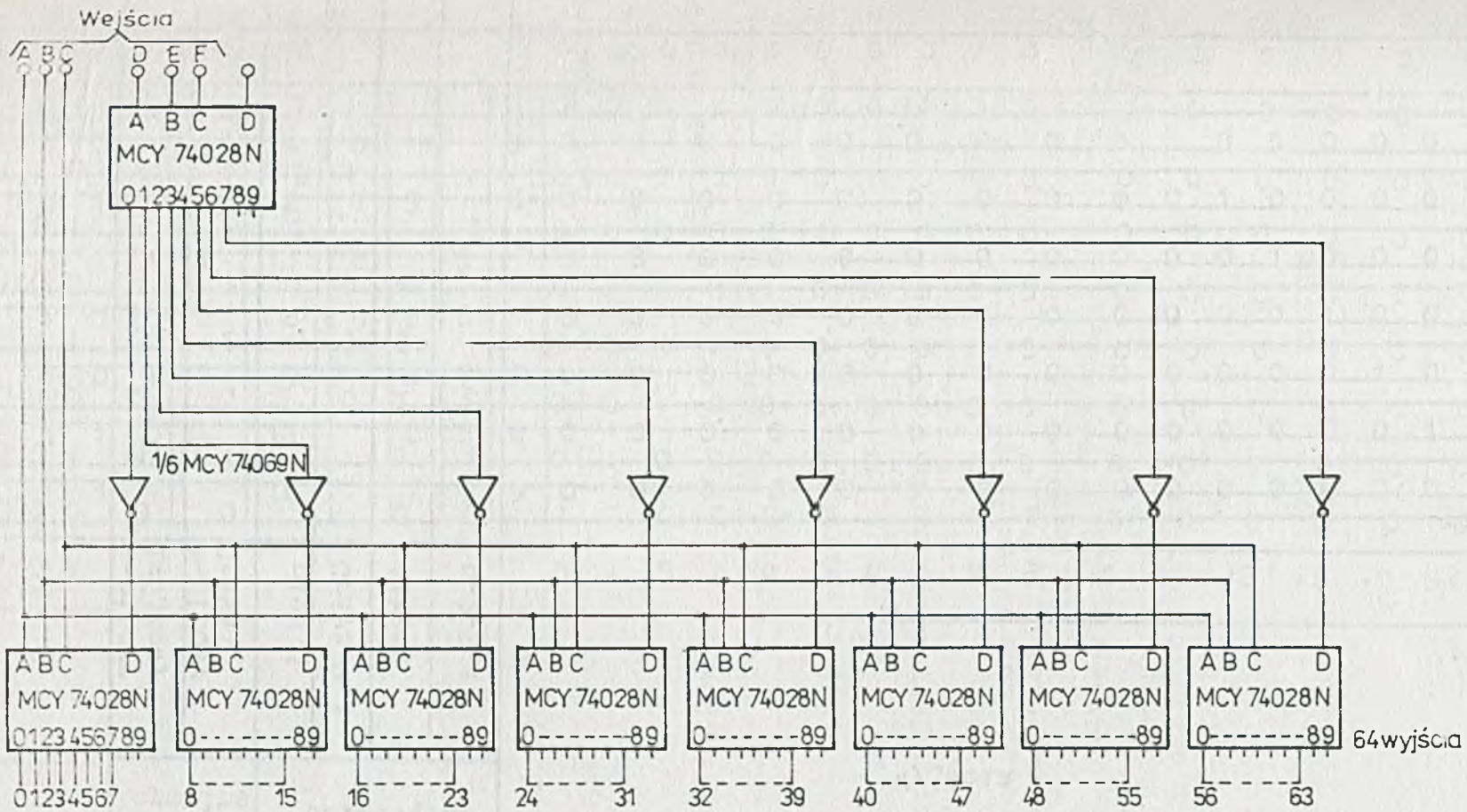
PARAMETRY DYNAMICZNE

$t_{amb} = 25^{\circ}C$, $t_r = t_f = 20$ ns, $C_L = 50$ pF, $R_L = 200$ k Ω /

Nazwa parametru	Symbol	Jedn.	Wartość		U_{DD} [V]
			typ.	max.	
Czas propagacji	t_{PHL}, t_{PLH}	ns	175	350	5
			80	160	10
			60	120	15
Czas transmisji	t_{THL}, t_{TLH}	ns	100	200	5
			50	100	10
			40	80	15
Pojemność wejściowa	C_{IN}	pF	5	7,5	-



Układ przetwarzający każdy kod 4-bitowy w kod dziesiętny lub heksadecymalny.

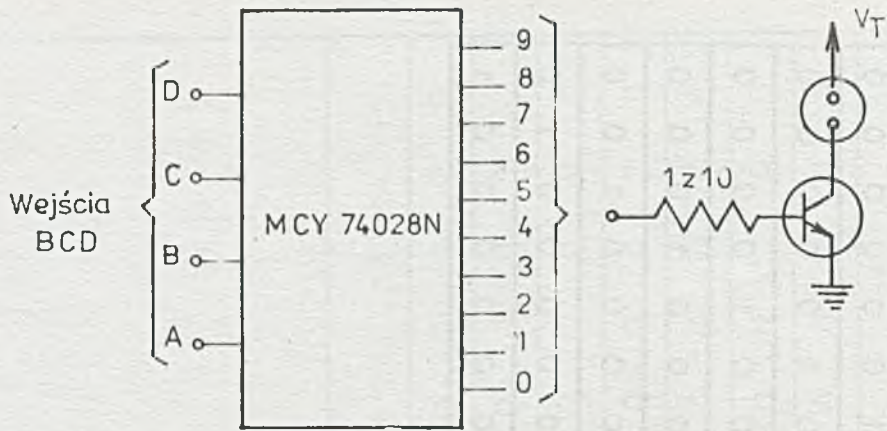


Dekoder adresów z kodu dwójkowego 6-bitowego na kod 1 z 64

TABELA KONWERSJI KODÓW

Wejścia				Kody wejściowe				Wyjścia																		
				Heksadecymalne		Dziesiętne																				
D	C	B	A	4-bitowy dwójkowy	4-bitowy Craya	plus 3	Gray + 3	Aikena	4-2-2-1	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	
0	0	0	0	0	0			0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
0	0	0	1	1	1			1	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
0	0	1	0	2	3		0	2	2	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0
0	0	1	1	3	2	0	3	3		0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0
0	1	0	0	4	7	1	4	4		0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0
0	1	0	1	5	6	2			3	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0
0	1	1	0	6	4	3	1		4	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0
0	1	1	1	7	5	4	2			0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0
1	0	0	0	8	15	5				0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0

1	0	0	1	9	14	6			5	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0
1	0	1	0	10	12	7	9		6	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0
1	0	1	1	11	13	8		5		0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0
1	1	0	0	12	8	9	5	6		0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0
1	1	0	1	13	9		6	7	7	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0
1	1	1	0	14	11		8	8	8	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0
1	1	1	1	15	10		7	9	9	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1



Decoder dla wskaźników neonowych typu Nixie. Przykładowe wymagania - dla wskaźnika: $U_T = 170$ V przy prądzie $1,4 \div 2$ mA/cyfra albo $U_T = 120$ V przy prądzie $1,4$ mA/cyfrę, - dla tranzystora: wpływność w stanie zatkania $< 0,05$ mA, $BU_{CEO} > 70$ V.

WYMAGANIA DODATKOWE

Przechowywanie i transport wyrobu

Układy powinny być przechowywane w sposób zapewniający zwarcie elektryczne wszystkich wyprowadzeń. Zaleca się stosowanie gąbek przewodzącej, folii aluminiowej lub innych materiałów przewodzących.

Montaż układów

Podczas montażu układów zaleca się stosowanie obrączek uziemiających o rezystancji 1 M Ω do ziemi, uziemienie stołu montażowego, uziemienie narzędzi montażowych /np. lutownicy/.

Niedozwolony jest montaż lub demontaż układów pod napięciem na którymkolwiek z wyprowadzeń.

Układy aplikacyjne

Wszystkie nie wykorzystane wejścia powinny być połączone z masą / U_{SS} / lub zasilaniem / U_{DD} / odpowiednio do pełnionej funkcji logicznej.

INSTYTUT TECHNOLOGII ELEKTRONOWEJ
Al. Lotników 32/46, 02-668 Warszawa
tel. 435401
tlx 815647

Druk ZOINTE ITE zam. 107/84 n. 10

Cena 30 zł

PRAWO REPRODUKCJI ZASTRZEŻONE

Maj 1984



4-BITOWY UNIWERSALNY LICZNIK CMOS

MCY 64029N

MCY 74029N

Układ spełnia funkcję 4-bitowego, wyzwalanego dodatnim zboczem impulsów zegarowych, ustawianego asynchronicznie, synchronicznego licznika binarnego lub BCD, liczącego w górę lub w dół.

Licznik ma następujące wejścia:

- przeniesienia /zezwolenia zliczania// $\overline{CI}/\overline{CF}/$,
- sterującego liczeniem w górę/w dół / $\overline{UF}/\text{Down}/$,
- sterującego trybem pracy 4-bity binarne /dekada BCD / $\overline{BIN}/\overline{BCD}/$
- asynchronicznego ustawiania stanu licznika / $\overline{PE}/$,
- danych / $I_0 - I_3/$

oraz wyjścia:

- przeniesienia / $\overline{CO}/$,
- równoległe / $Q_0 - Q_3/$.

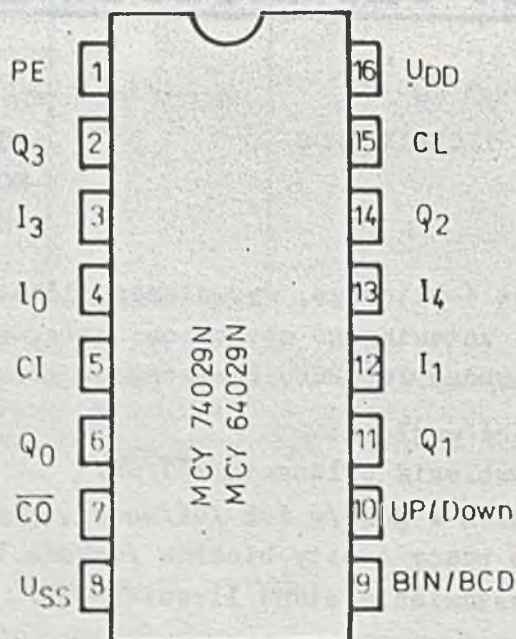
Cechy charakterystyczne:

- zakres napięć zasilania 3 - 18V,
- wszystkie wejścia i wyjścia buforowane,
- wszystkie wejścia i wyjścia zabezpieczone przed przebicciem ładunkiem elektrostatycznym,
- symetryczne charakterystyki wyjściowe w stanie niskim i wysokim,
- typowa obciążalność: 2 układy TTL-L lub TTL-IS,
- typowy margines szumów:
 - 1V przy $U_{DD} = 5V$
 - 2V przy $U_{DD} = 10V$
 - 2,5V przy $U_{DD} = 15V$

- CL - wejście zegarowe

WSTĘPNA KARTA KATALOGOWA

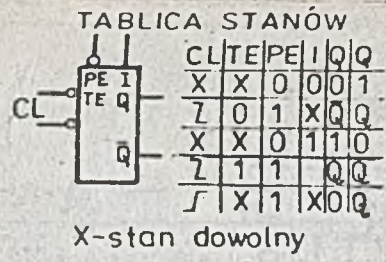
- obudowa układu 16 wyprowadzeniowa CE-71



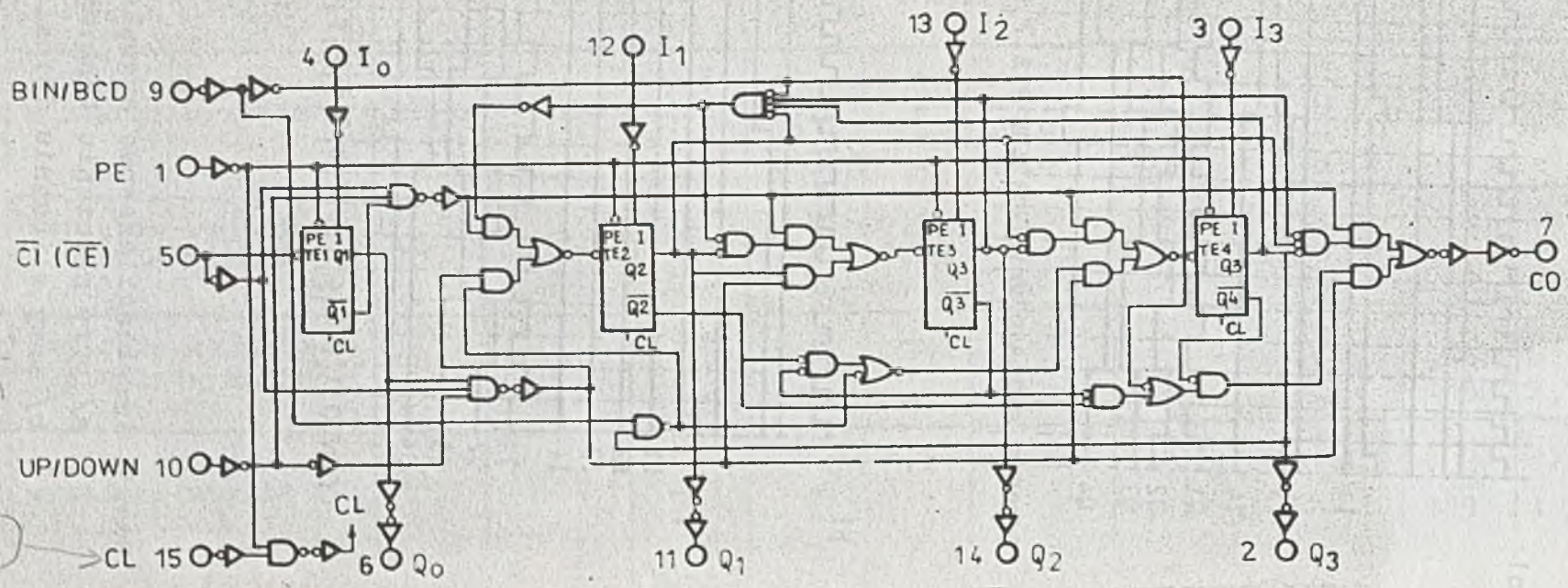
Rys.1. Układ wyprowadzeń układów MCY 64029N, MCY 74029N

PARAMETRY DOPUSZCZALNE

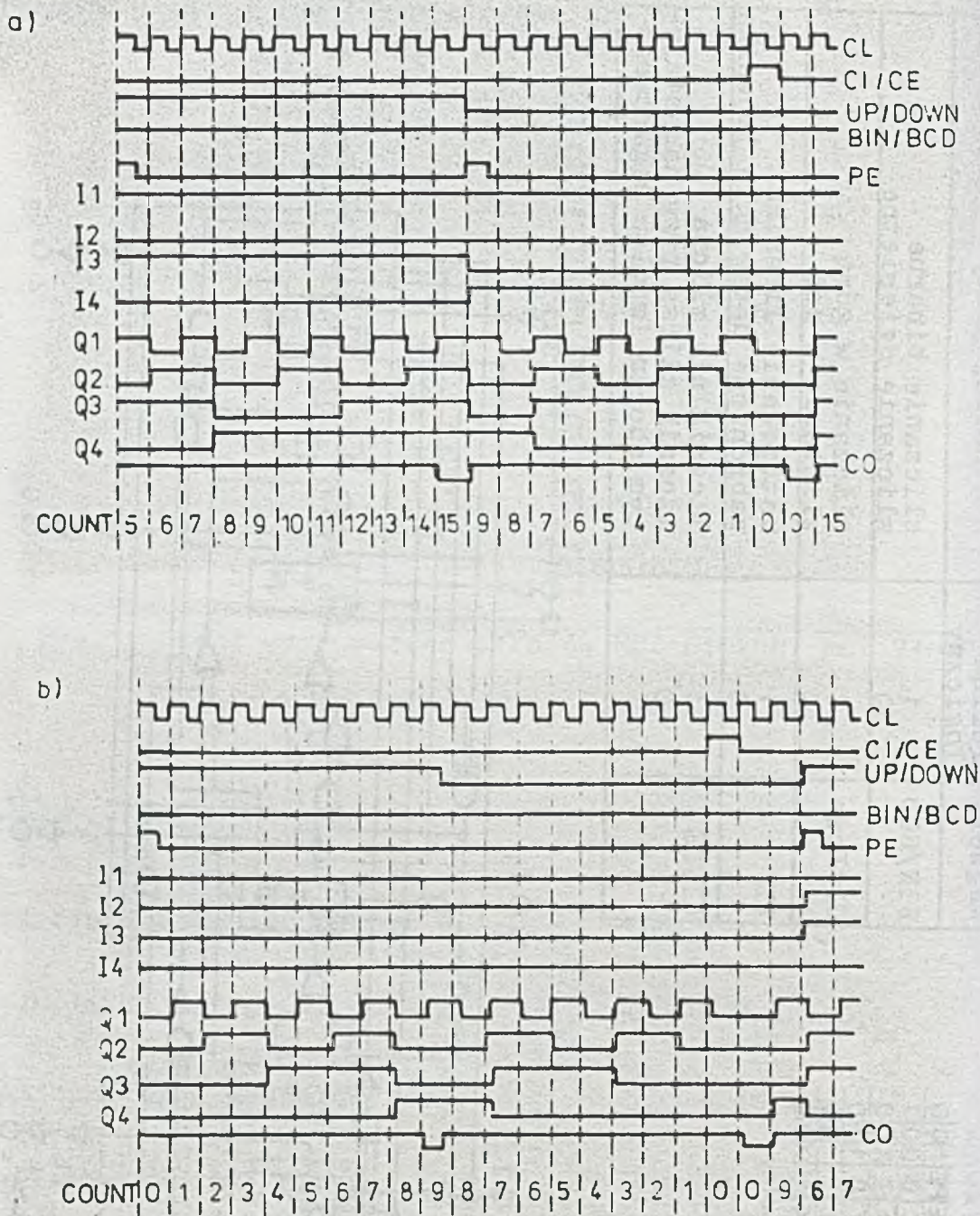
Napięcie zasilania	U_{DD}	$-0,5 + +20V$
Napięcie wejściowe	U_I	$-0,5 + U_{DD} + 0,5V$
Graniczny prąd wejściowy	I_I	$\pm 10 \text{ mA}$
Zakres temperatur pracy	t_{amb}	$0 + 70^{\circ}C; -40 + 85^{\circ}C$
Zakres temperatur przechowywania	t_{stg}	$-55 + 125^{\circ}C$
Temperatura lutowania:		
- ręcznego /max. 4 s/,		$350^{\circ}C$
- automatycznego		$270^{\circ}C$
Najwyższa moc strat	P_{tot}	500 mW



Wejście	Poziom logiczny	Rodzaj pracy
BIN/BCD	1 0	zliczanie binarne zliczanie dziesiętne
UP/Down	1 0	zliczanie w górę zliczanie w dół
PE	1 0	ustępowanie licznika zabronione ustawianie licznika
CI/CE	1 0	licznik nie zlicza licznik zlicza przy narastającym zboczu impulsu zegarowego



Rys.2. Schemat logiczny układu MCY 64029N, MCY 74029N



Rys.3. Przebiegi czasowe sygnałów licznika:
a/ przy zliczaniu binarnym,
b/ przy zliczaniu dziesiętnym

PARAMETRY STATYCZNE

Parametr	Symbol	Jedn.	Wartość			$t_{max.}^{*)}$	Warunki pomiaru			
			25°C				U_0 [V]	U_I [V]	U_{DD} [V]	$t_{min.}^{*)}$
			min.	typ.	max.					
1	2	3	4	5	6	7	8	9	10	11
Spoczynkowy prąd zasilania	I_{DD}	μA	-	0,04	5	150	-	0; 5	5	5
			-	0,04	10	300	-	0; 10	10	10
			-	0,04	20	600	-	0; 15	15	20
			-	0,08	100	3000	-	0; 20	20	100
Prąd wyjściowy w stanie niskim	I_{OL}	mA	0,51	1	-	0,36	0,4	0; 5	5	0,64
			1,3	2,6	-	0,9	0,5	0; 10	10	1,6
			3,4	6,8	-	2,4	1,5	0; 15	15	4,2
Prąd wyjściowy w stanie wysokim	I_{OH}	mA	-0,51	-1	-	-0,36	4,6	0; 5	5	-0,64
			-1,6	-3,2	-	-1,15	2,5	0; 5	5	-2
			-1,3	-2,6	-	-0,9	9,5	0; 10	10	-1,6
			-3,4	-6,8	-	-2,4	13,5	0; 15	15	-4,2
Napięcie wyjściowe w stanie niskim	U_{OL}	V	-	0	0,05	0,05	-	0; 5	5	0,05
			-	0	0,05	0,05	-	0; 10	10	0,05
			-	0	0,05	0,05	-	0; 15	15	0,05
Napięcie wyjściowe w stanie wysokim	U_{OH}	V	4,95	5	-	4,95	-	0; 5	5	4,95
			9,95	10	-	9,95	-	0; 10	10	9,95
			14,95	15	-	14,95	-	0; 15	15	14,95
Napięcie wejściowe w stanie niskim	U_{IL}	V	-	-	1,5	1,5	0,5; 4,5	-	5	1,5
			-	-	3	3	1; 9	-	10	3
			-	-	4	4	1,5; 13,5	-	15	4

PARAMETRY STATYCZNE c.d.

1	2	3	4	5	6	7	8	9	10	11
Napięcie wejściowe w stanie wysokim	U_{IH}	V	3,5 7 11	- - -	- - -	3,5 7 11	0,5; 4,5 1; 9 1,5; 13,5	- - -	5 10 15	3,5 7 11
Prąd wejściowy	I_I	μA	-	$\pm 10,5$	$\pm 0,1$	± 1	-	0; 18	18	$\pm 0,1$

* $t_{min.} = 0^{\circ}C$, $t_{max.} = 70^{\circ}C$ dla serii MCY 74...N

$t_{min.} = -40^{\circ}C$, $t_{max.} = 85^{\circ}C$ dla serii MCY 64...N

Uwaga: wszystkie niewykorzystane wejścia powinny być odpowiednio spolaryzowane poprzez podłączenie do U_{SS} lub U_{DD} .

PARAMETRY DYNAMICZNE przy $t_{amb} = 25^{\circ}C$, $t_r = t_f = 20 \text{ ns}$,
 $C_L = 50 \text{ pF}$, $R_L = 200 \text{ k}\Omega$

Parametr	Symbol	Jedn.	Wartość			U_{DD} [V]
			min.	typ	max.	
1	2	3	4	5	6	7
ZEGAR CL						
Czas propagacji CL do wyjścia Q	t_{PHL}	ns	-	250	500	5
	t_{PLH}		-	120	240	10
			-	90	180	15
wyjścia CO			-	280	560	5
			-	130	260	10
			-	95	190	15
Czas narastania i opa- dania sygnału na wyjś- ciu Q, CO	t_{TIH}		-	100	200	5
	t_{THL}		-	50	100	10
			-	40	80	15
Minimalna szerokość impulsu zegarowego	t_{wCL}		-	90	180	5
		-	45	90	10	
		-	30	60	15	
Czas narastania i opadania sygnału zegarowego	t_{rCL}	/us	-	-	15	5
	t_{fCL}		-	-	15	10
			-	-	15	15
Minimalny czas wprowadzenia im- pulsów przed im- pulsom CL CI, PE	t_s	-	30	60	5	
		-	10	20	10	
		-	6	12	15	
BIN/BCD, UP/Down		-	170	340	5	
		-	70	140	10	
		-	50	100	15	
Maksymalna częstotli- wość impulsów zegara	f_{cpm}	MHz	2	4	-	5
			4	8	-	10
			5,5	11	-	15
	PE					

PARAMETRY DYNAMICZNE c.d.

1	2	3	4	5	6	7
Czas propagacji PE do wyjścia Q	t_{PHL}	ns	-	235	470	5
	t_{PLH}		-	100	200	10
			-	80	160	15
wyjścia CO			-	320	640	5
			-	145	290	10
			-	105	210	15
Minimalna szerokość impulsów PE	t_{w1E}	-	65	130	5	
		-	35	70	10	
		-	25	50	15	
Minimalny czas usunięcia impulsu PE przed impulsem zegarowym CL	t_{rem}	-	100	200	5	
		-	55	110	10	
		-	40	80	15	
Czas propagacji impulsu CI do CO	t_{PHL}	ns	-	170	340	5
	t_{PLH}		-	70	140	10
			-	50	100	15
Minimalny czas wprowadzenia impulsu CI przed zboczem impulsu CL	t_s		-	25	50	5
			-	15	30	10
			-	12	25	15
Minimalny czas trzymania impulsu CI po zboczu impulsu CL	t_{hold}	-	100	200	5	
		-	35	70	10	
		-	30	60	15	

INSTYTUT TECHNOLOGII ELEKTRONOWEJ

Al. Lotników 32/46
02-668 Warszawa

Tel. 435401
Tlx 815647

1985

Cena 80 zł

PRAWO REPRODUKCJI ZASTRZEŻONE

Druk ZOINTE ITE zam. /85 n.



CZTEROKROTNA BRAMKA EXCLUSIVE - OR

MCY 74030N

MCY 64030N

CZTEROKROTNA BRAMKA EXCLUSIVE - NOR

MCY 74077N

MCY 64077N

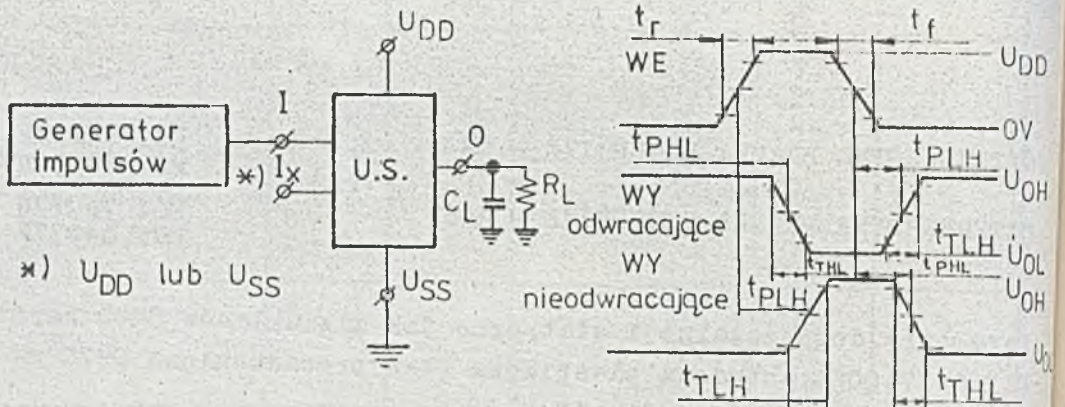
Parametry dopuszczalne i statyczne jak dla układów CMOS serii MCY 64/74000N; obudowa plastikowa 14-wyprowadzeniowa CE70 zakres napięć zasilania $3 \div 18$ V

PARAMETRY DYNAMICZNE

$t_{amb} = 25^{\circ}\text{C}$, $t_r = t_f = 20$ ns, $C_L = 50$ pF, $R_L = 200$ k Ω

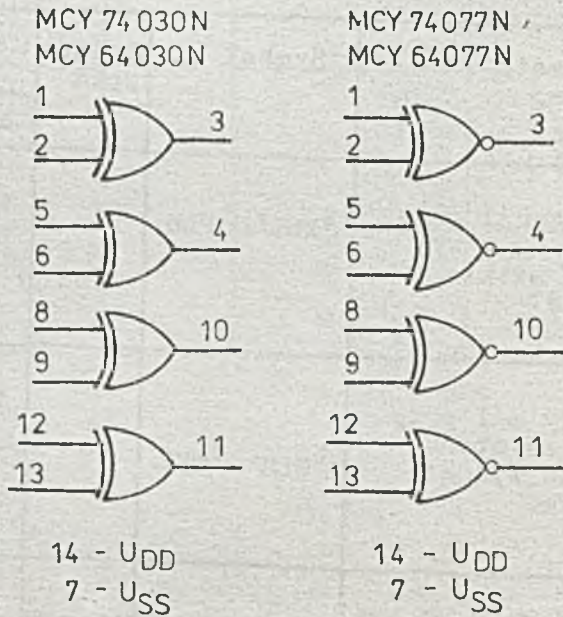
Parametr	Symbol	Jednostka	Wartość		Warunki pomiaru
			typ.	max.	U_{DD} [V]
Czas propagacji przy zmianie stanu z wysokiego na niski i odwrotnie	t_{PHL} , t_{PLH}	ns	140	280	5
			65	130	10
			50	100	15
Czas transmisji przy przejściu ze stanu niskiego na wysoki i odwrotnie	t_{TLH} , t_{THL}	ns	100	200	5
			50	100	10
			40	80	15
Pojemność wejściowa	C_I	pF	5	7,5	-

WSTĘPNA INFORMACJA TECHNICZNA



Definicja parametrów dynamicznych

SCHEMATY FUNKCJONALNE I OPIS WYPROWADZEN



INSTYTUT TECHNOLOGII ELEKTRONOWEJ

Al. Lotników 32/46
02-668 Warszawa

Telex 815647
Tel. 435401

Cena 20zł
1985

DRUK ZOINTE ITE zam. /85

PRAWO REPRODUKCJI ZASTRZEŻONE

CZTEROBITOWY UNIWERSALNY
REJESTR PRZESUWAJĄCY

MCY 64035N
MCY 74035N

Układ spełnia funkcję 4-bitowego uniwersalnego synchronicznego rejestru przesuwającego.

Rejestr ma następujące wejścia:

- zegarowe CL, wpis
- równoległe $P_0 \div P_3$,
- szeregowe J, \bar{K} , (zwaną J i \bar{K} dane wejście D)
- wyboru wprowadzania danych równoległe/szeregowe P/S,
- asynchronicznego wyboru sygnału wyjściowego niezanegowane/zanegowane T/C,
- asynchronicznego zerowania R,

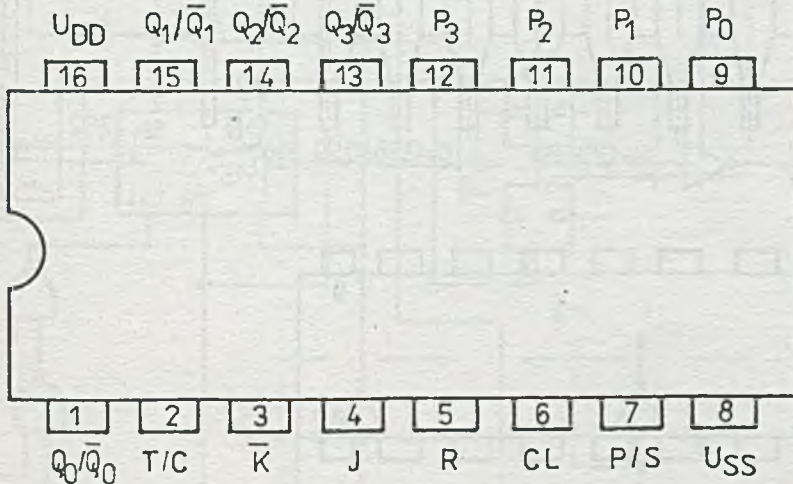
$P/S = 1$ wprowadzenie równoległe
 $CL = \uparrow$

$P/S = 0$ wprowadzenie szeregowe
 $CP = \uparrow$

$T/C = 1$ sygnał ugniat
 $T/C = 0$ sygnał zanegowany

oraz wyjścia:

- równoległe $Q_0 \div Q_3$.



Układ wyprowadzeń MCY 64035N i MCY 74035N

CECHY CHARAKTERYSTYCZNE

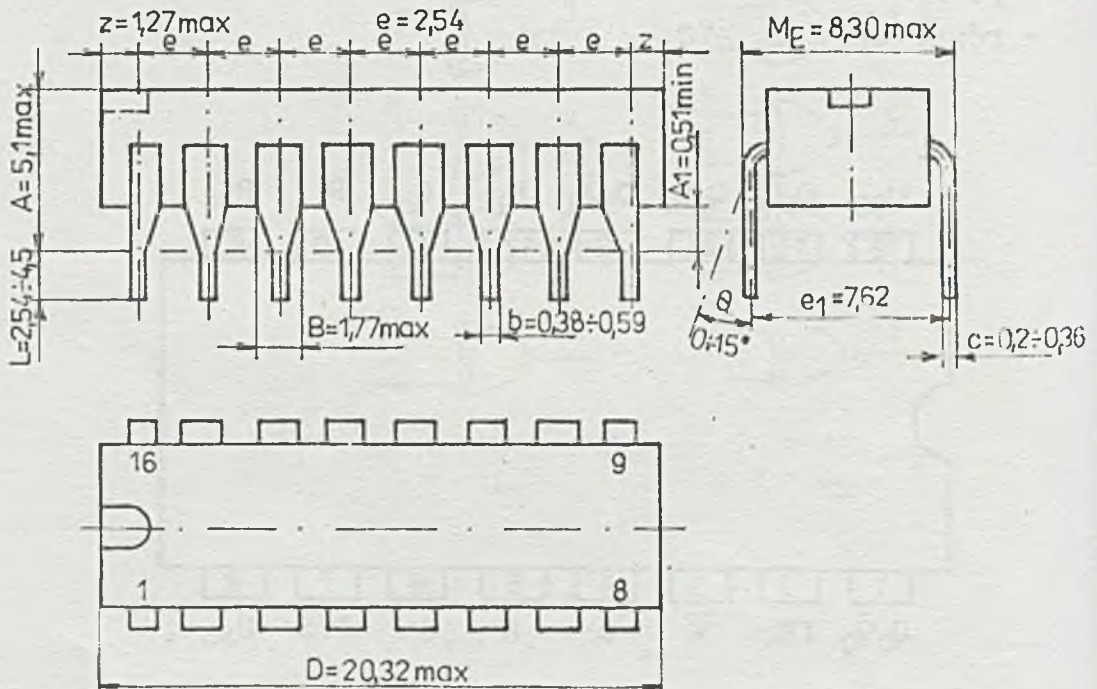
- zakres napięć zasilania $3 \div 18$ V,
- wszystkie wejścia i wyjścia buforowane przed przebiegiem ładunkiem elektrostatycznym,
- typowa obciążalność: 2 układy TTL-L lub 1 układ TTL-LS,
- typowy margines szumów:

1 V przy $U_{DD} = 5$ V,

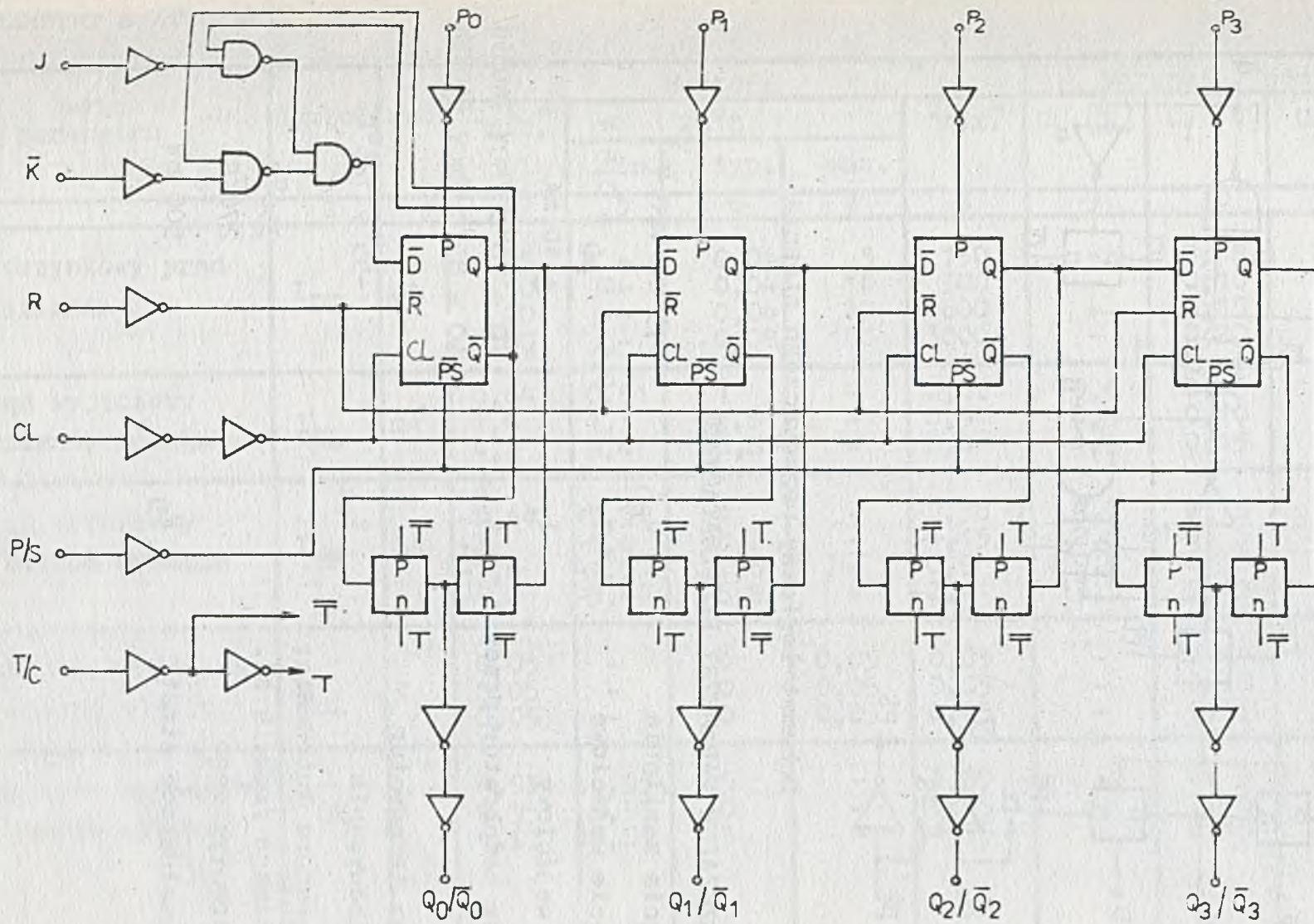
2 V przy $U_{DD} = 10$ V.

2,5 V przy $U_{DD} = 15$ V,

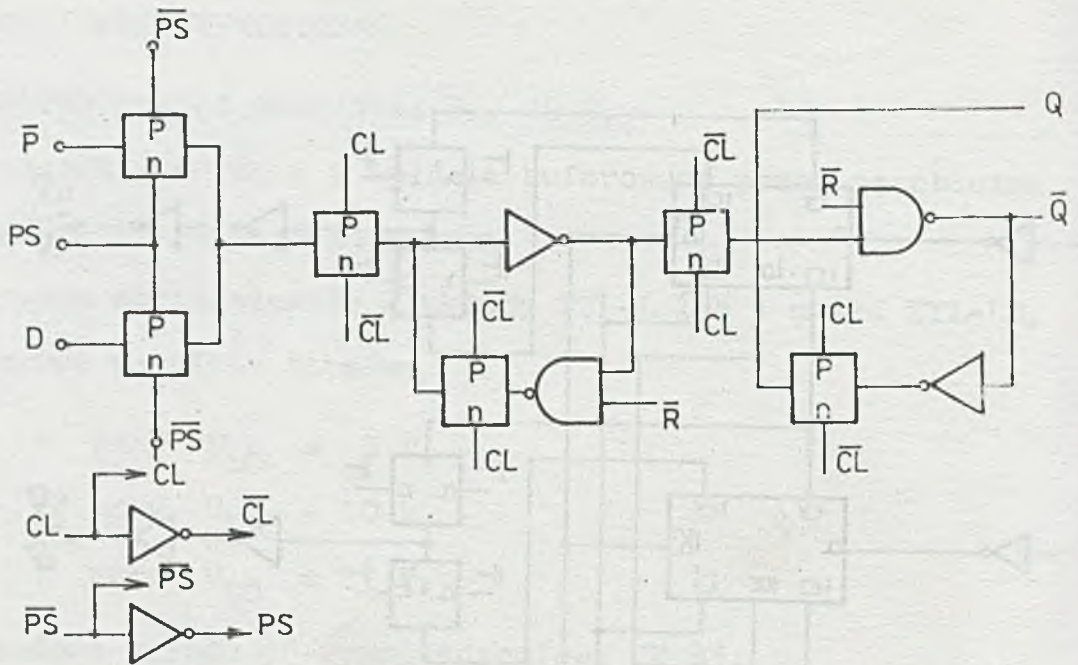
- obudowa układu 16-wyprowadzeniowa CE 83.



Obudowa typu CE 83



Schemat logiczny



Schemat logiczny pojedynczego stopnia

DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE

Napięcia zasilania	U_{DD}	$-0,5 \div +20 \text{ V}$
Napięcie wejściowe	U_I	$-0,5 \div U_{DD} + 0,5 \text{ V}$
Prąd wejściowy	I_I	$\pm 10 \text{ mA}$
Zakres temperatur pracy	t_{amb}	$0 \div 70^\circ\text{C} / \text{MCY } 74035\text{W}$ $-40 \div 85^\circ\text{C} / \text{MCY } 64035\text{W}$
Zakres temperatur przechowywania	t_{stg}	$-55 \div 125^\circ\text{C}$
Temperatura lutowania:		
- ręcznego /max. 4 s/,		350°C
- automatycznego		270°C
Maksymalna moc strat	P_D	500 mW

PARAMETRY STATYCZNE

Nazwa parametru	Symbol	Jedr.	Wartość					Warunki pomiaru		
			t _{min.*)}	25°C			t _{max.*)}	U _o [V]	U _I [V]	U _{DD} [V]
				min.	typ.	max.				
1	2	3	4	5	6	7	8	9	10	11
Spoczynkowy prąd zasilania	I _{DD}	μA	5	-	0,04	5	150	-	0; 5	5
			10	-	0,04	10	300	-	0; 10	10
			20	-	0,04	20	600	-	0; 15	15
			100	-	0,08	100	3000	-	0; 20	20
Prąd wyjściowy w stanie niskim	I _{OL}	mA	0,64	0,51	1	-	0,36	0,4	0; 5	5
			1,6	1,3	2,6	-	0,9	0,5	0; 10	10
			4,2	3,4	6,8	-	2,4	1,5	0; 15	15
Prąd wyjściowy w stanie wysokim	I _{OH}	mA	-0,64	-0,51	-1	-	-0,36	4,6	0; 5	5
			-2	-1,6	-3,2	-	-1,15	2,5	0; 5	5
			-1,6	-1,3	-2,6	-	-0,9	9,5	0; 10	10
			-4,2	-3,4	-6,8	-	-2,4	13,5	0; 15	15
Napięcie wyjściowe w stanie niskim	U _{OL}	V	0,05	-	0	0,05	0,05	-	0; 5	5
			0,05	-	0	0,05	0,05	-	0; 10	10
			0,05	-	0	0,05	0,05	-	0; 15	15
Napięcie wyjściowe w stanie wysokim	U _{OH}	V	4,95	4,95	5	-	4,95	-	0; 5	5
			9,95	9,95	10	-	9,95	-	0; 10	10
			14,95	14,95	15	-	14,95	-	0; 15	15

PARAMETRY STATYCZNE c.d

1	2	3	4	5	6	7	8	9	10	11
Napięcie wejściowe w stanie niskim	U_{IL}	V	1,5 3 4	- - -	- - -	1,5 3 4	1,5 3 4	0,5;4,5 1;9 1,5;13,5	- - -	5 10 15
Napięcie wejściowe w stanie wysokim	U_{IH}	V	3,5 7 11	3,5 7 11	- - -	- - -	3,5 7 11	0,5;4,5 1;9 1,5;13,5	- - -	5 10 15
Prąd wejściowy	I_I	μA	$\pm 0,1$	-	$\pm 10^{-5}$	$\pm 0,1$	± 1	-	0;18	18

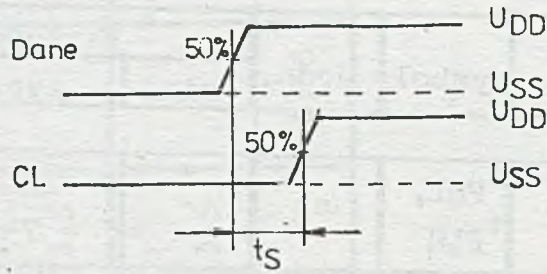
* $t_{min.} = 0^{\circ}C$; $t_{max.} = + 70^{\circ}C$ dla serii MCY 74035N,

$t_{min.} = -40^{\circ}C$, $t_{max.} = + 85^{\circ}C$ dla serii MCY 64035N,

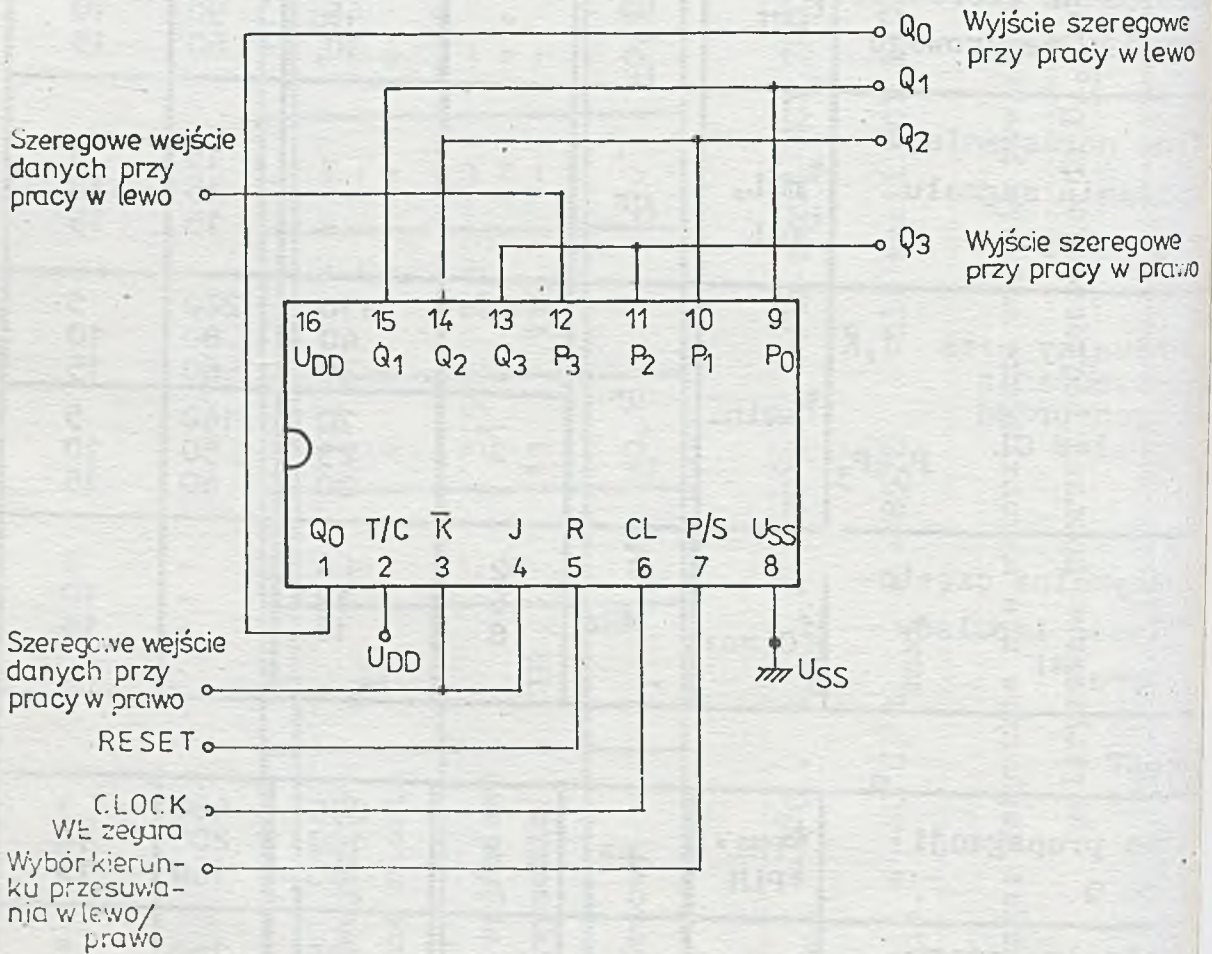
Uwaga: Wszystkie nie wykorzystane wejścia powinny być odpowiednio spolaryzowane poprzez podłączenie do U_{SS} lub U_{DD} .

PARAMETRY DYNAMICZNE / $t_{amb} = 25^{\circ}C$, $t_r = t_f = 20$ ns, $C_L = 50$ pF, $R_L = 200$ k Ω /

Nazwa parametru	Symbol	Jedn.	Wartość			U_{DD} [V]
			min.	typ.	max.	
ZEGAR						
Czas propagacji CL do Q	t_{PHL}	ns	-	250	500	5
	t_{PLH}		-	100	200	10
Czas narastania i opadania sygnału na wyjściach Q	t_{TLH} , t_{THL}	ns	-	100	200	5
			-	50	100	10
			-	40	80	15
Minimalna szerokość impulsu zegarowego	t_{wCL}	ns	-	100	200	5
			-	45	90	10
			-	30	60	15
Czas narastania i opadania sygnału zegarowego	t_{rCL} , t_{fCL}	μs	-	-	15	5
			-	-	15	10
			-	-	15	15
Minimalny czas wprowadzania danych przed sygnałem CL $P_0 \div P_3$	$t_{smin.}$	ns	-	110	220	5
			-	40	80	10
			-	30	60	15
			-	70	140	5
			-	25	50	10
			-	20	40	15
Maksymalna częstotliwość impulsów zegara *)	$f_{CLmax.}$	MHz	2	4	-	5
			6	12	-	10
			8	16	-	15
RESET						
Czas propagacji R do Q	t_{PHL}	ns	-	230	460	5
	t_{PLH}		-	100	200	10
Minimalna szerokość impulsu zegarowego R	t_{wR}	ns	-	125	250	5
			-	55	110	10
			-	40	80	15
*) $t_{rCL} = t_{fCL} = 5$ ns.						



Definicja czasu wprowadzania danych przed sygnałem zegara



Przykładowe zastosowanie układu MCY 74/64035N jako rejestr przesuwający w lewo/prawo

WYMAGANIA DODATKOWE

Przechowywanie i transport wyrobu

Układy powinny być przechowywane w sposób zapewniający zwarcie elektryczne wszystkich wyprowadzeń. Zaleca się stosowanie gąbki przewodzącej, folii aluminiowej lub innych materiałów przewodzących.

Montaż układów

Podczas montażu układów zalecane jest stosowanie obrączek uziemiających o rezystancji $1\text{ M}\Omega$ do ziemi, uziemienie stołu montażowego, uziemienie narzędzi montażowych /np. lutownica/. Niedozwolony jest montaż lub demontaż układów pod napięciem na którymkolwiek z wyprowadzeń.

Układy aplikacyjne

Wszystkie nie wykorzystane wejścia powinny być połączone z masą $/U_{SS}/$ lub zasilaniem $/U_{DD}/$ odpowiednio do pełnionej funkcji logicznej.

INSTYTUT TECHNOLOGII ELEKTRONOWEJ

Al. Lotników 32/46
02-668 Warszawa

Telex 815647

Tel. 435401

Cena 30 zł

Druk ZOINTE ITE zam. 21/81 n. 1000

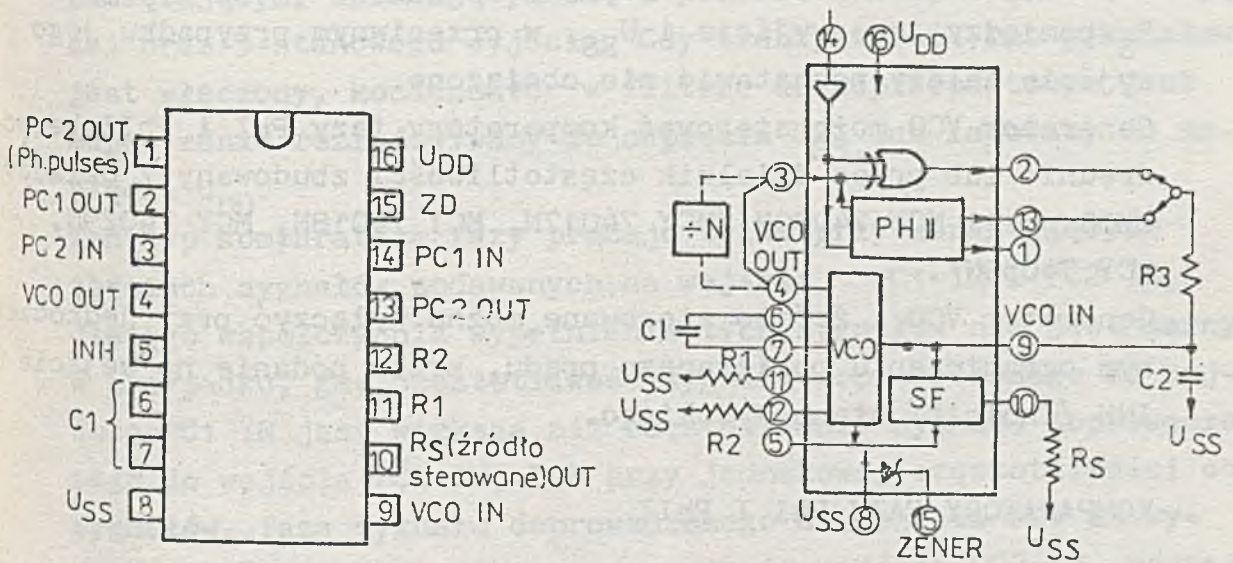
PRAWO REPRODUKCJI ZASTRZEŻONE

PĘTLA SYNCHRONIZACJI FAZOWEJ /PLL/

MCY 74046N
MCY 64046N

Układ MCY 74046N, MCY 64046N zawiera:

- liniowy generator przestrajanany napięciem /ang. VCO - Voltage Controlled Oscillator/,
- źródło sterowane /ang. SF - Source Follower/,
- dwa różne komparatory fazy, posiadające wspólne wejścia /PHI i PhII/,
- diodę Zenera /ZD/.



Rys. 1. Schemat funkcjonalny i układ wprowadzeń

GENERATOR MAŁEJ MOCY /VCO/

Generator VCO jest zaprojektowany w ten sposób, że wymaga dołączenia jedynie dwóch lub trzech elementów zewnętrznych C_1 i R_1 lub C_1 , R_1 i R_2 , określających zakres zmian częstotliwości VCO i częstotliwości minimalnej. Rezystor R_1 i kondensator C_1 określają zakres zmian częstotliwości, a rezystor R_2 częstotliwość minimalną. Im R_2 większe, tym częstotliwość minimalna zmniejsza się i osiąga minimum przy $R_2 \rightarrow \infty$.

Duża impedancja wejściowa generatora VCO, rzędu 10^{12} , pozwala na łatwe zaprojektowanie filtra dolnoprzepustowego w szerokim zakresie wartości rezystancji i pojemności. Na wejściu VCO zastosowano źródło /SF/ sterowane bezpośrednio sygnałem z wejścia VCO IN, umożliwiające uzyskanie sygnału zdemodulowanego bez konieczności obciążenia filtra dolnoprzepustowego. Gdy wykorzystujemy źródło sterowane, konieczne jest dołączenie rezystora R_S pomiędzy jego wyjście i U_{SS} , w przeciwnym przypadku jego wyjście należy pozostawić nie obciążone.

Generator VCO może sterować komparatory fazy PhI i PhII bezpośrednio lub przez dzielnik częstotliwości zbudowany z układów CMOS serii MCY 7400N /MCY 74017N, MCY 74018N, MCY 74029N, MCY 74059N/.

Generator VCO i źródło sterowane można wyłączyć przy jednoczesnym ograniczeniu pobieranego prądu, przez podanie na wejście INH /Inhibit/ stanu wysokiego.

KOMPARATORY FAZY PhI I PhII

Komparatory fazy mają dwa wspólne wejścia: sygnałowe PC1 IN i odniesienia PC2 IN. Wejście PC1 IN ma układ automatycznej polaryzacji /ang. SBC - Self, Bias Circuit/ pozwalający nie tylko na doprowadzenie bezpośrednio sygnału o poziomach logicznych "0" i "1" jak dla serii CMOS, ale także małych sygnałów przez kondensator separujący.

Pierwszy komparator fazy PhI jest bramką EX-OR i pracuje analogicznie jak układ detektora fazy działający na zasadzie

zrównoważonego modulatora. W celu otrzymania maksymalnego zakresu trzymania pętli PLL sygnały doprowadzone do komparatora powinny mieć współczynnik wypełnienia 50%. Przy braku sygnału i szumów na wejściu PC1 IN ten komparator utrzymuje średnie napięcie wyjściowe równe $U_{DD}/2$, które steruje przez filtr dolno-przepustowy VCO wymuszając jego oscylacje przy częstotliwości środkowej f_0 .

Charakterystyczne dla tego komparatora fazy jest to, że może nastąpić synchronizacja w pętli, gdy na wejście PC1 IN podany zostanie sygnał o częstotliwości harmonicznej bliskiej częstotliwości środkowej generatora VCO oraz to, że przesunięcie fazy sygnałów podawanych na wejściach PC1 IN i PC2 IN zmienia się od 0 do 180 stopni; dla częstotliwości środkowej jest równe 90 stopni.

Drugi komparator fazy PhII jest cyfrowo sterowanym układem pamiętającym, składającym się z przerzutników, logiki sterującej oraz 3-stanowego wyjścia. Gdy tranzystor n- lub p-kanalowy jest włączony, kondensator w filtrze dolnoprzepustowym jest odpowiednio rozładowywany do napięcia U_{SS} lub ładowany do napięcia U_{DD} .

Ten typ komparatora fazy pracuje tylko przy narastających zboczach sygnałów podawanych na wejścia PC1 IN i PC2 IN, dlatego współczynnik wypełnienia tych sygnałów nie jest ważny. W przypadku, gdy częstotliwość sygnału doprowadzonego do wejścia PC1 IN jest większa niż częstotliwość sygnału doprowadzonego do wejścia PC2 IN, lub przy jednakowej częstotliwości obu sygnałów, faza sygnału doprowadzonego do wejścia PC1 IN wyprzedza fazę sygnału doprowadzonego do wejścia PC2 IN, zostaje włączony na czas komparacji tranzystor p-kanalowy. Powoduje to doładowanie kondensatora w filtrze dolnoprzepustowym i /rys.2/ wzrost częstotliwości sygnału generowanego przez VCO.

W przypadku, gdy zależność wartości częstotliwości i fazy pomiędzy sygnałami doprowadzonymi do wejść PC1 IN i PC2 IN są odwrotne niż opisane powyżej, na czas komparacji włączany jest tranzystor n-kanalowy, przez który rozładowuje się kondensator

w filtrze dolnoprzepustowym, powodując z kolei zmniejszenie częstotliwości sygnału generowanego przez VCO.

Poza czasem komparacji /próbkiowania/, wyjście 3-stanowe PC2 OUT pozostaje wyłączone, co minimalizuje moc rozpraszaną w filtrze dolnoprzepustowym. Pętla synchronizacji fazowej /PLL/ przy tym tempie komparatora fazy ma zakres trzymania równy zakresowi chwytania, niezależnie od filtra dolnoprzepustowego. Generator VCO przy braku sygnału na wejściu PC1 IN, sterowany tym komparatorem fazy, generuje sygnał o najniższej częstotliwości z zakresu przestrajania.

Układ przeznaczony jest do pracy w:

- układach modulatorów,
- układach demodulatorów FM,
- syntezach częstotliwości,
- przetwornikach napięcie-częstotliwość,
- dyskryminatorach częstotliwości,
- układach mnożących.

DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE

Napięcie zasilania	U_{DD}	-0,5 + +20 V
Napięcie wejściowe	U_I	-0,5 + U_{DD} + 0,5 V
Graniczny prąd wejściowy	I_I	± 10 mA
Zakres temperatur pracy	t_{amb}	0 + 70°C dla MCY 74046N -40 + 85°C dla MCY 64046N
Zakres temperatur przechowywania	t_{stg}	-55 + +125°C
Temperatura lutowania:	t_{sol}	
- ręcznego /max. 4s/,		350°C
- automatycznego		270°C
Maksymalna moc strat	P_D	500 mW

Tabela 1. ELEKTRYCZNE PARAMETRY CHARAKTERYSTYCZNE

Nazwa parametru	Sym- bol	Jedn.	t_{min} μ s)	Wartość			t_{max} μ s)	Warunki pomiaru		
				25°C				U_o [V]	U_I [V]	U_{DD} [V]
				min.	typ.	max.				
1	2	3	4	5	6	7	8	9	10	11
Spoczynkowy prąd zasilania. WE PC1 IN nie podłączone, INH = U_{DD}	I_{DD}	mA	0,1	-	0,05	0,1	0,1	-	0; 5	5
			0,5	-	0,25	0,5	0,5	-	0; 10	10
			1,5	-	0,75	1,5	1,5	-	0; 15	15
			4	-	2,00	4	4	-	0; 20	20
Spoczynkowy prąd zasilania WE PC1 IN= U_{SS} lub U_{DD} INH = U_{DD}	I_{DD}	μ A	20	-	10	20	20	-	0; 5	5
			40	-	20	40	40	-	0; 10	10
			80	-	40	80	80	-	0; 15	15
			160	-	80	160	160	-	0; 20	20
Prąd wyjściowy w stanie niskim	I_{OL}	mA	0,64	0,51	1	-	0,36	0,4	0; 5	5
			1,6	1,3	2,6	-	0,9	0,5	0; 10	10
			4,2	3,4	6,8	-	2,4	1,5	0; 15	15
Prąd wyjściowy w stanie wysokim	I_{OH}	mA	-0,64	-0,51	-1	-	-0,36	4,6	0; 5	5
			-2	-1,6	-3,2	-	-1,15	2,5	0; 10	10
			-1,6	-1,3	-2,6	-	-0,9	9,5	0; 15	15
			-4,2	-3,4	-6,8	-	-2,4	13,5	0; 15	15
Napięcie wyjściowe w stanie niskim	U_{OL}	V	0,05	-	0	0,05	0,05	-	0; 5	5
			0,05	-	0	0,05	0,05	-	0; 10	10
			0,05	-	0	0,05	0,05	-	0; 15	15
Napięcie wyjściowe w stanie wysokim	U_{OH}	V	4,95	4,95	5	-	4,95	-	0; 5	5
			9,95	9,95	10	-	9,95	-	0; 10	10
			14,95	14,95	15	-	14,95	-	0; 15	15

Tabela 1. c.d.

1	2	3	4	5	6	7	8	9	10	11
Napięcie wejściowe w stanie niskim	U_{IL}	V	1,5 3 4	- - -	- - -	1,5 3 4	1,5 3 4	0,5: 4,5 1:9 1,5:13,5	- - -	5 10 15
Napięcie wejściowe w stanie wysokim	U_{IH}	V	3,5 7 11	3,5 7 11	- - -	- - -	3,5 7 11	0,5: 4,5 1:9 1,5:13,5	- - -	5 10 15
Prąd wejściowy	I_I	μA	$\pm 0,1$	-	$\pm 10^{-5}$	$\pm 0,1$	± 1	-	0;18	18
Prąd upływu 3-stanowego wyjścia	I_{LOZ}	μA	$\pm 0,4$	-	$\pm 10^{-4}$	$\pm 0,4$	± 12	-	0;18	18

Uwagi: Wszystkie nie wykorzystane wejścia powinny być odpowiednio spolaryzowane przez podłączenie do U_{SS} lub U_{DD} , za wyjątkiem wejścia PC1 IN.

*) $t_{min} = 0^{\circ}C$, $t_{max} = 70^{\circ}C$ dla serii MCY 74...N,
 $t_{min} = -40^{\circ}C$, $t_{max} = 85^{\circ}C$ dla serii MCY 64...N.

Tabela 2. PARAMETRY DYNAMICZNE / $t_{amb} = 25^{\circ}C$, $t_r = t_f = 20$ ns, $C_L = 50$ pF, $R_L = 200$ k Ω /

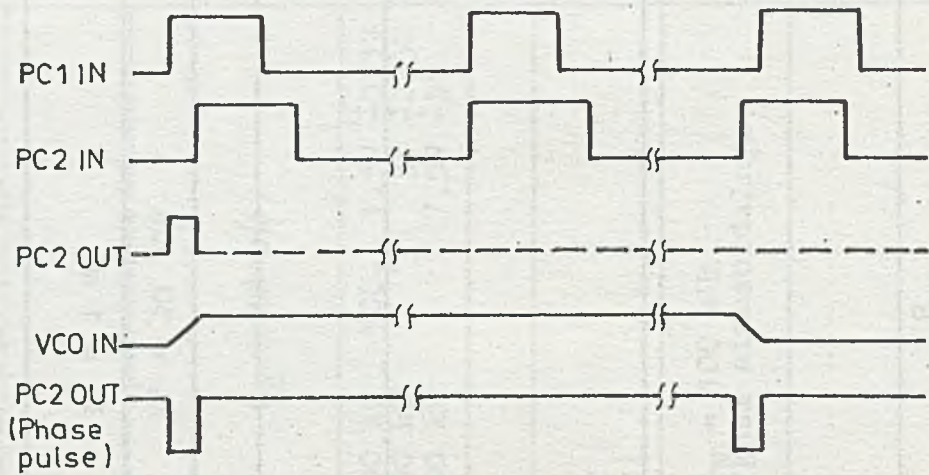
Nazwa parametru	Symbol	Jedn.	U_{DD}	Wartość			Warunki pomiaru
				min.	typ.	max.	
1	2	3	4	5	6	7	8
Generator przestrajany napięciem /VCO/							
Maksymalna częstotliwość generacji VCO	f_{cpmax}	MHz	5	0,3	0,6	-	$C_1 = 50$ pF $R_2 = \infty$ $VCO_{IN} = U_{DD}$ $R_1 = 10$ k Ω
			10	0,6	1,2	-	
			15	0,8	1,6	-	
			5	0,5	0,8	-	$C_1 = 50$ pF $R_2 = \infty$ $VCO_{IN} = U_{DD}$ $R_1 = 5$ k Ω
			10	1	1,4	-	
			15	1,4	2,4	-	
Współczynnik liniowości	ϵ	%	5	-	1,7	-	VCO_{IN} 2,5V $\pm 0,3$ V $R_1 = 10$ k Ω 5V ± 4 V $= 100$ k Ω 5V $\pm 2,5$ V $= 400$ k Ω 7,5V $\pm 1,5$ V $= 100$ k Ω 7,5V ± 5 V $= 1$ M Ω
			10	-	0,5	-	
			10	-	4	-	
			15	-	0,5	-	
			15	-	7	-	
			15	-	7	-	
Temperaturowy współczynnik stabilności częstotliwości	TWF	%/ $^{\circ}C$	5	-	$\pm 0,12$	-	$f_{min} = 0$
			10	-	$\pm 0,04$	-	
			15	-	$\pm 0,015$	-	
			5	-	$\pm 0,09$	-	$f_{min.} \neq 0$
			10	-	$\pm 0,07$	-	
			15	-	$\pm 0,03$	-	
Współczynnik wypełnienia	D	%	5	-	50	-	
			10	-	50	-	
			15	-	50	-	

Tabela 2: c.d.

1	2	3	4	5	6	7	8
Czas transmisji sygnału wyjściowego	t_{THL} t_{TLH}	ns	5	-	100	200	
			10	-	50	100	
			15	-	40	80	
Zródło sterowane /SF/							
Napięcie niezrównoważenia / $U_{VCOIN} - U_{DEM}$ /	U	V	5	-	1,8	2,5	$R_S > 10 \text{ k}\Omega$
			10	-	1,8	2,5	
			15	-	1,8	2,5	
Współczynnik liniowości	ε	%	5	-	0,3	-	R_S 100 k Ω V_{COIN} 1,5V $\pm 0,3V$ 300 k Ω 5V $\pm 2,5V$ 500 k Ω 7,5V $\pm 5V$
			10	-	0,7	-	
			15	-	0,9	-	
Komparatory fazy /Ph I i Ph II/							
Rezystancja wejściowa wejścia PC1 IN	R_{14}	M Ω	5	1	2	-	
			10	0,2	0,4	-	
			15	0,1	0,2	-	
Czułość napięciowa wejścia PC1 IN /p-p/	-	mV	5	-	180	360	$f_{IN} = 100 \text{ kHz}$ sygnał sinusoidalny
			10	-	330	660	
			15	-	900	1800	
Czas propagacji PC1 IN PC2 OUT	t_{PHL}	ns	5	-	225	450	
			10	-	100	200	
			15	-	65	130	
	t_{PLH}		5	-	350	700	
			10	-	150	300	
			15	-	100	200	

Tabela 2. c.d.

1	2	3	4	5	6	7	8
Czas propagacji sygnału z PC1 IN do PC2 OUT duża impedancja	t_{PHZ}	ns	5	-	225	450	
			10	-	100	200	
			15	-	95	190	
	t_{PLZ}		5	-	285	570	
			10	-	130	260	
			15	-	95	190	
Czas narastania i opadania sygnału na wejściu PC2 IN PC1 IN	t_r, t_f	/us	5	-	-	50	
			10	-	-	1	
			15	-	-	0,3	
			5	-	-	500	
			10	-	-	20	
			15	-	-	2,5	
Czas narastania i opadania sygnału wyjściowego	t_{TLH} t_{THL}	/us	5	-	100	200	
			10	-	50	100	
			15	-	40	80	
Dioda Zenera							
Napięcie stabilizacji	U_Z	V	-	4,45	5,5	6,7	$I_Z = 50 \mu A$
Rezystancja dynamiczna	r_z	Ω	-	-	40	-	$I_Z = 1 \text{ mA}$

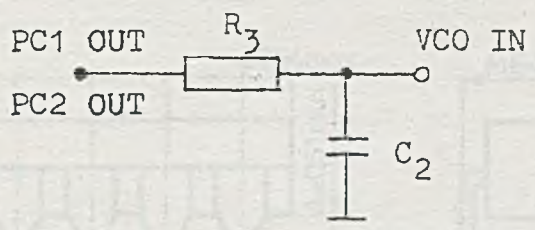


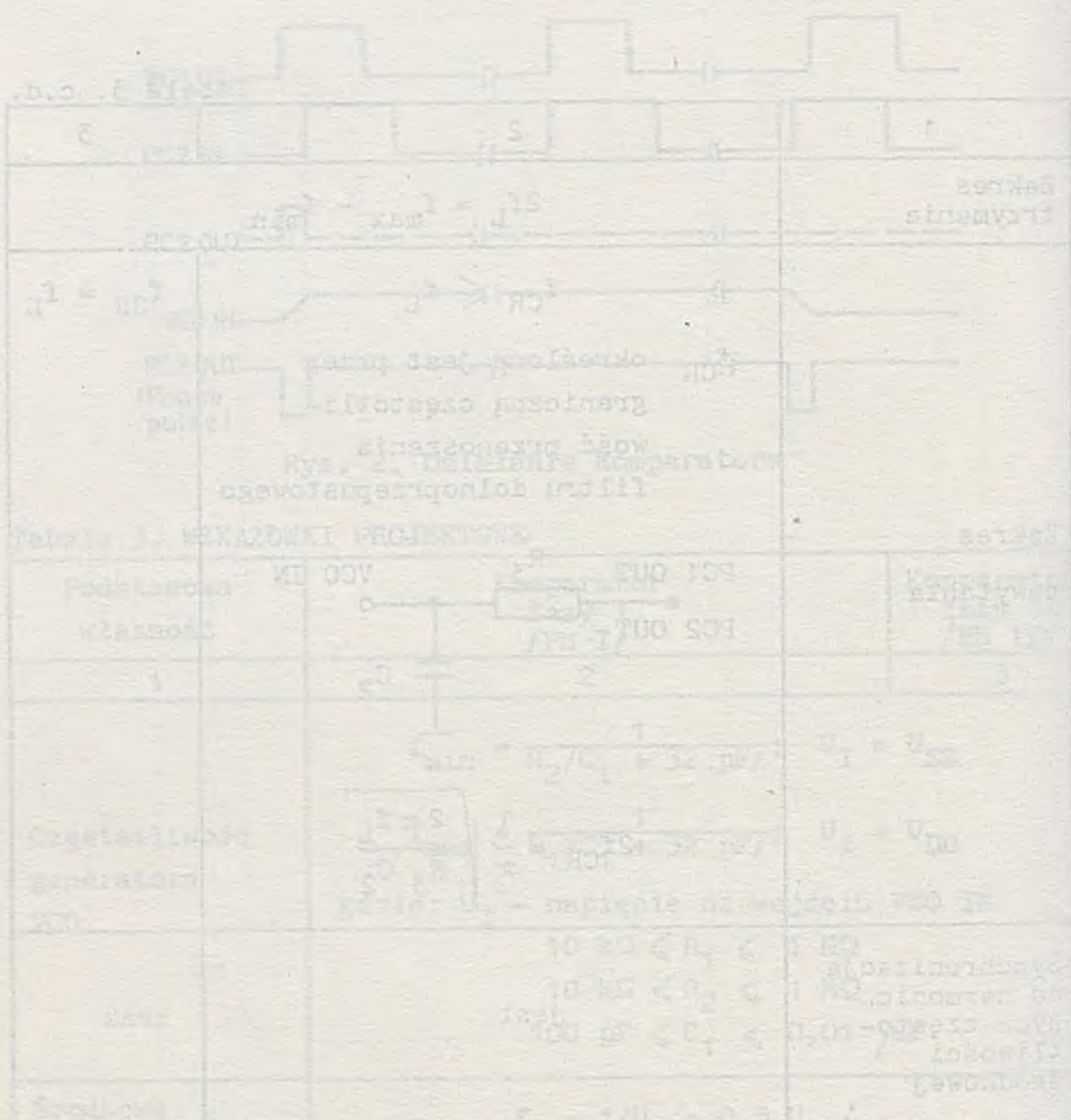
Rys. 2. Działanie komparatora

Tabela 3. WSKAZÓWKI PROJEKTOWE

Podstawowa własność	Komparator fazy I /Ph-I/	Komparator fazy II /Ph II/
1	2	3
Częstotliwość generatora VCO	$f_{\min} = \frac{1}{R_2/C_1 + 32 \text{ pF/}}; U_I = U_{SS}$ $f_{\max} = \frac{1}{R_1/C_1 + 32 \text{ pF/}}; U_I = U_{DD}$ <p>gdzie: U_I - napięcie na wejściu VCO IN $10 \text{ k}\Omega \leq R_1 \leq 1 \text{ M}\Omega$ $10 \text{ k}\Omega \leq R_2 \leq 1 \text{ M}\Omega$ $100 \text{ pF} \leq C_1 \leq 0,01 \text{ }\mu\text{F}$</p>	
Środkowa częstotliwość generatora VCO	<p>gdzie: U_I - napięcie na wejściu VCO IN</p> $f_0 = f/U_I = 0,5 U_{DD}/$	
Brak sygnału na wejściu VCO IN	$f = f_0$	$f = f_{\min}$
Kąt przesunięcia fazowego między sygnałami wejść PC1 IN i PC2 IN	<p>ok. 90° dla f_0 ok. 0° dla f_{\min} ok. 180° dla f_{\max}</p>	zawsze 0°

Tabela 3. c.d.

1	2	3
Zakres trzymania	$2f_L = f_{\max} - f_{\min}$	
Zakres chwywania	<p style="text-align: center;">$f_{CR} \leq f_L$</p> <p>f_{CR} określona jest przez graniczną częstotliwość przenoszenia filtru dolnoprzepustowego</p> <div style="text-align: center;">  </div> <p style="text-align: center;">$2f_{CR} = \frac{1}{\pi} \sqrt{\frac{2\pi f_L}{R_3 C_2}}$</p>	$f_{CR} = f_L$
Synchronizacja do harmonic-nych czę- stliwości środkowej	jest	brak
Odporność na zakłócenia	wysoka	niska



INSTYTUT TECHNOLOGII ELEKTRONOWEJ

Al. Lotników 32/46
02-668 Warszawa

tel. 435401
tlx 815647

październik 1986
Cena zł 120

Druk ZOINTE ITE zam. 129/86 n. 5

PRAWO REPRODUKCJI ZASTRZEŻONE



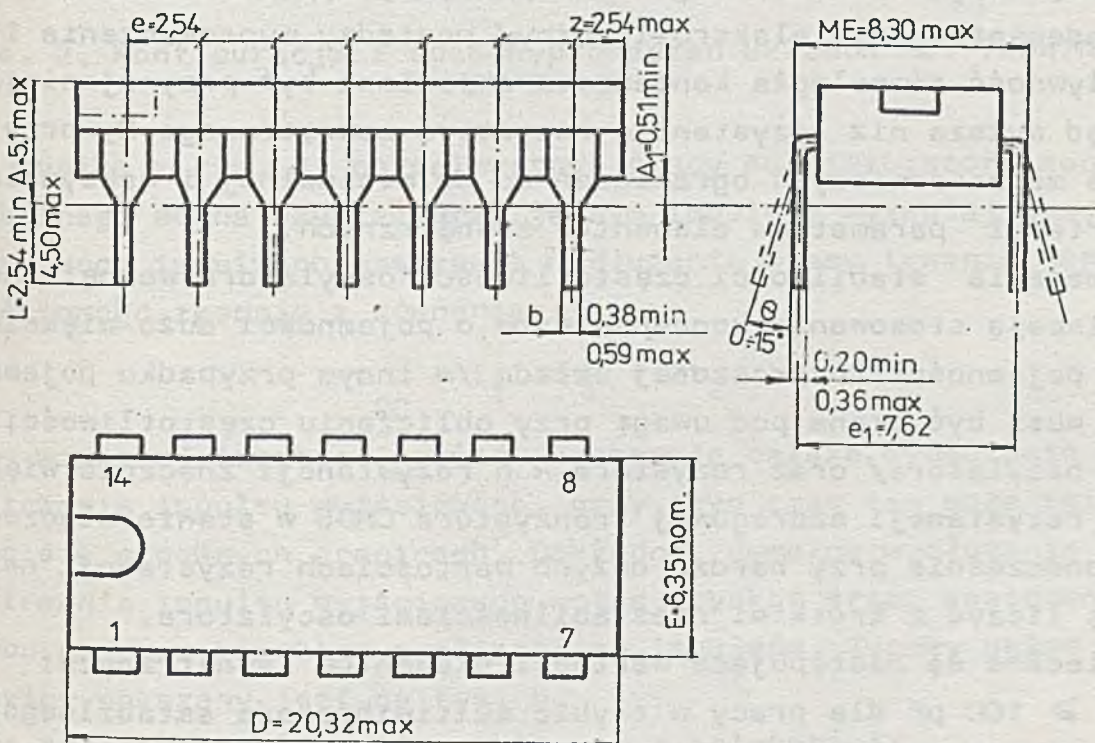
INSTYTUT TECHNOLOGII ELEKTRONOWEJ

MONOSTABILNE I ASTABILNE MULTIWIBRATORY CMOS

MCY 74047N

MCY 64047N

Układy logiczne CMOS zbudowane są z tranzystorów wzbogacanych p- i n-kanalowych, wytworzonych na jednej płytce monokryształu /technologia komplementarna MOS/. Ich podstawowym przeznaczeniem jest praca w układach cyfrowych automatyki, telekomunikacji i miernictwa oraz maszyn liczących średniej szybkości, gdzie wymagany jest niski pobór mocy i/lub wysoka odporność na zakłócenia.



Rys. 1. Wymiary obudowy typu CE-70

WSTĘPNA KARTA KATALOGOWA

Cechy charakterystyczne:

- zakres napięć zasilania 3 + 18 V,
- wszystkie wejścia zabezpieczone przed przebicciem ładunkiem elektrostatycznym,
- symetryczne charakterystyki wyjściowe w stanie niskim i wysokim,
- obudowa plastikowa 14-wyprowadzeniowa typu CE-70.

Układ multiwibratora składa się z astabilnego multiwibratora oraz wielu układów logicznych, umożliwiających realizację poszczególnych trybów pracy układu.

Tabela 3 zawiera wykaz możliwych trybów pracy układu wraz ze sposobem podłączenia wyprowadzeń.

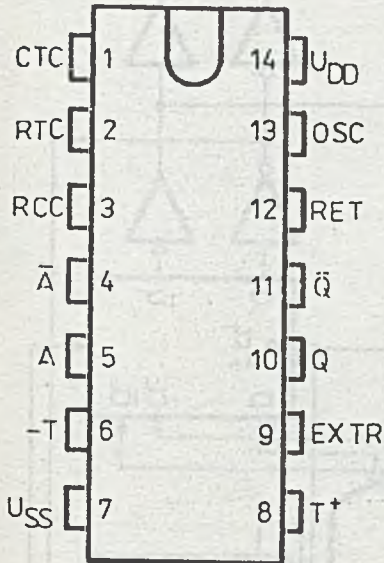
We wszystkich trybach pracy wymagane jest podłączenie elementów zewnętrznych R i C: rezystor R pomiędzy wyprowadzenia 2 i 3, kondensator /nie elektrolityczny/ pomiędzy wyprowadzenia 1 i 3. Uplywność równoległa kondensatora powinna być przynajmniej o rząd wyższa niż rezystancja rezystora zewnętrznego R, przy czym nie ma zasadniczych ograniczeń co do minimalnej i maksymalnej wartości parametrów elementów zewnętrznych.

Wymagania stabilności częstotliwości oscylatora wewnętrznego zalecają stosowanie kondensatorów o pojemności dużo większej od pojemności rozproszonej układu /w innym przypadku pojemność ta musi być brana pod uwagę przy obliczaniu częstotliwości pracy oscylatora/ oraz rezystora R o rezystancji znacznie większej od rezystancji szeregowej tranzystora CMOS w stanie włączenia. Jednocześnie przy bardzo dużych wartościach rezystancji należy się liczyć z krótkimi niestabilnościami oscylatora.

Zalecane są następujące wartości elementów zewnętrznych:

- $C \geq 100 \text{ pF}$ dla pracy w trybie multiwibratora astabilnego,
- $C \geq 1000 \text{ pF}$ dla pracy w trybie multiwibratora monostabilnego,
- $10 \text{ k}\Omega \leq R \leq 1 \text{ M}\Omega$.

Dla wydłużenia czasu trwania impulsu wyjściowego lub porównania częstotliwości sygnału zewnętrznego z częstotliwością oscylatora wewnętrznego należy stosować tryb pracy powtórnego wyzwolenia /RETRIGGER/. W trybie tym sygnał wejściowy podaje się na wyprowadzenia 8 i 12, a sygnał wyjściowy otrzymywany jest z wyprowadzeń 10 lub 11.



1-CTC wyprowadzenie do podłączenia zewnętrznego kondensatora, 2-RTC wyprowadzenie do podłączenia zewnętrznego rezystora, 3-RCC wyprowadzenie wspólne do podłączenia kondensatora i rezystora 4- \bar{A} stan wysoki na wyprowadzeniu A wymusza tryb pracy astabilnej, 5-A podanie impulsów wejściowych na wyprowadzenie A lub ich dopełnień logicznych na wyprowadzenie \bar{A} wymusza tryb pracy multiwibratora bramkowanego, 6-T wyzwala impuls opadającym, 7- U_{SS} masa układu, 8- $+T$ wyzwala impuls narastającym, 9-EXTR poziom wysoki na wyprowadzeniu zabezpiecza przed pojawieniem się przypadkowych impulsów na wyjściu układu podczas włączenia zasilania, 10-Q, 11- \bar{Q} wyjścia układu, 12-RET wyprowadzenie powtórnego wyzwala, 13-OSC wyjście oscylatora wewnętrznego, 14- U_{DD} napięcie zasilania.

Rys. 2. Konfiguracja i opis wyprowadzeń układów MCY 74047N, MCY 64047N

Jak wynika z rys. 4, normalny tryb pracy multiwibratora monostabilnego można uzyskać przy jednym impulsie wyzwalającym. Przy dwóch impulsach następuje wydłużenie czasu trwania impulsu wyjściowego zgodnie z równaniem:

$$t_{RC} = t_1 + t_1 + 2t_2.$$

Przy większej liczbie impulsów następuje dalsze wydłużenie czasu trwania impulsu wyjściowego, przy czym czas ten może zmieniać się w pewnych granicach. Dokładne, dowolne wydłużenie czasu trwania impulsu wyjściowego można uzyskać przez zastosowanie trybu pracy z zewnętrznym zliczaniem impulsów. Typowy układ aplikacyjny pokazany jest na rys. 5.

Czas trwania impulsu można obliczyć z zależności:

$$t_{ext} = (N - 1) t_A + (t_M + t_{A/2})$$

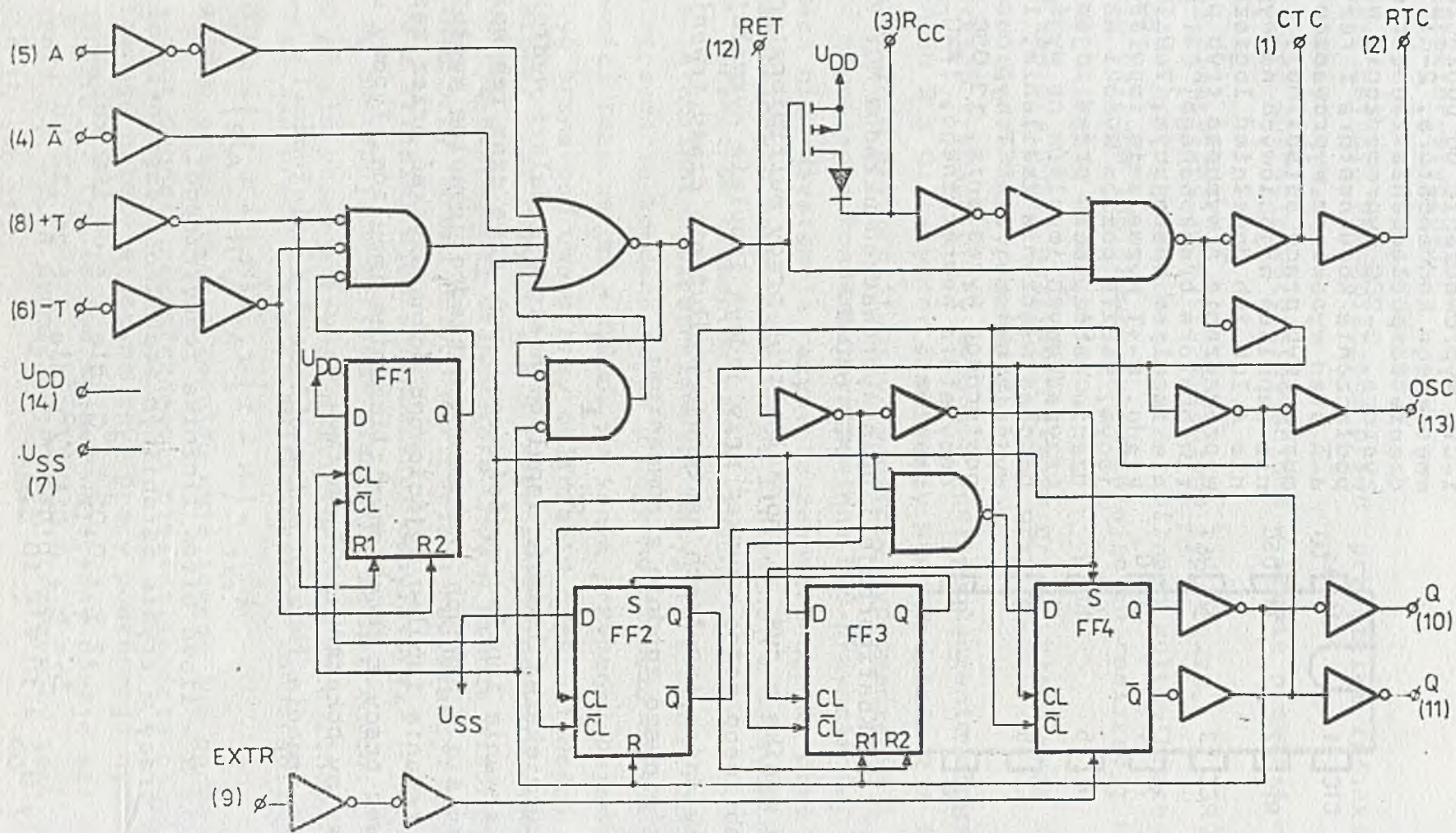
gdzie N - ilość bitów licznika zewnętrznego.

Dla pracy w trybie astabilnym stabilność częstotliwości wynosi:

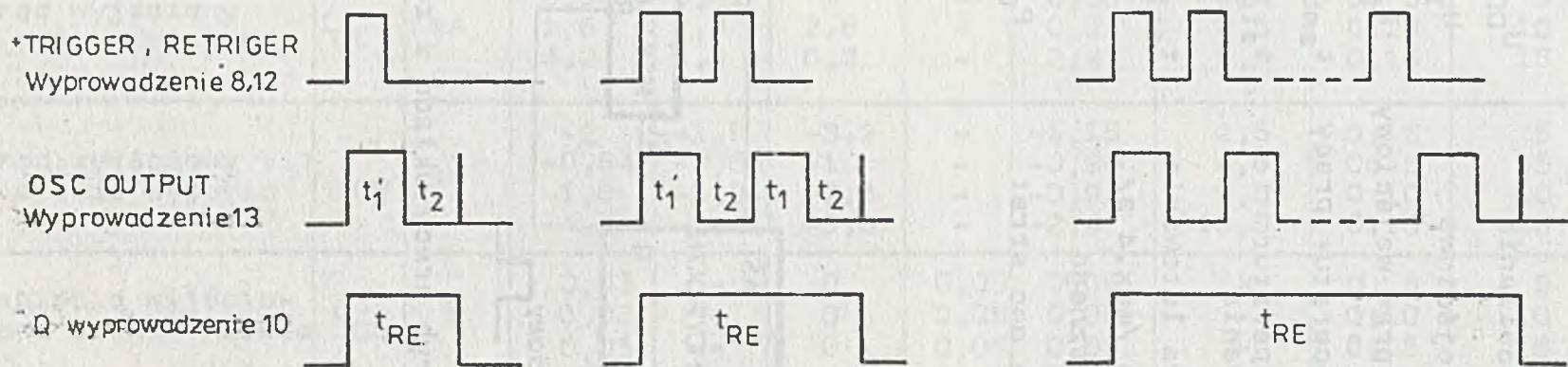
$$+2 \% + 0,03 \% / ^\circ C \text{ dla } f \text{ do } 100 \text{ kHz,}$$

$$\pm 0,5 \% + 0,015 \% / ^\circ C \text{ dla } f \text{ do } 10 \text{ kHz,}$$

$$\text{Przy } U_{DD} = 10 \text{ V } \pm 10 \%.$$



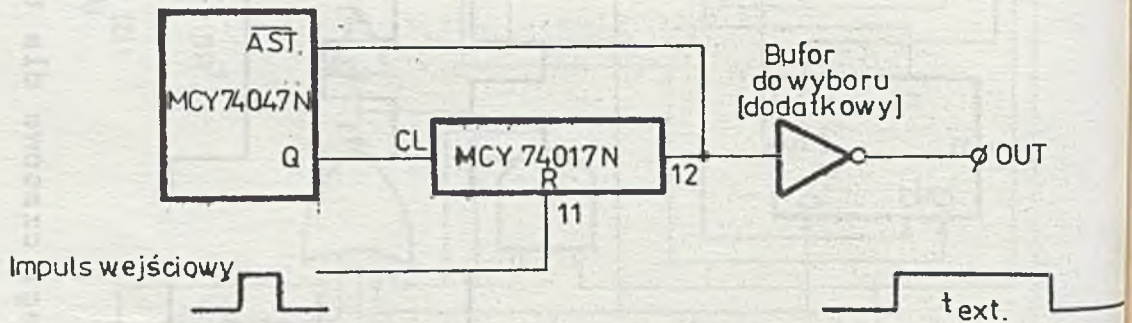
Rys. 3. Schemat logiczny układu MCY 74047N, MCY 64047N



Rys. 4. Przebiegi czasowe dla trybu pracy powtórnego wyzwolenia

DOPUSZCZALNE PARAMETRY. EKSPLOATACYJNE

Napięcie zasilania	U_{DD}	$-0,5 + +20 \text{ V}$
Napięcie wejściowe	U_I	$-0,5 \text{ V} + (U_{DD} + 0,5)$
Graniczny prąd wyjściowy	I_I	$\pm 10 \text{ mA}$
Zakres temperatur pracy	t_{amb}	$0 + 70^{\circ}\text{C}; \text{MCY } 74047\text{N}$ $-40 + 85^{\circ}\text{C}; \text{MCY } 64047\text{N}$
Zakres temperatur przechowywania	t_{stg}	$-55 + 125^{\circ}\text{C}$
Temperatura lutowania	t_{sol}	350°C 270°C
- ręcznego /max.4 s/, - automatycznego		
Maksymalna moc strat	P_D	500 mW



Rys. 5. Tryb pracy układu z zewnętrznym zliczaniem impulsów

Tabela 1. ELEKTRYCZNE PARAMETRY STATYCZNE /dla wszystkich układów, jeżeli nie jest wyspecyfikowane inaczej/

Nazwa parametru	Sym- bol	Jedn.	$t_{min}^{**})$	Wartość			$t_{max}^{**})$	Warunki pomiaru		
				25°C				U_o [V]	U_I [V]	U_{DD} [V]
				min.	typ.	max.				
1	2	3	4	5	6	7	8	9	10	11
Spoczynkowy prąd zasilania	I_{DD}	μA	1	-	0,02	1	30	-	0; *5	5
			2	-	0,02	2	60	-	0;10	10
			4	-	0,02	4	120	-	0;15	15
			20	-	0,04	20	600	-	0;20	20
Prąd wyjściowy w stanie niskim	I_{OL}	mA	0,64	0,51	1	-	0,36	0,4	0; 5	5
			1,6	1,3	2,6	-	0,9	0,5	0;10	10
			4,2	3,4	6,8	-	2,4	1,5	0,15	15
Prąd wyjściowy w stanie wysokim	I_{OH}	mA	-2	-1,6	-3,2	-	-1,15	2,5	0; 5	5
			-0,64	-0,51	-1	-	-0,36	4,6	0; 5	5
			-1,6	-1,3	-2,6	-	-0,9	9,5	0;10	10
			-4,2	-3,4	-6,8	-	-2,4	13,5	0;15	15
Napięcie wyjściowe w stanie niskim	U_{OL}	V	0,05	-	0	0,05	0,05	-	0; 5	5
			0,05	-	0	0,05	0,05	-	0;10	10
			0,05	-	0	0,05	0,05	-	0;15	15

Tabela 1 c.d.

1	2	3	4	5	6	7	8	9	10	11
Napięcie wyjściowe w stanie wysokim	U_{OH}	V	4,95	4,95	5	-	4,95	-	0;5	5
			9,95	9,95	10	-	9,95	-	0;10	10
			14,95	14,95	15	-	14,95	-	0,15	15
Napięcie wejściowe w stanie niskim	U_{IL}	V	1,5	-	-	1,5	1,5	^{*)} 0,5;4,5	-	5
			3	-	-	3	3	1;9	-	10
			4	-	-	4	4	1,5;13,5	-	15
Napięcie wejściowe w stanie wysokim	U_{IH}	V	3,5	3,5	-	-	3,5	0,5;4,5	-	5
			7	7	-	-	7	1;9	-	10
			11	11	-	-	11	1,5;13,5	-	15
Prąd wejściowy	I_I	/ μA	$\pm 0,1$	-	$\pm 10^{-5}$	$\pm 0,1$	± 1	-	0;18	18

^{*)}; oznacza "lub"

^{**) $t_{min} = 0^{\circ}C,$ $t_{max} = 70^{\circ}C$ dla MCY 74047N}

$t_{min} = -40^{\circ}C,$ $t_{max} = 85^{\circ}C$ dla MCY 64047N

Uwaga: wszystkie nie wykorzystane wejścia powinny być odpowiednio spolaryzowane przez podłączenie do U_{SS} lub U_{DD} .

Tabela 2. ELEKTRYCZNE PARAMETRY DYNAMICZNE / $t_{amb} = 25^{\circ}C$,
 $t_r, t_f = 20 \text{ ns}$, $C_L = 50 \text{ pF}$, $R_L = 200 \text{ k}\Omega$

Nazwa parametru	Symbol	Jedn.	Wartość typowa	Warunki pomiaru U_{DD} [V]
Czasy propagacji: ASTABLE, $\overline{\text{ASTABLE}}$ do OSC OUT	t_{PHL} t_{PLH}	ns	200 100 50	5 10 15
Czasy propagacji: ASTABLE, $\overline{\text{ASTABLE}}$ do Q, \overline{Q}	"	ns	550 250 150	5 10 15
Czasy propagacji: +TRIGGER -TRIGGER do Q, \overline{Q}	"	ns	700 300 200	5 10 15
Czasy propagacji: +TRIGGER RETRIGGER do Q, \overline{Q}	"	ns	300 175 175	5 10 15
Czasy propagacji: EXTERNAL RESET do Q, \overline{Q}	"	ns	300 125 75	5 10 15
Czas opadania i narastania OSC OUT, Q, \overline{Q}	t_{THL} t_{TLH}	ns	100 50 40	5 10 15
Minimalna szerokość impulsu wejściowego	t_w	ns	500 200 140	5 10 15
+TRIGGER, RETRIGGER: czas opadania i narastania	t_r, t_f		nieograniczona	5 10 15
Pojemność wejściowa /dowolne wejście/	C_{IN}	pF	5	

Tabela 3. WYKAZ TRYBÓW PRACY UKŁADU I SPOSÓB PODŁĄCZANIA WYPROWADZEŃ

Tryb pracy	Sposób podłączenia wyprowadzeń			Wyprowadzenie sygnału wyjściowego	Okres sygnału wyjściowego lub szerokość impulsu
	Do U_{DD} /nr wyprowadzenia/	Do U_{SS} /nr wyprowadzenia/	Wyprowadzenie sygnału wejściowego		
1	2	3	4	5	6
Tryb pracy multiwibratora astabilnego:					
a) multiwibrator astabilny	4,5,6,14	7,8,9,12	-	10,11,13	KK) $t_A /10,11/ = 4,40 \cdot R \cdot C$
b) bramkowanie sygnałem wysokim	4,6,14	7,8,9,12	5	10,11,13	$t_A /13/ = 2,20 \cdot R \cdot C$
c) bramkowanie sygnałem niskim	6,14	5,7,8,9,12	4	10,11,13	
Tryb pracy multiwibratora monostabilnego:					
a) wyzwolenie zboczem narastającym	4,14	5,6,7,9,12	8	10,11	
b) wyzwolenie zboczem opadającym	4,8,14	5,7,9,12	6	10,11	KKK) $t_M /10,11/ = 2,40 \cdot R \cdot C$

1	2	3	4	5	6
c) praca w trybie powtórnego wyzwiania	4,14	5,6,7,9	8,12	10,11	xxx) $t_M / 10,11 / = 2,48 \cdot R \cdot C$
d) tryb pracy zewnętrznego zliczania impulsów *)		5,6,7,8, 9,12	-	10,11	

*) Impuls wejściowy podłączony do wyprowadzania RESET zewnętrznego układu licznika a wyprowadzenie OUTPUT zewnętrznego układu licznika do wyprowadzenia 4.

xx) t_A - okres impulsu /wypełnienie 50% /.

xxx) t_M - szerokość impulsu.

Uwaga: we wszystkich trybach pracy konieczne jest podłączenie elementów zewnętrznych R i C.

INSTYTUT TECHNOLOGII ELEKTRONOWEJ

Al. Lotników 32/46
02-668 Warszawa

Tel. 435401
Tlx: 815647

1987
Cena zł 120.-

Druk ZOINTE ITE zam. 24/87 n. 30

PRAWO REPRODUKCJI ZASTRZEŻONE



SZEŚCIOKROTNE BUFORY CMOS

MCY 74049/64049N

SZEŚCIOKROTNY INWERTER MOCY

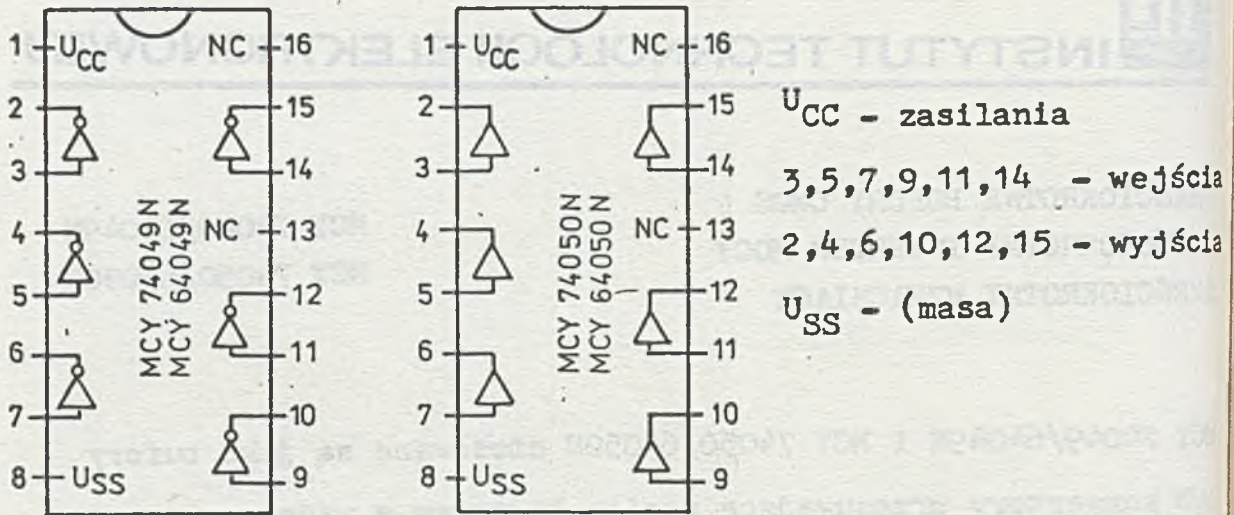
MCY 74050/64050N

SZEŚCIOKROTNY WZMACNIACZ

MCY 74049/64049N i MCY 74050/64050N stosowane są jako bufory lub konwertery przesuujące poziom logiczny z wyższego na niższy przy zastosowaniu jednego napięcia zasilania. Napięcie wejściowe w stanie wysokim (U_{IH}) może przewyższyć napięcie zasilania (U_{CC}).

Podstawowe cechy charakterystyczne:

- obciążalność: 2 układy TTL lub DTL,
- zakres napięć zasilania: 3 + 18 V,
- margines szumów
dla MCY 74049/64049N: 0,5 V przy $U_{CC} = 5$ V, 1 V przy $U_{CC} \geq 10$ V,
dla MCY 74050/64050N: 1 V przy $U_{CC} = 5$ V, 2 V przy $U_{CC} = 10$ V,
2,5 V przy $U_{CC} = 15$ V,
- obudowa plastikowa 16-wyprowadzeniowa CE-71.



Rys. 1. Układy wyprowadzeń

DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE

Napięcie zasilania	U_{CC}	5 + 15 V
Napięcie wejściowe ¹⁾	U_I	0 + 15 V
Prąd wejściowy	I_I	± 10 mA
Moc rozpraszana na tranzystorze wyjściowym		≤ 100 mW
Temperatura otoczenia	t_{amb}	0 + 70 °C
Temperatura przechowywania	t_{stg}	-55 + 125 °C

1) Wartości napięć wejściowych są niezależne od napięć zasilania, np. $U_{CC} = 5$ V, $U_I = 15$ V.

ELEKTRYCZNE PARAMETRY CHARAKTERYSTYCZNE

Tabela 1. PARAMETRY STATYCZNE

Nazwa parametru	Symbol	Jedn.	T _{min.} ¹⁾	Wartość			T _{max.} ²⁾	Warunki pomiaru		
				25°C				U _o [V]	U _I [V]	U _{DD} [V]
				min	typ.	max.				
1	2	3	4	5	6	7	8	9	10	11
Spoczynkowy prąd zasilania (całego układu)	I _{DD}	/μA	1	-	0,02	1	30	-	0;5	5
			2	-	0,02	2	60	-	0;10	10
			4	-	0,02	4	120	-	0;15	15
			20	-	0,04	20	600	-	0;20	20
Prąd wyjściowy w stanie niskim	I _{OL}	mA	3,3	2,6	5,2	-	1,8	0,4	0;5	4,5
			4	3,2	6,4	-	2,4	0,4	0;5	5
			10	8	16	-	5,6	0,5	0;10	10
			26	24	48	-	18	1,5	0;15	15
Prąd wyjściowy w stanie wysokim	I _{OH}	mA	-1	-0,8	-1,6	-	-0,6	4,6	0;5	5
			-4	-3,2	-6,4	-	-2,3	2,5	0;5	5
			-2,2	-1,8	-3,6	-	-1,3	9,5	0;10	10
			-6,6	-6	-12	-	-4,4	13,5	0;15	15
Napięcie wyjściowe w stanie niskim	U _{OL}	V	0,05	-	0	0,05	0,05	-	0;5	5
			0,05	-	0	0,05	0,05	-	0;10	10
			0,05	-	0	0,05	0,05	-	0;15	15
Napięcie wyjściowe w stanie wysokim	U _{OH}	V	4,95	4,95	5	-	4,95	-	0;5	5
			9,95	9,95	10	-	9,95	-	0;10	10
			14,95	14,95	15	-	14,95	-	0;15	15

Tabela 1, cd.

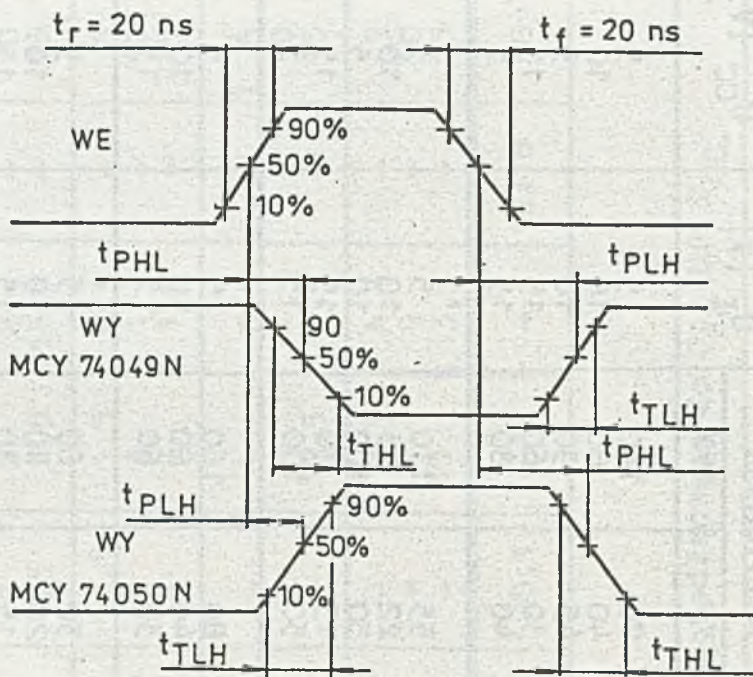
1	2	3	4	5	6	7	8	9	10	11	
Napięcie wejściowe w stanie niskim	74049 64049 ----- 74050 64050	U_{IL}	V	1	-	-	1	1	4,5	-	5
				2	-	-	2	2	9	-	10
				2,5	-	-	2,5	2,5	13,5	-	15
				1,5	-	-	1,5	1,5	0,5	-	5
				3	-	-	3	3	1	-	10
				4	-	-	4	4	1,5	-	15
Napięcie wejściowe w stanie wysokim	74049 64049 ----- 74050 64050	U_{IH}	V	4	4	-	-	4	0,5	-	5
				8	8	-	-	8	1	-	10
				12,5	12,5	-	-	12,5	1,5	-	15
				3,5	3,5	-	-	3,5	4,5	-	5
				7	7	-	-	7	9	-	10
				11	11	-	-	11	13,5	-	15
Prąd wejściowy	I_I	μA	$\pm 0,1$	-	$\pm 10^{-5}$	$\pm 0,1$	± 1	-	0;18	18	

1) $T_{min.} = 0^{\circ}C$, 2) $T_{max} = 70^{\circ}C$

Uwaga: Wszystkie nie wykorzystane wejścia powinny być podłączone do U_{SS} lub U_{CC} .

Tabela 2. PARAMETRY DYNAMICZNE ($T_{amb} = 25^{\circ}C$, $t_r = t_f = 20$ ns, $C_L = 50$ pF, $R_L = 200$ k Ω)

Nazwa parametru	Symbol	Jedn.	Wartość				Warunki pomiaru	
			MCY 74049N		MCY 74050N		U_I [V]	U_{CC} [V]
			typ.	max.	typ.	max.		
Czas propagacji	t_{PLH}	ns	60	120	70	140	5	5
			32	65	40	80	10	10
			45	90	45	90	10	5
			25	50	30	60	15	15
			45	90	40	80	15	5
Czas propagacji	t_{PHL}	ns	32	65	55	110	5	5
			20	40	22	55	10	10
			15	30	50	100	10	5
			15	30	15	30	15	15
			10	20	50	100	15	5
Czas narastania sygnalu wyjściowego	t_{TLH}	ns	80	160	80	160	5	5
			40	80	40	80	10	10
			30	60	30	60	15	15
Czas opadania sygnalu wyjściowego	t_{THL}	ns	30	60	30	60	5	5
			20	40	20	40	10	10
			15	30	15	30	15	15
Pojemność wejściowa	C_I	pF	15	22,5	5	7,5	Wszystkie wejścia	



Rys. 2. Definicje parametrów dynamicznych

INSTYTUT TECHNOLOGII ELEKTRONOWEJ
02-668 Warszawa
Al. Lotników 32/46

Tel. 435401
Tlx 815647

Czerwiec 1988
Cena 60 zł

Dodruk ZOINTE ITE zam. 78/88 n.300

PRAWO REPRODUKCJI ZASTRZEŻONE



UKŁADY MULTIPLESERÓW/DEMULTIPLESERÓW CMOS

MCY 74051N, MCY 74052N, MCY 74053N,
MCY 64051N, MCY 64052N, MCY 64053N.

Układy MCY 74051N, MCY 74052N, MCY 74053N wytwarzane są w technologii CMOS z bramką aluminiową. Zbudowane są z wzbogacanych tranzystorów p- i n-kanałowych wytworzonych na jednej płycie monokryształu. Ich podstawowe przeznaczenie to praca jako analogowe i cyfrowe multipleksery/demultipleksery, przetworniki sygnałów analogowych na cyfrowe i odwrotnie oraz jako układy bramkujące sygnały.

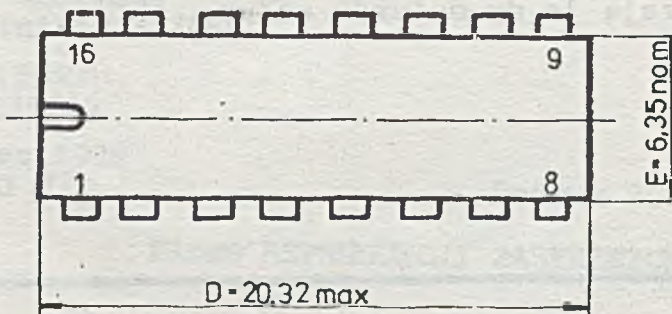
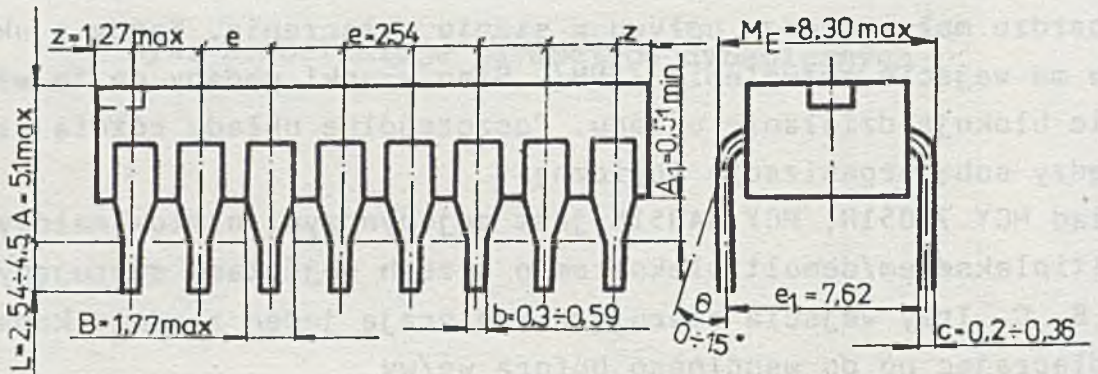
Układy te odznaczają się małą impedancją w stanie włączania i bardzo małym prądem upływu w stanie wyłączenia. Każdy z układów ma wejście zezwolenia /INH/. Stan wysoki podany na to wejście blokuje działanie układu. Poszczególne układy różnią się między sobą organizacją logiczną.

Układ MCY 74051N, MCY 64051N jest pojedynczym, ośmiokanałowym multiplekserem/demultiplekserem o trzech wejściach sterujących A, B, C. Trzy wejścia sterujące wybierają jeden z ośmiu kanałów podłączając go do wspólnego bufora we/wy.

Układ MCY 74052N, MCY 64052N jest podwójnym czterokanałowym multiplekserem/demultiplekserem o dwóch wejściach sterujących A i B. Wejścia sterujące wybierają po jednym kanale z czterech z obydwu grup i podłączają je do buforów we/wy.

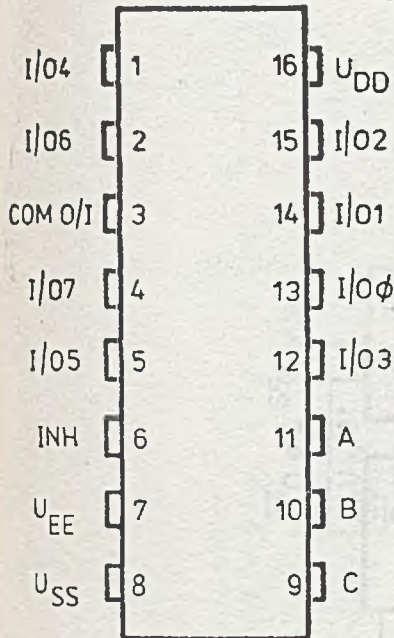
Układ MCY 74053N, MCY 64053N jest potrójnym, dwukanałowym multiplekserem/demultiplekserem o trzech niezależnych wejściach sterujących A, B, C. Każde z wejść sterujących wybiera jeden z dwóch kanałów podłączając go do bufora wyjściowego.

Układy umożliwiają multipleksowanie/demultipleksowanie sygnałów analogowych o amplitudzie do $20 V_{p-p}$, przy amplitudzie cyfrowych sygnałów sterujących od 4,5 do 20 V / jeżeli $U_{DD}-U_{SS} = 3 V$, to można sterować sygnałami o amplitudzie $U_{DD}-U_{EE} = 13 V$; przy różnicy potencjałów $U_{DD}-U_{EE}$ powyżej 13 V wymagana jest przynajmniej różnica napięć $U_{DD}-U_{SS} = 4,5 V$. Przykładowo, gdy $U_{DD} = +5 V$, $U_{SS} = 0 V$ i $U_{EE} = -13,5 V$, to sygnały analogowe o napięciach w granicach 13,5 do 4,5 V mogą być przełączane sygnałami sterującymi o amplitudzie od 0 do 5 V.

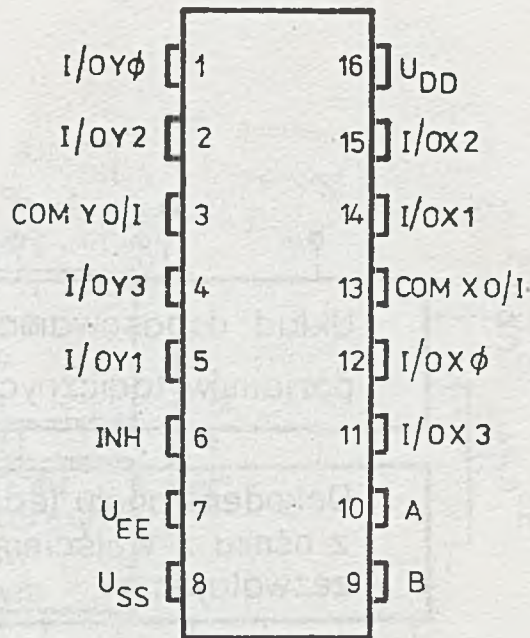


Rys. 1. Zwymiarowana obudowa typu CE-71

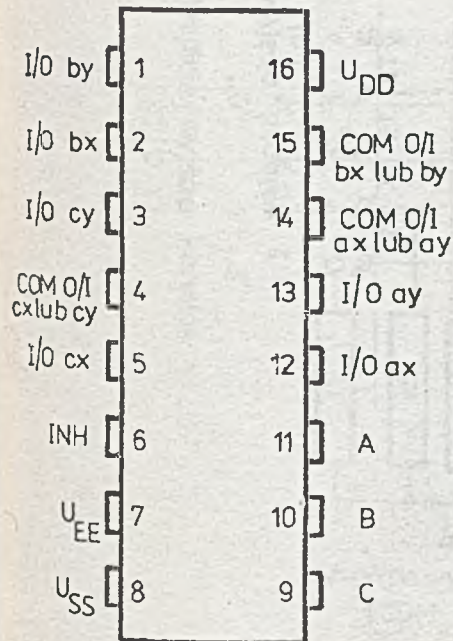
a)



b)



c)



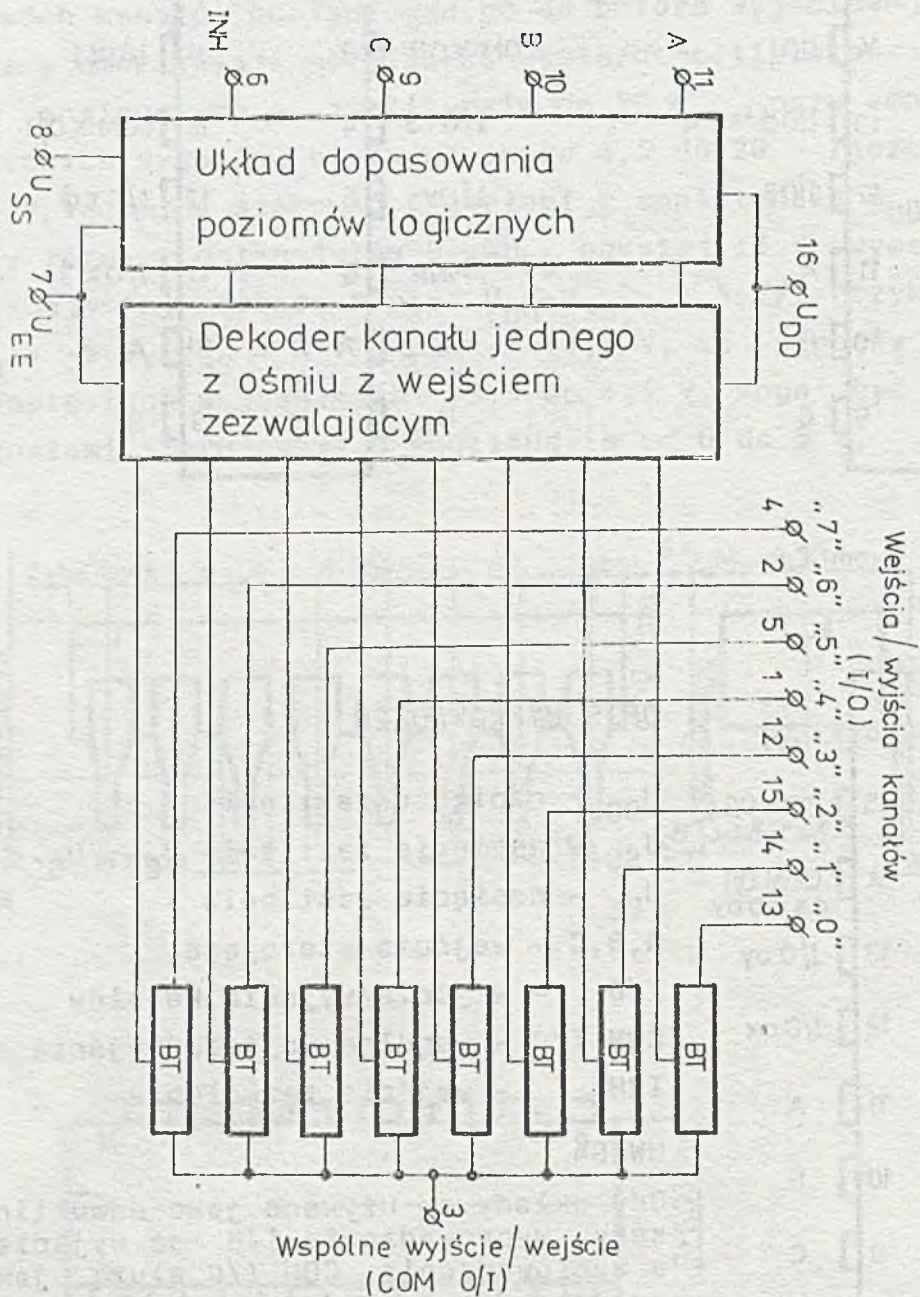
OPIS WYPROWADZEŃ

- U_{DD} - napięcie zasilania +
- U_{SS} - napięcie zasilania $U_{EE} < U_{SS} < U_{DD}$
- U_{EE} - napięcie zasilania -
- A, B, C - wejścia sterujące
- I/O - wejścia/wyjścia kanałów
- COM I/O - wspólne wejścia/wyjścia
- INH - wejścia zezwolenia

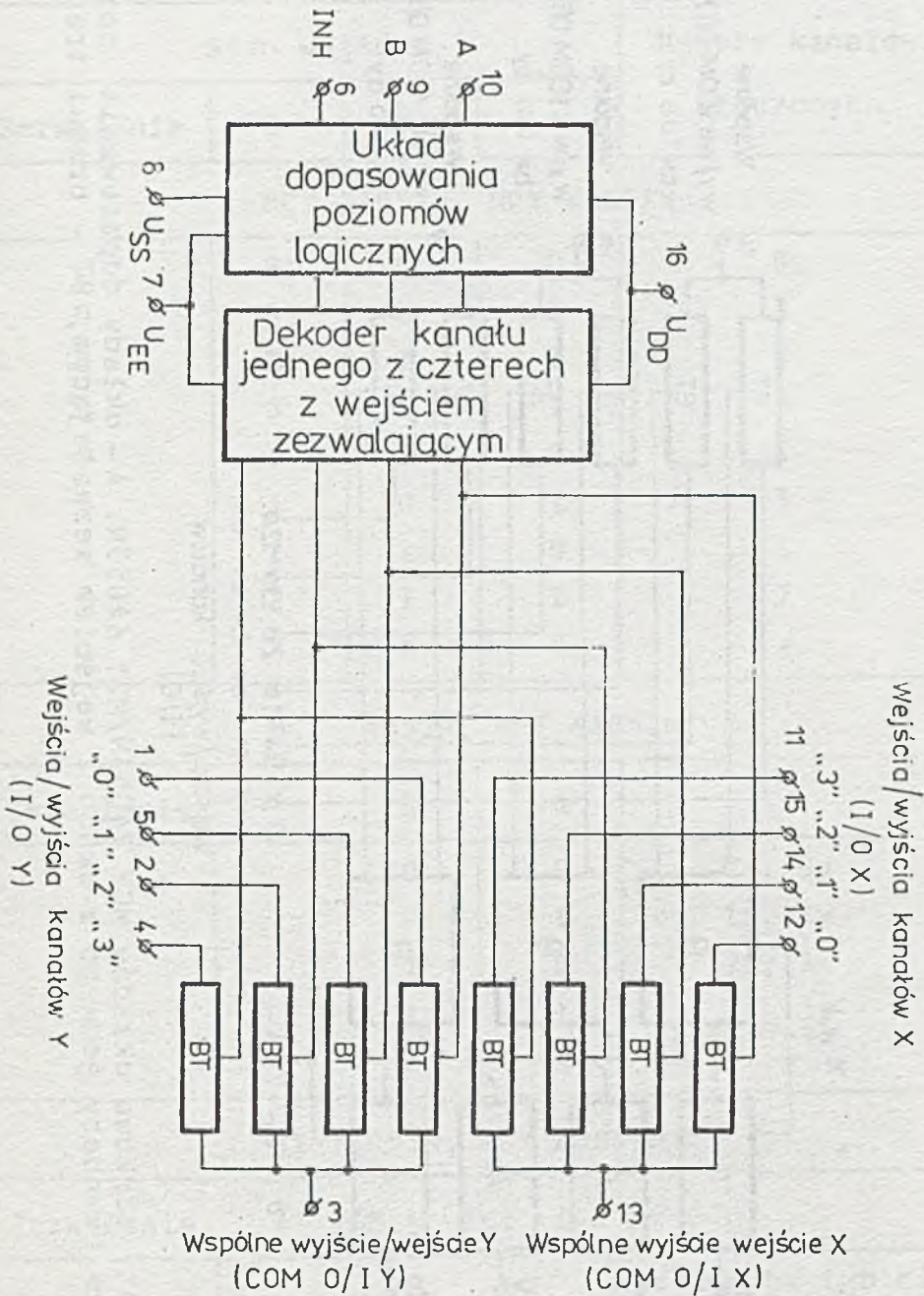
UWAGA

Gdy układy są używane jako demultipleksery, wyprowadzenia I/O są wyjściami, a wyprowadzenia COM I/O służą jako wejścia

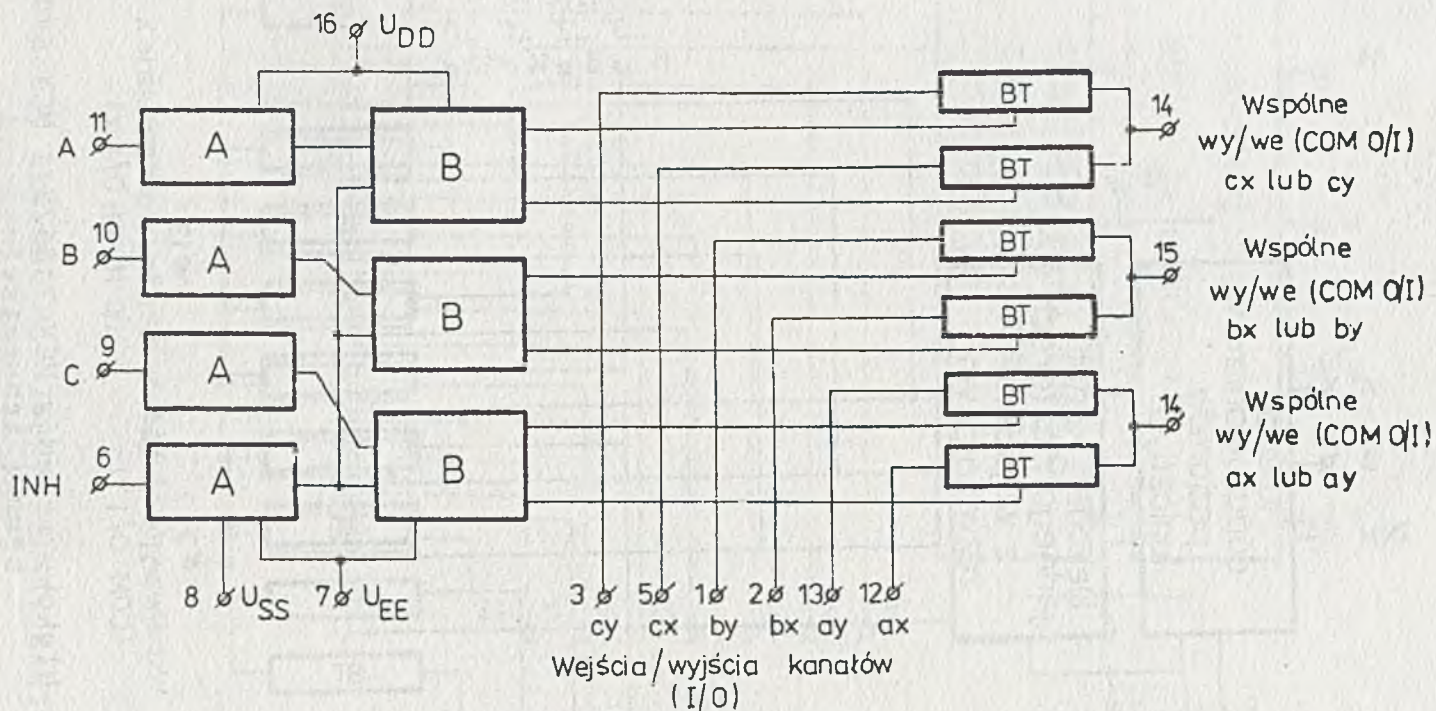
Rys. 2. Konfiguracja i opis wyprowadzeń układów: a) MCY 74051N, MCY 64051N, b) MCY 74052N, MCY 64052N, c) MCY 74053N, MCY 64053N



Rys. 3. Schemat blokowy układów MCY 74051N i MCY 64051N. BT - bramki transmisyjne



Rys. 4. Schemat blokowy układów MCY 74052N i MCY 64052N. BT - bramki transmisyjne



Rys.5 Schematy blokowe układów MCY 74053N/MCY 64053N. A - układy dopasowania poziomów logicznych, B - dekodery jednego z dwóch z wejściem zezwalającym, BT - bramki transmisyjne

Tabela stanów poszczególnych układów

Stan wejść				Numery kanałów włączonych
Zezwolenie	C	B	A	
MCY 74051N, MCY 64051N				
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	X	X	X	-
MCY 74052N, MCY 64052N				
Zezwolenie	B		A	
0	0		0	0x, 0y
0	0		1	1x, 1y
0	1		0	2x, 2y
0	1		1	3x, 3y
1	X		X	-
MCY 74053N, MCY 64053N				
Zezwolenie	A lub B lub C			
0	0			ax lub bx lub cx
0	1			ay lub by lub cy
1	X			-
X - nie dotyczy				

Cechy charakterystyczne:

- zakres napięć zasilania 3-18 V,
- wszystkie wejścia i wyjścia buforowane,
- wszystkie wejścia i wyjścia zabezpieczone przed przebiciem ładunkiem elektrostatycznym,
- symetryczne charakterystyki wyjściowe w stanie niskim i wysokim,
- szeroki zakres przełączanych napięć analogowych $20 V_{p-p}$,
- niska rezystancja przewodzenia kanału - 125Ω typowo przy $U_{DD}-U_{EE} = 15 V$,
- maksymalny prąd kanału - 25 mA,
- minimalna rezystancja obciążenia - 100Ω .

DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE

Napięcie zasilania	U_{DD}	$-0,5 \div 20 V$
Napięcie wejściowe	U_I	$-0,5 \div U_{DD} + 0,5 V$
Graniczny prąd wejściowy	I_I	$\pm 10 mA$
Zakres temperatur pracy	t_{amb}	dla MCY 74...N $0 \div 70^{\circ}C$ dla MCY 64...N $-40 \div 85^{\circ}C$
Zakres temperatur przechowywania	t_{stg}	$-55 \div 125^{\circ}C$
Temperatura lutowania:		
- ręcznego /max. 4 s/	t_{sol}	$350^{\circ}C$
- automatycznego		$270^{\circ}C$
Maksymalna moc strat	P_D	500 mW

ELEKTRYCZNE PARAMETRY STATYCZNE I DYNAMICZNE DLA UKŁADÓW MCY 74051N, MCY 74052N, MCY 74053N
 MCY 64051N, MCY 64052N, MCY 64053N

Nazwa parametru	Symbol	Jedn.	Wartości graniczne					Warunki pomiaru			
			t _{min} *)	25°C			t _{max} *)	U _I [V]	U _{SS} [V]	U _{EE} [V]	U _{DD} [V]
				min	typ	max					
1	2	3	4	5	6	7	8	9	10	11	12
Spoczynkowy prąd zasilania	I _{DD}	μA	5	-	0,04	5	150	0; 5	-	-	5
			10	-	0,04	10	300	0;10	-	-	10
			20	-	0,04	20	600	0;15	-	-	15
			100	-	0,08	100	3000	0;20	-	-	20
Rezystancja włączonego kanału	R _{ON}	Ω	850	-	470	1050	1200	0; 5	0	0	5
			330	-	180	400	520	0;10	0	0	10
			210	-	125	240	300	0;15	0	0	15
Różnice oporności pomiędzy dwoma kanałami w jednej obudowie	ΔR _{ON}	Ω	-	-	15	-	-	-	0	0	5
			-	-	10	-	-	-	0	0	10
			-	-	5	-	-	-	0	0	15
Prąd upływności wyłączzonego kanału	I _{IS}	μA	-	-	±10 ⁻⁵	±0,1	-	-	0	0	18

ELEKTRYCZNE PARAMETRY STATYCZNE I DYNAMICZNE c.d.

1	2	3	4	5	6	7	8	9	10	11	12	
Pojemność wejściowa wejść analogowych	C_{IS}	pF	-	-	5	-	-	-	-5	-5	5	
	MCY 74051N, MCY 64051N.	C_{OS}	pF	-	-	30	-	-	-	-5	-5	5
Pojemność wyjściowa	MCY 74052N, MCY 64052N.	C_{OS}	pF	-	-	18	-	-	-	-5	-5	5
	MCY 74053N, MCY 64053N.	C_{OS}	pF	-	-	9	-	-	-	-5	-5	5
Czas propagacji sygnału z wyjścia na wyjście, U_{IS} - sygnał prostokątny o amplitudzie U_{DD} , $R_L = 200 \text{ k}\Omega$, $C_L = 50 \text{ pF}$, $t_r = t_f = 20 \text{ ns}$	t_{pd}	ns	-	-	30	60	-	-	-	-	5	
			-	-	15	30	-	-	-	-	10	
			-	-	10	20	-	-	-	-	15	
Napięcie wejściowe w stanie niskim. $I_{IS} = 2 \mu\text{A}$, na wszystkich wyłączonych kanałach	U_{IL}	V	1,5	-	-	1,5	1,5				5	
			3	-	-	3	3				10	
			4	-	-	4	4			$U_{EE} =$	15	
Napięcie wejściowe w stanie wysokim	U_{IH}	V	3,5	-	3,5	-	3,5			$= U_{SS}$	5	
			7	-	7	-	7				10	
			11	-	11	-	11				15	

ELEKTRYCZNE PARAMETRY STATYCZNE I DYNAMICZNE c.d.

1	2	3	4	5	6	7	8	9	10	11	12
Prąd wejściowy	I_I	μA	$\pm 0,1$	-	$\pm 10^{-5}$	$\pm 0,1$	± 1	0+18	-	-	18
Czas propagacji adresu do sygnału na wyjściu /kanały włączone lub wyłączone/ $t_r = t_f = 20$ ns, $C_L = 50$ pF	t_{pa}	ns	-	-	360	720	-	-	0	0	5
			-	-	160	320	-	-	0	0	10
			-	-	120	240	-	-	0	0	15
			-	-	225	450	-	-	0	-5	5
Czas propagacji sygnału zezwolenia na wyjście, kanały włączone $t_r = t_f = 20$ ns, $C_L = 50$ pF, $R_L = 10$ k Ω	t_{pIN}	ns	-	-	360	720	-	-	0	0	5
			-	-	160	320	-	-	0	0	10
			-	-	120	240	-	-	0	0	15
			-	-	200	400	-	-	0	-10	5
Czas propagacji sygnału zezwolenia na wyjście, kanały wyłączone $t_r = t_f = 20$ ns, $C_L = 50$ pF, $R_L = 300$ k Ω	t_{pIF}	ns	-	-	200	450	-	-	0	0	5
			-	-	90	210	-	-	0	0	10
			-	-	70	160	-	-	0	0	15
			-	-	130	300	-	-	0	-10	5
Pojemność wejściowa wejść adresowych i wejście zezwolenia	C_{IN}	pF	-	-	5	7,5	-	-	-	-	-
Maksymalne zniekształcenia harmoniczne $R_L = 40$ k Ω , U_I^{**})	T_{HD}	%	-	-	0,3	-	-	2		$U_{EE} =$	5
			-	-	0,2	-	-	3	$= U_{SS}$	10	
			-	-	0,12	-	-	5		15	

*) $t_{min} = 0^{\circ}C$, $t_{max} = 70^{\circ}C$ dla serii MCY 74...N; $t_{min} = -40^{\circ}C$, $t_{max} = 85^{\circ}C$ dla serii MCY 64...N.

***) sygnał wejściowy jest sinusoidalny symetryczny wokół $U_{DD} - U_{EE}/2$ o częstotliwości $f = 1$ kHz.

Uwaga: wszystkie nie wykorzystane wejścia powinny być odpowiednio spolaryzowane przez podłączenie do U_{SS} lub U_{DD} .

WYMAGANIA DODATKOWE

Przechowywanie i transport wyrobu

Układy powinny być przechowywane w sposób zapewniający zwarcie elektryczne wszystkich wyprowadzeń. Zalecane jest stosowanie gąbki przewodzącej, folii aluminiowej lub innych materiałów przewodzących.

Montaż układów

Podczas montażu układów zalecane jest stosowanie obręczek uziemających o rezystancji $1\text{ M}\Omega$ do ziemi, uziemienie stołu montażowego, uziemienie narzędzi montażowych /jak np. lutownica/. Niedozwolony jest montaż i demontaż układów pod napięciem na którymkolwiek z wyprowadzeń.

Układy aplikacyjne

Wszystkie nie wykorzystane wejścia powinny być połączone z masą / U_{SS} / lub zasilaniem / U_{DD} / odpowiednio do pełnionej funkcji logicznej.

INSTYTUT TECHNOLOGII ELEKTRONOWEJ

Al. Lotników 32/46
02-668 Warszawa

tel. 435401
tlx. 815647

Styczeń 1987
Cena 120 zł

Druk ZOINTE ITE zam. 24 / 87 n. 2

PRAWO REPRODUKЦИИ ZASTRZEŻONE



INSTYTUT TECHNOLOGII ELEKTRONOWEJ

PROGRAMOWANY DZIELNIK CZĘSTOTLIWOŚCI

MCY 74059

MCY 64059

Układ MCY 74059, MCY 64059 jest programowanym dzielnikiem, mogącym podzielić częstotliwość sygnału wejściowego /CL/ przez dowolną liczbę N zawartą w przedziale $3 \leq N \leq 15999$.

Sygnał wyjściowy ma postać impulsów o szerokości równej okresowi sygnału wejściowego /CL/ i częstotliwości równej częstotliwości sygnału wejściowego podzielonej przez zadaną liczbę N . Pojedyncze wyjście układu /OUT/ może wysterować bramkę TTL. Dzielnik ustawiany jest za pomocą szesnastu wejść ustawiających $J_1 \div J_{16}$.

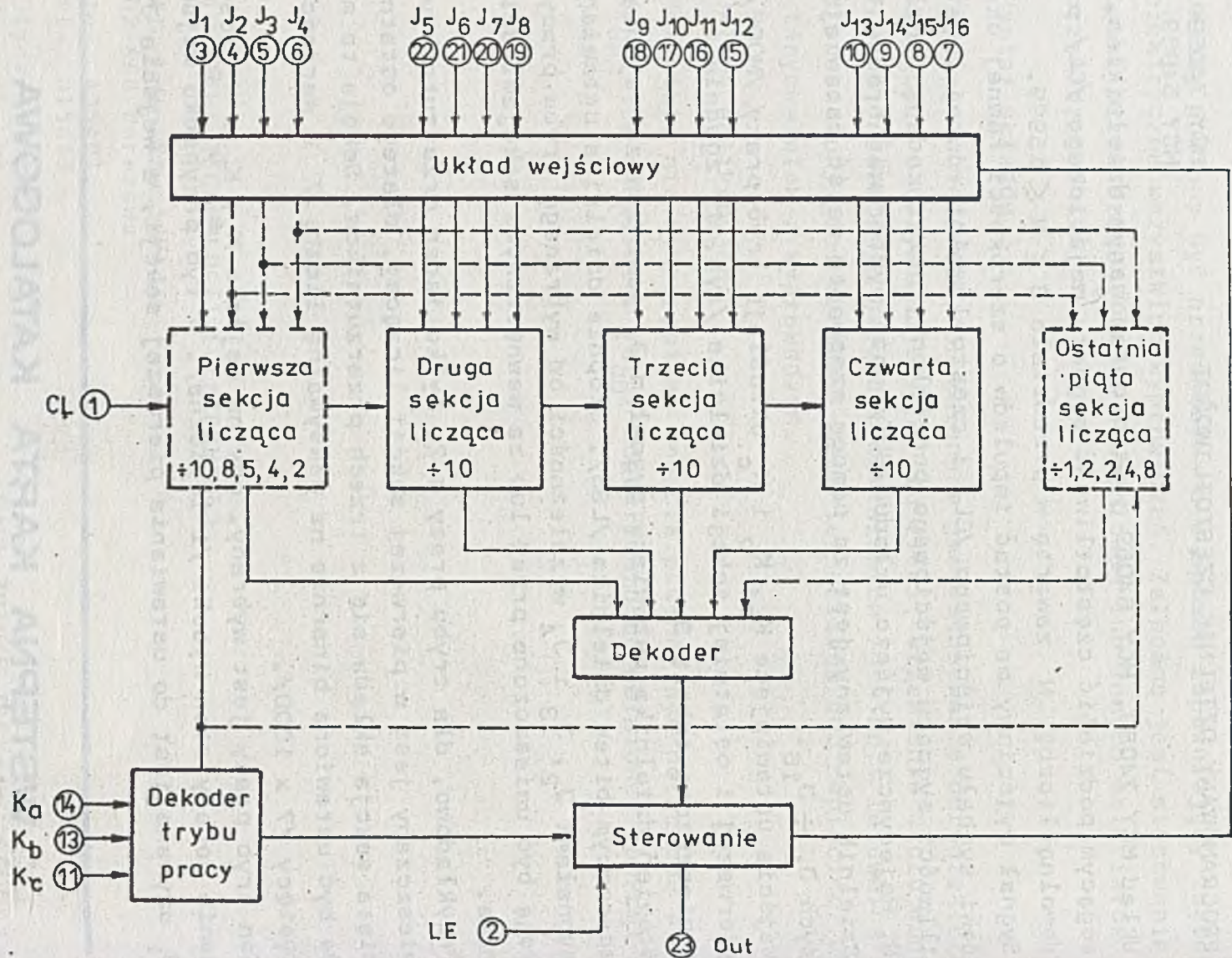
Wejścia ustawiające K_a , K_b i K_c określają tryb pracy /MODE/ pierwszej i ostatniej sekcji dzielnika /rys. 1/ zgodnie z zamieszczoną tabelą 3.

Stopień dzielnika ustawiany sygnałem J_1 jest zawsze najmniej znaczącym bitem dzielnika /LSB/. Stopnie dzielnika ustawiane sygnałami J_2 , J_3 i J_4 w zależności od wybranego trybu pracy mogą być umieszczone przed lub za wewnętrznymi sekcjami dzielnika.

Przykładowo, dla trybu pracy $\div 2$, tylko jeden przerzutnik umieszczany jest w pierwszej sekcji liczącej, dlatego ostatnia, piąta sekcja składa się z trzech przerzutników. Sekcja ta może być ustawiona binarnie na maksymalną liczbę 7 o wartości tysięcy /7 x 1000/.

Ten tryb pracy jest wybrany, gdy na wejściu K_a , K_b i K_c zostanie podany stan wysoki /1 logiczna/. W tym przypadku wejście J_1 używane jest do ustawiania pierwszej sekcji, a wejścia J_2 ,

WSTĘPNA KARTA KATALOGOWA



Rys. 1. Schemat blokowy układu MCY 74059

J_3, J_4 do ustawiania ostatniej, piątej sekcji liczącej. Jeżeli wybrany jest tryb pracy $\div 10 / K_a, K_b$ - stan wysoki, K_c - stan niski/ wejścia od J_1 do J_4 używane są do ustawiania pierwszej sekcji liczącej; w tym przypadku nie ma ostatniej, piątej sekcji liczącej. Pośrednie sekcje liczące, są to trzy kaskadowo połączone liczniki BCD $/ \div 10 /$, ustawiane za pomocą wejść: $J_5 \div J_{16}$.

Doprowadzenie sygnału zegarowego do układu po ustawieniu licznika na liczbę N powoduje zliczanie rewersyjne do momentu, aż układ detekcji licznika wykryje stan zera, wtedy układ ustawiania ponownie ustawia stan licznika na liczbę N oraz wytwarza impuls wyjściowy.

Ustawianie licznika na założoną liczbę N uzyskuje się zgodnie ze wzorem:

$$N = \left(\text{Tryb pracy}^* \right) \left(1000 \times \text{liczba ustawiona w 5 sekcji} + 100 \times \text{liczba ustawiona w 4 sekcji} + 10 \times \text{liczba ustawiona w 3 sekcji} + 1 \times \text{liczba ustawiona w 2 sekcji} \right) + \text{liczba ustawiona w 1 sekcji}.$$

W celu obliczenia liczby ustawionej dla dowolnej liczby N należy liczbę N podzielić przez współczynnik podziału, tzn. tryb pracy /MODE/. Wynik odpowiada cyfrom ustawianym w poszczególnych sekcjach od piątej do drugiej, z resztą będącą wartością, którą należy ustawić w pierwszej sekcji.

$$\text{liczba ustawiana} = \frac{N}{\text{tryb pracy /MODE/}}.$$

Oto przykłady:

1) $N = 8479$ i tryb pracy = 5

wartość ustawiana = $8479 \div 5 = 1695$ z resztą 4, a zatem

wejścia ustawiające muszą przybrać następujące wartości:

$$K_a = 1, K_b = 0, K_c = 1, \quad / "1" = U_{DD}, "0" = U_{SS} /$$

* Tryb pracy /MODE/ = współczynnik podziału pierwszej sekcji /10, 8, 5, 4 lub 2/.

4			1	5				9				6			
J ₁	J ₂	J ₃	J ₄	J ₅	J ₆	J ₇	J ₈	J ₉	J ₁₀	J ₁₁	J ₁₂	J ₁₃	J ₁₄	J ₁₅	J ₁₆
0	0	1	1	1	0	1	0	1	0	0	1	0	1	1	0

2) N = 12382, tryb pracy = 8
 wartość ustawiana = 12382 = 1547 z resztą 6
 $K_a = 0, K_b = 0, K_c = 1$

6			1	7				4				5			
J ₁	J ₂	J ₃	J ₄	J ₅	J ₆	J ₇	J ₈	J ₉	J ₁₀	J ₁₁	J ₁₂	J ₁₃	J ₁₄	J ₁₅	J ₁₆
0	1	1	1	1	1	1	0	0	0	1	0	1	0	1	0

3) N = 8479 i tryb pracy = 10
 wartość ustawiana = 0847 z resztą 9
 $K_a = 1, K_b = 1, K_c = 0$

9				7				4				8			
J ₁	J ₂	J ₃	J ₄	J ₅	J ₆	J ₇	J ₈	J ₉	J ₁₀	J ₁₁	J ₁₂	J ₁₃	J ₁₄	J ₁₅	J ₁₆
1	0	0	1	1	1	1	0	0	0	1	0	0	0	0	1

Wejścia ustawiające tryb pracy /MODE/ pozwalają na separację kanałów w syntetyzerze częstotliwości o 10; 12; 5; 20; 25 i 50 części. Wejścia te również określają maksymalną wartość N na 9999 /gdy pierwsza sekcja dzieli przez 5 lub 10/, lub na 15999 /gdy pierwsza sekcja dzieli przez 8, 4 lub 2/. Dekady trzech pośrednich sekcji mogą być ustawione binarnie maksymalnie na wartość 15 zamiast 9, na pozycji jedynek, dziesiątek i setek. Przykładowo, przy trybie pracy + 8, liczba od której pośrednie sekcje zliczają w dół, może być ustawiona na:

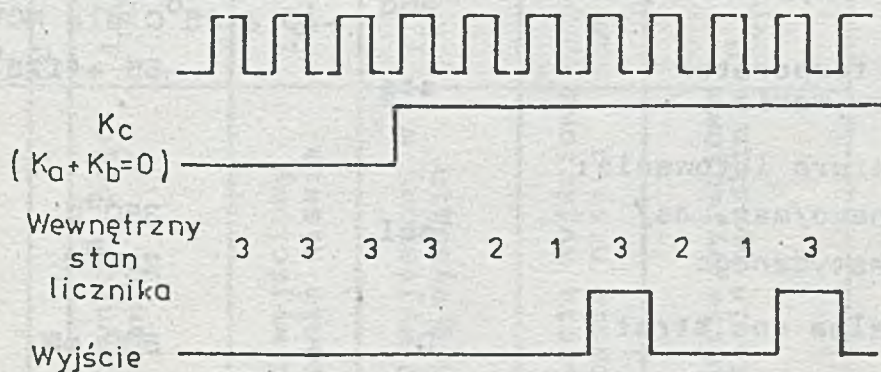
trzecia sekcja	1500
druga sekcja	150
pierwsza sekcja	<u>15</u>
	1665

Ostatnia sekcja może być ustawiona maksymalnie na 1 z wagą tysięcy. Suma tych liczb /2665/ razy 8 daje 21320. Pierwsza sekcja może być ustawiona maksymalnie na liczbę 7, co daje liczbę 21327, która jest maksymalną możliwością do ustawienia w trybie pracy + 8.

Największe dopuszczalne zakresy podziału dla różnych trybów pracy przedstawione zostały w tab.3.

Wejścia ustawiające K_b i K_c mogą być również użyte do "wyłączenia" licznika /Master Preset/. W tym przypadku przerzutniki w liczniku ustawione są zgodnie z wejściami ustawiającymi $D_1 + D_{16}$, lecz licznik nie zlicza i pozostaje w tym stanie tak długo, jak na wejściach K_b i K_c pozostaje niski /"0"/. Licznik zacznie zliczać rewersyjnie od ustawionej wartości dopiero wtedy, gdy tryb pracy będzie różny od stanu "wyłączenia" /Master Preset/. Jeżeli chcemy "wyłączyć" licznik, to sygnały sterujące wejść K_b i K_c muszą być równe 0 logicznemu przez co najmniej trzy okresy sygnału zegarowego CL /wejściowego/.

Po "wyłączeniu" licznika a następnie przejściu do dowolnego trybu pracy, pierwsze narastające zbocze sygnału zegarowego CL zmienia stan wewnętrznego przerzutnika, tak że zliczanie w dół zaczyna się od drugiego narastającego zbocza sygnału zegarowego. Dlatego po wyłączeniu licznika, licznik zlicza o jeden impuls więcej, zanim zmieni się stan na wyjściu. Rys. 2 przedstawia działanie licznika w trybie pracy +8 od ustawianego stanu 3.



Rys. 2. Działanie licznika w trybie pracy +8 od ustawianego stanu 3

Jeżeli wejścia K_b i K_c zostały ustawione na poziom 0, w czasie krótszym od dwóch okresów sygnału zegarowego lub mniejszym, przed pojawieniem się impulsu wyjściowego, impuls ten pojawi się w oczekiwanym czasie. Pojawienie się impulsu wyjściowego powoduje ustawienie stanu licznika zgodnie z wejściami ustawiającymi $J_1 + J_{16}$. Stan wysoki 1 na wejściu LE /Latch Enable - LE/ spowoduje, że wyjście pozostanie w stanie wysokim 1 tak długo dopóki stan na wejściu LE nie powróci do stanu niskiego 0. Gdy na wejściu LE zostanie podany stan niski, impuls wyjściowy będzie miał szerokość jednego okresu zegarowego.

Gdy $K_a = 0$, $K_b = 1$ i $K_c = 0$ oraz wejście LE = 0, licznik dzieli przez 10000, niezależnie od stanu wejść ustawiających.

Przy tym samym stanie wejść K_a , K_b i K_c zmiana stanu na wejściu LE na stan wysoki 1 nie powoduje zapamiętania stanu wysokiego na wyjściu /OUT/.

Wyjście układu /OUT/ w tym trybie pracy jest nieczułe na zmiany stanu wejścia LE; układ pracuje tak, jakby na wejściu LE był podany stan niski. Układ wyprowadzeń wg rys. 3.

DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE

Napięcie zasilania	U_{DD}	-0,5 + +20 V
Napięcie wejściowe	U_I	-0,5 + U_{DD} + 0,5 V
Graniczny prąd wejściowy	I_I	±10 mA
Zakres temperatur pracy	t_{amb}	0 + +70°C dla MCY 74059N -40 + +85°C dla MCY 64059N
Zakres temperatur przechowywania	t_{stg}	-55 + +125°C
Temperatura lutowania:		
- ręcznego/max. 4s/	t_{sol}	350°C
- automatycznego		270°C
Maksymalna moc strat	P_D	500 mW

Tabela 1. ELEKTRYCZNE PARAMETRY CHARAKTERYSTYCZNE

Nazwa parametru	Symbol	Jedn.	$t_{min}^{*)}$		Wartość 25°C			$t_{max}^{*)}$		Warunki pomiaru		
			min.	max.	min.	typ.	max.	min.	max.	$U_0 [V]$	$U_I [V]$	$U_{DD} [V]$
										11	12	13
	2	3	4	5	6	7	8	9	10	11	12	13
Spoczynkowy prąd zasilania	I_{DD}	μA	-	5 10 20 100	-	0,04 0,04 0,04 0,08	5 10 20 100	-	150 300 600 3000	-	0; 5 0;10 0;15 0;20	5 10 15 20
Prąd wyjściowy w stanie niskim	I_{OL}	mA	2,4 6 16	-	2 5 13	4 10 26	-	1,6 4,4 11,2	-	0,4 0,5 1,5	0;5 0;10 0;15	5 10 15
Prąd wyjściowy w stanie wysokim	I_{OH}	mA	-0,64 -2 -1,6 -4,2	-	-0,51 -1,6 -1,3 -3,4	-1 -3,2 -2,6 -6,8	-	-0,36 -1,15 -0,9 -2,4	-	4,6 2,5 9,5 13,5	0;5 0;5 0;10 0;15	5 5 10 15
Napięcie wyjściowe w stanie niskim	U_{OL}	V	-	0,05 0,05 0,05	-	0 0 0	0,05 0,05 0,05	-	0,05 0,65 0,05	-	0;5 0;10 0;15	5 10 15
Napięcie wyjściowe w stanie wysokim	U_{OH}	V	4,95 9,95 14,95	-	4,95 9,95 14,95	5 10 15	-	4,95 9,95 14,95	-	-	0;5 0;10 0;15	5 10 15

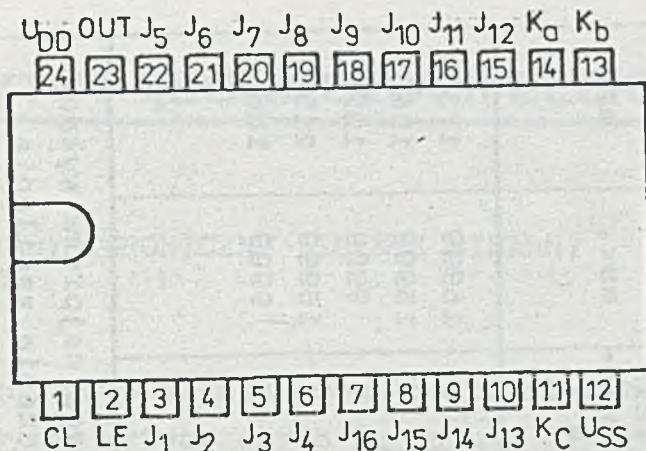
Tabela 1. c.d.

1	2	3	4	5	6	7	8	9	10	11	12	13
Napięcie wejściowe w stanie niskim	U_{IL}	V	-	1,5 3 4	-	-	1,5 3 4	-	1,5 3 4	0,5;4,5 1;9 1,5;13,5	-	5 10 15
Napięcie wejściowe w stanie wysokim	U_{IH}	V	3,5 7 11	-	3,5 7 11	-	-	3,5 7 11	-	0,5;4,5 1;9 1;9;13,5	-	5 10 15
Prąd wejściowy	I_I	μA	-	$\pm 0,1$	-	$\pm 10^{-5}$	$\pm 0,1$	-	± 1	-	0,18	18

Uwaga: wszystkie nie wykorzystane wejścia powinny być odpowiednio spolaryzowane przez podłączenie do U_{SS} lub U_{DD} .

* $t_{min} = 0^{\circ}C$, $t_{max} = 70^{\circ}C$, dla serii MCY 74...N,

$t_{min} = -40^{\circ}C$, $t_{max} = 85^{\circ}C$ dla serii MCY 64...N.



Rys. 3. Układ wyprowadzeń układu MCY 74/64059 N

Tabela 2. PARAMETRY DYNAMICZNE / $t_{amb} = 25^{\circ}C$, $t_r = t_f = 20$ ns, $C_L = 50$ pF, $R_L = 200$ k Ω /

Nazwa parametru	Symbol	Jedn.	Wartości			Warunki pomiaru U_{DD} [V]
			min.	typ.	max.	
Czasy propagacji z wejścia do wyjścia	t_{PHL}	ns	-	230	460	5
	t_{PLH}		-	120	230	10
	t_{PLH}		-	60	110	15
Czas transmisji sygnału wyjściowego	t_{TLH}	ns	-	100	200	5
			-	50	100	10
			-	40	80	15
Czas transmisji sygnału wyjściowego	t_{THL}	ns	-	70	100	5
			-	50	70	10
			-	30	50	15
Maksymalna częstotliwość sygnału zegarowego	f_{cpmax}	MHz	1,5	-	-	5
			3	-	-	10
			4,5	-	-	15
Pojemność wejściowa	C_I	pF	-	10	15	-
Minimalna szerokość impulsu zegarowego	t_{wCL} min	ns	-	-	200	5
			-	-	100	10
			-	-	80	15

Tabela 3. TRYB PRACY /MODE/ PIERWSZEJ I OSTATNIEJ SEKCJI LICZNIKA

Tryb pracy /MODE/	Pierwsza sekcja licząca			Ostatnia sekcja licząca			Zakres liczenia				
	K_a	K_b	K_c	Współ- czynnik podziału /MODE/	Może być ustawiona na maksy- malną wartość	Używane wejścia ustawiające	Współ- czynnik podziału /MODE/	Może być ustawiona na maksy- malną wartość	Używane wejścia ustawia- jące	Projek- towany max.	Rozsze- rzony max.
1 1 1				2	1	J_1	8	7	J_2, J_3, J_4	15999	17331
0 1 1				4	3	J_1, J_2	4	3	J_3, J_4	15999	18663
1 0 1				5*)	4	J_1, J_2, J_3	2	1	J_4	9999	13329
0 0 1				8	7	J_1, J_2, J_3	2	1	J_4	15999	21327
1 1 0				10	9	J_1, J_2, J_3, J_4	1	0	-	9999	16659
X 0 0				"wyłączona"			"wyłączona"			-	-

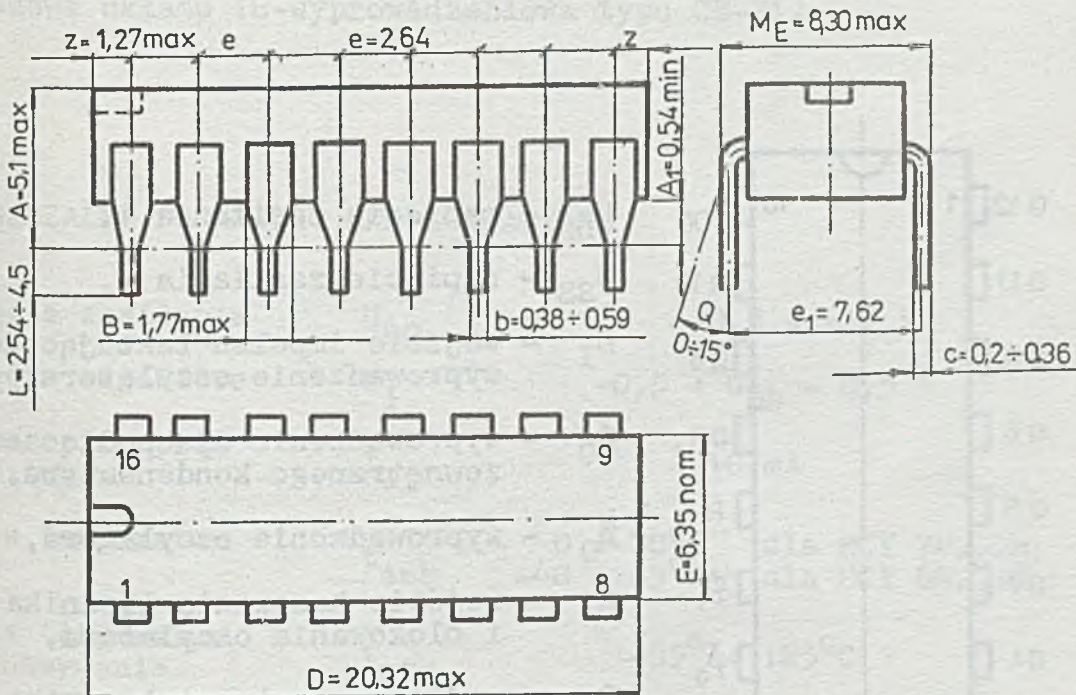
* Działanie licznika w trybie pracy +5 /pierwsza sekcja licząca/ wymaga najpierw wyłączenia licznika, tzn. przejście przez stan Master Preset. W czasie włączania zasilania, wejście K_c musi mieć podany stan 0 logicznego na czas trzech okresów sygnału zegarowego /CL/ po osiągnięciu przez zasilanie U_{DD} wartości minimum 3 V.
 "1" = U_{DD} , "0" = U_{SS} , "X" = U_{DD} lub U_{SS} , J_1 = LSB, J_4 = MSB.



14-STOPNIOWY ASYNCHRONICZNY LICZNIK BINARNY
Z OSCYLATOREM

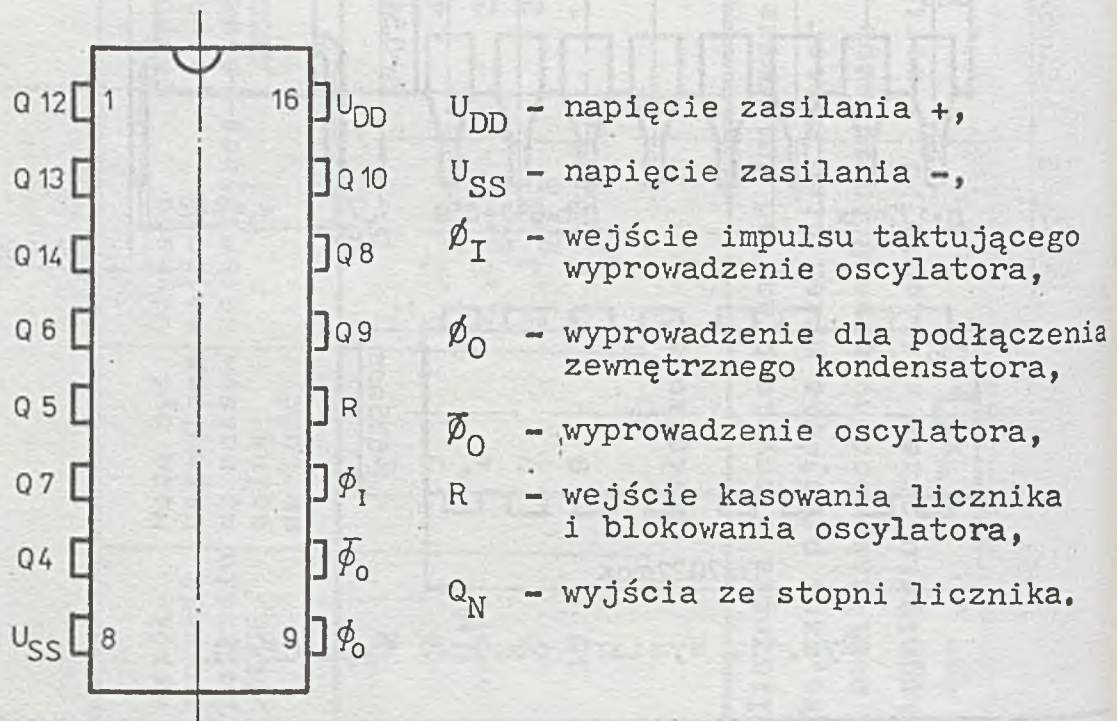
MCY 74060N
MCY 64060N

Układy logiczne CMOS są zbudowane z tranzystorów wzbogacanych p i n-kanalowych, wytworzonych na jednej płytce monokryształu /technologia komplementarna MOS/. Podstawowym ich przeznaczeniem jest praca w układach sterowaniu liczników, timerach, dzielnikach częstotliwości i układach opóźnienia czasowego.



Rys. 1. Wymiary obudowy typu CE-71

Układ spełnia funkcję 14-stopniowego licznika binarnego, asynchronicznego z możliwością zerowania. Składa się z oscylatora oraz 14-stopniowego licznika. Układ oscylatora umożliwia współpracę z oscylatorem RC lub kwarcowym. Wejście RESET umożliwia wyzerowanie licznika oraz blokuje działanie oscylatora. Podanie stanu wysokiego na wejście zerujące RESET ustawia wszystkie wyjścia licznika w stanie "0". Wszystkie stopnie licznika są przerzutnikami typu master-slave. Stan na wyjściach licznika zmienia się podczas opadającego zbocza impulsu na wejściu każdego ze stopni. Zastosowanie na wejściu układu Schmitta zapewnia poprawną pracę układu przy dowolnych czasach narastania i opadania impulsów wejściowych.



Rys. 2. Konfiguracja i opis wyprowadzeń układów MCY 74060N i MCY 64060N

Cechy charakterystyczne:

- zakres napięć zasilających 3 + 18 V,
- wszystkie wejścia i wyjścia buforowane,
- wszystkie wejścia i wyjścia zabezpieczone przed przebicciem ładunkiem elektrostatycznym,
- symetryczne charakterystyki w stanie niskim i wysokim,
- typowy margines szumów:

1 V przy $U_{DD} = 5 \text{ V}$,
2 V przy $U_{DD} = 10 \text{ V}$,
2,5 V przy $U_{DD} = 15 \text{ V}$,

- obudowa układu 16-wyprowadzeniowa typu CE-71.

DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE

Napięcie zasilania	U_{DD}	-0,5 + +20 V
Napięcie wejściowe	U_I	-0,5 + U_{DD} + 0,5 V
Dopuszczalny prąd wejściowy	I_I	± 10 mA
Zakres temperatur pracy	t_{amb}	0 + 70°C dla MCY 74...N, -40 + 85°C dla MCY 64...N
Zakres temperatur przechowywania	t_{stg}	-55° + 125°C
Temperatura lutowania	t_{sol}	
- ręcznego /max. 4s/		350°C
- automatycznego		270°C
Maksymalna moc strat	P_D	500 mW

Tabela 1. ELEKTRYCZNE PARAMETRY STATYCZNE

Nazwa parametru	Symbol	Jedn.	t_{min} μ s)	Wartość 25°C			t_{max} μ s)	Warunki pomiaru		
				min.	typ.	max.		U_o [V]	U_I [V]	U_{DD} [V]
Spoczynkowy prąd zasilania	I_{DD}	μ A	5 10 20 100	- - - -	0,04 0,04 0,04 0,03	5 10 20 100	150 300 600 3000	- - - -	0; 5 0;10 0;15 0;20	5 10 15 20
Prąd wyjściowy w stanie niskim	I_{OL}	mA	0,61 1,5 4,0	0,51 1,3 3,4	1 2,6 6,8	- - -	0,42 1,1 2,8	0,4 0,5 1,5	0; 5 0;10 0;15	5 10 15
Prąd wyjściowy w stanie wysokim	I_{OH}	mA	-0,61 -1,8 -1,5 -4,0	-0,51 -1,6 -1,3 -3,4	-1 -3,2 -2,6 -6,8	- - - -	-0,42 -1,3 -1,1 -2,8	4,6 2,5 9,5 13,5	0; 5 0; 5 0;10 0;15	5 5 10 15
Napięcie wyjściowe w stanie niskim	U_{OL}	V	0,05 0,05 0,05	- - -	0 0 0	0,05 0,05 0,05	0,05 0,05 0,05	- - -	0; 5 0;10 0,15	5 10 15
Napięcie wyjściowe w stanie wysokim	U_{OH}	V	4,95 9,95 14,95	4,95 9,95 14,95	5 10 15	- - -	4,95 9,95 14,95	- - -	0; 5 0;10 0;15	5 10 15

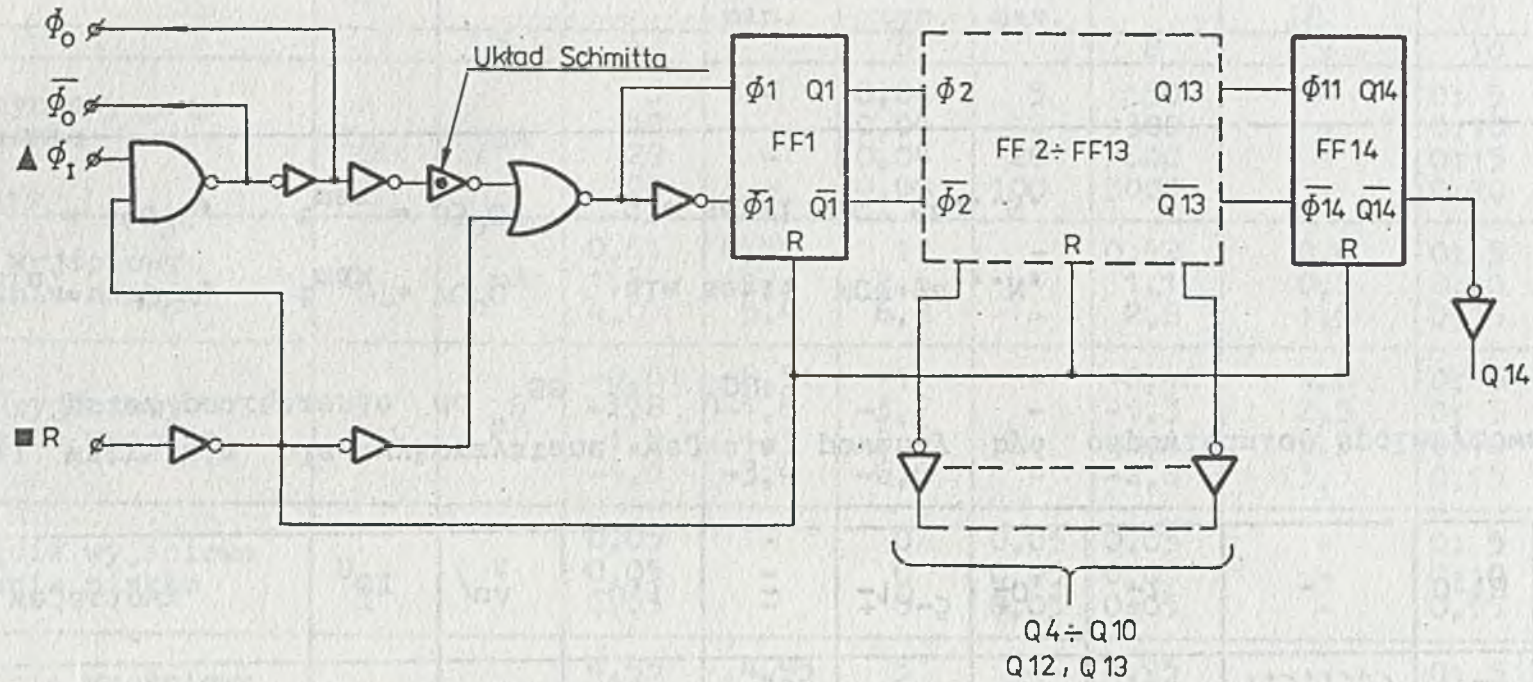
Tabela 1. c.d.

1	2	3	4	5	6	7	8	9	10	11
Napięcie wejściowe w stanie niskim	U_{IL}	V	1,5 3 4	- - -	- - -	1,5 3 4	1,5 3 4	0,5; 4,5 1; 9 1,5; 13,5	- - -	5 10 15
Napięcie wejściowe w stanie wysokim	U_{IH}	V	3,5 7 11	3,5 7 11	- - -	- - -	3,5 7 11	0,5; 4,5 1; 9 1,5; 13,5	- - -	5 10 15
Prąd wejściowy	I_I	/ μ A	$\pm 0,1$	-	$\pm 10^{-5}$	$\pm 0,1$	± 1	-	0; 18	18

Uwaga: wszystkie nie wykorzystane wejścia powinny być odpowiednio spolaryzowane przez podłączenie do U_{SS} lub U_{DD} .

* $t_{min} = 0^{\circ}C$, $t_{max} = 70^{\circ}C$ dla serii MCY 74...N,

$t_{min} = -40^{\circ}C$, $t_{max} = 85^{\circ}C$ dla serii MCY 64...N.



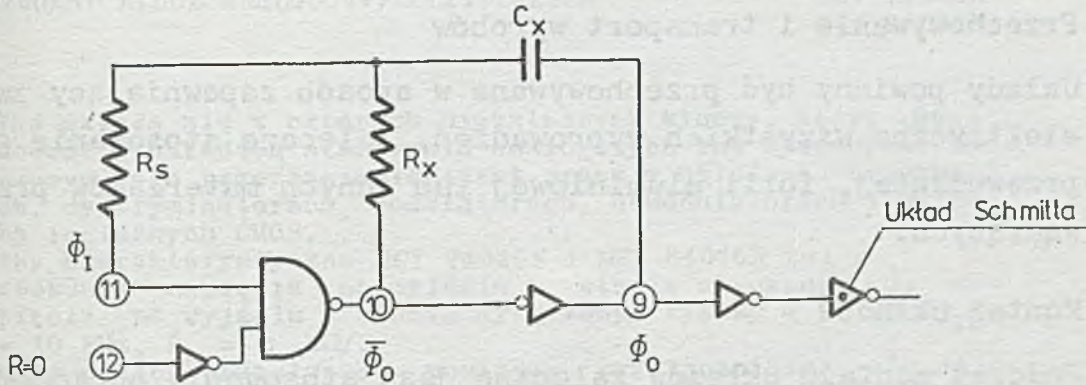
Rys. 3. Schemat logiczny układów MCY 74060N i MCY 64060N. $\blacksquare R$ = stan wysoki jest dominujący, kasuje wszystkie stopnie licznika ustawia w stan 0 i blokuje działanie oscylatora. \blacktriangle licznik zwiększa liczbę binarną o jeden przy każdym opadającym zboczach sygnału $\bar{\Phi}_1$ i $\bar{\Phi}_0$.

Tabela 2. ELEKTRYCZNE PARAMETRY DYNAMICZNE /przy $t_{amb} = 25^{\circ}C$,
 $t_r = t_f = 20$ ns, $C_L = 50$ pF, $R_L = 200$ k Ω /

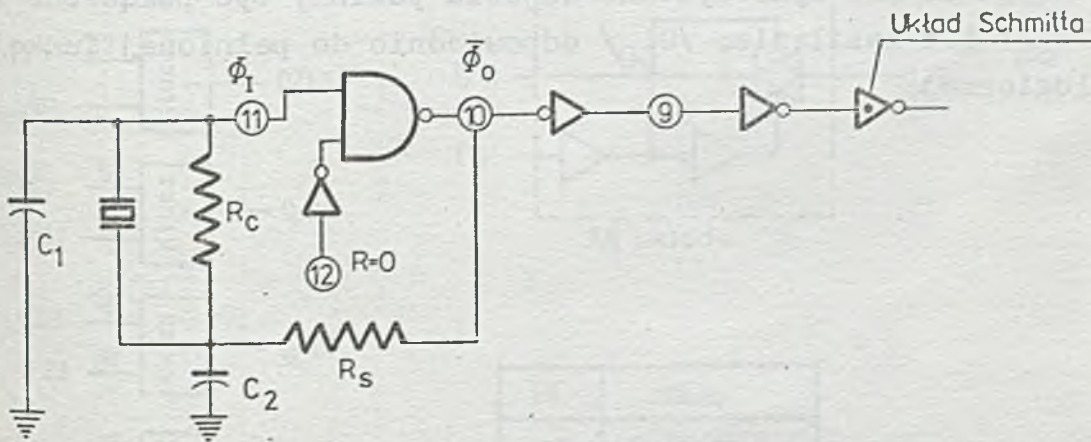
Nazwa parametru	Symbol	Jedn.	Wartość			U _{DD} [V]
			min.	typ.	max.	
Czas propagacji ϕ_I do wyjścia ϕ_4	t_{PHL}	ns	-	370	740	5
			-	150	300	10
			-	100	200	15
Czas propagacji Q_n do $Q_n + 1$	t_{PLH}	ns	-	100	200	5
			-	50	100	10
			-	40	80	15
Czasy transmisji sygnału na wyjściu przy przejściu ...	$t_{THL}^{*)}$ $t_{TLH}^{**)}$	ns	-	100	200	5
			-	50	100	10
			-	40	80	15
Minimalny czas trwania impul- su wejściowego przy $f=100$ kHz	t_w	ns	-	50	100	5
			-	20	40	10
			-	15	30	15
Czas narastania i opadania impulsu wejściowego	$t_r \phi$ $t_f \phi$	ns	do- wolne			5
						10
						15
Maksymalna częstotliwość im- pulsu wejściowego /zewnętrzne źródła impulsów wejściowych/	$f\phi_I$	MHz	3,5	7	-	5
			8	16	-	10
			12	24	-	15
Pojemność wejściowa dowolnego wejścia	C_I	pF	-	5	7,5	-
Czas propagacji sygnału RESET na wyjście.	t_{PHL}	ns	-	130	360	5
			-	30	160	10
			-	50	100	15
Maksymalny czas trwania impulsu zerującego /RESET/	t_w	ns	-	60	120	5
			-	30	60	10
			-	20	40	15
<p>*) t_{THL} z poziomu wysokiego na niski</p> <p>***) t_{TLH} z poziomu niskiego na wysoki</p>						

Tabela 3. ELEKTRYCZNE PARAMETRY DYNAMICZNE. TRYB PRACY Z OSCYLATOREM RC / $t_{amb} = 25^{\circ}C$,
 $t_r = t_f = 20$ ns, $C_L = 50$ pF, $R_L = 200$ k Ω /

Nazwa parametru	Symbol	Jedn.	Wartość			U_{DD} (V)	Warunki pomiaru
			min.	typ.	max.		
Rozrzut częstotliwości /od. zestawu do zestawu/ ^{*)}	-	kHz	18 20 21,5	21,5 23 24	25 26 27	5 10 15	$C_x = 200$ pF $R_x^s = 560$ k Ω $R_x = 50$ k Ω
Rozrzut częstotliwości ze zmianą napięcia U_{DD} ^{*)}	-	kHz	- -	- -	2 1	5 + 10 10 + 15	$C_x = 200$ pF $R_x^s = 560$ k Ω $R_x = 50$ k Ω
Rezystancja	R_{xmax}	M Ω	- - -	- - -	20 20 10	5 10 15	$C_x = 10$ μ F $= 50$ μ F $= 10$ μ F
Pojemność	C_{xmax}	μ F	- - -	- - -	1000 50 50	5 10 15	$R_x = 500$ k Ω $= 300$ k Ω $= 300$ k Ω
Maksymalna częstotliwość oscylatora	-	kHz	530 690	650 300	810 940	10 15	$R_x = 5$ k Ω $C_x^s = 15$ pF
Prąd w stanie niskim i wysokim na wyjściu ϕ_o /wyprowadzenie 9/	I_{OL}	mA	0,16 0,42 1	0,35 0,3 2	- - -	5 10 15	$U_o = 0,4$ V $= 0,5$ V $= 1,5$ V
	I_{OH}		-0,16 -0,42 -1	-0,35 -0,8 -2	- - -	5 10 15	$U_o = 4,6$ V $= 9,5$ V $= 13,5$ V
Nie zaleca się stosowania układu oscylatora RC dla napięcia U_{DD} poniżej 7 V dla $R_x < 50$ k Ω ^{*)} Patrz rys. 4.							



Rys.4. Układy oscylatora RC: $R_S = 2 \cdot R_X + 10 \cdot R_X$, $T = 2,2 \cdot R_X \cdot C_X$



Rys.5. Układ oscylatora kwarcowego / $C_{XTAL} = C_1 + C_2 + C_{STRAY}$,
 R_C - rozszerzający charakterystykę częstościową, R_S - ograniczający prąd, C_{STRAY} - pojemność rozproszona, C_{XTAL} - pojemność całkowita kwarcu/

WYMAGANIA DODATKOWE

Przechowywanie i transport wyrobów

Układy powinny być przechowywane w sposób zapewniający zwarcie elektryczne wszystkich wyprowadzeń. Zalecane stosowanie gąbki przewodzącej, folii aluminiowej lub innych materiałów przewodzących.

Montaż układów

Podczas montażu układów zalecane jest stosowanie obrączek uziemających o rezystancji $1\text{ M}\Omega$ do ziemi, uziemienie stołu montażowego, uziemienie narzędzi montażowych /np. lutownica/. Niedozwolony jest montaż lub demontaż układów pod napięciem na którymkolwiek z wyprowadzeń.

Układy aplikacyjne

Wszystkie nie wykorzystane wejścia powinny być połączone z masą / U_{SS} / lub zasilaniem / U_{DD} / odpowiednio do pełnionej funkcji logicznej.

INSTYTUT TECHNOLOGII ELEKTRONOWEJ

Al. Lotników 32/46
02-668 Warszawa

tel. 435401
tlx. 815647

Styczeń 1987

Cena 100 zł

Druk ZOINTE ITE zam. /87 n.

PRAWO REPRODUKCJI ZASTRZEŻONE

BILATERALNE KLUCZE ANALOGOWO-CYFROWE CMOS

POCZWÓRNY KLUCZ ANALOGOWY/MULTIPLEKSER

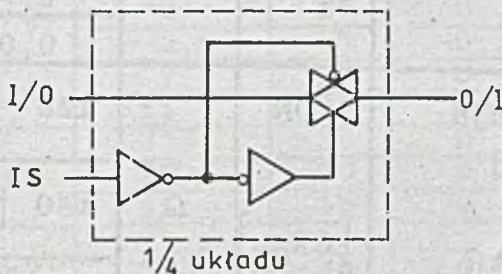
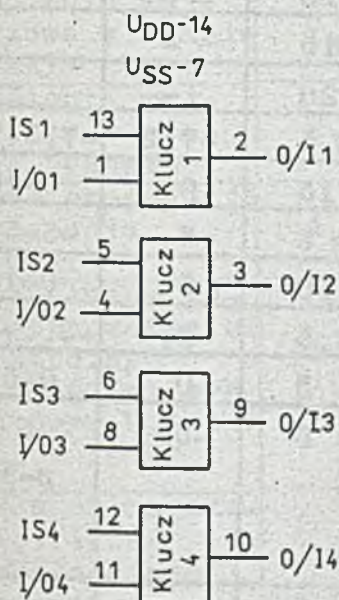
MCY 74066N

MCY 64066N

Układ składa się z czterech niezależnych kluczy, które mogą pracować w układach starowania analogowych lub cyfrowych. Podstawowym jego przeznaczeniem jest praca w układach bramkujących, dyskryminatorach, modulatorach, demodulatorach i układach logicznych CMOS.

Cechy charakterystyczne MCY 74066N i MCY 64066N to:

- stosunek napięcia na wyjściu w stanie włączonym do napięcia na wyjściu w stanie wyłączonym typowy - $80 \text{ dB} / f_{IS} = 10 \text{ kHz}$, $R_L = 1 \text{ k}\Omega$,
- mały poziom przesłuchów pomiędzy przełącznikami: $-50 \text{ dB} / f_{IS} = 8 \text{ MHz}$, $R_L = 1 \text{ k}\Omega$,
- zakres napięć zasilania $3 \div 18 \text{ V}$,
- duża impedancja wejścia kontrolnego $10^{12} \Omega$,
- wszystkie wyprowadzenia zabezpieczone przed ładunkiem elektrostatycznym /wyjątek: wyprowadzenia U_{DD} i U_{SS} /,
- obudowa plastikowa 14-wyprowadzeniowa CE70,



IS	Klucz
.0*	Wyłączony
.1*	Włączony

Schemat funkcjonalny

PARAMETRY DOPUSZCZALNE

Napięcie zasilania	U_{DD}	$-0,5 \div 20 \text{ V}$
Napięcie wejściowe	U_I	$-0,5 + U_{DD} + 0,5 \text{ V}$
Graniczny prąd wejściowy	I_I	$\pm 10 \text{ mA}$
Zakres temperatury pracy	t_{amb}	$0 \div 70^\circ\text{C}$
Zakres temperatury przechowywania	t_{stg}	$-55^\circ\text{C} \div 125^\circ\text{C}$
Temperatura lutowania		
- ręcznego /max. 4 s/		350°C
- automatycznego		270°C

PARAMETRY STATYCZNE I DYNAMICZNE

Parametr	Symbol	Jednostka	Wartość typowa	Warunki pomiaru		
				$U_{DD} [\text{V}]$	$U_{SS} [\text{V}]$	$U_{IS} [\text{V}]$
1	2	3	4	5	6	7
Spoczynkowy prąd zasilania	I_{DD}	μA	0,01	5	-	-
			0,01	10	-	-
			0,01	15	-	-
			0,02	20	-	-
Rezystancja włączona bramki $R_L = 10 \text{ k}\Omega$	R_{ON}	Ω	125 [5]	7,5	-7,5	-7,5÷7,5
				15	0	0÷15
	$[\Delta R_{ON}]$		180 [10]	5	-5	-5÷5
				10	0	0÷10
Zniekształcenia $f_{IS} = 1 \text{ kHz}$ $R_L = 10 \text{ k}\Omega$			470 [25]	2,5	-2,5	-2,5÷2,5
				5	0	0÷5
		%	0,4	5	-5	5 p-p
Częstotliwość sygnału wejściowego w paśmie 3 dB	f_{IS}	MHz	40	5	-5	5 p-p
Prąd wejściowy	I_{IN}	nA	$\pm 0,1$	7,5	-7,5	$\pm 7,5$
			$\pm 0,1$	5	-5	± 5

PARAMETRY STATYCZNE I DYNAMICZNE c.d.

1	2	3	4	5	6	7
Przesłuchy pomiędzy dwoma dowolnymi kluczami na poziomie -50 dB		MHz	0,9	5	-5	10
Czas propagacji WE/WY	t_p	ns	40	5	0	10
			20	10	0	10
			15	15	0	10
Pojemność wejściowa	C_{IS}	pF	8	5	-5	-
Pojemność wyjściowa	C_{OS}		8	5	-5	-
Pojemność WE/WY	$C_{I/OS}$		0,5	5	-5	-
Wejście sterujące /kontrol./						
Prąd wejściowy /we kontrol./	I_{IN}	μA	$\pm 10^{-5}$	18	0	0+18
Napięcie wejściowe w stanie niskim	V_{ILO}	V	1	5	0	0;5
			2	10	0	0;10
			2	15	0	0;15
Napięcie wejściowe w stanie wysokim	V_{IHC}	V	3,5	5	0	0;5
			7	10	0	0;10
			11	15	0	0;15
Czas propagacji włączania bramki	t_{pdc}	ns	35	5	0	-
			20	10	0	-
			15	15	0	-
Przesłuchy pomiędzy wejściem kontrolnym a wyjściem sygnałowym $U_{CC} = 10V$ $U_{CC} = 10V$		mV	50	10	0	-
Maksymalna częstotliwość przełączania klucza $R_L = 1 k\Omega$ $U_{CC} = 10 V,$ $t_r, t_f = 20 ns$	f_o	MHz	6	5	0	-
			9	10	0	-
			9,5	15	0	-
Pojemność wejścia kontrolnego	C_I	pF	5	-	-	-

	A	B	C	D	E	F
	5					
	10					
	15					
	20					
	25					
	30					
	35					
	40					
	45					
	50					
	55					
	60					
	65					
	70					
	75					
	80					
	85					
	90					
	95					
	100					

INSTYTUT TECHNOLOGII ELEKTRONOWEJ
Al. Lotników 32/46
02-668 Warszawa
tel. 43-54-01
tlx 815647
Cena 40 zł
1985

PRAWO REPRODUKCJI ZASTRZEŻONE
DRUK ZOINTE ITE zam. /85 D.



SZEŚCIOKROTNY INWERTER CMOS

MCY 74069N

MCY 64069N

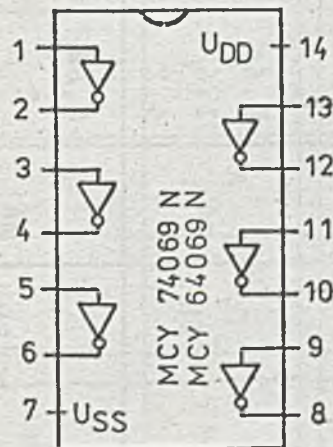
Karta stanowi załącznik do karty serii:

Układy logiczne CMOS seria MCY 74XXXN, MCY 64XXXN

MCY 74069N, MCY 64069N składa się z 6 niezależnych inwerterów.

Cechuje go:

- zakres napięć zasilania: 3 + 18 V,
- margines szumów: 0,5 V przy $U_{DD} = 5,0$ V
1,0 V przy $U_{DD} = 10$ V
1,0 V przy $U_{DD} = 15$ V
- obciążalność: 2 układy TTL-L, 1 TTL-LS,
- obudowa plastikowa 14-wyprowadzeniowa CE70,
- wyposażenie wszystkich wyprowadzeń w układy zabezpieczające przed ładunkiem elektrostatycznym.



Rys. 1. Schemat funkcjonalny

ELEKTRYCZNE PARAMETRY STATYCZNE

Nazwa parametru	Sym- bol	Jedn.	$t_{\min}^{*})$	Wartość			$t_{\max}^{*})$	Warunki pomiaru.		
				25°C				U_O [V]	U_I [V]	U_{DD} [V]
				min.	typ.	max.				
1	2	3	4	5	6	7	8	9	10	11
Spoczynkowy prąd zasilania	I_{DD}	μA	0,25	-	0,01	0,25	7,5	-	0;5 ^{**)}	5
			0,5	-	0,01	0,5	15	-	0;10	10
			1	-	0,01	1	30	-	0;15	15
			5	-	0,02	5	150	-	0;20	20
Prąd wyjściowy w stanie niskim	I_{OL}	mA	0,64	0,51	1	-	0,36	0,4	0;5	5
			1,6	1,3	2,6	-	0,9	0,5	0;10	10
			4,2	3,4	6,8	-	2,4	1,5	0;15	15
Prąd wyjściowy w stanie wysokim	I_{OH}	mA	-0,64	-0,51	-1	-	-0,36	4,6	0;5	5
			-2	-1,6	-3,2	-	-1,15	2,5	0;5	5
			-1,6	-1,3	-2,6	-	-0,9	9,5	0;10	10
			-4,2	-3,4	-6,8	-	-2,4	13,5	0;15	15
Napięcie wyjściowe w stanie niskim	U_{OL}	V	0,05	-	0	0,05	0,05	-	0;5	5
			0,05	-	0	0,05	0,05	-	0;10	10
			0,05	-	0	0,05	0,05	-	0;15	15

ELEKTRYCZNE PARAMETRY STATYCZNE c.d.

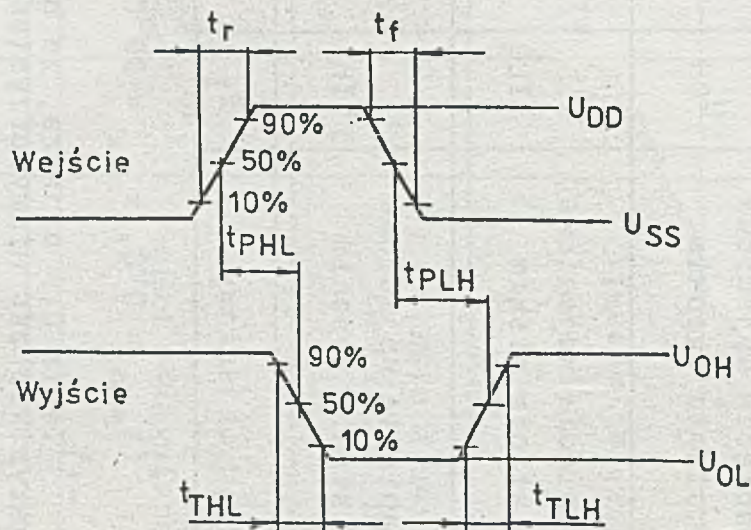
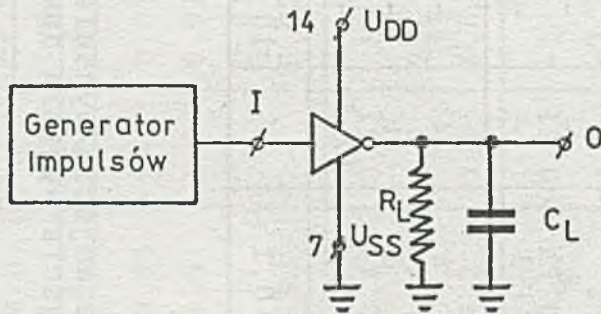
1	2	3	4	5	6	7	8	9	10	11
Napięcie wyjściowe w stanie wysokim	U_{OH}	V	4,95	4,95	5	-	4,95	-	0;5	5
			9,95	9,95	10	-	9,95	-	0;10	10
			14,95	14,95	15	-	14,95	-	0;15	15
Napięcie wejściowe w stanie niskim	U_{IL}	V	1	-	-	1	1	4,5	-	5
			2,5	-	-	2	2	9	-	10
			3	-	-	2,5	2,5	13,5	-	15
Napięcie wejściowe w stanie wysokim	U_{IH}	V	4	4	-	-	4	0,5	-	5
			8	8	-	-	8	1	-	10
			12,5	12,5	-	-	12,5	1,5	-	15
Prąd wejściowy	I_I	μA	$\pm 0,1$	-	$\pm 10^{-5}$	$\pm 0,1$	± 1	-	0;18	18

*) $t_{min} = 0^{\circ}C$, $t_{max} = 70^{\circ}C$.

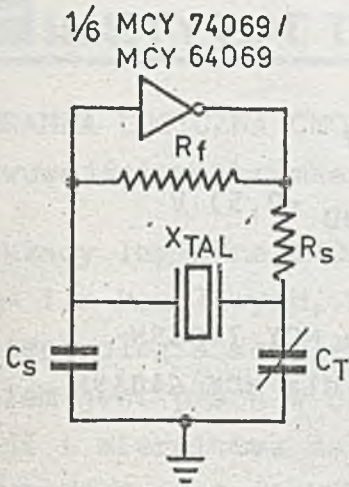
**) Zapis 0;5 oznacza, że badane wejście/wyjście połączone jest z napięciem 5 V, wszystkie zaś niewykorzystane wejścia/wyjścia powinny być odpowiednio podłączone do U_{SS} lub U_{DD} .

ELEKTRYCZNE PARAMETRY DYNAMICZNE/ $t_{amb} = 25^{\circ}C$, $t_r = t_f = 20$ ns,
 $C_L = 50$ pF, $R_L = 200$ k Ω /

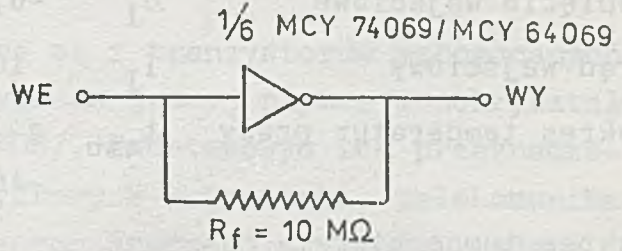
Nazwa parametru	Symbol	Jednostka	Wartość		Warunki pomiaru U_{DD} V
			typ.	max.	
Czasy propagacji z wejścia do wyjścia	t_{PHL}	ns	55	110	5
			30	60	10
	t_{PLH}		25	50	15
Czas narastania i czas opadania sygnału wyjściowego	t_{TLH}	ns	100	200	5
			50	100	10
	t_{THL}		40	80	15
Pojemność wejściowa	C_I	pF	10	15	-



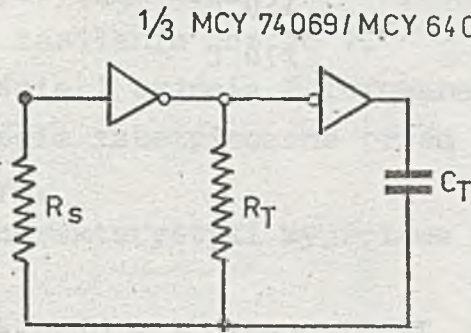
Rys. 2. Schemat układu pomiarowego parametrów dynamicznych i ich definicje



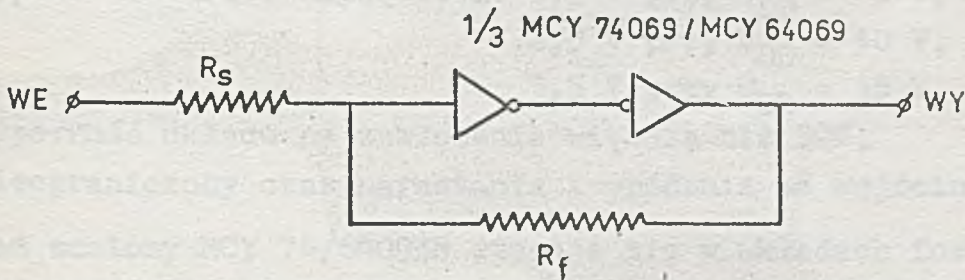
Rys. 3. Typowy układ oscy-
latora krystalicznego



Rys. 4. Wzmacniacz o wysokiej im-
pedancji wejściowej



Rys. 5. Typowy obwód oscylatora RC



Górny punkt przełączania $U_P = \frac{R_s + R_f}{R_f} \cdot \frac{U_{DD}}{2}$

Dolny punkt przełączania $U_N = \frac{R_f - R_s}{R_f} \cdot \frac{U_{DD}}{2}$

$$R_f > R_s$$

Rys. 6. Układ kształtowania impulsów wejściowych /układ spustowy Schmitta/

DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE

Napięcie zasilania	U_{DD}	$-0,5 \div +20$ V
Napięcie wejściowe	U_I	$-0,5$ V \div ($U_{DD} + 0,5$) V
Prąd wejściowy	I_I	10 mA
Zakres temperatur pracy	t_{amb}	$0 \div 70^{\circ}\text{C}$ dla MCY 74069N $-40 \div +85^{\circ}\text{C}$ dla MCY 64069N
Zakres temperatur przechowywania	t_{stg}	$-55 \div +125^{\circ}\text{C}$
Temperatura lutowania		
- ręcznego /max. 4 s/	t_{sol}	350°C
- automatycznego		270°C

INSTYTUT TECHNOLOGII ELEKTRONOWEJ

A1. Lotników 32/46

02-668 Warszawa

tel. 43-54-01

tlx 815647

Cena 60 zł

Kwiecień 1987

DRUK ZOINTE zam. 74/87 n. 00

PRAWO REPRODUKCJI ZASTRZEŻONE



INSTYTUT TECHNOLOGII ELEKTRONOWEJ

BRAMKA LOGICZNA CMOS: czterokrotna
dwuwejściowa bramka NAND Schmitta

MCY 74093N,

MCY 64093N

Układy logiczne CMOS zbudowane są z tranzystorów wzbogacanych p- i n-kanalowych, wytworzonych na jednej płytce monokryształu /technologia komplementarna MOS/. Podstawowym ich przeznaczeniem jest praca w układach cyfrowych automatyki, telekomunikacji i miernictwa maszyn liczących średniej szybkości, gdzie wymagany jest niski pobór mocy i/lub wysoka odporność na zakłócenia.

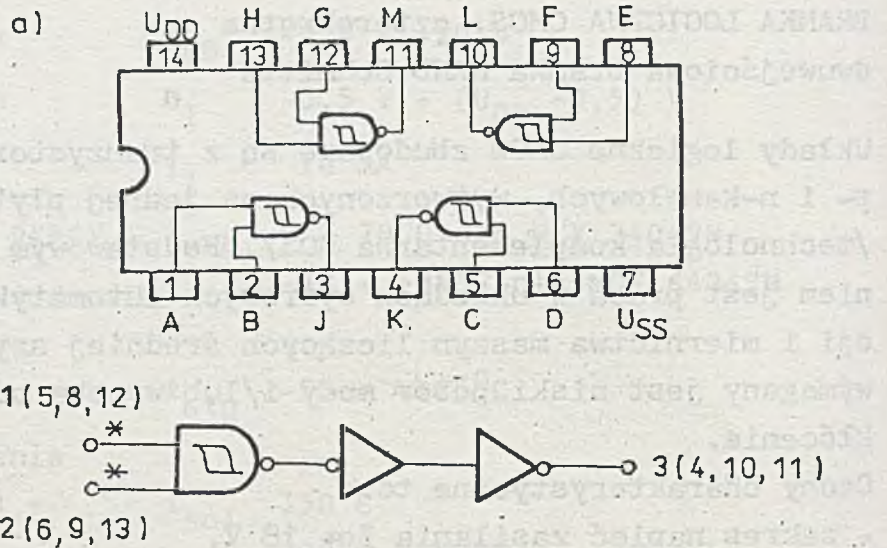
Cechy charakterystyczne to:

- zakres napięć zasilania 3 + 18 V,
- wszystkie wejścia i wyjścia buforowane,
- wszystkie wejścia zabezpieczone przed przebiciem ładunkiem elektrostatycznym,
- symetryczne charakterystyki wyjściowe w stanie niskim i wysokim,
- typowa obciążalność - 2 układy TTL-L, 1 - TTL, LS,
- obudowa plastikowa 14-wyprowadzeniowa CE-70,
- typowa histereza napięciowa: 0,9 V przy $U_{DD} = 5$ V,
2,3 V przy $U_{DD} = 10$ V,
3,5 V przy $U_{DD} = 15$ V,
- odporność układu na zakłócenia większa niż 50%,
- nieograniczony czas narastania i opadania na wejściu.

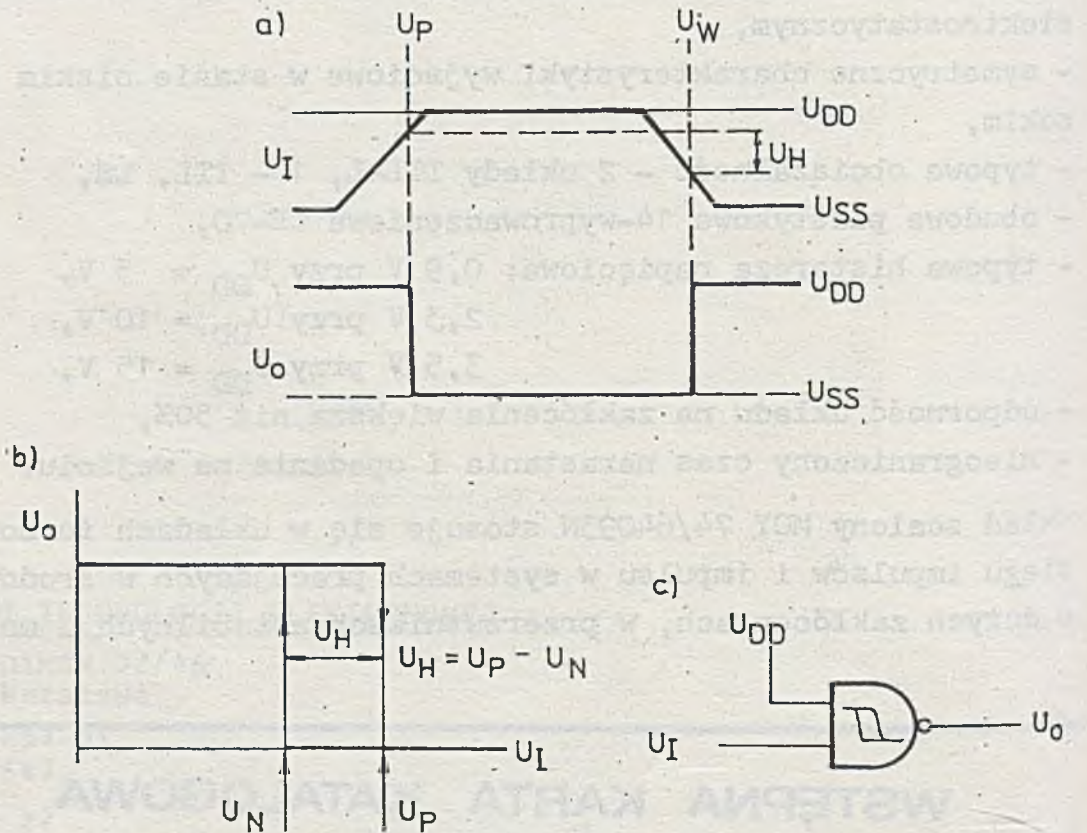
Układ scalony MCY 74/64093N stosuje się w układach formowania ciągu impulsów i impulsu w systemach pracujących w środowisku o dużych zakłóceniach, w przerzutnikach astabilnych i monosta-

WSTĘPNA KARTA KATALOGOWA

bilnych. Schemat logiczny i układ wyprowadzeń na rys. 1; a charakterystyka na rys. 2. Typowe zastosowania przedstawiono na rys. 3, 4 i 5.

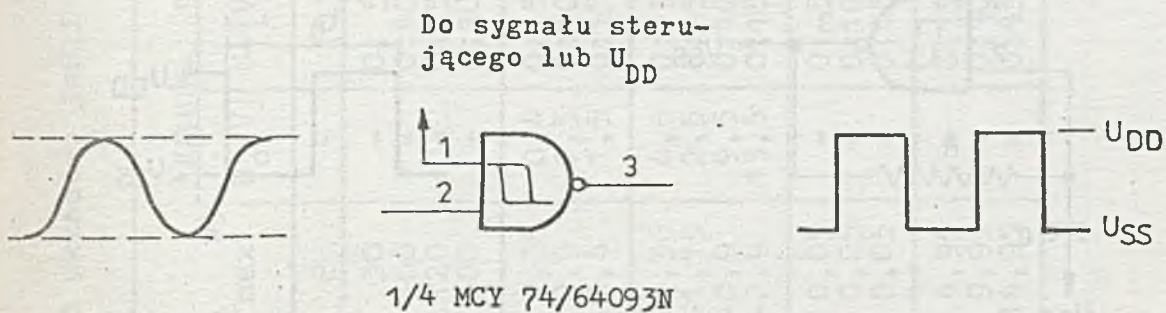


Rys. 1 Bramka logiczna MCY 74/64093N: a) układ wyprowadzeń, b) pojedyncza bramka

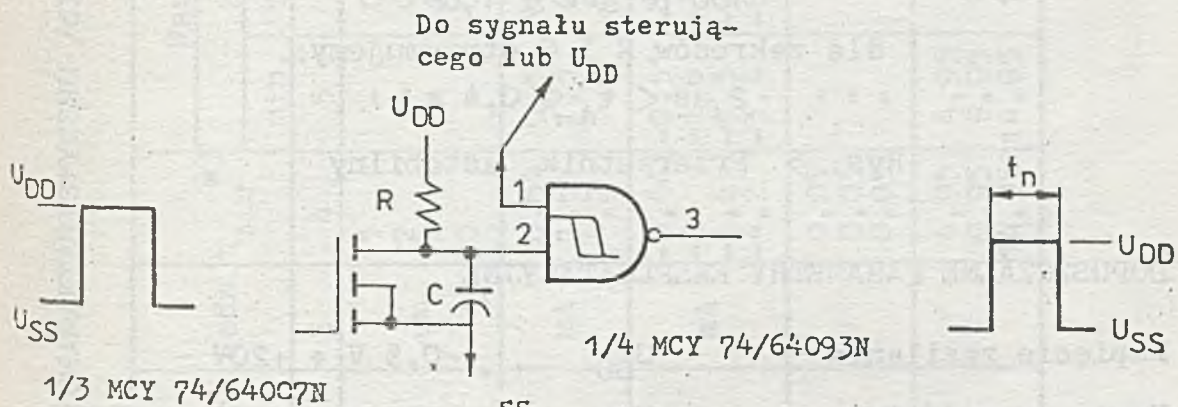


Rys. 2 Układ MCY 74/64093N: a) definicja histerezy, b) charakterystyka przejściowa dla jednej z 4 bramek, c) układ pomiarowy

PRZYKŁADY ZASTOSOWAŃ UKŁADU MCY 74/64093N



Rys. 3 Układ kształtowania ciągu impulsów. Zakres częstotliwości formowanego ciągu impulsów od przebiegu stałego do 1 MHz



$$t_M = R \cdot C \cdot \ln \left(\frac{U_{DD}}{U_{DD} - U_P} \right)$$

$$50 \text{ k}\Omega \leq R \leq 1 \text{ M}\Omega$$

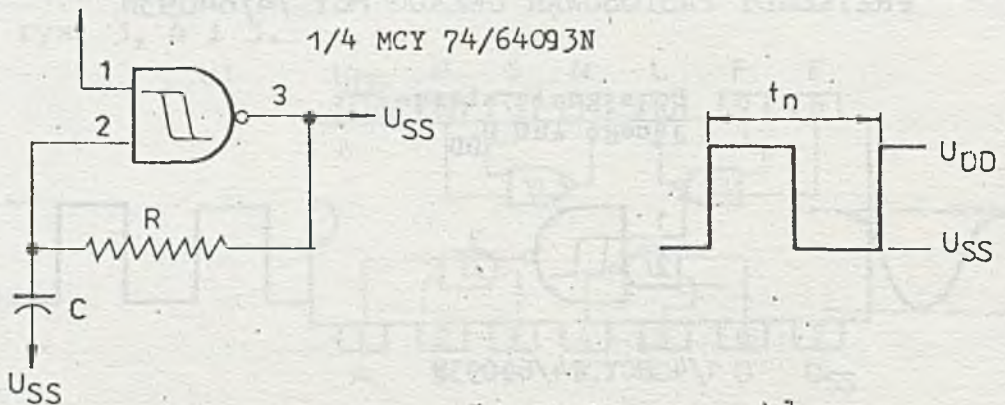
$$100 \text{ pF} \leq C \leq 1 \text{ }\mu\text{F}$$

dla zakresów R i C otrzymujemy:

$$5 \text{ }\mu\text{s} < t_M < 1 \text{ s}$$

Rys. 4 Przerzutnik monostabilny

Do sygnału sterującego lub U_{DD}



$$t_A = R \cdot C \cdot \ln \left[\left(\frac{U_F}{U_N} \right) \left(\frac{U_{DD} - U_N}{U_{DD} - U_P} \right) \right]$$

$$50 \text{ k}\Omega \leq R \leq 1 \text{ M}\Omega$$

$$100 \text{ pF} \leq C \leq 1 \mu\text{F}$$

dla zakresów R i C otrzymujemy:

$$2 \mu\text{s} < t_A < 0,4 \text{ s}$$

Rys. 5 Przerzutnik astabilny

DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE

Napięcie zasilania	U_{DD}	-0,5 V + +20V
Napięcie wejściowe	U_I	-0,5 V + U_{DD} + 0,5 V
Graniczny prąd wejściowy	I_I	$\pm 10 \text{ mA}$
Zakres temperatur pracy	t_{amb}	MCY 64093N - -40 ÷ 85°C MCY 74093N - 0 ÷ 70°C
Zakres temperatur przechowywania	t_{stg}	-55 ÷ +125°C
Temperatura lutowania:		
- ręcznego /max. 4 s/,		350°C
- automatycznego		270°C
Maksymalna moc strat	P_d	500 mW

Tabela 1. ELEKTRYCZNE PARAMETRY CHARAKTERYSTYCZNE /dla wszystkich układów, jeśli nie jest wyspecyfikowane inaczej

Nazwa parametru	Symbol	Jedn.	t _{min} *)	Wartość			t _{max} *)	Warunki pomiaru		
				25°C				U _o [V]	U _I [V]	U _{DD} [V]
				min.	typ.	max.				
1	2	3	4	5	6	7	8	9	10	11
Spoczynkowy prąd zasilania	I _{DD}	/μm	1	-	0,02	1	30	-	0; 5	5
			2	-	0,02	2	60	-	0;10	10
			4	-	0,02	4	120	-	0;15	15
			20	-	0,04	20	600	-	0;20	20
Prąd wyjściowy w stanie niskim	I _{OI}	mA	0,64	0,51	1	-	0,36	0,4	0; 5	5
			1,6	1,3	2,6	-	0,9	0,5	0;10	10
			4,2	3,4	6,8	-	2,4	1,5	0;15	15
Prąd wyjściowy w stanie wysokim	I _{OH}	mA	-0,64	-0,51	-1	-	-0,36	4,6	0; 5	5
			-2	-1,6	-3,2	-	-1,15	2,5	0; 5	5
			-1,6	-1,3	-2,6	-	-0,9	9,5	0;10	10
			-4,2	-3,4	-6,8	-	-2,4	13,5	0;15	15
Napięcie wyjściowe w stanie niskim	U _{OL}	V	0,05	-	0	0,05	0,05	-	0; 5	5
			0,05	-	0	0,05	0,05	-	0;10	10
			0,05	-	0	0,05	0,05	-	0;15	15
Napięcie wyjściowe w stanie wysokim	U _{OH}	V	4,95	4,95	5	-	4,95	-	0; 5	5
			9,95	9,95	10	-	9,95	-	0;10	10
			14,95	14,95	15	-	14,95	-	0;15	15

Tabela 1. c.d.

1	2	3	4	5	6	7	8	9	10	11
Napięcie przełączania przy zboczu dodatnim	$U_{P\min}$	V	2,2	2,2	2,9	-	2,2	-	a)	5
			4,6	4,6	5,9	-	4,6	-	a)	10
			6,8	6,8	8,8	-	6,8	-	a)	15
			2,6	2,6	3,3	-	2,6	-	b)	5
	5,6	5,6	7	-	5,6	-	b)	10		
	6,3	6,3	9,4	-	6,3	-	b)	15		
	$U_{P\max}$	V	3,6	-	2,9	3,6	3,6	-	a)	5
			7,1	-	5,9	7,1	7,1	-	a)	10
10,8			-	8,8	10,8	10,8	-	a)	15	
4			-	3,3	4	4	-	b)	5	
8,2	-	7	8,2	8,2	-	b)	10			
12,7	-	9,4	12,7	12,7	-	b)	15			
Napięcie przełączania przy zboczu ujemnym	$U_{N\min}$	V	0,9	0,9	1,9	-	0,9	-	a)	5
			2,5	2,5	3,9	-	2,5	-	a)	10
			4	4	5,8	-	4	-	a)	15
			1,4	1,4	2,3	-	1,4	-	b)	5
	3,4	3,4	5,1	-	3,4	-	b)	10		
	4,8	4,8	7,3	-	4,8	-	b)	15		
	$U_{N\max}$	V	2,8	-	1,9	2,8	2,8	-	a)	5
			5,2	-	3,9	5,2	5,2	-	a)	10
7,4			-	5,8	7,4	7,4	-	a)	15	
3,2			-	2,3	3,2	3,2	-	b)	5	
6,6	-	5,1	6,6	6,6	-	b)	10			
9,6	-	7,3	9,6	9,6	-	b)	15			

Tabela 1. c.d.

1	2	3	4	5	6	7	8	9	10	11
Napięcie histerezy	$U_{H_{min}}$	V	0,3 1,2 1,6	0,3 1,2 1,6	0,9 2,3 3,5	- - -	0,3 1,2 1,6	- - -	a) i b)	5 10 15
	$U_{H_{max}}$	V	1,6 3,4 5	- - -	0,9 2,3 3,5	1,6 3,4 5	1,6 3,4 5	- - -	a) i b)	5 10 15

Uwagi: Wszystkie nie wykorzystane wejścia powinny być odpowiednio spolaryzowane przez podłączenie do U_{SS} lub U_{DD} . Definicje parametrów U_P , U_N , U_H wg rys. 2.

a) Napięcie badane na wyprowadzeniach 1, 5, 8, 12 przy wyprowadzeniach 2, 6, 9, 12 podłączonych do U_{DD} lub na wyprowadzeniach 2, 6, 9, 13 przy 1, 5, 8, 12 podłączonych do U_{DD} /układ inwertera Schmitta/,

b) Napięcie badane na wejściach 1 i 2 lub 5 i 6 lub 8 i 9 lub 12 i 13 przy pozostałych wejściach podłączonych do U_{DD} /układ bramki NAND Schmitta/.

* $t_{min} = 0^{\circ}C$, $t_{max} = 70^{\circ}C$ dla MCY 74093N,

$t_{min} = -40^{\circ}C$, $t_{max} = 85^{\circ}C$ dla MCY 64093N.

Tabela 2. PARAMETRY DYNAMICZNE / $t_{amb} = 25^{\circ}C$, $t_r = t_f = 20$ ns, $C_L = 50$ pF, $R_L = 200$ k Ω /

Nazwa parametru	Symbol	Jedn.	Wartość		Warunki pomiaru U_{DD} [V]
			typ.	max.	
Czas propagacji z wejścia do wyjścia	t_{PHL}	ns	300	600	5
			150	300	10
	t_{PLH}		120	240	15
Czas transmisji sygnału wyjściowego	t_{TLH}	ns	100	200	5
			50	100	10
	t_{THL}		40	80	15
Pojemność wejściowa	C_I	pF	5	7,5	-

INSTYTUT TECHNOLOGII ELEKTRONOWEJ

Al. Lotników 32/46
02-668 Warszawa

tel. 43-54-01
tlx 815647

1986
Cena 80 zł

Druk ZOINTE ITE zam. 48/88 n. 300

PRAWO REPRODUKCJI ZASTRZEŻONE



8-BITOWE SZEREGOWO-RÓWNOLEGŁE I SZEREGOWO-SZEREGOWE
STATYCZNE REJESTRY PRZESUWAJĄCE CMOS

MCY 74094N
MCY 64094N

Układy logiczne CMOS zbudowane są z tranzystorów wzbogacanych p- i n-kanalowych wytworzonych na jednej płytce monokryształu /technologia komplementarna MOS/. Ich podstawowym przeznaczeniem jest praca w układach cyfrowych automatyki, telekomunikacji i miernictwa oraz maszyn liczących średniej szybkości, gdzie wymagany jest niski pobór mocy i/lub wysoka odporność na zakłócenia.

Cechy charakterystyczne to:

- zakres napięć zasilania: 3 + 18 V,
- wszystkie wejścia i wyjścia buforowane,
- wszystkie wejścia zabezpieczone przed przebicciem ładunkiem elektrostatycznym,
- symetryczne charakterystyki wyjściowe w stanie niskim i wysokim,
- obudowa plastikowa 16-wyprowadzeniowa CE-83,
- typowy margines szumów: 1 V przy $U_{DD} = 5$ V, 2 V przy $U_{DD} = 10$ V, 2,5 V przy $U_{DD} = 15$ V.

Układy MCY 74094N, MCY 64094N składają się z trzech bloków funkcjonalnych tj. 8-bitowego szeregowego rejestru przesuwającego, 8-bitowego rejestru podtrzymującego informację oraz bloku ośmiu buforów trójstanowych. Z każdego stopnia szeregowego rejestru przesuwającego informacja podawana jest na odpowiadający mu stopień rejestru podtrzymującego informację.

WSTĘPNA KARTA KATALOGOWA

Ostatni, ósmy stopień szeregowego rejestru przesuwanego ma dwa dodatkowe wyjścia szeregowo QS i Q'S, poprzez które wyprowadzana jest ta sama informacja. Informacja wyprowadzana z wyjścia Q'S jest opóźniona o pół okresu impulsu taktującego w stosunku do tej samej informacji wyprowadzonej z wyjścia QS. Informacja, zawarta w każdym stopniu rejestru podtrzymującym informację, przekazywana jest na wyjście odpowiadającego mu bufora 3-stanowego, gdy bufony są w stanie aktywnym.

Układy MCY 74094N, MCY 64094N są 8-bitowymi rejestrami przesuwanymi z szeregowym wprowadzeniem danych /D/, ośmioma 3-stanowymi wyjściami równoległymi /Q1 + Q8/ oraz dwoma wyjściami szeregowymi QS i Q'S. Informacja przesuwana jest od stopnia do stopnia rejestru przesuwanego w takt narastających zboczy impulsu taktującego /zegarowego/ CL.

Informacja zawarta w każdym stopniu szeregowego rejestru przesuwanego zapamiętywana jest w odpowiadającym mu stopniu 8-bitowego rejestru podtrzymującego informację, gdy na wejściu bramkującym ST pojawi się stan niski, a przenoszona na wejście odpowiadającego mu bufora 3-stanowego, gdy na wejściu bramkującym ST pojawi się stan wysoki. Informacja zawarta w każdym stopniu 8-bitowego rejestru podtrzymującego informację jest wyprowadzana na odpowiadające mu wyjście równoległe QN, gdy bufony 3-stanowe są w stanie aktywnym, tj. sygnał sterujący OE jest w stanie wysokim,

Informacja zawarta w ostatnim, ósmym stopniu szeregowego rejestru przesuwanego wyprowadzona jest ponadto na dwa wyjścia szeregowo QS i Q'S. Informacja na wyjściu QS zmienia się w takt narastających zboczy impulsu taktującego CL. Ta sama informacja z wyjścia QS wyprowadzana jest na wyjście Q'S w takt opadających zboczy impulsu taktującego CL i jest opóźniona o pół okresu impulsu taktującego CL w stosunku do informacji występującej na wyjściu QS.

Wyjścia szeregowo układów MCY 74094N, MCY 64094N QS i Q'S przeznaczone są do kaskadowego łączenia układów. Wyjście QS umożliwia bardzo szybkie działanie w systemach kaskadowych,

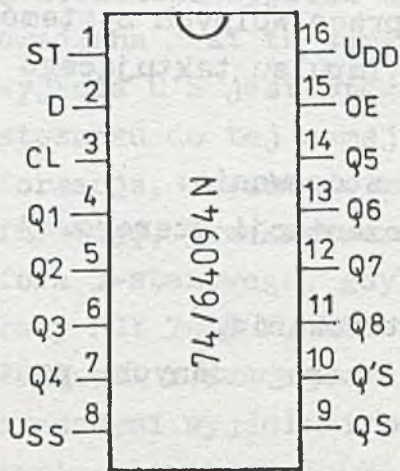
w których czas narastania zbocza impulsu taktującego CL jest krótki, zaś wyjście Q'S zabezpiecza pracę wolnych systemów kaskadowych, w których czas opadania impulsu taktującego jest długi.

Układy MCY 74094N, MCY 64094N mają zastosowanie:

- w układach konwersji danych z reprezentacji szeregowej na równoległą,
- jako bufony w systemach zdalnego sterowania,
- w systemach przesuwania podwójnego szeregu danych, podtrzymania informacji i magistrali danych.

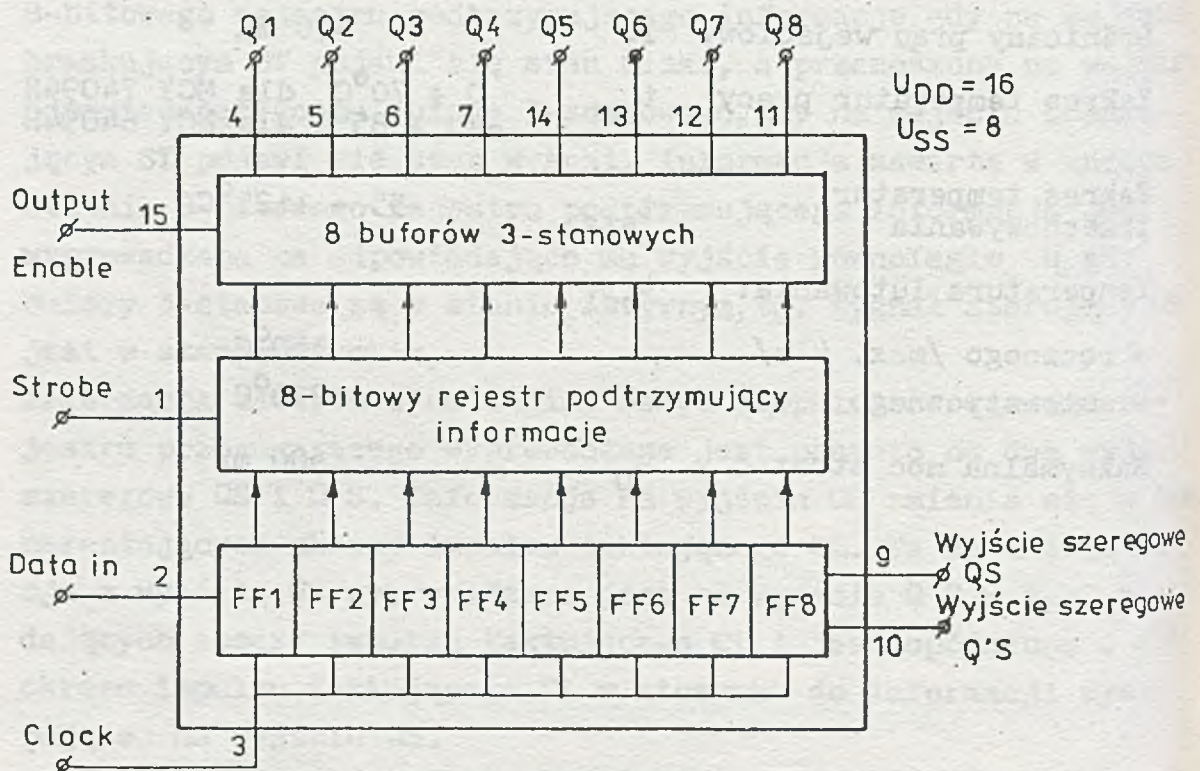
DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE

Napięcie zasilania	U_{DD}	-0,5 + +20 V
Napięcie wejściowe	U_I	-0,5 V + U_{DD} + 0,5 V
Graniczny prąd wejściowy	I_I	±10 mA
Zakres temperatur pracy	t_{amb}	0 + 70°C dla MCY 74094N -40 + 85°C dla MCY 64094N
Zakres temperatur przechowywania	t_{stg}	-55 + +125°C
Temperatura lutowania:	t_{sol}	
- ręcznego /max. 4 s/		350°C
- automatycznego		270°C
Maksymalna moc strat	P_D	500 mW

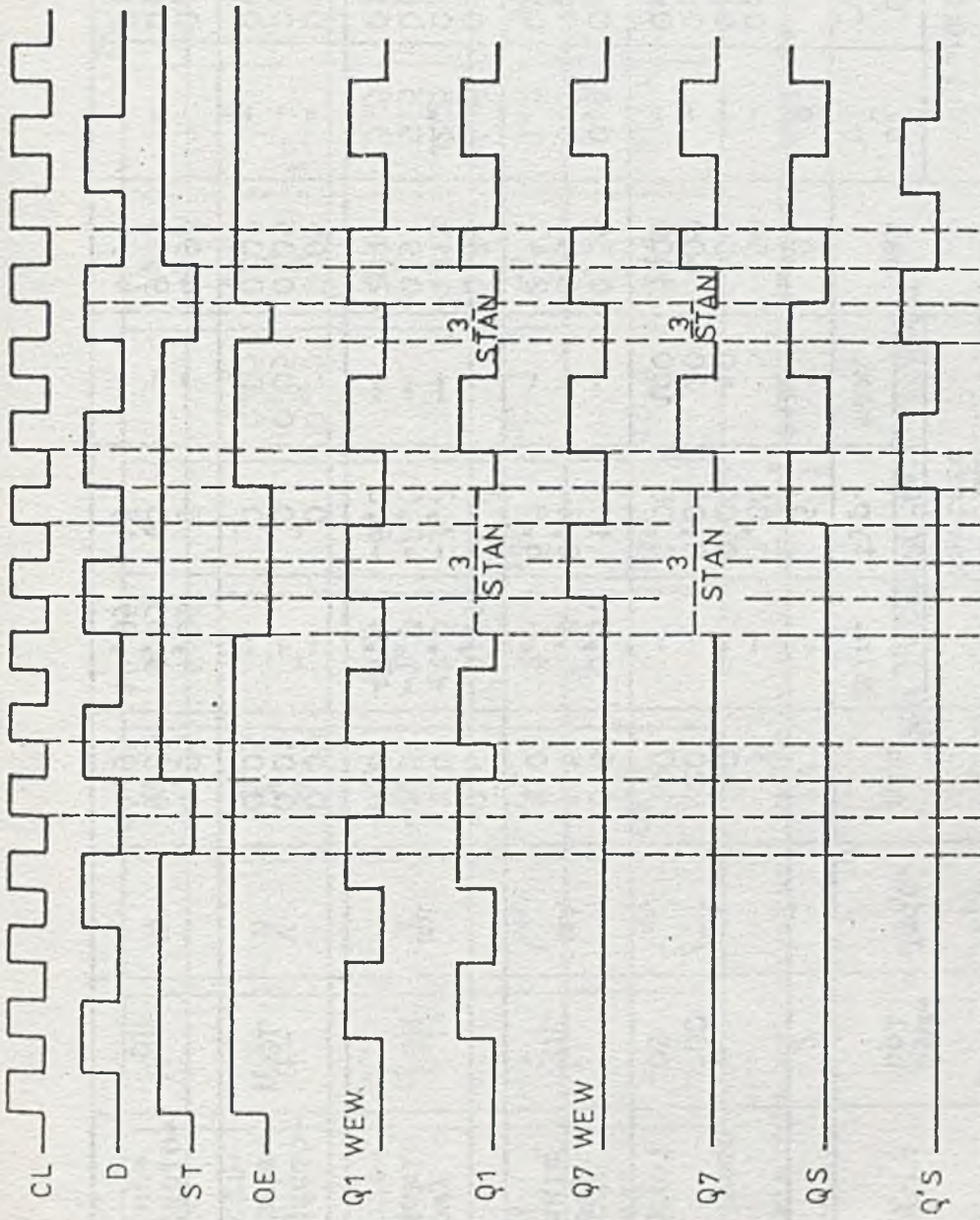


OE = OUTPUT ENABLE - wyjście sterujące buforami trójstanowymi,
 ST = STROBE - wejście bramkujące 8-bitowy rejestr podtrzymywania informacji,
 D = DATA - szeregowo wejście danych
 CL = CLOCK- wejście zegarowe /taktujące/,
 Q1 + Q8 - równoległe 3-stanowe wyjścia,
 QS, Q'S - szeregowo wyjścia,

Rys. 1. Opis i układ wyprowadzeń



Rys. 2. Schemat funkcjonalny układów MCY 74094N, MCY 64094N



Rys. 3. Przebiegi czasowe w układach MCY 74094N, MCY 64094N

Tabela 1. ELEKTRYCZNE PARAMETRY CHARAKTERYSTYCZNE

Nazwa parametru	Symbol	Jedn.	$t_{\min}^{*)}$	Wartość			$t_{\max}^{*)}$	Warunki pomiaru		
				25°C				U_0 [V]	U_I [V]	U_{DD} [V]
				min.	typ.	max.				
1	2	3	4	5	6	7	8	9	10	11
Spoczynkowy prąd zasilania	I_{DD}	μA	5	-	0,04	5	150	-	0; 5	5
			10	-	0,04	10	300	-	0;10	10
			20	-	0,04	20	600	-	0;15	15
			100	-	0,08	100	3000	-	0;20	20
Prąd wyjściowy w stanie niskim	I_{OL}	mA	0,61	0,51	1	-	0,36	0,4	0; 5	5
			1,5	1,3	2,6	-	0,9	0,5	0;10	10
			4,0	3,4	6,8	-	2,4	1,5	0;15	15
Prąd wyjściowy w stanie wysokim	I_{OH}	mA	-0,61	-0,51	-1	-	-0,36	4,6	0; 5	5
			-1,8	-1,6	-3,2	-	-1,15	2,5	0; 5	5
			-1,5	-1,3	-2,6	-	-0,9	9,5	0;10	10
			-4,0	-3,4	-6,8	-	-2,4	13,5	0;15	15
Napięcie wyjściowe w stanie niskim.	U_{OL}	V	0,05	-	0	0,05	0,05	-	0; 5	5
			0,05	-	0	0,05	0,05	-	0;10	10
			0,05	-	0	0,05	0,05	-	0;15	15
Napięcie wyjściowe w stanie wysokim	U_{OH}	V	4,95	4,95	5	-	4,95	-	0; 5	5
			9,95	9,95	10	-	9,95	-	0;10	10
			14,95	14,95	15	-	14,95	-	0;15	15

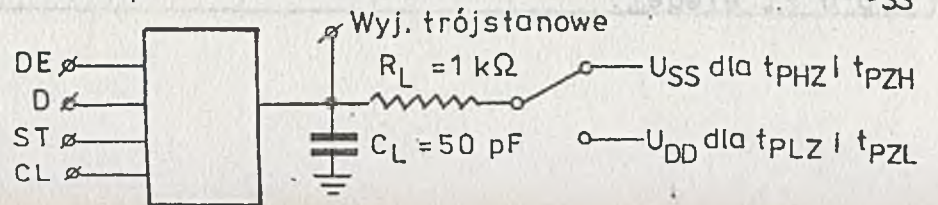
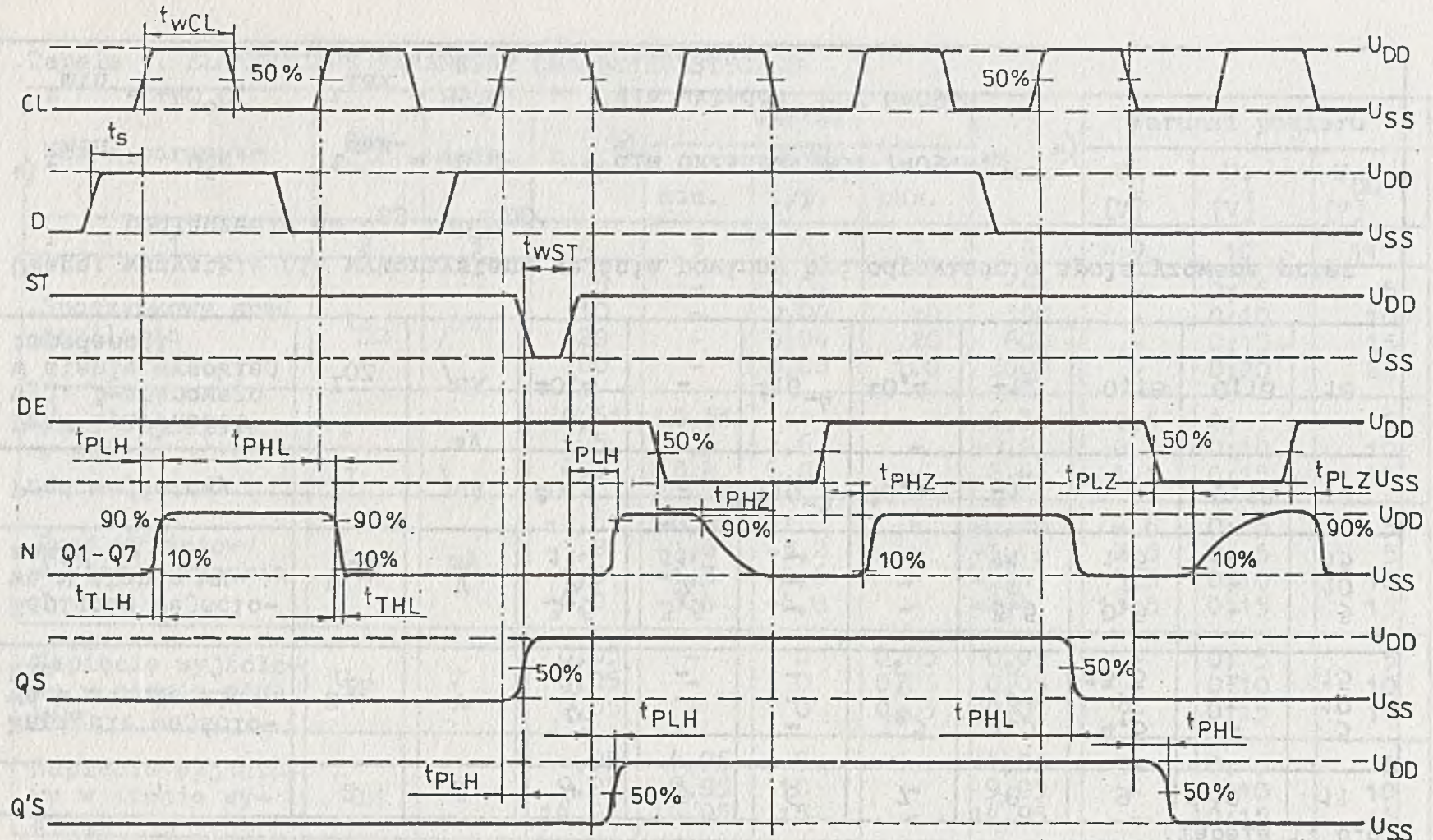
Tabela 1. c.d.

1	2	3	4	5	6	7	8	9	10	11
Napięcie wejściowe w stanie niskim	U_{IL}	V	1,5 3 4	- - -	- - -	1,5 3 4	1,5 3 4	4,5 9 13,5	- - -	5 10 15
Napięcie wejściowe w stanie wysokim	U_{IH}	V	3,5 7 11	3,5 7 11	- - -	- - -	3,5 7 11	0,5 1 1,5	- - -	5 10 15
Prąd wejściowy	I_I	μA	$\pm 0,1$	-	$\pm 10^{-5}$	$\pm 0,1$	± 1	-	0;18	18
Prąd upływności wyj. 3-stanowego w stanie wysokiej impedancji	I_{OZ}	μA	$\pm 0,4$	-	$\pm 10^{-4}$	$\pm 0,4$	± 12	0;18	0;18	18

Uwaga: wszystkie nie wykorzystane wejścia powinny być odpowiednio spolaryzowane przez podłączenie do U_{SS} lub U_{DD} .

n) $t_{min} = 0^{\circ}C$, $t_{max} = 70^{\circ}C$ dla układów MCY 74094N,

$t_{min} = -40^{\circ}C$, $t_{max} = 85^{\circ}C$ dla układów MCY 64094N.



Rys.4. Przebiegi czasowe i definicje parametrów dynamicznych dla układów MCY 74094N, MCY 64094N

Tabela 2. PARAMETRY DYNAMICZNE / $t_{amb} = 25^{\circ}C$, $t_r = t_f = 20$ ns, $C_L = 50$ pF, $R_L = 200$ k Ω /

Nazwa parametru	Sym- bol	Jedn.	Wartość			U_{DD} [V]
			min.	typ.	max.	
1	2	3	4	5	6	7
Czas propagacji CL do QS	t_{PHL}	ns	-	300	600	5
			-	125	250	10
			-	95	190	15
			-	230	460	5
CL do Q'S	t_{PLH}	ns	-	110	220	10
			-	75	150	15
			-	420	840	5
CL do QN N = 1 + 8	t_{PHL}	ns	-	195	390	10
			-	135	270	15
			-	290	580	5
ST do QN N = 1 + 8	t_{PLH}	ns	-	145	290	10
			-	100	200	15
			-	140	280	5
Czas propagacji OE do QN N = 1 + 8	*)	ns	-	140	280	5
			-	75	150	10
			-	55	110	15
Czas propagacji QN ze stanu H do wy- sokiej impedancji	t_{PHZ}	ns	-	75	150	10
			-	55	110	15
			-	225	450	5
Czas propagacji QN z wysokiej impe- dancji do stanu L	t_{PZL}	ns	-	225	450	5
			-	95	190	10
			-	70	140	15
Czas propagacji OE do QN N = 1 + 8	*)	ns	-	225	450	5
			-	95	190	10
			-	70	140	15
Czas propagacji QN ze stanu L do wy- sokiej impedancji	t_{PLZ}	ns	-	95	190	10
			-	70	140	15
			-	100	200	5
Czas transmisji sygnału na wyjściach	t_{TLH}	ns	-	50	100	10
			-	40	80	15
			-	100	200	5
Minimalna szerokość impulsu CL	t_{WCL}	ns	-	50	100	10
			-	40	83	15
			-	100	200	5

Tabela 2, c.d.

1	2	3	4	5	6	7
Minimalna szerokość impulsu ST	t_{wST}	ns	- - -	100 40 35	200 80 70	5 10 15
Czas wprowadzania sygnału DATA przed ustaleniem sygnału CL	t_s	ns	- - -	60 30 20	125 55 35	5 10 15
Częstotliwość zegarowa maksymalna	f_{Cp}	MHz	1,25 2,5 3	2,5 5 6	- - -	5 10 15
Pojemność wejściowa	C_I	pF	-	5	7,5	-
Czas narastania i opadania impulsu zegarowego /CL/ na wejściu	t_{rCL} t_{fCL}	μs	- - -	- - -	15 5 5	5 10 15
*) $R_L = 1 \text{ k}\Omega$						

INSTYTUT TECHNOLOGII ELEKTRONOWEJ

Al. Lotników 32/46
02-668 Warszawa

tel. 435401
tlx. 815647

DRUK ZOINTE ITE zam. 129/86 n. 500

wrzesień 1986

Cena zł 100

PRAWO REPRODUKCJI ZASTRZEŻONE



8-STOPNIOWE SYNCHRONICZNE REWERSYJNE LICZNIKI CMOS

DWUDEKADOWY LICZNIK BCD

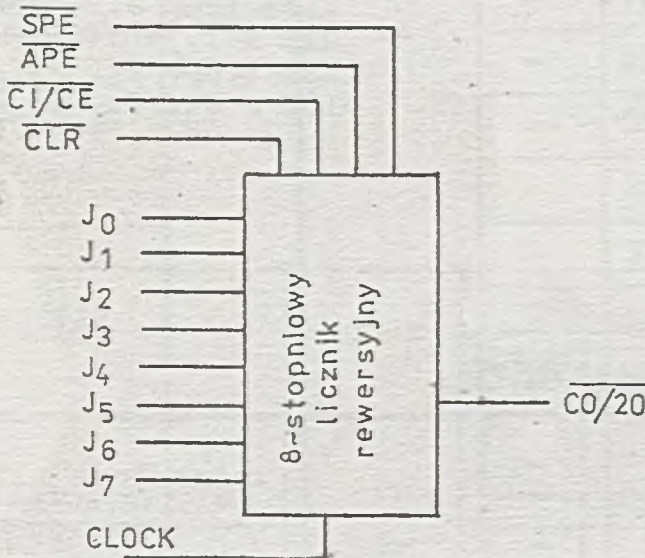
MCY 740102N, MCY 640102N

OŚMIOBITOWY LICZNIK BINARNY

MCY 740103N, MCY 640103N

Oba typy zawierają 8-stopniowe, ustawione synchronicznie, liczniki rewersyjne z wyjściem pojedynczym aktywnym przy zerowym stanie licznika,

- MCY 740102N, MCY 640102N składa się z dwóch 4-bitowych liczników BCD połączonych kaskadowo. Ustawiany jest dwoma 4-bitowymi słowami BCD,
- MCY 740103N, MCY 640103N jest binarnym 8-bitowym licznikiem, ustawionym jednym słowem 8-bitowym.

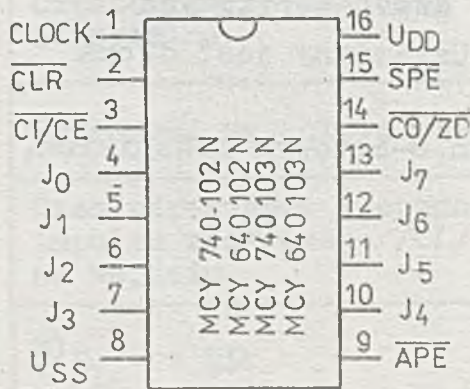


Schemat funkcjonalny MCY 740102N, MCY 640102N i MCY 740103N, MCY 640103N

Przeznaczone są do pracy w układach dzielników częstotliwości, programowanych timerów, programowanych liczników itp. Cechy charakterystyczne to:

- parametry dopuszczalne i statyczne jak dla układów serii MCY 74000N, MCY 64000N, /karta: UKŁADY LOGICZNE CMOS/
- obudowa plastikowa 16-wyprowadzeniowa CE71.

OPIS WYPROWADZEŃ



- CLOCK - wejście zegarowe,
- CLR - ustawianie licznika na max. wartość,
- CI/CE - zezwolenie zliczania/przeniesienie,
- SPE - synchroniczne ustawianie stanu licznika,
- APE - asynchroniczne ustawianie stanu licznika,
- CO/ZD - wyjście przeniesienia, detekcja zera,
- J₀-J₇ - wejścia danych /ustawianie licznika/ J₀ - LSB, J₇ - MSB. dla MCY 740102N: MCY 640102N: MSD = J₇, J₆, J₅, J₄ /J₇ = MSB/ LSD = J₃, J₂, J₁, J₀ /J₃ = MSB/

Wejścia				MOD	Praca
CLR	APE	SPE	CI/CE		
1	1	1	1	synchr.	zabrónione zliczanie
1	1	1	0		zliczanie w dół
1	1	0	X		ustawianie przy narastającym zboczcu zegara
1	0	X	X	asynchr.	ustawianie asynchroniczne
0	X	X	X		ustawianie licznika na max. wartość

ELEKTRYCZNE PARAMETRY CHARAKTERYSTYCZNE

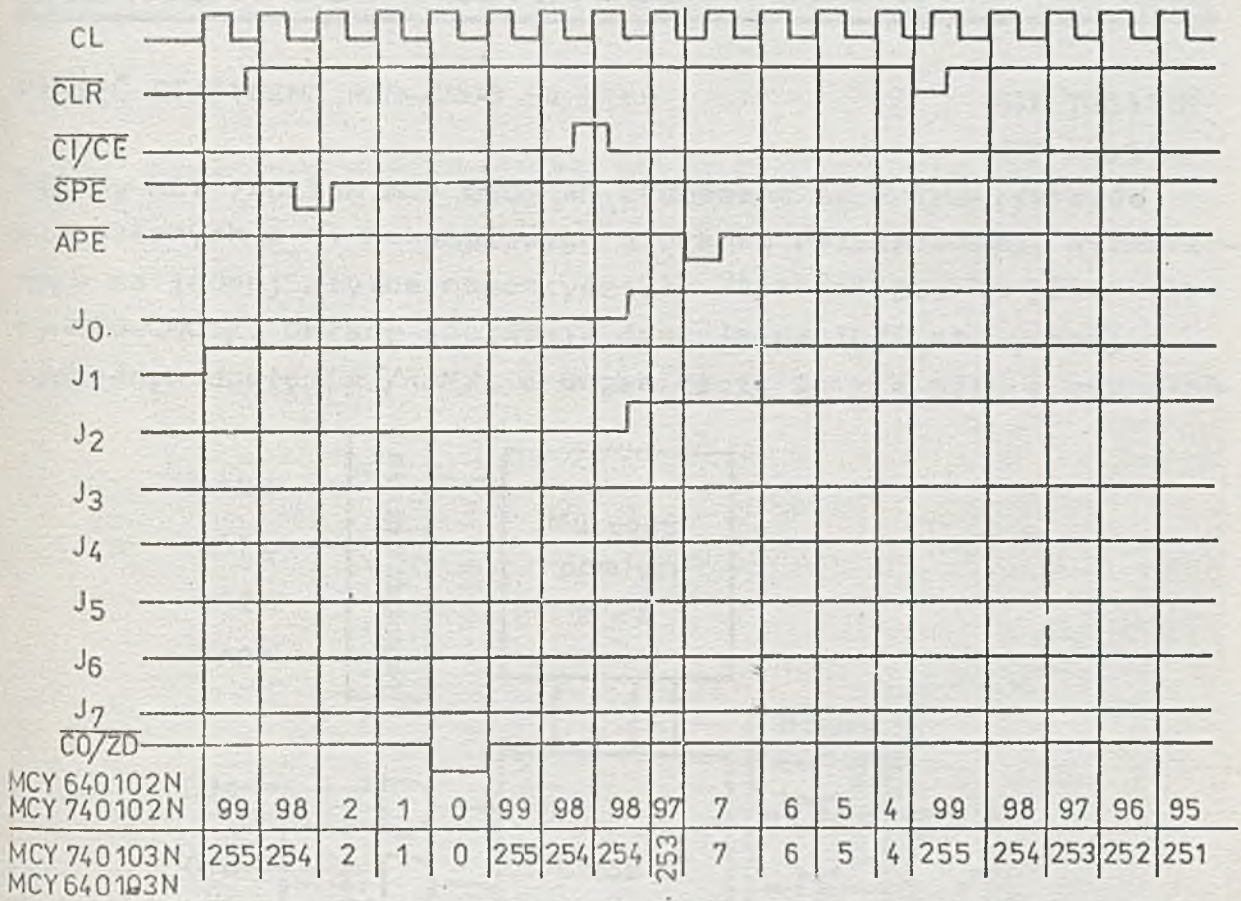
PARAMETRY DYNAMICZNE

$t_{amb} = 25^{\circ}C$, $t_r = t_f = 20 \text{ ns}$, $C_L = 50 \text{ pF}$, $R_L = 200 \text{ k}\Omega$

Parametr	Symbol	Jednostka	Wartość			$U_{DD} [V]$
			min.	typ.	max.	
1	2	3	4	5	6	7
Do wyjścia zegara Czas propagacji $\overline{CI/CE}$ do wyjścia \overline{APE} do wyjścia \overline{CLR} do wyjścia	t_{PHL} t_{PLH}	ns	-	300	600	5
			-	130	260	10
			-	95	190	15
			-	200	400	5
			-	90	180	10
			-	65	130	15
			-	650	1300	5
			-	300	600	10
			-	200	400	15
			-	375	750	5
Czas transmisji przy przejściu ze stanu wysokiego na niski i odwrotnie	t_{THL} t_{TLH}	ns	-	100	200	5
			-	50	100	10
			-	40	80	15
Minimalny czas trwania impulsu zegarowego \overline{CLR}	t_{WCLK}	ns	-	150	300	5
			-	90	180	10
			-	40	80	15
			-	160	320	5
			-	80	160	10
-	50	100	15			

PARAMETRY DYNAMICZNE c.d.

	1	2	3	4	5	6	7
Minimalny czas trwania impulsu	\overline{APE}	t_w	ns	-	180	360	5
				-	80	160	10
				-	60	120	15
Czas ustalania sygnału	\overline{SPE}	t_{setup}		-	140	280	5
				-	70	140	10
				-	50	100	15
				-	100	200	5
			-	40	80	10	
Maksymalna częstotliwość zegarowa	JAM	$f_{cp \cdot max}$	MHz	-	30	60	15
				0,7	1,4	-	5
				1,8	3,6	-	10
Pojemność wejściowa		C_I	pF	2,4	4,8	-	15
				-	5	7,5	-



Wykres czasowy dla MCY 740102N, MCY 640102N i MCY 740103N
MCY 640103N

INSTYTUT TECHNOLOGII ELEKTRONOWEJ

Al. Lotników 32/46
02-668 Warszawa

tel. 43-54-01
tlx 815647

Cena 60 zł
Kwiecień 1987

DRUK ZOINTE ITE zam. 69/87 n. 300

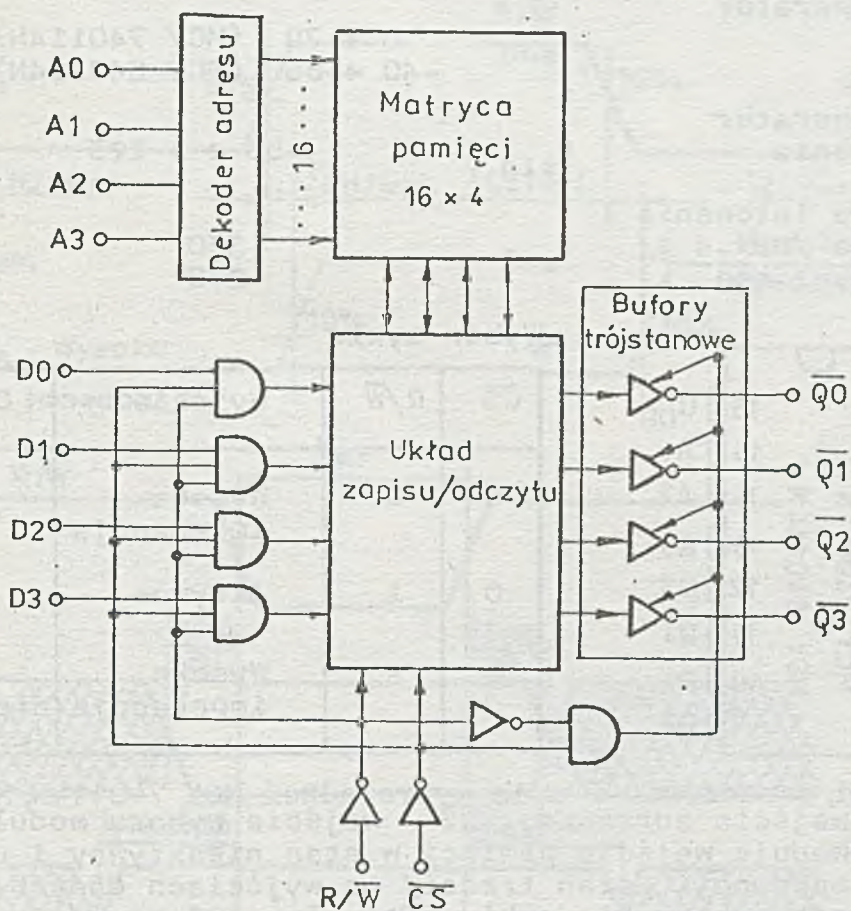
PRAWO REPRODUKCJI ZASTRZEŻONE

PAMIĘĆ STATYCZNA RAM-CMOS 64 bity

MCY 740114N

MCY 640114N

Układy MCY 740114N, MCY 640114N zbudowane są z tranzystorów wzbogacanych p- i n-kanalowych z bramką polikrzemową, wytworzonych na jednej płytce monokryształu /technologia komplementarna MOS-CMOS/. Układy spełniają funkcję pamięci statycznej o swobodnym dostępie /RAM/, o organizacji 16 x 4 bity z niezależ-



Rys.1. Schemat blokowy MCY 740114N, MCY 640114N

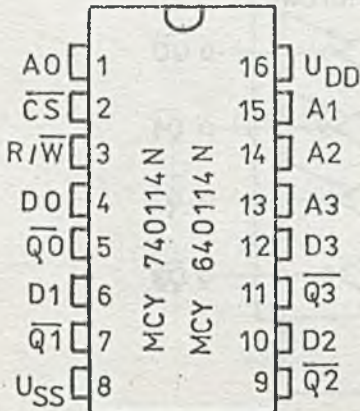
nymi wejściami i trójstanowymi wyjściami danych.

Układ wyprowadzeń jest identyczny jak w pamięci RAM-TTL UCY 780101N; dodatkowo wprowadzono możliwość pracy w trybie oczekiwania /ang. stand by/ przy zmniejszonym napięciu zasilania $U_{DDsb} \geq 2,0 \text{ V}$.

DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE /nie stosowane do celów kontroli; napięcia podawane względem $U_{SS} = 0 \text{ V}$ /

Napięcie zasilania	U_{DD}	-0,5 + + 18	V
Napięcie wejściowe	U_I	-0,3 + U_{DD} + 0,3	V
Maksymalna moc strat	P_{tot}	500	mW
Zakres temperatur pracy	t_{amb}	0 + 70 (MCY 740114N) -40 + +85 (MCY 640114N)	°C
Zakres temperatur przechowywania	t_{stg}	-55 + + 125	°C
Temperatura lutowania	t_{sol}	350 270	°C °C
- ręcznego /max.4 s/			
- automatycznego			

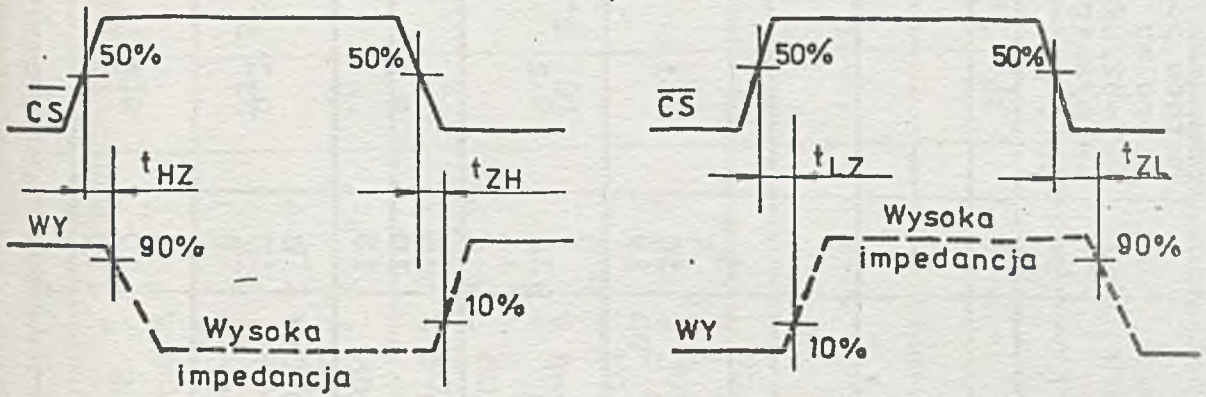
Wybór cyklu



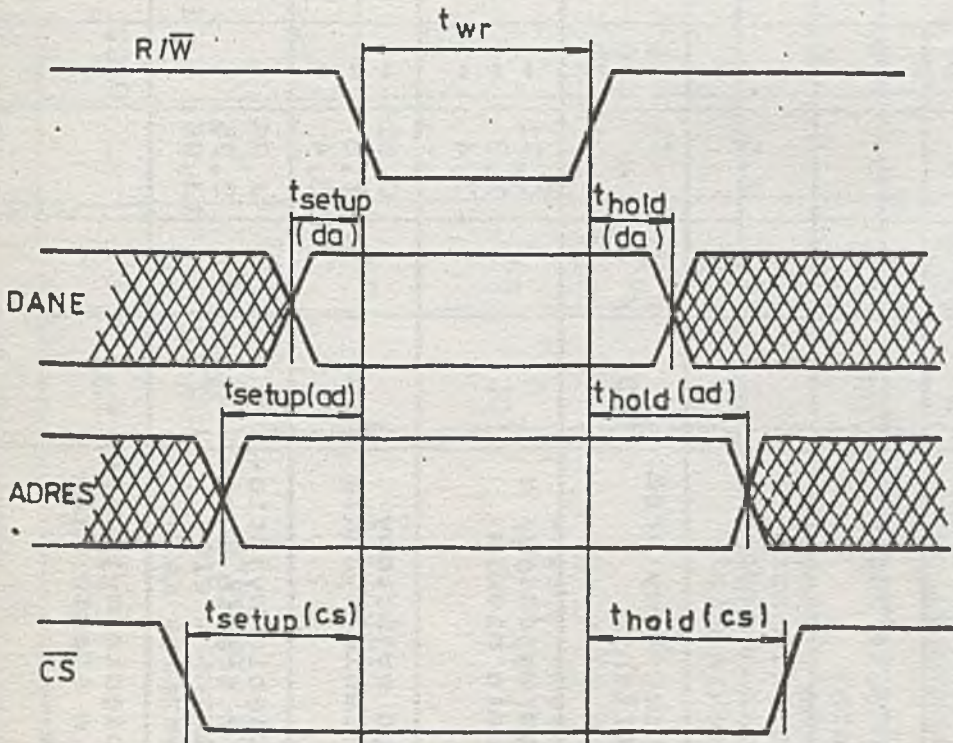
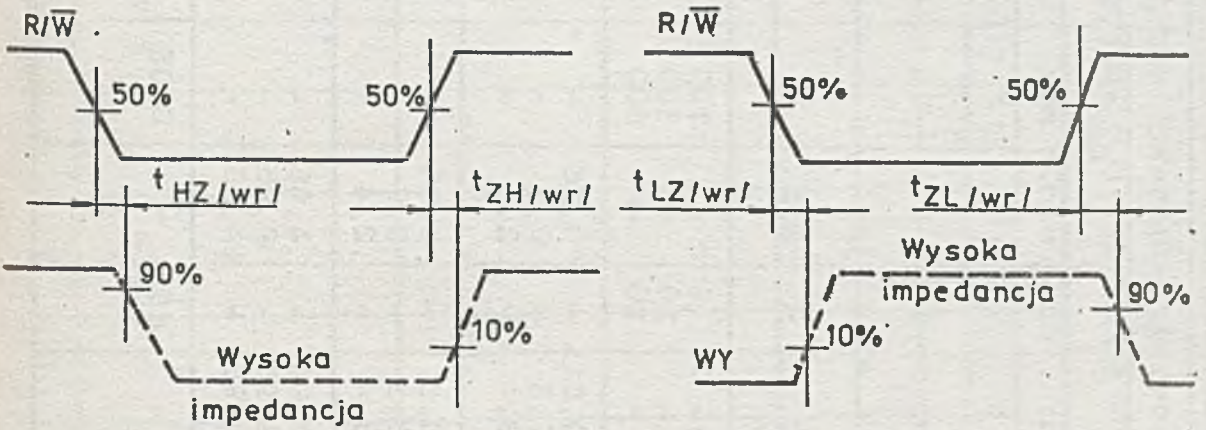
\overline{CS}	R/W	Wyjścia	Cykl
0	0	Wysoka impedancja	Zapis
0	1	Aktywne	Odczyt
1	X	Wysoka impedancja	Pamięć nieaktywna

Rys.2. Układ, oznaczenie i opis wyprowadzeń MCY 740114N, MCY 640114N
 $AO + A3$ - wejścia adresowe, \overline{CS} - wejście wyboru modułu. Stan log "1" powoduje wejście pamięci w stan nieaktywny i ustalenie wysokiej impedancji /stan trzeci/ na wyjściach danych,
 R/\overline{W} - wejście wybierania cyklu. Stan log "0" powoduje zapis informacji z 4 wejść danych do 4 zaadresowanych komórek pamięci, w tym czasie wyjścia znajdują się w stanie trzecim. Stan log "1" powoduje odczyt informacji z 4 zaadresowanych komórek. Na wyjściach danych pojawia się informacja zaprzeczona w stosunku do przechowywanej w pamięci, $DO + D3$ - wejścia danych, $Q0 + Q3$ - wyjścia danych/zaprzeczone/, U_{DD} - zasilanie, U_{SS} - masa

Cykl odczytu



Cykl zapisu



rys.3. Definicje parametrów dynamicznych MCY 740114N, MCY 640114N

Tabela 1. ELEKTRYCZNE PARAMETRY CHARAKTERYSTYCZNE

Parametr	Symbol	Jedn.	Wartości graniczne						Warunki pomiaru	U _{DD} [V]	Metoda pomiaru wg TWT-82/CEMI-B10/B-12 pkt. nr
			t _{min} ^{x)}		25°C		t _{max} ^{x)}				
			min.	max.	min.	max.	min.	max.			
1	2	3	4	5	6	7	8	9	10	11	12
Napięcie zasilania	U _{DD}	V	3	15	3	15	3	15		-	
Napięcie zasilania w trybie "oczekiwania"	U _{DDsb}	V	2,5	-	2,5	-	2,5	-		-	
Spoczynkowy prąd zasilania	I _{DD}	μA	-	5	-	5	-	150	U _I = 0 V U _{CS} = U _{DD}	5 10 15	9.1
Prąd wyjściowy w stanie niskim	I _{OL}	mA	0,51 1,3 3,4	-	0,51 1,3 3,4	-	0,36 0,9 2,4	-	U _I = 0 V U _{DD}	5 10 15	9.2
Prąd wyjściowy w stanie wysokim	I _{OH}	mA	0,51 1,3 3,4	-	0,5 1,3 3,4	-	0,36 0,9 2,4	-	U _I = 0 V U _{DD}	5 10 15	9.2
Napięcie wyjściowe w stanie wysokim	U _{OH}	V	4,95 9,95 14,95	-	4,95 9,95 14,95	-	4,95 9,95 14,95	-	U _I = 0 V U _{DD}	5 10 15	9.3
Napięcie wyjściowe w stanie niskim	U _{OL}	V	-	0,05	-	0,05	-	0,05	U _I = 0 V U _{DD}	5 10 15	9.3

Tabela 1. c.d..

1	2	3	4	5	6	7	8	9	10	11	12
Napięcie wejściowe w stanie niskim	U_{IL}	V	-	1,5	-	1,5	-	1,5	$U_{OL} = 0,5 \text{ V}$	5	9.4
			-	3	-	3	-	3	$U_{OH} = 4,5 \text{ V}$		
			-	4	-	4	-	4	$U_{OL} = 1 \text{ V}$		
			-	4	-	4	-	4	$U_{OH} = 9 \text{ V}$		
Napięcie wejściowe w stanie wysokim	U_{IH}	V	3,5	-	3,5	-	3,5	-	$U_{OL} = 0,5 \text{ V}$	5	9.4
			7	-	7	-	7	-	$U_{OH} = 4,5 \text{ V}$		
			11	-	11	-	11	-	$U_{OL} = 1 \text{ V}$		
			11	-	11	-	11	-	$U_{OH} = 9 \text{ V}$		
Prąd upływności wejść	I_{LI}	/ μA	-	$\pm 0,1$	-	$\pm 0,1$	-	$\pm 1,0$	$U_I = 0,18 \text{ V}$	18	9.5
Prąd upływności wyjścia w trzecim stanie	I_{LOZ}	/ μA	-	$\pm 0,4$	-	$\pm 0,4$	-	± 12	$U_I = 0,18 \text{ V}$	18	9.5
*) $t_{\min} = 0^{\circ}\text{C}$ dla MCY 740114N, $t_{\min} = -40^{\circ}\text{C}$ dla MCY 640114N $t_{\max} = 70^{\circ}\text{C}$ dla MCY 740114N, $t_{\max} = 85^{\circ}\text{C}$ dla MCY 640114N.											

Tabela 2. PARAMETRY DYNAMICZNE / $t_{amb} = 25^{\circ}C$, $C_L = 50 pF$, $t_r = t_f = 20 ns$. Definicje parametrów wg rys. 3/

Parametr	Symbol	Jedn.	Wartości graniczne		Warunki pomiaru	U_{DD} [V]
			min.	max.		
1	2	3	4	5	6	7
Cykl odczytu						
Czas dostępu od wejść adresowych	$t_{a/ad/}$ TAVOV*)	ns	-	500 200 130	$R_L = 200 k\Omega$	5 10 15
Czas uaktywniania wyjść danych od CS = "0"	t_{ZH} TCSLQH*) t_{ZL} TCSLQL*)	ns	-	135 60 45	$R_L = 1 k\Omega$ do U_{SS} lub U_{DD}	5 10 15
Czas zablokowania wyjść danych od CS = "1"	t_{HZ} TCSHQZ*) t_{LZ} TCSHQZ*)	ns	-	120 70 60	$R_L = 1 k\Omega$ do U_{SS} lub U_{DD}	5 10 15
Czas transmisji sygnału wyjściowego	t_{TLH} TOLQH*) THL TOHQL*)	ns	-	150 70 50	$R_L = 200 k\Omega$	5 10 15
Cykl zapisu						
Czas uaktywniania wyjścia danych od R/W = "0"	$t_{ZH/wr/}$ TWHQH*) $t_{ZL/wr/}$ TWHQL*)	ns	-	170 70 50	$R_L = 1 k\Omega$ do U_{SS} lub U_{DD}	5 10 15
Czas zablokowania wyjścia danych od R/W = "1"	$t_{HZ/wr/}$ TWLQZ*) $t_{LZ/wr/}$ TWLQZ*)	ns	-	150 70 50	$R_L = 1 k\Omega$ do U_{SS} lub U_{DD}	5 10 15

Tabela 2, c.d.

1	2	3	4	5	6	7
Minimalny czas trwania impulsu zapisu $R/\overline{W} = "1"$	t_{wr} TWLWH*)	ns	160 75 55	-		5 10 15
Czas ustalania na wejściach danych przed $R/\overline{W} = "0"$	$t_{setup/da/}$ TDVWL*)	ns	170 80 60	-		5 10 15
Czas przetrzymywania na wejściach danych od $R/\overline{W} = "1"$	$t_{hold/da/}$ TWHDV*)	ns	24 12 7	-		5 10 15
Czas ustalania na wejściach adresowych przed $R/\overline{W} = "0"$	$t_{setup/da/}$ TAVWL*)	ns	300 160 120	-		5 10 15
Czas przetrzymywania na wejściach adresowych od $R/\overline{W} = "1"$	$t_{hold/ad/}$ TWHAV*)	ns	0 0 30	-		5 10 15
Czas ustalania na wejściu \overline{CS} przed $R/\overline{W} = "0"$	$t_{setup/CS/}$ TCSLWL*)	ns	300 160 120	-		5 10 15
Czas przetrzymywania na wejściu \overline{CS} od $R/\overline{W} = "1"$	$t_{hold/CS/}$ TWHCSH*)	ns	80 40 30	-		5 10 15
*) Nowe oznaczenia.						

2

Tabela 2. WYKONANIE PRACY W 1986 R. (w tys. zł)

1	2	3	4	5	6	7	8
1	Prace		1000				
2	10		25				
3	15		25				
4			150				
5			50				
6			50				
7			25				
8			25				
9			25				
10			25				
11			25				
12			25				
13			25				
14			25				
15			25				
16			25				
17			25				
18			25				
19			25				
20			25				
21			25				
22			25				
23			25				
24			25				
25			25				
26			25				
27			25				
28			25				
29			25				
30			25				
31			25				
32			25				
33			25				
34			25				
35			25				
36			25				
37			25				
38			25				
39			25				
40			25				
41			25				
42			25				
43			25				
44			25				
45			25				
46			25				
47			25				
48			25				
49			25				
50			25				

INSTYTUT TECHNOLOGII ELEKTRONOWEJ

Al. Lotników 32/46
02-668 Warszawa

tel. 435401

tlx 815647

Październik 1986

Cena 80 zł

Druk ZOINTE ITE zam. 102/86 n.300

PRAWO REPRODUKCJI ZASTRZEŻONE



SYNCHRONICZNE LICZNIKI CMOS:

DEKADOWY 4-BITOWY LICZNIK BCD	MCY 74518N, MCY 64518N
DEKADOWY 4-BITOWY LICZNIK BINARNY	MCY 74520N, MCY 64520N

Urządy logiczne CMOS są zbudowane z tranzystorów wzbogacanych p- i n-kanalowych, wytworzonych na jednej płytce monokryształu /technologia komplementarna MOS/. Podstawowym ich przeznaczeniem jest praca w układach cyfrowych automatyki, telekomunikacji i miernictwa oraz maszyn liczących średniej szybkości, gdzie wymagany jest niski pobór mocy i/lub wysoka odporność na zakłócenia.

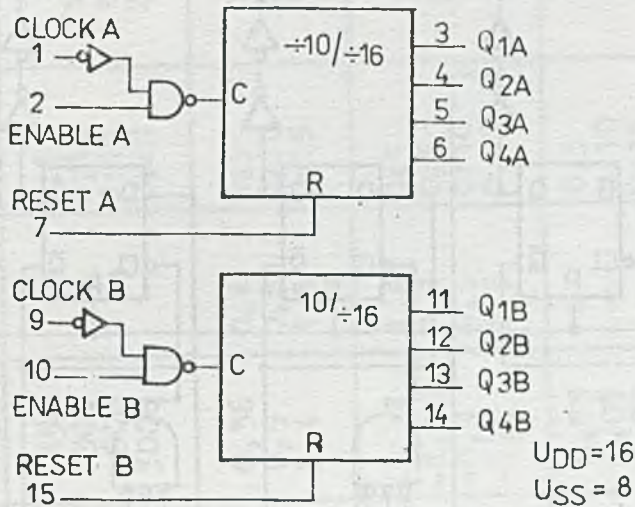
CECHY CHARAKTERYSTYCZNE:

- zakres napięć zasilania $3 \div 18$ V,
- wszystkie wejścia i wyjścia buforowane,
- wszystkie wejścia zabezpieczone przed przebicciem ładunkiem elektrostatycznym,
- symetryczne charakterystyki wyjściowe w stanie niskim i wysokim,
- obudowa plastikowa trzynastowyprowadzeniowa CE-83,
- typowy margines szumów: 1 V przy $U_{DD} = 5$ V,
2 V przy $U_{DD} = 10$ V,
2,5 V przy $U_{DD} = 15$ V,

Układy MCY 64/74518N i MCY 64/74520N zawierają po dwa identyczne czterobitowe synchroniczne liczniki liczące w górę. Liczniki zbudowane z przerzutników typu "D" - "Master-Slave", mają wzajemnie zamienne wejścia CLOCK /CL/ i ENABLE /EN/. Przy stanie wysokim na wejściu ENABLE /EN/ licznik zlicza przy narastającym zboczach impulsu podawanego na wejście CLOCK /CL/, natomiast gdy na wejściu CLOCK /CL/ jest podany stan niski, licznik zlicza przy opadającym zboczach impulsu podawanego na wejście ENABLE /EN/. Ustawianie na wyjściach licznika stanu niskiego wymuszane jest asynchronicznie przez podanie stanu wysokiego na wejście RESET /R/. Liczniki mogą być połączone kaskadowo i pracować w asynchronicznym trybie pracy poprzez połączenie wyjścia Q4 do wejścia ENABLE /EN/ następnego licznika, podczas gdy na wejściu CLOCK /CL/ licznika następnego utrzymany jest stan niski. Liczniki przeznaczone są do pracy w układach dzielników częstotliwości, wielostopniowych liczników synchronicznych i asynchronicznych.

DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE

Napięcie zasilania	U_{DD}	$-0,5 \div +20 \text{ V}$
Napięcie wejściowe	U_I	$-0,5 \div U_{DD} + 0,5 \text{ V}$
Prąd wejściowy	I_I	$\pm 10 \text{ mA}$
Temperatura pracy	$t_{amb.}$	$0 \div 70^\circ\text{C} / \text{MCY } 74\dots/$ $-40 \div +85^\circ\text{C} / \text{MCY } 64\dots/$
Temperatura przechowywania	$t_{stg.}$	$-55 \div +125^\circ\text{C}$
Temperatura lutowania:		
- ręcznego /max. 4s/		350°C
- automatycznego		270°C
Maksymalna moc strat	P_D	500 mW



Schemat funkcjonalny MCY 74518N/MCY 64518N i MCY 74520N/MCY 64520N

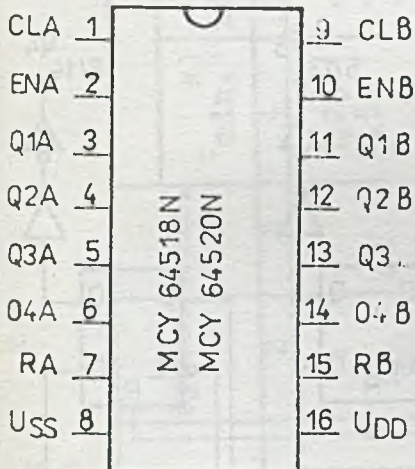


Tabela stanów

Wejścia			Działanie
CL	EN	R	
	1	0	Zliczanie w górę
0		0	Zliczanie w górę
	X	0	Nie ma zmian na wyjściach licznika
X		0	Nie ma zmian na wyjściach licznika
	0	0	Nie ma zmian na wyjściach licznika
1		0	Nie ma zmian na wyjściach licznika
X	X	1	Od Q1÷Q4=0

X-stan dowolny

Opis wyprowadzeń MCY 64518N/MCY 74518N, MCY 64520N/MCY 74520N.
 CL-CLOCK - wejście zegarowe licznika, EN-ENABLE - wejście zezwolenia licznika, R-RESET - wejście zerowania licznika, Q1 - Q4 - wyjścia licznika

PARAMETRY STATYCZNE

Nazwa parametru	Symbol	Jedn.	Wartość					Warunki pomiaru		
			t _{min.} ^{*)}	25°C			t _{max.} ^{*)}	U _O [V]	U _I [V]	U _{DD} [V]
				min.	typ.	max.				
1	2	3	4	5	6	7	8	9	10	11
Spoczynkowy prąd zasilania	I _{DD}	μA	0,25 0,5 1 5	- - - -	0,04 0,04 0,04 0,08	5 10 20 100	150 300 600 3000	- - - -	0;5 0;10 0;15 0;20	5 10 15 20
Prąd wyjściowy w stanie niskim	I _{OL}	mA	0,64 1,6 4,2	0,51 1,3 3,4	1 2,6 6,8	- - -	0,36 0,9 2,4	0,4 0,5 1,5	0;5 0;10 0;15	5 10 15
Prąd wyjściowy w stanie wysokim	I _{OH}	mA	-0,64 -2 -1,6 -4,2	-0,51 -1,6 -1,3 -3,4	-1 -3,2 -2,6 -6,8	- - - -	-0,36 -1,15 -0,9 -2,4	4,6 2,5 9,5 13,5	0;5 0;5 0;10 0;15	5 5 10 15
Napięcie wyjściowe w stanie niskim	U _{OL}	V	0,05 0,05 0,05	- - -	0 0 0	0,05 0,05 0,05	0,05 0,05 0,05	- - -	0;5 0;10 0;15	5 10 15
Napięcie wyjściowe w stanie wysokim	U _{OH}	V	4,95 9,95 14,95	4,95 9,95 14,95	5 10 15	- - -	4,95 9,95 14,95	- - -	0;5 0;10 0;15	5 10 15

PARAMETRY STATYCZNE c.d.

1	2	3	4	5	6	7	8	9	10	11
Napięcie wejściowe w stanie niskim	U_{IL}	V	1,5 3 4	- - -	- - -	1,5 3 4	1,5 3 4	0,5;4,5 1;9 1,5;13,5	- - -	5 10 15
Napięcie wejściowe w stanie wysokim	U_{IH}	V	3,5 7 11	3,5 7 11	- - -	- - -	3,5 7 11	0,5;4,5 1;9 1,5;13,5	- - -	5 10 15
Prąd wejściowy	I_I	μA	$\pm 0,1$	-	$\pm 10^{-5}$	$\pm 0,1$	± 1	-	0;18	18

*) $t_{min.} = 0^{\circ}C$, $t_{max.} = 70^{\circ}C$ dla MCY 74518N, MCY 74520N

$t_{min.} = -40^{\circ}C$, $t_{max.} = 85^{\circ}C$ dla MCY 64518N, MCY 64520N

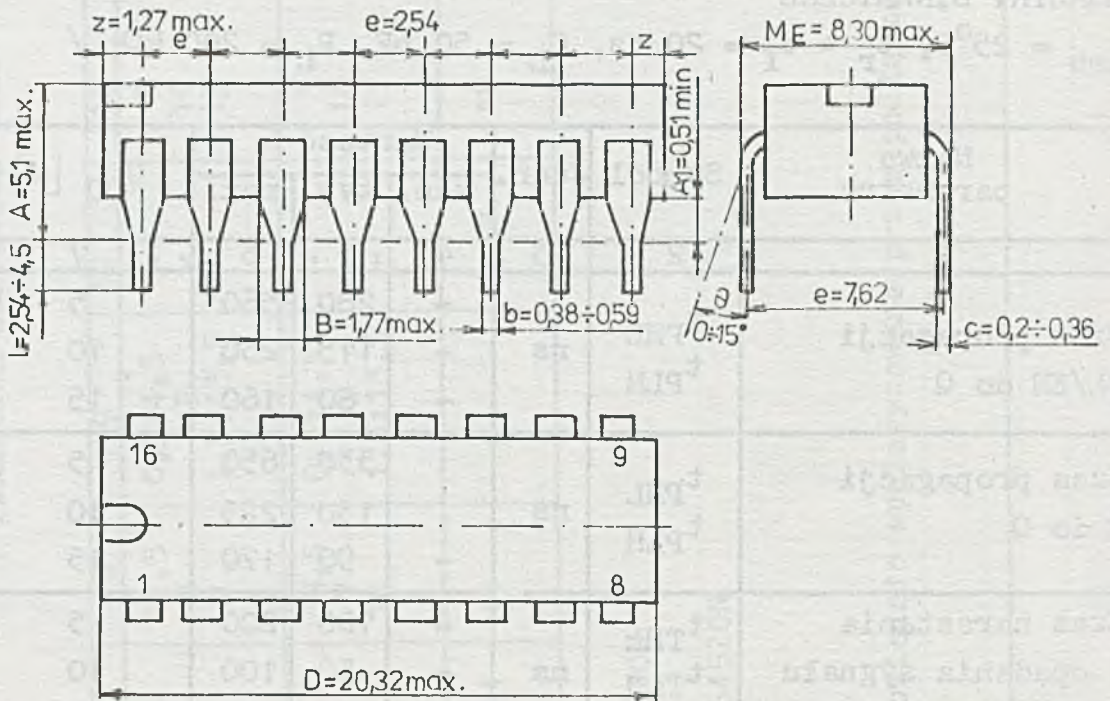
UWAGA:

Wszystkie nie wykorzystane wejścia powinny być odpowiednio spolaryzowane przez podłączenie do U_{SS} lub U_{DD} .

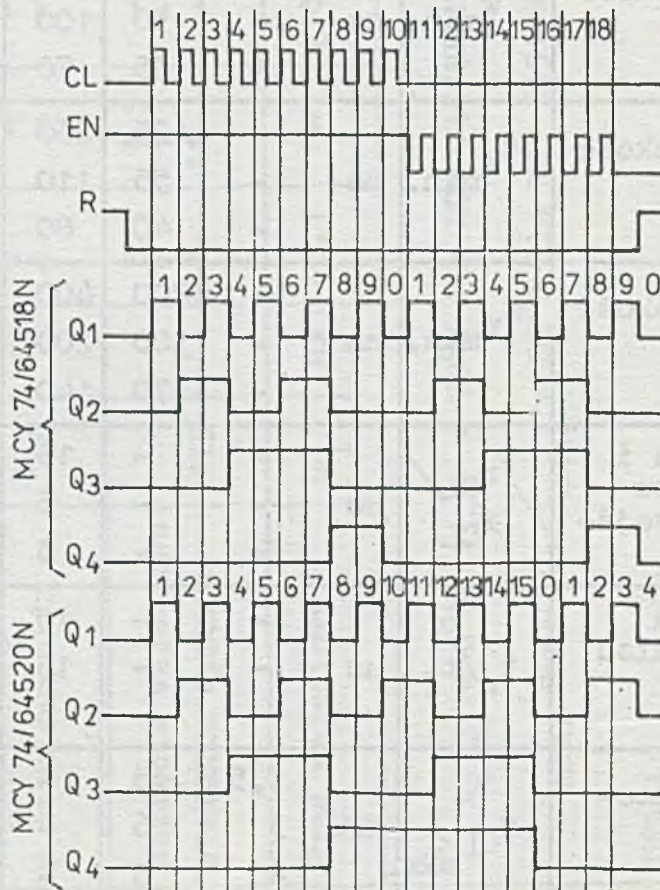
PARAMETRY DYNAMICZNE

$t_{amb} = 25^{\circ}C$, $t_r = t_f = 20$ ns, $C_L = 50$ pF, $R_L = 200$ k Ω /

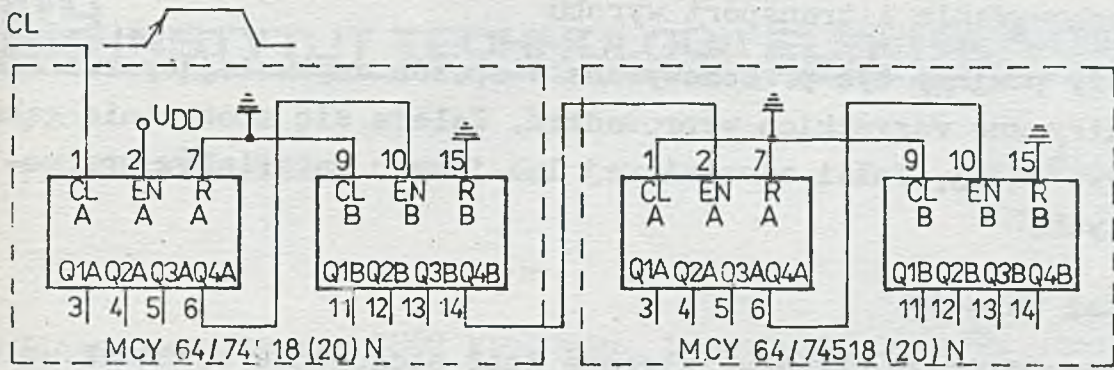
Nazwa parametru	Symbol	Jedn.	Wartość			U_{DD} [V]
			min.	typ.	max.	
1	2	3	4	5	6	7
Czas propagacji CL/EN do Q	t_{PHL}	ns	-	280	560	5
	t_{PLH}		-	115	230	10
			-	80	160	15
Czas propagacji P do Q	t_{PHL}	ns		330	650	5
	t_{PLH}			130	225	10
			-	90	170	15
Czas narastania i opadania sygnału na wyjściu	t_{THL}	ns	-	100	200	5
	t_{TLH}		-	50	100	10
			-	40	80	15
Minimalna szerokość impulsu CL	$t_{wmin.}$	ns	-	100	200	5
			-	50	100	10
			-	35	70	15
Minimalna szerokość impulsu R	$t_{wmin.}$	ns	-	125	250	5
			-	55	110	10
			-	40	80	15
Minimalna szerokość impulsu EN	$t_{wmin.}$	ns	-	200	400	5
			-	100	200	10
			-	70	140	15
Czas narastania i opadania impulsu zegarowego na wejściu licznika	t_{rCL}/t_{fCL}	μs	-	-	15	5
			-	-	5	10
			-	-	5	15
Czas narastania i opadania impulsu zegarowego	t_r/t_f	μs	-	-	15	5
			-	-	15	10
			-	-	5	15
Maksymalna częstotliwość zegara	$f_{CLmax.}$	MHz	1,5	3	-	5
			3	6	-	10
			4	8	-	15
Pojemność wejściowa	C_I	pF	-	5	7,5	-



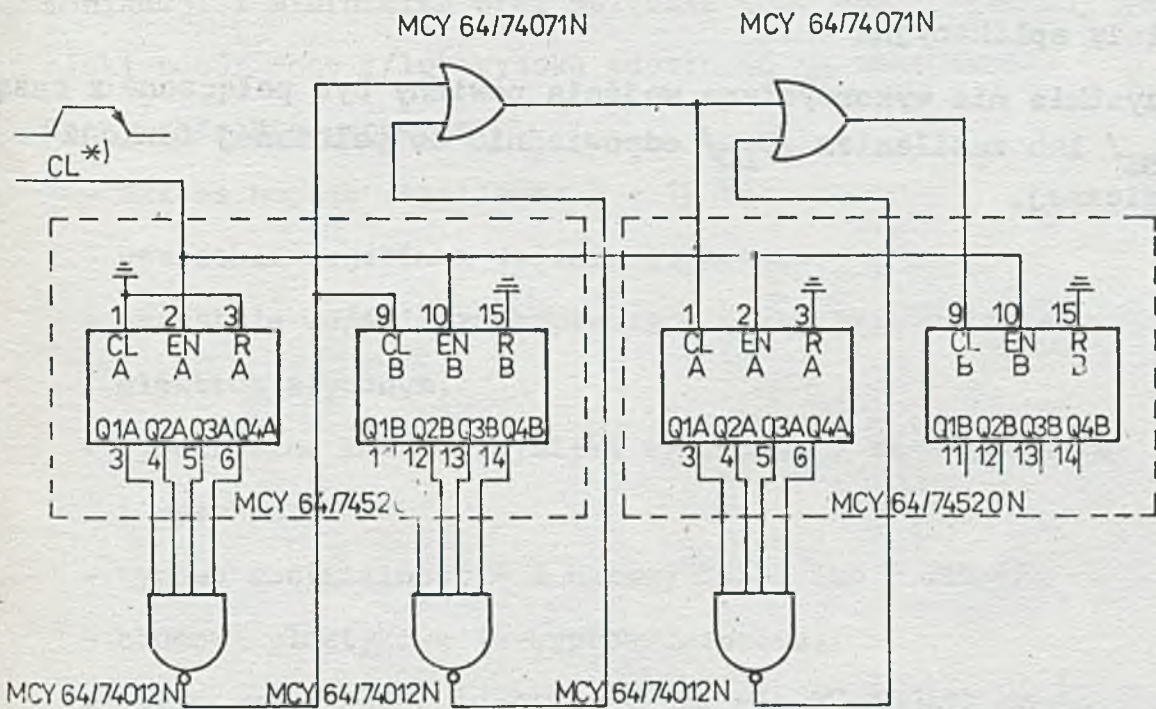
Obudowa typu CE 83



Przebiegi czasowe liczników



Asynchroniczna kaskada czterech liczników z wyzwaniem narastającym zboczem impulsu zegarowego



Synchroniczna kaskada czterech liczników binarnych z wyzwaniem opadającym zboczem impulsu zegarowego

*) Dla synchronicznej kaskady czas propagacji impulsu zegarowego powinien być mniejszy lub równy sumie ustalonego przy 15 pF opóźnienia propagacji i czasu propagacji na wyjściu stopnia sterującego dla oszacowanego obciążenia pojemnościowego

WYMAGANIA DODATKOWE

Przechowywanie i transport wyrobu

Układy powinny być przechowywane w sposób zapewniający zwarcie elektryczne wszystkich wyprowadzeń. Zaleca się stosowanie gąbki przewodzącej, folii aluminiowej lub innych materiałów przewodzących.

Montaż układów

Podczas montażu układów zalecane jest stosowanie obraczek uziemiających o rezystancji $1\text{ M}\Omega$ do ziemi, uziemienie stołu montażowego, uziemienie narzędzi montażowych /jak lutownica itp./. Niedozwolony jest montaż i demontaż układów pod napięciem na którymkolwiek z wyprowadzeń.

Układy aplikacyjne

Wszystkie nie wykorzystane wejścia powinny być połączone z masą $/U_{SS}/$ lub zasilaniem $/U_{DD}/$ odpowiednio do pełnionej funkcji logicznej.

INSTYTUT TECHNOLOGII ELEKTRONOWEJ

Al. Lotników 32/46

02-668 Warszawa

tel. 435401

tlx 815647

Druk ZOINTE ITE zam. 107/84 n. 1000

Cena 30 zł

PRAWO REPRODUKCJI ZASTRZEŻONE

Maj 1984



TIMER PROGRAMOWANY

MCY 74541N

MCY 64541N

Timer programowany CMOS zbudowany jest z tranzystorów wzbogaconych p- i n-kanałowych, wytworzonych na jednej płytce monokryształu /technologia komplementarna MOS/. Podstawowym przeznaczeniem jest praca w układach cyfrowych automatyki, telekomunikacji i miernictwa oraz wszędzie tam, gdzie wymagany jest niski pobór mocy i/lub wysoka odporność na zakłócenia.

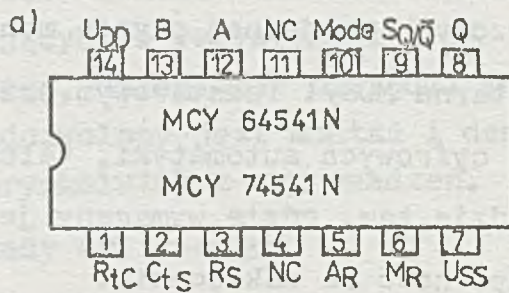
Cechy charakterystyczne:

- zakres napięć zasilania: 3 ± 18 V,
- wszystkie wejścia i wyjścia buforowane,
- wszystkie wejścia zabezpieczone przed przebiciem ładunkiem elektrostatycznym,
- symetryczne charakterystyki wyjściowe w stanie niskim i wysokim,
- typowa obciążalność - 2 układy TTL-L lub 1 TTL-LS,
- obudowa plastikowa 14-wyprowadzeniowa,
- układ wyprowadzeń identyczny jak dla MC 14541B /Motorola/,
- typowy zakres częstotliwości oscylatora: $0 \pm 0,5$ MHz,
- typowa stabilność oscylatora: ± 2 % w zakresie dopuszczal-

WSTĘPNA KARTA KATALOGOWA

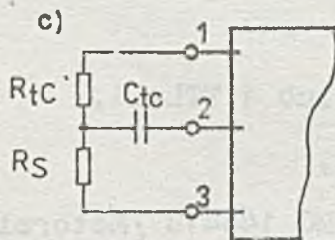
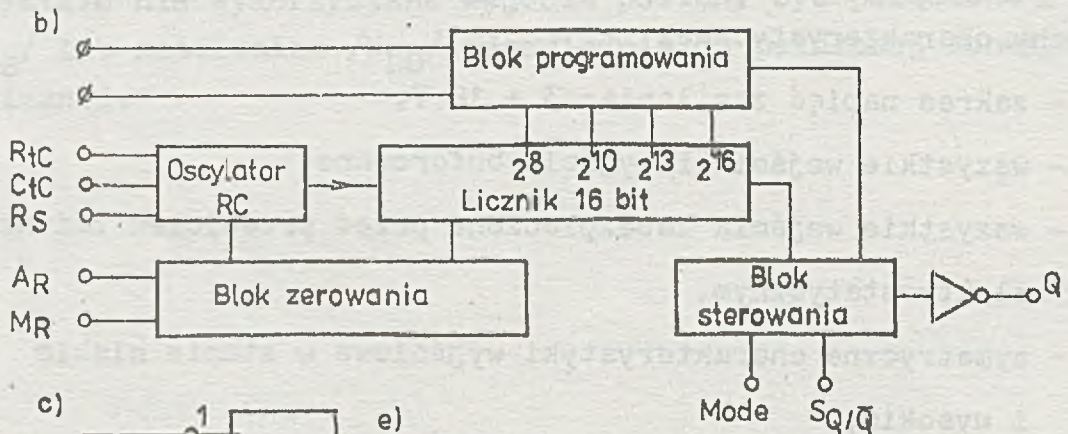
nych temperatur pracy, przy zmianach U_{DD} o $\pm 10\%$ oraz o $\pm 3\%$ przy $f < 10$ kHz,

- typowy zakres napięć zasilania przy pracy z automatycznym zerowaniem: $7,5 \pm 18$ V,
- obniżony pobór mocy przy pracy bez automatycznego zerowania.



d)

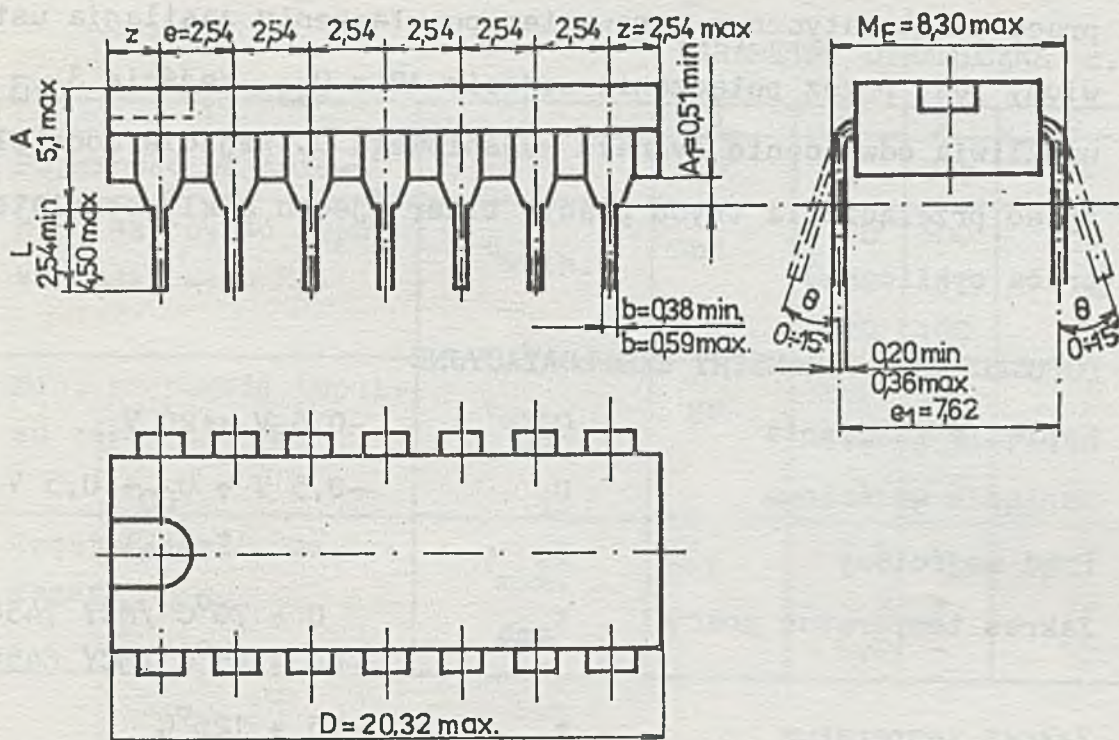
Wejście		Ilość stopni dzielnika	Podział 2^n
A	B		
\emptyset	\emptyset	13	8192
\emptyset	1	$1\emptyset$	$1\emptyset 24$
1	\emptyset	8	256
1	1	16	65536



e)

Wejście	Stan \emptyset	Stan 1
A_R	Automatyczne zerowanie po włączeniu zasilania	Zmniejszony pobór mocy
M_R	Praca	Zerowanie
S_Q/\bar{Q}	$Q=0$ po zerowaniu	$Q=1$ po zerowaniu
Mode	Timer (pojedynczy cykl)	Oscylator (praca cykliczna)

Układy MCY 74541N i MCY 64541N: a) układ wyprowadzeń, b) schemat blokowy, c) sposób podłączenia elementów zewnętrznych, d) programowanie częstotliwości, e) ustawianie trybu pracy



Obudowa 14-wyprowadzeniowa typu CE-70

Timer programowany zbudowany jest z programowanego asynchronicznego dzielnika 16-bitowego o podziale przez 2^8 , 2^{10} , 2^{13} i 2^{16} wybieranym 2-bitowym wejściem danych /A, B/. Dzielnik połączony jest ze skalonym oscylatorem RC o częstotliwości f regulowanej elementami zewnętrznymi R_{tc} , C_{tc} i R_S wg wzoru:

$$f \approx \frac{1}{2,3 \cdot R_{tc} \cdot C_{tc}}$$

gdzie: $1 \text{ kHz} \leq f \leq 100 \text{ kHz}$, $R_S = 2 R_{tc}$ i $R_S \geq 10 \text{ k}\Omega$.

Po pominięciu elementów zewnętrznych /wyprowadzenia R_{tc} i C_{tc} otwarte/, wejście R_S może być wykorzystane jako wejście zegarowe dzielnika częstotliwości 2^N .

Wejście zerowania MR umożliwia zewnętrzne wyzerowanie dzielnika i zatrzymanie pracy oscylatora w dowolnym momencie. Tryb

pracy z automatycznym zerowaniem po włączeniu zasilania ustalony jest przez połączenie wejścia AR z U_{SS} . Wejście $\overline{3}Q/\overline{Q}$ umożliwia odwrócenie sygnału wyjściowego Q. Wejście Mode służy do przełączania trybu pracy: timer (jeden cykl)/oscylator (praca cykliczna).

DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE

Napięcie zasilania	U_{DD}	-0,5 V +20 V
Napięcie wejściowe	U_I	-0,5 V \pm U_{DD} + 0,5 V
Prąd wejściowy	I_I	\pm 10 mA
Zakres temperatur pracy	t_{amb}	0 \pm 70°C /MCY 74541N/ -40 \pm 85°C /MCY 64541N/
Zakres temperatur przechowywania	t_{stg}	-55 \pm 125°C
Temperatura lutowania:		
- ręcznego /max.4 s/		350°C
- automatycznego		270°C
Maksymalna moc strat	P_D	500 mW

PARAMETRY DYNAMICZNE

$t_{amb} = 25^\circ\text{C}$, $t_r = t_f = 20 \text{ ns}$, $C_L = 50 \text{ pF}$, $R_L = 200 \text{ k}\Omega$

Nazwa parametru	Symbol	Jedn.	Wartość		Warunki pomiaru U_{DD} [V]
			typ.	max.	
1	2	3	4	5	6
Czas propagacji z wejścia R_S do wyjścia Q przy podziale 2^8	t_{PHL} , t_{PLH}	μs	1,50	10,5	5
			0,60	3,6	10
			0,40	2,9	15
Czas narastania i czas opadania sygnału wyjściowego	t_{TLH} , t_{THL}	ns	100	200	5
			50	100	10
			40	80	15

PARAMETRY DYNAMICZNE c.d.

1	2	3	4	5	6
Pojemność wejściowa	C_I	pF	5	7,5	-
Min. szerokość impulsu zegarowego R_S	$t_{wmin.}$	ns	70	300	5
			30	150	10
			20	100	15
Min. szerokość impulsu zerowania MR	$t_{wmin.}$	ns	200	900	5
			100	300	10
			75	225	15
Częstotliwość max. zegara R_S	$f_{max.}$	MHz	1,5	-	5
			4,0	-	10
			6,0	-	15

WYMAGANIA DODATKOWE

Przechowywanie i transport wyrobu

Układy powinny być przechowywane w sposób zapewniający zwarcie elektryczne wszystkich wyprowadzeń. Zalecane jest stosowanie gąbki przewodzącej, folii aluminiowej lub innych materiałów przewodzących.

Montaż układów

Podczas montażu układów zalecane jest stosowanie obrączek uziemiających o rezystancji 1 M Ω do ziemi, uziemienie stołu montażowego, uziemienie narzędzi montażowych /jak lutownica itp./. Nie dozwolony jest montaż i demontaż układów pod napięciem na którymkolwiek z wyprowadzeń.

Układy aplikacyjne

Wszystkie nie wykorzystane wejścia powinny być połączone z masą / U_{SS} / lub zasilaniem / U_{DD} / odpowiednio do pełnionej funkcji logicznej.

PARAMETRY STATYCZNE

Nazwa parametru	Symbol	Jedn.	Wartość					Warunki pomiaru		
			t _{min.} ^{x)}	25°C			t _{max.} ^{x)}	U _o [V]	U _I [V]	U _{DD} [V]
				min.	typ.	max.				
1	2	3	4	5	6	7	8	9	10	11
Spoczynkowy prąd zasilania /U _{AR} = U _{DD} /	I _{DD}	μA	5	-	0,04	5	150	-	0; 5	5
			10	-	0,04	10	300	-	0; 10	10
			20	-	0,04	20	600	-	0; 15	15
			100	-	0,08	100	3000	-	0; 20	20
Prąd wyjściowy w stanie niskim	I _{OL}	mA	0,64	0,51	1	-	0,36	0,4	0; 5	5
			1,6	1,3	2,6	-	0,9	0,5	0; 10	10
			4,2	3,4	6,8	-	2,4	1,5	0; 15	15
Prąd wyjściowy w stanie wysokim	I _{OH}	mA	-0,64	-0,51	-1	-	-0,36	4,6	0; 5	5
			-2	-1,6	-3,2	-	-1,15	2,5	0; 5	5
			-1,6	-1,3	-2,6	-	-0,9	9,5	0; 10	10
			-4,2	-3,4	-6,8	-	-2,4	13,5	0; 15	15
Napięcie wyjściowe w stanie niskim	U _{OL}	V	0,05	-	0	0,05	0,05	-	0; 5	5
			0,05	-	0	0,05	0,05	-	0; 10	10
			0,05	-	0	0,05	0,05	-	0; 15	15
Napięcie wyjściowe w stanie wysokim	U _{OH}	V	4,95	4,95	5	-	4,95	-	0; 5	5
			9,95	9,95	10	-	9,95	-	0; 10	10
			14,95	14,95	15	-	14,95	-	0; 15	15

1	2	3	4	5	6	7	8	9	10	11
Napięcie zasilania przy automatycznym zerowaniu $/U_{AR} = 0V/$	U_{DDAR}	V	-	8,5	7,5	18	-	-	-	-
Spoczynkowy prąd zasilania przy $U_{AR} = 0V$	I_{DDAR}	μA	200 250 500	- - -	7 30 80	200 250 500	1200 1500 2000			5 10 15
Napięcie wejściowe w stanie niskim	U_{IL}	V	1,5 3 4	- - -	- - -	1,5 3 4	1,5 3 4	0,5;4,5 1;9 1,5;13,5	- - -	5 10 15
Napięcie wejściowe w stanie wysokim	U_{IH}	V	3,5 7 11	3,5 7 11	- - -	- - -	3,5 7 11	0,5;4,5 1;9 1,5;13,5	- - -	5 10 15
Prąd wejściowy	I_I	μA	$\pm 0,1$	-	$\pm 10^{-5}$	$\pm 0,1$	± 1	-	0;18	18

* $t_{min.} = 0^{\circ}C$, $t_{max.} = 70^{\circ}C$ dla MCY 74541N,

$t_{min.} = -40^{\circ}C$, $t_{max.} = 85^{\circ}C$ dla MCY 64541N.

Uwaga: Wszystkie nie wykorzystane wejścia powinny być odpowiednio spolaryzowane poprzez podłączenie do U_{SS} lub U_{DD} .

INSTYTUT TECHNOLOGII ELEKTRONICZNEJ

Al. Lotników 32/46

02-668 Warszawa

tel. 435401

tlx 815647

Druk ZOINTE ITE zam. 107/84 n. 1000

Cena zł

PRAWO REPRODUKCJI ZASTRZEŻONE

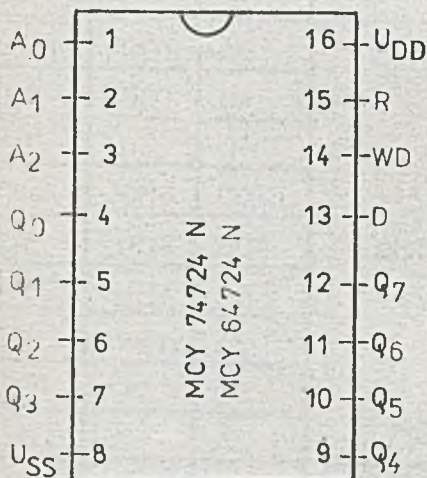
Czerwiec 1984

OŚMIOBITOWY ADRESOWALNY PRZERZUTNIK
TYPU ZATRZASK /LATCH/

MCY 74724N
MCY 64724N

MCY 74724N MCY 64724N zawiera 8 przerzutników typu zatrzaśk /latch/ z niezależnymi wyjściami równoległymi $Q_0 + Q_7$, jednym wspólnym szeregowym wejściem danych D, 3-bitowym binarnym wejściem adresowym $A_0 + A_2$ / A_0 - LSB, A_2 - MSB/ oraz wspólnym wejściem zerującym R i wspólnym wejściem zezwolenia zapisu WD. Układ jest przeznaczony do pracy w układach buforów, demulti-plekserów, konwerterów analogowo-cyfrowych itp.

- obudowa plastikowa 16-wyprowadzeniowa CE71,
- parametry statyczne typowe, jak dla serii MCY 74000N, MCY 64000N.



WD	R	Komórka adresowana	Komórki nieadresowane
0	0	powtarza dane z wejścia D	pamięta poprzedni stan
0	1	powtarza dane z wejścia D, Działają jako demultiplikser 1 z 8	"0"
1	0	Pamięta poprzedni stan	
1	1	"0"	"0"

WSTĘPNA INFORMACJA TECHNICZNA

PARAMETRY DYNAMICZNE

$t_{amb} = 25^{\circ}C$, $t_r = t_f = 20$ ns, $C_L = 50$ pF, $R_L = 200$ k Ω /

Parametr		Symbol	Jedn.	Wartość		U _{DD} V
				typ.	max	
Czas propagacji	"D" do wyjścia	t_{PLH} t_{PHL}	ns	200	400	5
				75	150	10
				50	100	15
	"WD" do wyjścia			200	400	5
				80	160	10
				60	120	15
	/zerowanie/ "R" do wyjścia /tylko t_{PHL} /			175	350	5
				80	160	10
				65	130	15
	Adres do wyjścia			225	450	5
				100	200	10
				75	150	15
Czas transmisji przy przejściu z poziomu wys. na niski Czas transmisji przy przejściu z poziomu niskiego na wysoki		t_{THL} t_{TLH}	ns	100	200	5
				50	100	10
				40	80	15
Minimalny czas trwania impulsu	danych	t_{wMIN}	ns	100	200	5
				50	100	10
				40	80	15
	adresu			200	400	5
				100	200	10
				65	125	15
	zerowania			75	150	5
				40	75	10
				25	50	15
Czas ustalania dane/zezwo- lenie zapisu		t_{setup}	ns	50	100	5
				25	50	10
				20	35	15
Czas przetrzymywania dane/zezwo- lenie zapisu		t_{hold}	ns	75	150	5
				40	75	10
				25	50	15
Pojemność wejściowa		C_I	pF	5	7.5	-

INSTYTUT TECHNOLOGII ELEKTRONOWEJ
Al. Lotników 32/46, 02-668 Warszawa
Tel. 435401, Tlx 815647
Czerwiec 1985 /dodruk/ Cena 20 zł

PRAWO REPRODUKCJI ZASTRZEŻONE

Druk ZWIĘTE IPE zam. /85 n.

PROFESJONALNE UKŁADY CMOS
/karty katalogowe do nabycia w ZOINTE^{x/}/

MCY 74XXXN	Układy logiczne CMOS	cena 40 zł
MCY 74000N	Bramki logiczne CMOS	100
74001N		
74002No		
74011No		
74012N		
74023No		
74025N		
74071No		
74072No		
74073N		
74075N		
74081No		
74082N		
MCY 74007No	Dwukrotna para komplementarna z inwerterem	80
MCY 74008N	4-bitowy pełny sumator równoległy	60
MCY 74013N	Przerzutniki CMOS	40
74027No		
MCY 74016N	Bilateralne klucze analogowo-cyfrowe MOS Poczwórny klucz analogowy/multiplexer	60
MCY 74017No	Synchroniczne liczniki CMOS	140
74022N		
MCY 74019No	Poczwórny dwukanałowy selektor danych/multi- plekser/	60
MCY 74020N	14- i 12-stopniowe liczniki binarne CMOS	80
MCY 74028N	Dekoder kodu BCD na kod dziesiętny	100
MCY 74029No	4-bitowy uniwersalny licznik CMOS	80
MCY 74030No	Czterokrotna bramka exclusive -OR, -NOR	20
74077N		
MCY 74035N	Czterobitowy uniwersalny rejestr przesuwiający	100
MCY 74046N	Pętla synchronizacji fazowej /PLL/	120
MCY 74047N	Monostabilne i astabilne multiwibratory CMOS	120

x/

Pełny adres:

Instytut Technologii Elektronowej

Zakładowy Ośrodek Informacji

Naukowej, Technicznej i Ekonomicznej

Dział Informacji i Dokumentacji

Al. Lotników 32/46 /bl.VI, pok.110, tel.435401...9 w.450/
02-658 Warszawa

0	MCY 74049N 74050N	Sześciokrotne bufory CMOS	cena 40 zł
0	MCY 74051N 74052N 74053N	Układy multiplekserów/demultiplekserów CMOS	120
	MCY 74059N	Programowany dzielnik częstotliwości	100
	MCY 74060N	14-stopniowy asynchroniczny licznik binarny z oscylatorem	100
0	MCY 74066N	Bilateralne klucze analogowo-cyfrowe CMOS	40
0	MCY 74069N	Sześciokrotny inwerter CMOS	60
0	MCY 74093N	Bramka logiczna CMOS: czterokrotna dwuwęściowa bramka NAND <u>Schmitta</u>	80
	MCY 74094N	8-bitowe szeregowo-równoległe i szeregowo-szeregowe statyczne rejestry przesuwające CMOS	100
0	MCY 740102N 740103N	8-stopniowe synchroniczne rewersyjne liczniki CMOS	60
	MCY 740114N	Pamięć statyczna RAM-CMOS 64 bity	80
0	MCY 74512N 74520N	Synchroniczne liczniki CMOS	100
0	MCY 74541N	Timer programowany	80
0	MCY 74724N	Ośmiobitowy adresowalny przerzutnik typu za-trzask /latch/	20

