

380-

# NOWOŚCI

1988



**INSTYTUT TECHNOLOGII  
ELEKTRONOWEJ**

02-668 Warszawa POLAND

Al. Lotników 32/46

phone: 43 54 01...9, 43 62 81 telex: 815 647

1822

1822







## SIM51 SYMULATOR PROGRAMOWY UKŁADU MCY 78c31

Debug									
DEBUG	Sfreg	R-Bank	IntMem	ExtMem	Code	BitMem	Go	Deass	Quit
SFR		Bank 0		Internal Data Memory					
PC 0000	ACC 00	00000000	R0 00	00	00	00	00	00	00
SP 07	B 00	00000000	R1 00	08	00	00	00	00	00
DPH 00	PSW 00	00000000	R2 00	10	00	00	00	00	00
DPL 00	P0 FF	11111111	R3 00	18	00	00	00	00	00
TMOD 00	P1 FF	11111111	R4 00	20	00	00	00	00	00
TH0 00	P2 FF	11111111	R5 00	28	00	00	00	00	00
TLO 00	P3 FF	11111111	R6 00	30	00	00	00	00	00
TH1 00	IP 00	00000000	R7 00	38	00	00	00	00	00
TL1 00	IE 00	00000000							
SBUF 00	TCON 00	00000000							
PCON 00	SCON 00	00000000							
			MF-Soft.	>>> Simulator for 8051 <<<					
			ITE						
			(c)1987						
			Code Memory						
			0000	C3	E6	97	F6	08	09
			0008	30	D2	00	22	00	00
			0010	00	00	00	00	00	00
			0018	00	00	00	00	00	00
			0020	00	00	00	00	00	00
			0028	00	00	00	00	00	00
			0030	00	00	00	00	00	00
			0038	00	00	00	00	00	00
Addr -- Code -- Mnen -- Cycle									
0000	C3	CLR	C						
0001	E6	MOV	A,@R0						
0002	97	SUBB	A,@R1						
0003	F6	MOV	@R0,A						

Help G:Go F10:Step B:Set Breaks    Space>User Break    R:Reset C:Cycle    esc: End

Help G:Go F10:Step B:Set Breaks Space:User Break R:Reset C:Cycle esc: End

Wizualizacja stanu procesora MCY78c31 na ekranie komputera



Symulator programowy SIM51 jest elementem opracowywanego w ITE zestawu narzędzi uruchomieniowych dla systemów mikroprocesorowych rodziny 51.

Symulator programowy SIM51 służy do testowania programów napisanych dla systemów mikroprocesorowych, w których zastosowano jednostrukturalny mikrokomputer MCY 78c31. SIM51 umożliwia symulację pełnej listy rozkazowej tego mikrokomputera w jego maksymalnie możliwym obszarze pamięci (64 Kbajty pamięci programu, 64 Kbajty pamięci zewnętrznej RAM, 384 bajty pamięci wewnętrznej RAM), wykorzystując w tym celu komputer osobisty zgodny z IBM/PC. Narzędzie to jest bardzo przydatne w procesie przygotowawczym do uruchamiania systemów mikrokomputerowych, ponieważ umożliwia przetestowanie całych programów lub jego fragmentów niezależnie od docelowego środowiska, tzn. poza projektowanym systemem mikrokomputerowym.

Symulator programowy SIM51 posiada rozszerzony zakres funkcji, jakie spełnia typowy symulator. SIM51 przedstawia sobą zintegrowany pakiet, którego elementami są:

- podstawowe jądro symulatora, które realizuje symulację listy rozkazowej układu MCY 78c31,
- system przerwania oraz pracy krokowej symulacji,
- część realizująca okienkową wizualizację, analizę i manipulację stanu procesora, pamięci i symulowanego programu,
- deassembler programu, umieszczonego w pamięci symulatora,
- edytor programów źródłowych,
- assembler i linker, realizujące modułową asemblację i konsolidację programów utworzonych edytorem,
- dostęp do systemu operacyjnego komputera i programów zgromadzonych na dyskietkach w celach serwisowych i pomocniczych.



System obsługi symulatora polega na wyborze poleceń umieszczonych w menu, wspomaganym opisami pomocniczymi. Dla wizualizacji danych wykorzystano system okienkowy. Dzięki temu proces obsługi symulatora znacznie uprościł się, a użytkownik ma możliwość stałego obserwowania stanu procesora i wybranego obszaru pamięci.

Typowy proces tworzenia i testowania programów za pomocą symulatora programowego SIM51 wygląda następująco:

1. start symulatora SIM51,
2. ustawienie parametrów dla edytora, asemblera i linkera rozkazem PATH,
3. wejście w edytor rozkazem EDIT oraz edycja programu źródłowego,
4. wywołanie asemblera i linkera rozkazem ASMLNK,
5. załadowanie kodu wynikowego w obszar symulowanej pamięci programu rozkazem LOAD,
6. przegląd i zmiana zawartości komórek pamięci i rejestrów rozkazami podmenu DEBUG,
7. ustawienie punktów zatrzymania symulacji,
8. start symulacji rozkazem GO.

Korekty symulowanego programu można dokonać bezpośrednio przez zmianę zawartości komórek pamięci programu lub przez zmianę programu źródłowego przy pomocy zintegrowanego edytora i ponowną asemblację i konsolidację.

INSTYTUT TECHNOLOGII ELEKTRONOWEJ

AL. Lotników 32/46

02-668 Warszawa

Tel. 43-54-01

Tlx 815647

Maj 1988

Cena 40 zł

DRUK ZOINTE ITE zam. 55/88 n. 300

PRAWO REPRODUKCJI ZASTRZEŻONE



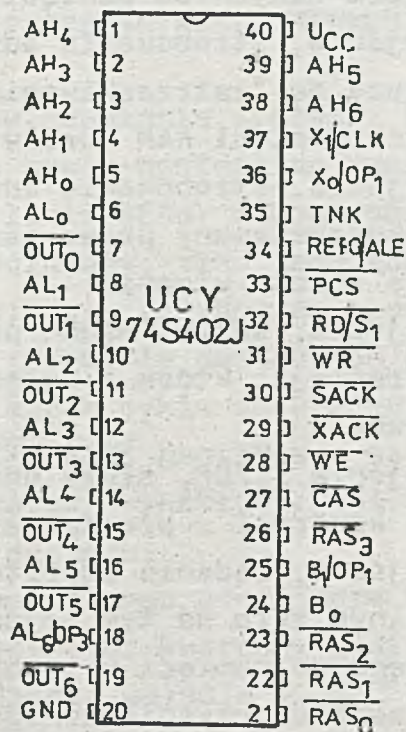


## KONTROLER PAMIĘCI DYNAMICZNEJ RAM

UCY 74S402J

Układ UCY 74S402J pełni funkcję kontrolera pamięci dynamicznej RAM w 8-bitowych systemach mikroprocesorowych. Przeznaczony jest do pracy w elektronicznym sprzęcie profesjonalnym. Kontroler wytwarza wszystkie sygnały niezbędne do bezpośredniej współpracy mikroprocesorów MCY 7880 i 8085 z pamięciami dynamicznymi RAM 4 i 16 kbitowymi z multipleksowanym adresem, takimi jak: MCY 7116 i MCY 7161.

Układ umożliwia odświeżanie pamięci przez mikroprocesor bądź przez wewnętrzny zegar układu. Kontroler może sterować i odświeżać do 4 banków pamięci o sumarycznej pojemności 64 kbajtów, słów - max. 16-bitowych - co odpowiada 64 układom MCY 7116.



Rys. 1. Rozkład wyprowadzeń



## Oznaczenia wyprowadzeń

- $AL_0 - AL_6/OP_3$  - wejścia młodszych bitów adresu. Sygnały te po przejściu przez multiplekser są adresami wiersza pamięci RAM. Wejście  $AL_6/OP_3$  służy dodatkowo do selekcji modu 4 k;
- $AH_0 - AH_6$  - wejścia starszych bitów adresu. Sygnały te po przejściu przez multiplekser są adresami kolumny pamięci RAM. W modzie 4 k wyjście  $\overline{OUT}_6$  może sterować wejście  $\overline{CS}$  pamięci RAM;
- $\overline{OUT}_0 - \overline{OUT}_6$  - wyjścia sterujące wejściami adresowymi pamięci RAM;
- $\overline{WE}$  - wyjście, zezwolenie zapisu. Sygnał steruje zapisem danych do pamięci RAM;
- $\overline{CAS}$  - wyjście, strobowanie adresu kolumny. Sygnał służy do "zatrzaszkiwania" w blokach sterujących pamięci RAM adresu kolumny;
- $\overline{RAS}_0 - \overline{RAS}_3$  - wyjścia, strobowanie adresu wiersza. Sygnał wykorzystywany przez pamięć RAM do zatrzaśnięcia adresu wiersza;
- $B_0, B_1/OP_1$  - wejścia, adres banku pamięci. Sygnały te określają, które z wyjść  $\overline{RAS}_0 - \overline{RAS}_3$  są aktywne.  
Wejście  $B_1/OP_1$  służy dodatkowo do selekcji modu kontroli z przyspieszonym odczytem;
- $\overline{RD}/S_1$  - wejście, żądanie odczytu pamięci. W modzie normalnym zero na tym wejściu oznacza żądanie dostępu do pamięci w trybie odczytu.  
W modzie przyspieszonego odczytu wejście sterowane jest sygnałem  $S_1$  z mikroprocesora 8085. Żądanie odczytu jest w tym modzie określone przez stan wysoki na  $S_1$  przy opadającym zboczach sygnału ALE;
- $\overline{WR}$  - wejście, żądanie cyklu zapisu do pamięci, zero na tym wejściu oznacza żądanie dostępu do pamięci w trybie zapisu;

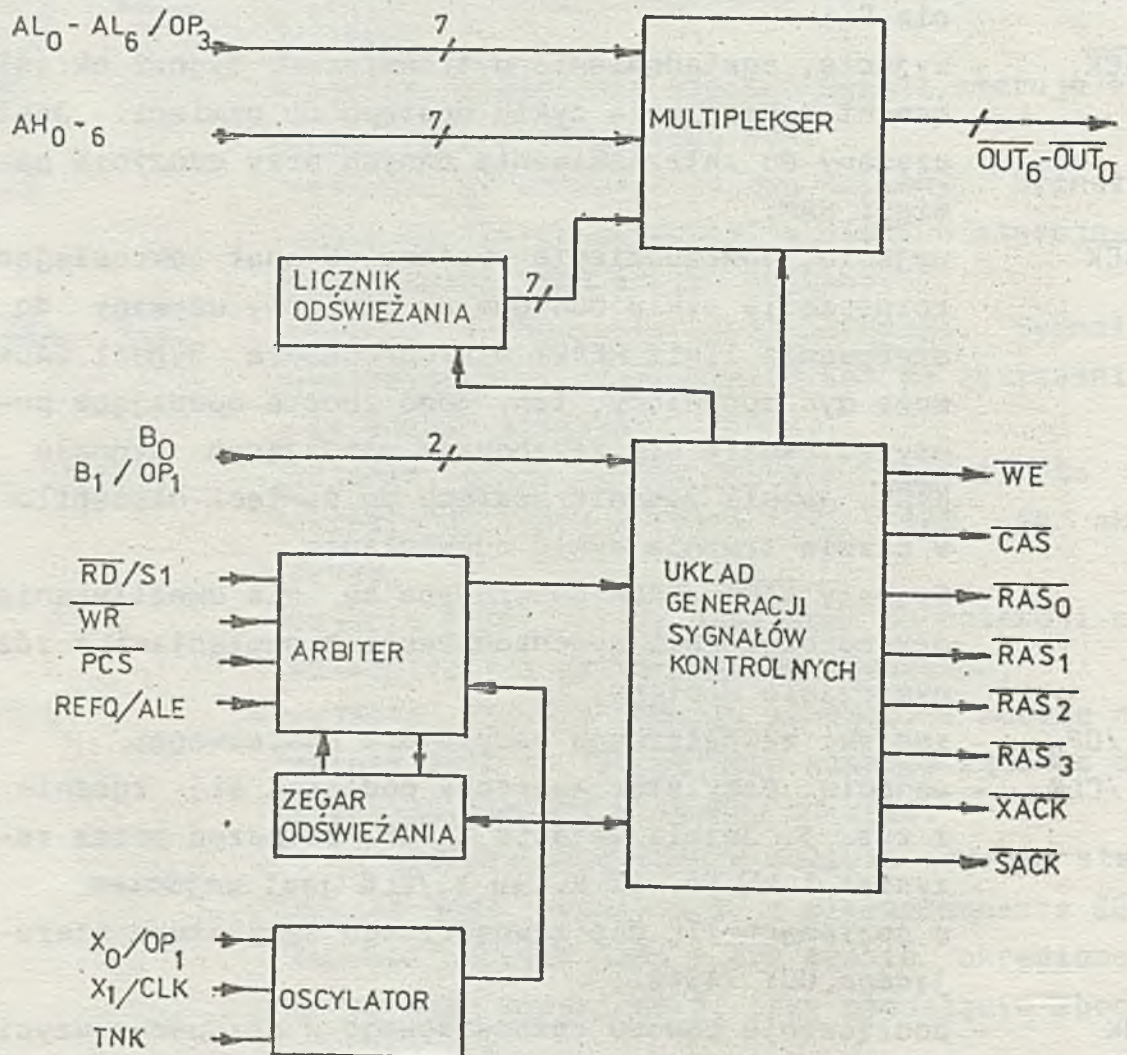


- $\overline{PCS}$  - wejście, zabezpieczenie wyboru układu. Sygnał służy do wyboru bloku pamięci, jeżeli mikroprocesor steruje więcej niż jeden układ UCY 74S402. Żądanie dostępu do pamięci jest uwzględnione przez układ, tylko wtedy, gdy na wejściu  $\overline{PCS}$  jest zero logiczne;
- $REFQ/\overline{ALE}$  - wejście, żądanie odświeżenia. Jedynka na tym wejściu powoduje wykonanie przez kontroler cyklu odświeżenia pamięci. W modzie przyspieszonego odczytu wejście to, na które podawany jest sygnał  $\overline{ALE}$ , służy do strobowania zapisu w wewnętrznym przerzutniku stanu wejścia  $S_1$ ;
- $\overline{XACK}$  - wyjście, powiadomienie o transferze. Sygnał określa moment zakończenia cyklu dostępu do pamięci. Jest używany do zatraskiwania danych przy odczycie pamięci RAM;
- $\overline{SACK}$  - wyjście, powiadomienie systemu. Sygnał określający rozpoczęcie cyklu dostępu do pamięci, używany do sterowania linii  $\overline{READY}$  mikroprocesora. Sygnał  $\overline{SACK}$  może być opóźniony, tzn. jego zbocze opadające pokrywać będzie się ze zboczem opadającym sygnału  $\overline{XACK}$ , jeżeli żądanie dostępu do pamięci nastąpiło w czasie trwania cyklu odświeżania. Sygnały  $\overline{XACK}$ ,  $\overline{SACK}$  generowane są dla umożliwienia mikroprocesorowi synchronizacji z pamięciami o różnym czasie dostępu;
- $X_0/OP_2$  - zaciski zewnętrznego oscylatora kwarcowego;
- $X_1/CLK$  - wejście. Oscylator kwarcowy podłącza się zgodnie z rys. 3. Jeżeli wejście  $X_0/OP_2$  połączyć przez rezystor 1 k $\Omega$  do +12 V, to  $X_1/CLK$  jest wejściem o poziomach TTL dla zewnętrznego oscylatora sterującego UCY 74S402;
- $TNK$  - podłączenie obwodu rezonansowego w przypadku użycia kwarcu overtonowego (rys. 3);
- $U_{CC}$  - zasilanie 5V $\pm$ 5%;
- $GND$  - masa 0 V.



# DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE

Napięcie zasilania	$U_{CC}$	$-0,5 \div 7$	V
Napięcie wejściowe	$U_I$	$-1 \div 5,25$	V
Temperatura otoczenia w czasie pracy	$t_{amb}$	$0 \div 70$	$^{\circ}C$
Temperatura przechowywania	$t_{stg}$	$-55 \div 125$	$^{\circ}C$
Rezystancja termiczna złącze-otoczenie	$R_{thj-a}$		K/W
Temperatura złącza	$t_j$	150	$^{\circ}C$



Rys. 2. Schemat blokowy układu



ELEKTRYCZNE PARAMETRY CHARAKTERYSTYCZNE ( $U_{CC} = 5V \pm 5\%$ , jeśli nie podano inaczej)

Nazwa parametru	Symbol	Jedn.	Wartość		Warunki pomiaru
			min.	max.	
1	2	3	4	5	6
Napięcie wejściowe w stanie niskim (wszystkie wejścia)	$U_{IL}$	V		0,8	$U_{CC} = 5 \text{ V}$
Napięcie wejściowe w stanie wysokim (wszystkie wejścia)	$U_{IH}$	V	2,0		$U_{CC} = 5 \text{ V}$
Prąd wejściowy w stanie wysokim (wszystkie wejścia)	$I_{IH}$	$\mu\text{A}$		40	$U_{CC} = 5,25 \text{ V}$ $U_I = 5,25 \text{ V}$
Prąd wejściowy w stanie niskim $X_1/\text{CLK}$ (pozostałe wejścia)	$-I_{IL}$	mA		2,0 0,32	$U_{CC} = 5,25 \text{ V}$ $U_I = 0,45 \text{ V}$
Napięcie wyjściowe w stanie niskim $\overline{\text{SACK}}, \overline{\text{XACK}}$ (pozostałe wyjścia)	$U_{OL}$	V		0,45 0,45	$U_{CC} = 4,75 \text{ V}$ $I_{OL} = 5 \text{ mA}$ $I_{OL} = 3 \text{ mA}$
Napięcie wyjściowe w stanie wysokim $\overline{\text{SACK}}, \overline{\text{XACK}}$ (pozostałe wyjścia)	$U_{OH}$	V	2,4 2,6		$U_{CC} = 4,75 \text{ V}$ $I_{OH} = -1 \text{ mA}$



ELEKTRYCZNE PARAMETRY CHARAKTERYSTYCZNE, c.d.

1	2	3	4	5	6
Prąd zasilania	$I_{CC}$	mA		250	$U_{CC} = 5,25 \text{ V}$
Ujemne napięcie wejściowe (wszystkie wejścia)	$-U_{IL}$	V		1,0	$U_{CC} = 5 \text{ V}$ $-I_I = 5 \text{ mA}$
Okres oscylatora/zegara	$t_p^{1)}$	ns	40	54	rys. 6
Czas trwania cyklu	$t_{RC}$	ns	$10t_p - 30$	$12t_p$	rys. 6
Czas trzymania adresu wiersza	$t_{RAH}^{2)}$	ns	$t_p - 10$		rys. 6
Czas ustalenia adresu wiersza	$t_{ASR}^{2)}$	ns	$t_{pH}$		rys. 6
Czas trzymania adresu kolumny	$t_{CAH}^{2)}$	ns	$5t_p$		rys. 6
Czas ustalenia adresu kolumny	$t_{ASC}^{2)}$	ns	$t_p - 35$		rys. 6
Opóźnienie $\overline{RAS}$ $\overline{CAS}$	$t_{RCD}$	ns ns	$2t_p - 10$ $2t_p - 10$	$2t_p + 30$ $2t_p + 45$	rys. 6 obciążenie 32 RAM obciążenie 64 RAM



ELEKTRYCZNE PARAMETRY CHARAKTERYSTYCZNE, c.d.

1	2	3	4	5	6
Czas ustalenia $\overline{WE}$ względem $\overline{CAS}$	$t_{WCS}$	ns	$t_p - 40$		rys. 6
Czas trzymania $\overline{RAS}$ względem $\overline{CAS}$	$t_{RSH}^{2)}$	ns	$5t_p - 30$		rys. 6
Szerokość impulsu $\overline{CAS}$	$t_{CAS}$	ns ns	$5t_p$ $5t_p - 30$		rys. 6 obciążenie 32 RAM obciążenie 64 RAM
Odstęp impulsów $\overline{RAS}$	$t_{RP}$	ns	$4t_p - 30$		rys. 6
Czas trzymania $\overline{WE}$ względem $\overline{CAS}$	$t_{WCH}^{3)}$	ns ns	$5t_p - 20$ $5t_p - 35$		rys. 6 obciążenie 32 RAM obciążenie 64 RAM
Odstęp pomiędzy wewnętrznymi generowanymi cyklami odświeżania	$t_{REF}$	ns ns	$548t_p$ $264t_p$	$576t_p$ $288t_p$	rys. 6 pamięć 4 k pamięć 16 k
Opóźnienia $\overline{RD}, \overline{WR} \rightarrow \overline{RAS}$	$t_{CR}$	ns	$t_{pH} + 30$	$t_{pH} + t_p + 75$	rys. 6
Opóźnienia $\overline{RD}, \overline{WR} \rightarrow \overline{CAS}$	$t_{CC}$	ns ns	$t_{pH} + 2t_p + 25$ $t_{pH} + 2t_p + 25$	$t_{pH} + 3t_p + 85$ $t_{pH} + 3t_p + 100$	rys. 6 obciążenie 32 RAM obciążenie 64 RAM



ELEKTRYCZNE PARAMETRY CHARAKTERYSTYCZNE, c.d.

1	2	3	4	5	6
Opóźnienie $\overline{\text{REFQ}} \rightarrow \overline{\text{RAS}}$	$t_{\text{RFR}}$	ns	$1,5t_p + 30$	$2,5t_p + 100$	rys. 6
Czas trzymania adresu $A_0 - A_{15}$ względem $\overline{\text{WR}}$ i $\overline{\text{RD}}$	$t_{\text{AS}}^{4)}$	ns	0		rys. 6
Opóźnienia $\overline{\text{WR}}, \overline{\text{RD}} \rightarrow \overline{\text{SACK}}$	$t_{\text{CA}}$	ns		$t_p + 40$	rys. 6
Opóźnienia $\overline{\text{WR}}, \overline{\text{RD}} \rightarrow \overline{\text{SACK}}$ i $\overline{\text{XACK}}$ (zbocze narastające)	$t_{\text{CK}}$	ns		30	rys. 6
Odstęp sygnałów $\overline{\text{WR}}$ i $\overline{\text{RD}}$ od narastającego zbocza $\overline{\text{SACK}}$	$t_{\text{KCH}}$	ns	10		rys. 6
Czas ustalenia sygnałów $\overline{\text{WR}}$ i $\overline{\text{RD}}$ względem zbocza narastającego zegara	$t_{\text{SC}}$	ns	15		rys. 6
Odstęp $\overline{\text{CAS}} \rightarrow \overline{\text{XACK}}$	$t_{\text{CX}}$	ns ns	$5t_p - 25$ $5t_p - 40$	$5t_p + 20$ $5t_p + 20$	rys. 6 obciążenie 32 RAM obciążenie 64 RAM



## ELEKTRYCZNE PARAMETRY CHARAKTERYSTYCZNE, c.d.

1	2	3	4	5	6
Opóźnienie $\overline{XACK} \rightarrow \overline{CAS}$	$t_{ACK}$	ns	10		rys. 6
Szerokość impulsu $\overline{XACK}$	$t_{XW}^{5)}$	ns	$2t_p - 25$		rys. 6
Szerokość impulsu REFQ	$t_{LL}$	ns	20		rys. 6
Czas trzymania sygnałów $\overline{RD}$ , $\overline{WR}$ i $\overline{PCS}$ względem $\overline{RAS}$	$t_{CHS}$	ns	0		rys. 6
Opóźnienie $\overline{WR}$ $\overline{WE}$ (zbocze narastające)	$t_{WW}^{3)}$	ns	8	50	rys. 6
Czas ustalenia $S_1$ względem ALE	$t_{AL}$	ns	40		rys. 6
Czas trzymania $S_1$ względem ALE	$t_{LA}$	ns	$2t_p + 40$		rys. 6



ELEKTRYCZNE PARAMETRY CHARAKTERYSTYCZNE, c.d.

1	2	3	4	5	6
Czas trwania stanu niskiego zegara zewnętrznego	$t_{PL}$	ns	15		rys. 6
Czas trwania stanu wysokiego zegara zewnętrznego	$t_{PH}$	ns	22		rys. 6

1) Minimalny okres zegara określony jest parametrami dynamicznymi układu. Maksymalny okres zegara (54 ns) określony jest przez maksymalny okres odświeżania pamięci RAM, który wynosi 2 ms dla każdej komórki. Jeżeli nie wymaga się odświeżenia pamięci, układ może pracować z dowolnie niską częstotliwością zegara.

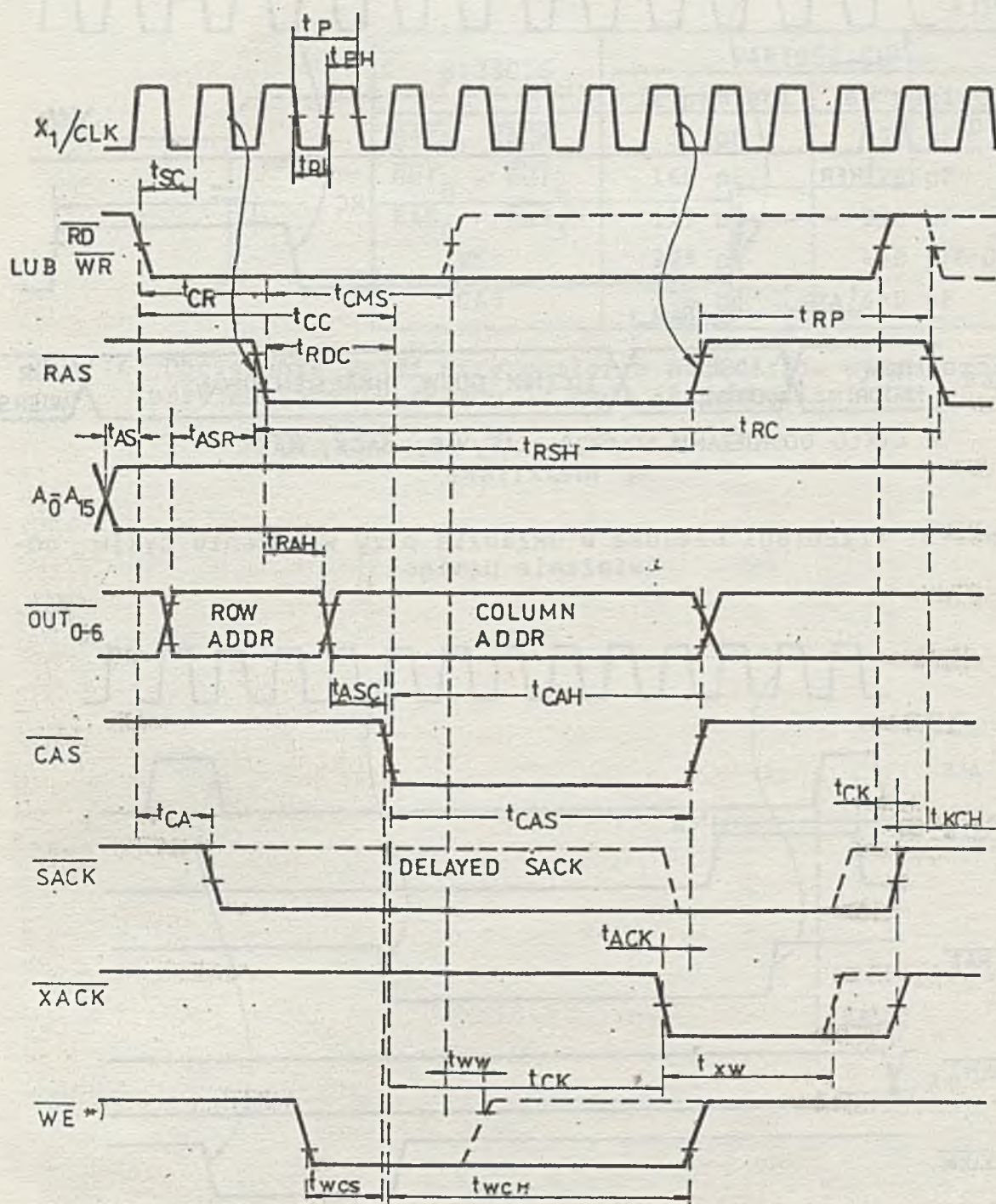
2) Czasy te są prawdziwe, jeżeli przez cały czas cyklu dostępu pamięci adres podawany przez mikroprocesor jest stabilny. Układ UCY 74S402 nie zawiera przerzutników zapamiętujących stan wejść adresowych.

3) Sygnał  $\overline{WE}$  przechodzi do stanu wysokiego w momencie określonym przez  $t_{WW}$  bądź  $t_{WCH}$  (w zależności od tego, który wystąpi wcześniej).

4) Jeżeli  $t_{AS}$  będzie mniejszy od zera, to funkcjonowanie układu nie zostanie zakłócone - jedynie czas  $t_{ASR}$  odpowiednio zmniejszy się.

5)  $t_{xw}$  ma sens, jeżeli już wcześniej znikły sygnały  $\overline{RD}$  bądź  $\overline{WR}$ , jeśli nie - sygnały  $\overline{XACK}$  i  $\overline{SACK}$  trwają aż do zakończenia  $\overline{RD}$  lub  $\overline{WR}$  i wówczas moment zakończenia  $\overline{SACK}$  i  $\overline{XACK}$  określa czas  $t_{CK}$ .

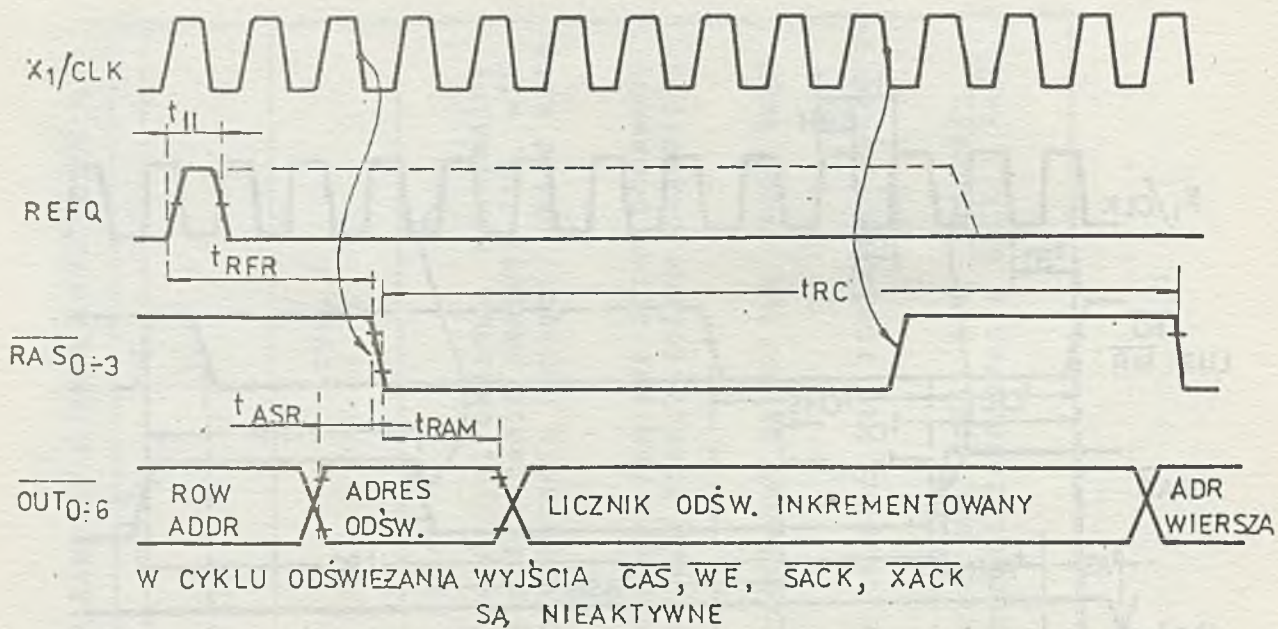




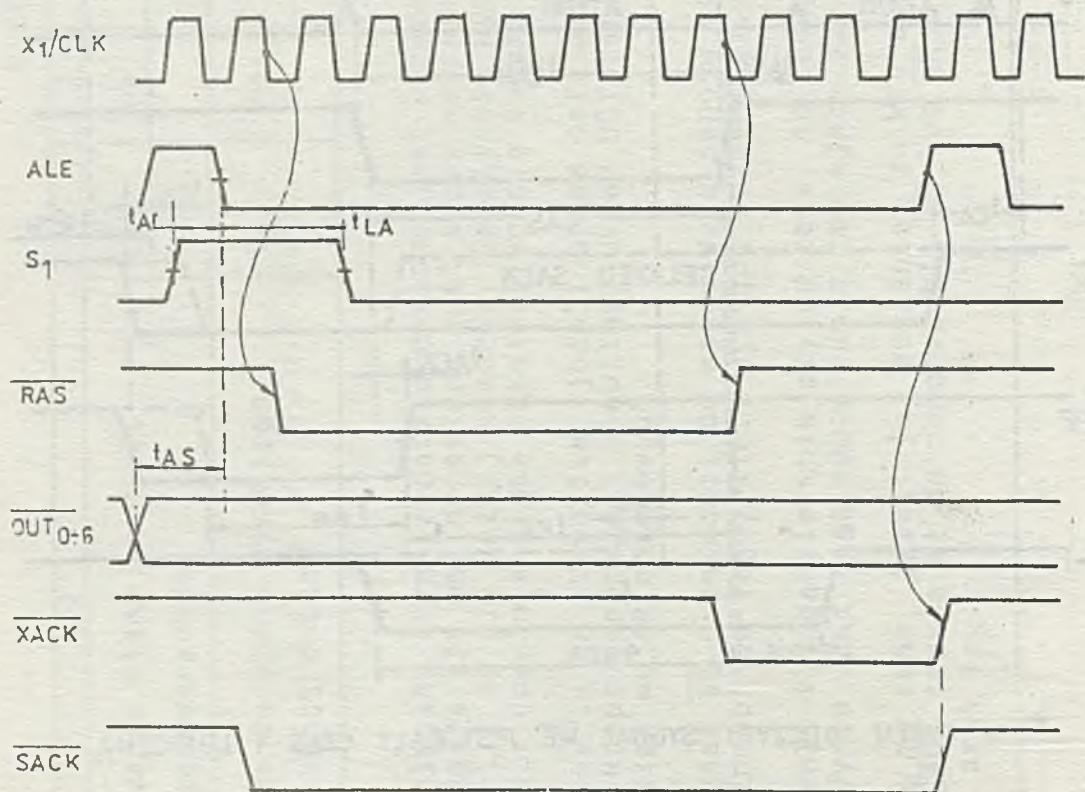
\* W CYKLU ODCYTU SYGNAŁ  $\overline{WE}$  JEST CAŁY CZAS 1 LOGICZNA,

Rys. 3. Przebiegi czasowe w układzie przy wykonywaniu normalnego cyklu zapisu lub odczytu pamięci





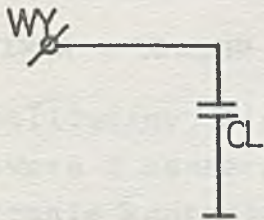
Rys. 4. Przebiegi czasowe w układzie przy wykonaniu cyklu odświeżania pamięci



POZOSTAŁE SYGNAŁY I CZASY JAK W NORMALNYM CYKLU ODCZYTU

Rys. 5. Przebiegi czasowe w układzie przy wykonaniu cyklu odczytu w trybie z przyspieszonym odczytem (współpraca z mikroprocesorem 8085)





WYJŚCIE	WARTOŚĆ CL	
	32 pamięci	64 pamięci
$\overline{\text{SACK}}, \overline{\text{XACK}}$	30 pF	30 pF
$\overline{\text{OUT}}_0 - \overline{\text{OUT}}_6$	160 pF	320 pF
$\overline{\text{RAS}}_0 - \overline{\text{RAS}}_3$	115 pF	230 pF
WE	224 pF	450 pF
CAS	320 pF	640 pF

Rys. 6. Obciążenie wyjść przy pomiarze parametrów dynamicznych przy obciążeniu układu 32 bądź 64 pamięciami RAM



INSTYTUT TECHNOLOGII ELEKTRONOWEJ

Al. Lotników 32/46  
02-668 Warszawa

Tel. 435401  
Tlx 815647

Marzec 1988  
Cena 140 zł

DRUK ZOINTE ITE zam. 49/88 n. 300

PRAWO REPRODUKCJI ZASTRZEŻONE





DRIVER - SENSOR

ULY 7934J

Monolityczny, bipolarny układ scalony ULY 7934J pełni funkcję drivera i sensora. Przeznaczony jest głównie do stosowania w sprzęcie kontrolno-pomiarowym sterowanym komputerem.

Układ drivera wymusza na swoim wyjściu napięcie, które co do wartości równe jest odpowiedniemu napięciu wejściowemu. Układ sensora daje informację w postaci sygnałów logicznych o wartości napięcia wejściowego.

Układ drivera może znajdować się w dwóch rodzajach pracy: w stanie aktywnym, jako układ wymuszający napięcie, oraz w stanie spoczynku - wyjścia drivera są w stanie wysokiej impedancji. Napięcie wyjściowe w stanie aktywnym odpowiada odpowiedniemu napięciu podanemu na jedno z czterech wejść. Wybór wejścia jest dokonywany poprzez podanie sygnałów na wejścia i zapamiętywane w rejestrze stanu układu. Sygnały sterujące mają poziom TTL. Napięcia odniesienia dla drivera są połączone w dwie pary /A i B/, a każda para ma "wysoki" i "niski" poziom. Wartość napięć wejściowych /wyjściowych drivera/ wynosi od -8 V do 16 V.

Napięcia odniesienia drivera służą także do wymuszania odpowiedniego napięcia sterującego źródła prądowe - jedno o prądzie dodatnim, drugie - o prądzie ujemnym.

Układ sensora jest zbudowany z dwóch komparatorów sprawdzających, czy napięcie wejściowe leży poniżej napięcia odniesienia SL, czy powyżej napięcia SH, czy też pomiędzy nimi. Napięcia odniesienia są podzielone w pary A i B i podawane na wejścia oznaczone SLA, SLB, SHA i SHB.

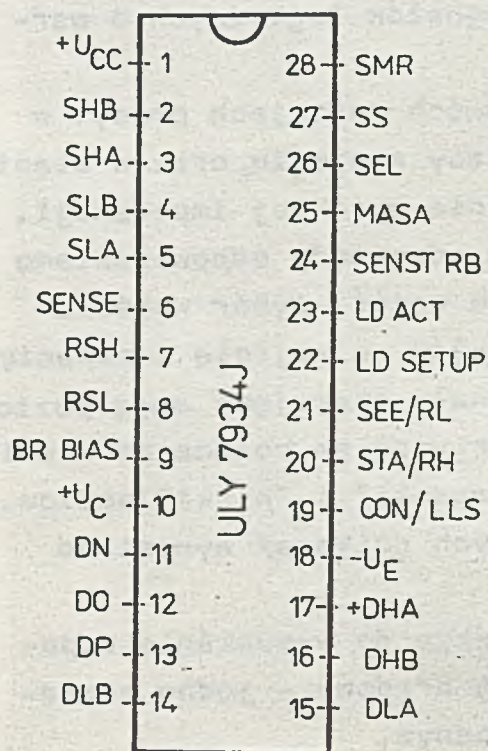
---

## WSTĘPNA INFORMACJA TECHNICZNA

---



Zakres napięć wynosi  $-8\text{ V} + +16\text{ V}$ . Wynik komparacji może zostać zapamiętany w odpowiednim rejestrze i przeniesiony na wyjście oznaczone SEL, SS i SMR.



Rys.1. Rozkład wyprowadzeń

- DHA/17/,  
DLA/15/ - napięcia odniesienia A drivera
- DHB/16/,  
DLB/14/ - napięcia odniesienia B drivera
- SHA/3/,  
SLA/5/ - napięcia odniesienia A sensora
- SHB/2/,  
SLB/4/ - napięcia odniesienia B sensora
- SENSE/6/ - napięcie wejściowe sensora
- RSH/7/ - źródło prądu ujemnego
- RSL/8/ - źródło prądu dodatniego
- DO/12/ - wyjście drivera
- DN/11/ - wyjście drivera sterujące bazę tranzystora NPN
- DP/13/ - wyjście drivera sterujące bazę tranzystora PNP
- BR BIAS/9/ - wejście zwiększające wydajność prądową drivera
- SENST RB/24/,  
LD ACT/23/,  
LD SETUP/22/ - wejścia strobujące o poziomach TTL
- CON/LLS/19/,  
STA/RH/20/,  
SEE/RL/21/ - wejścia informacyjne o poziomach TTL
- SEL/26/,  
SS/27/,  
SMR/28/ - wyjścia cyfrowe komparatora o poziomach TTL
- U<sub>CC</sub>/1/ - napięcie zasilania +5 V
- U<sub>C</sub>/10/ - napięcie zasilania +24 V
- U<sub>E</sub>/18/ - napięcie zasilania -20 V
- MASA/25/ - masa układu 0V



# DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE

## Napięcie zasilania

$U_{CC}$	6 V
$U_C$	26 V
$U_E$	22 V

## Napięcia wejściowe

a/ wejścia TTL: SENST RB, LD ACT,  
LD SETUP, SEE/RL, STA/RH,  
CON/LLS

$U_{ITTL}$	-1+5,5 V
------------	----------

b/ wyjścia analogowe: SLA, SLB,  
CHA, SHB, DLA, DLB, DHA, DHB,  
SENSE

$U_{IA}$	-8,5+16,5 V
----------	-------------

## Prąd wyjściowy:

a/ wyjścia TTL: SMR, SS, SEL

$I_{OTTL}$	15 mA
------------	-------

b/ wyjścia analogowe: DP, DN

$I_{OA}$	-3+3 mA
----------	---------

c/ wyjścia nalogowe: RSL,  
RSH

$I_{ORSL}$	1 mA
$I_{ORSH}$	-1 mA

Temperatura otoczenia w czasie  
pracy

$t_{amb}$	0+70 °C
-----------	---------

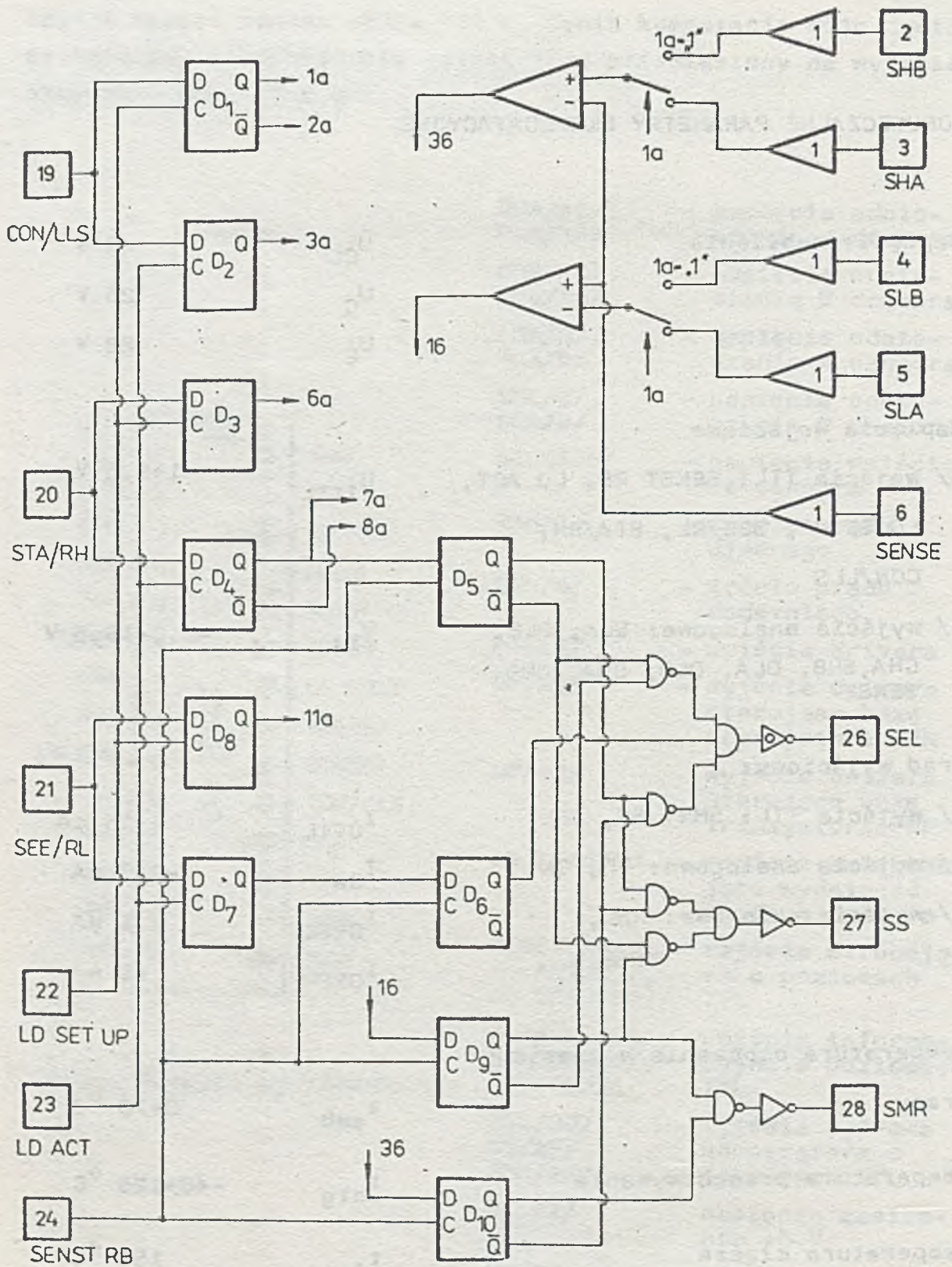
Temperatura przechowywania

$t_{stg}$	-40+125 °C
-----------	------------

Temperatura złącza

$t_j$	150 °C
-------	--------





Rys.2. Schemat funkcjonalny





OV-masa

układu ULY 7934J



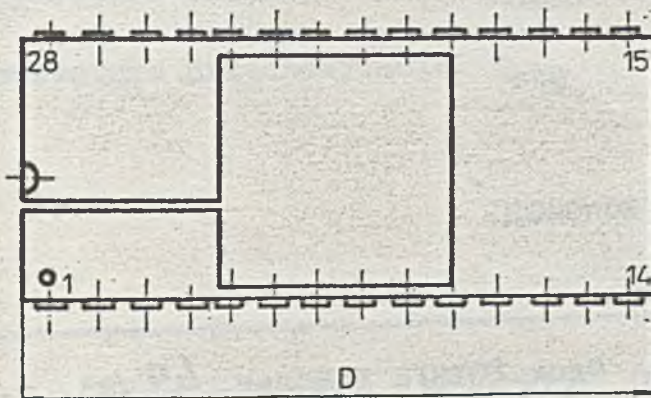
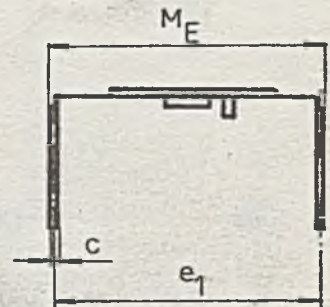
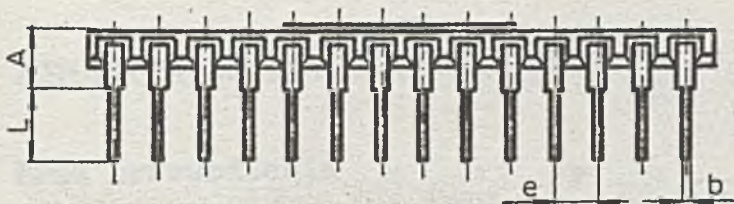
PARAMETRY CHARAKTERYSTYCZNE / $t_{amb} = 0 + 77^{\circ}C$ ,  $U_{CC} = 5 V \pm 5\%$ ,  
 $U_C = 24 V \pm 5\%$ ,  $U_E = -20 V \pm 5\%$ , o ile nie podano inaczej/

Nazwa parametru	Symbol	Jedn.	Wartość		Warunki pomiaru
			min.	max.	
1	2	3	4	5	6
Prąd wejściowy w stanie niskim: SEE/RL, STA/RH, CON/LLS, SENST RB, LD SETUP, LD/ACT	$I_{IL}$	$\mu A$ $\mu A$	-200 -400		$U_{CC} = 5,25 V$ $U_T = 45 V$
Prąd wejściowy w stanie wysokim: SEE/RL, STA/RH, CON/LLS, SENST RB, LD ACT, LD SETUP	$I_{IH}$	$\mu A$	-	10	$U_{CC} = 5 V$ $U_I = 5,25 V$
Ujemne napięcie wejściowe /wejścia TTL/	$-U_D$	V	1	-	$U_{CC} = 4,75 V$ $-I = 1 mA$
Napięcie wejściowe w stanie niskim /wejścia TTL/	$U_{IL}$	V		0,8	
Napięcie wejściowe w stanie wysokim /wejścia TTL/	$U_{IH}$	V	2		
Napięcie wyjściowe w stanie niskim SMR, SS, SEL	$U_{OL}$	V		0,45	$I_{OL} = 1 mA$
Napięcie wyjściowe w stanie wysokim SMR, SS	$U_{OH}$	V	2,4		$U_{CC} = 4,75 V$ $I_{OH} = 100 \mu A$
Prąd wsteczny na wyjściu	$I_{OH}$	$\mu A$		100	$U_{CC} = 4,75 V$ $U_{OH} = 5,25 V$
Prąd zasilania	$I_{CC}$	mA		45	$U_{CC} = 5,25 V$
Prąd zasilania	$I_C$	mA		25	$U_C = 25,2 V$
Prąd zasilania	$I_E$	mA		20	$U_{BIAS} = 0 V$ $U_{BIAS} = 12 V$
Prąd wejściowy na wejściach drivera: DHA, DHB, DLA, DLB	$I_{INAD}$	$\mu A$	-30 -25		$U_E = -21 V$ $U_{BIAS} = 0 V$ $U_{BIAS} = 12 V$
Prąd wejściowy na wejściach sensora: SENSE, SLA, SLB, SHA, SHB	$I_{INAS}$	$\mu A$ $\mu A$	-5	20	$U_{INAD} = -8+16V$ $U_{BIAS} = 12 V$
				10 5	$U_{INAS} = -8+16V$



PARAMETRY CHARAKTERYSTYCZNE, c.d.

1	2	3	4	5	6
Prąd wejściowy w stanie wysokiej impedancji: RSL, RSH, DO	$I_{OTHR}$ $\mu A$	-5 -20	5 20		$U_{IN} = -8+16 V$
Napięcie niezrównoważenia drivera: DO, RSL, RSH	$U_{DOFF}$ mV	-300	300		$U_{IN} = -8+16 V$ $I_{IN} = \pm 100 \mu A$
Napięcie niezrównoważenia komparatora:	$S_{OFF}$ mV	-300	300		$U_{IN} = -8+16 V$
Na wejściu: DO	$S_R$ V/ $\mu s$		90		$U_{BIAS} = 0$
Czas narastania: DO	$t_{DPLH}$ $\mu s$		2		$U_{BIAS} = 0$ $U_{IN} = -6+16 V$
Czas opadania	$t_{DPLH}$ $\mu s$		2		$U_{BIAS} = 0$ $U_{IN} = -6+16 V$



Rys.3. Kształt obudowy ceramicznej 28-wyprowadzeniowej typu dual-in-line



Wymiary obudowy

Symbol wymiaru	Wymiary [mm]		
	min.	typ.	max.
A	3,22	3,47	3,72
b	0,46		0,51
c	0,25		0,30
D	35,6		
M <sub>E</sub>	14,99		15,24
e		2,54	
e <sub>1</sub>		14,99	
L	4,00		4,30

INSTYTUT TECHNOLOGII ELEKTRONOWEJ

Al. Lotników 32/46

02-668 Warszawa

tel 435401

tlx 815647

Cena 80 zł

Marzec 1988

Druk ZOINTE ITE zam. 49/88. n. 300

PRAWO REPRODUKCJI ZASTRZEŻONE





## DIODA ELEKTROLUMINESCENCYJNA

CQYP 43

Dioda elektroluminescencyjna z GaAs/GaAlAs wykonana została techniką wielowarstwowej epitaksji w zahermetyzowanej obudowie metalowo-szklanej. Obszar emisji promieniowania usytuowano centrycznie względem ścianek obudowy.

Dioda stanowi element czynny w złączu nadajnikowym przystosowanym do wielokrotnego łączenia ze światłowodem o średnicy rdzenia  $\phi_r = 200 \text{ } \mu\text{m}$ .

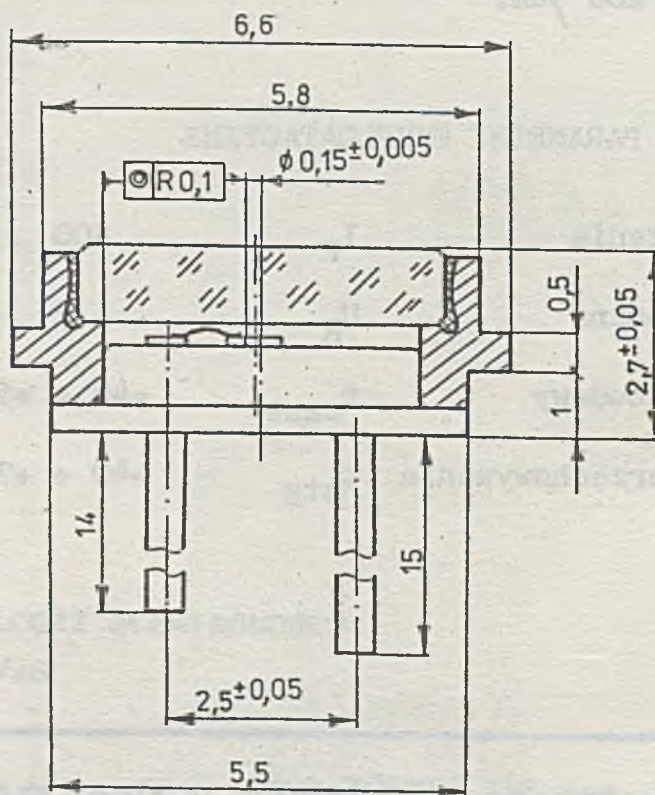
### DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE

Prąd przewodzenia	$I_F$	100	mA
Napięcie wsteczne	$U_R$	2	V
Temperatura obudowy	$t_{case}$	-40 + +55	°C
Temperatura przechowywania	$t_{stg}$	-40 + +70	°C



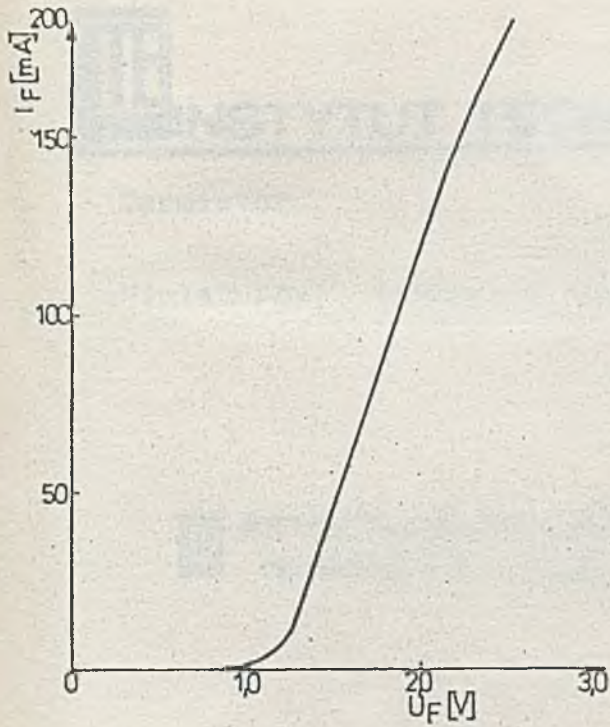
# PARAMETRY CHARAKTERYSTYCZNE

Nazwa parametru	Symbol	Jedn.	Wartość			Warunki pomiaru
			min.	typ.	max.	
Moc promieniowania	$P_e$	mW	2	3	-	$I_F = 100 \text{ mA}$
Napięcie przewodzenia	$U_F$	V	-	1,8	2,5	$I_F = 100 \text{ mA}$
Długość fali odpowiadająca maksimum charakterystyki widmowej	$\lambda_p$	nm	800	-	900	$I_F = 100 \text{ mA}$
Szerokość połówkowa widma promieniowania	$\Delta\lambda_{0,5}$	nm	-	40	50	$I_F = 100 \text{ mA}$
Prąd wsteczny	$I_R$	$\mu\text{A}$	-	-	100	$U_R = 2 \text{ V}$
Niewspółosiowość obszaru emisji względem ścianek bocznych obudowy	$\Delta$	$\mu\text{m}$	-	50	100	_____

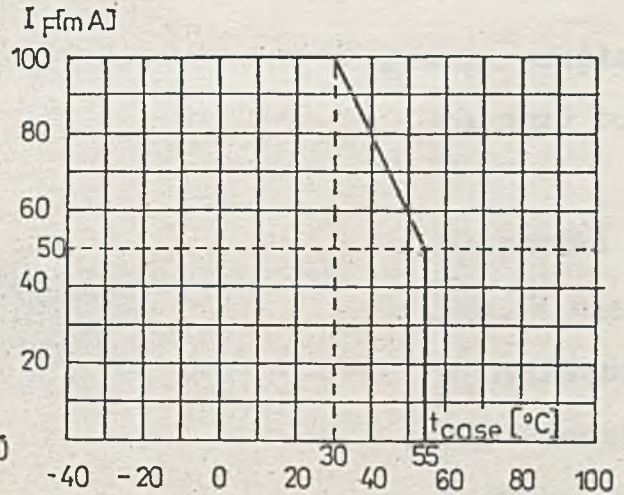


Rys. 1. Obudowa CQYP 43

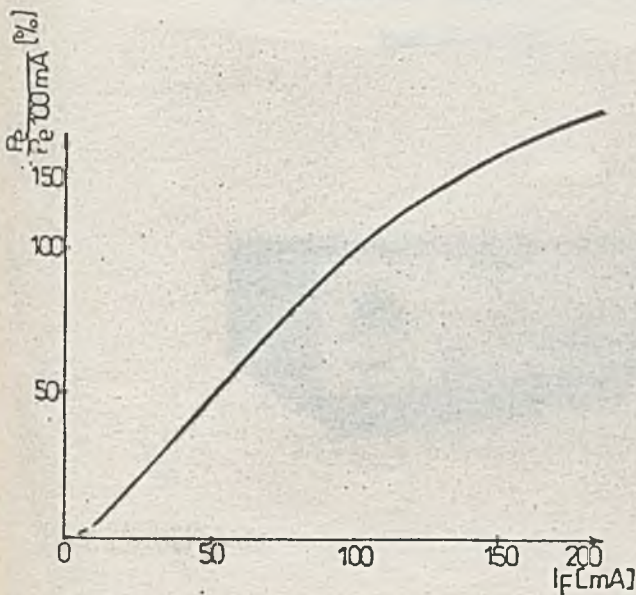




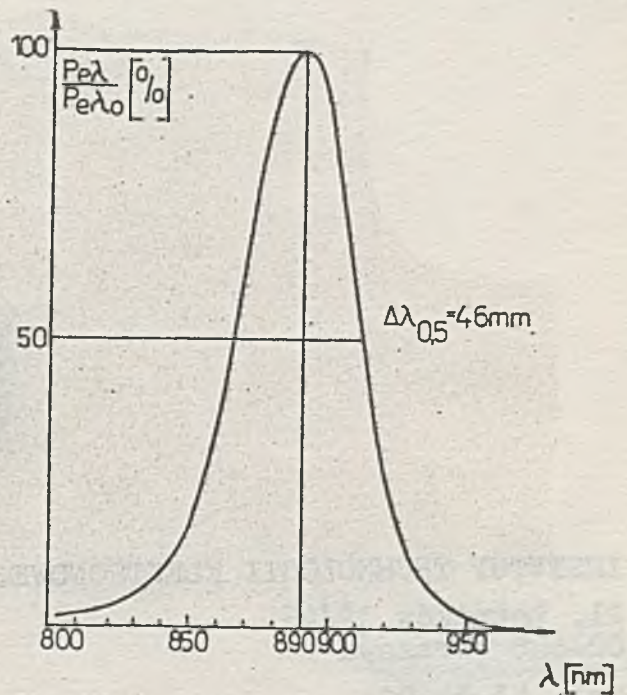
Rys. 2. Charakterystyka prądowo-napięciowa



Rys. 3. Zależność dopuszczalnego prądu przewodzenia od temperatury obudowy



Rys. 4. Charakterystyka mocowo-prądowa



Rys. 5. Względny widmowy rozkład mocy promieniowania



INSTYTUT TECHNOLOGII ELEKTRONOWEJ

Al. Lotników 32/46  
02-668 Warszawa

tel. 43-54-01

tlx 815647

Cena 40 zł

Druk ZOINTE ITE zam. 48/88 n. 300

PRAWO REPRODUKCJI ZASTRZEŻONE





INSTYTUT TECHNOLOGII ELEKTRONOWEJ

02-668 Warszawa, Al. Lotników 32/46

## Impulsator laserowy LP-2

Instrukcja obsługi





INSTITUTE OF TECHNOLOGY  
DEPARTMENT OF ELECTRICAL ENGINEERING



INSTITUTE OF TECHNOLOGY  
DEPARTMENT OF ELECTRICAL ENGINEERING





Producent przyrządu zastrzega sobie prawo wprowadzenia zmian konstrukcyjnych.

## SPIS TREŚCI

1. Przeznaczenie	2
2. Zasada działania	3
3. Dane techniczne	4
4. Wskazówki użytkownika	4
5. Zasady bezpieczeństwa obsługi	6







### 3. Dane techniczne

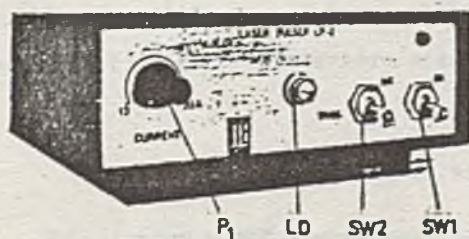
Długość impulsu	50 ns
Czas narastania impulsu	15 ns
Czas opadania impulsu	15 ns
Częstotliwość impulsów przy synchronizacji wewnętrznej	600 Hz

Zakres regulacji szczytowego prądu przewodzenia jest dostosowany do parametrów lasera.

Zasilanie	220 V, 50 Hz
Pobór mocy	2 W
Wymiary	157 x 124 x 50 mm
Masa	700 g

### 4. Wskazówki użytkownika

4.1. Opis elementów znajdujących się na płycie czołowej impulsatora (rys.2).



Rys.2. Widok płyty czołowej

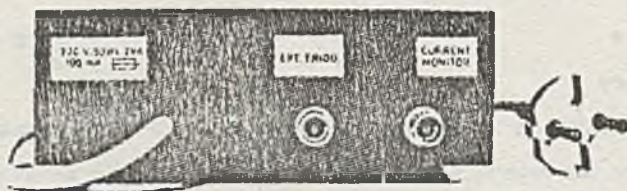
LD - laser półprzewodnikowy,

SW1 - przełącznik sieciowy; w położeniu OFF zasilanie jest wyłączone, w położeniu ON - włączone.



- LED - dioda świecąca sygnalizująca włączenia zasilania,  
SW2 - przełącznik oznaczony napisem TRIGG służy do zmiany rodzaju synchronizacji; w położeniu INT działa synchronizacja wewnętrzna, a w położeniu EXT laser może pracować z synchronizacją zewnętrzną,  
P1 - potencjometr regulujący amplitudę impulsów.

#### 4.2. Opis elementów znajdujących się na płycie tylnej impulsatora (rys.3).



Rys.3. Widok płyty tylnej



- bezpiecznik 220 V/100 mA,

EXT. TRIGG - wejście służące do podłączenia zewnętrznego generatora impulsów,

CURRENT  
MONITOR

- wejście służące do podłączenia oscyloskopu w celu obserwacji kształtu i amplitudy impulsu,

#### 4.3. Włączanie zasilania.

- 4.3.1. Ustawić przełącznik SW1 w pozycji OFF.
- 4.3.2. Potencjometr P1 przekręcić w lewe skrajne położenie.
- 4.3.3. Włożyć przewód sieciowy do gniazda o napięciu 220V i częstotliwości 50 Hz.
- 4.3.4. Ustawić przełącznik SW1 w pozycji ON.

W przypadku pracy z wewnętrzną synchronizacją należy:

- 4.3.5. Ustawić przełącznik SW2 w pozycji INT.
- 4.3.6. Obracać potencjometr P1 w prawą stronę do położenia zaznaczonego na obudowie impulsatora. Po podłączeniu oscyloskopu do gniazda CURRENT MONITOR można obserwować amplitudę impulsu na ekranie oscyloskopu.

Podczas pracy z zewnętrzną synchronizacją należy:

- 4.3.7. Ustawić przełącznik SW2 w pozycji EXT.
- 4.3.8. Podłączyć generator impulsów do wejścia EXT. TRIGG i ustawić amplitudę impulsu sterującego równą 5 V.
- 4.3.9. Wykonać czynności wymienione w punkcie 4.3.6.

## 5. Zasady bezpieczeństwa obsługi

Promieniowanie laserowe jest szkodliwe dla wzroku i nie należy kierować wiązki promieniowania laserowego bezpośrednio w oczy.



1. The first part of the report deals with the general situation of the country and the progress of the work during the year.

2. The second part contains a detailed account of the work done in each of the various departments.

3. The third part gives a summary of the results of the work and a statement of the progress made towards the completion of the various projects.

4. The fourth part contains a list of the names of the persons who have been engaged in the work during the year.

5. The fifth part contains a list of the names of the persons who have been engaged in the work during the year.

6. The sixth part contains a list of the names of the persons who have been engaged in the work during the year.

7. The seventh part contains a list of the names of the persons who have been engaged in the work during the year.

8. The eighth part contains a list of the names of the persons who have been engaged in the work during the year.

9. The ninth part contains a list of the names of the persons who have been engaged in the work during the year.

10. The tenth part contains a list of the names of the persons who have been engaged in the work during the year.



Termistor

NTC-600

Miniaturowy termistor pastylkowy NTC-600 o ujemnym współczynniku rezystancji przeznaczony jest do zastosowania przy pomiarze i regulacji temperatury modułów laserowych.

Termistor jest wykonany w kształcie cylindrycznej płytki z dwiema posrebrzonymi powierzchniami równoległymi. W czasie montażu modułu przewiduje się przylutowanie jednej płaszczyzny termistora do obudowy oraz odprowadzenia z drutu miedzianego posrebrzonego o średnicy  $\leq 0,3$  mm do drugiej płaszczyzny.

## DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE

Całkowita moc	$P_{tot}$	0,4	mW
Temperatura przechowywania	$t_{stg}$	$-15 \div 35$	$^{\circ}C$
Temperatura pracy	$t$	$-10 \div 70$	$^{\circ}C$

---

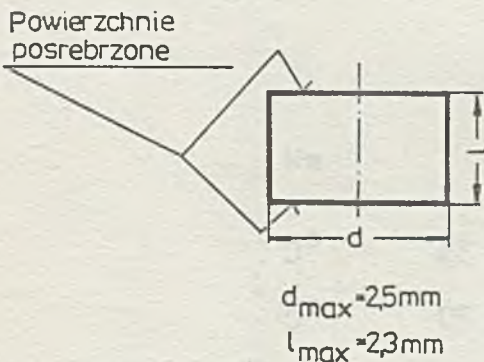
## KARTA KATALOGOWA

---

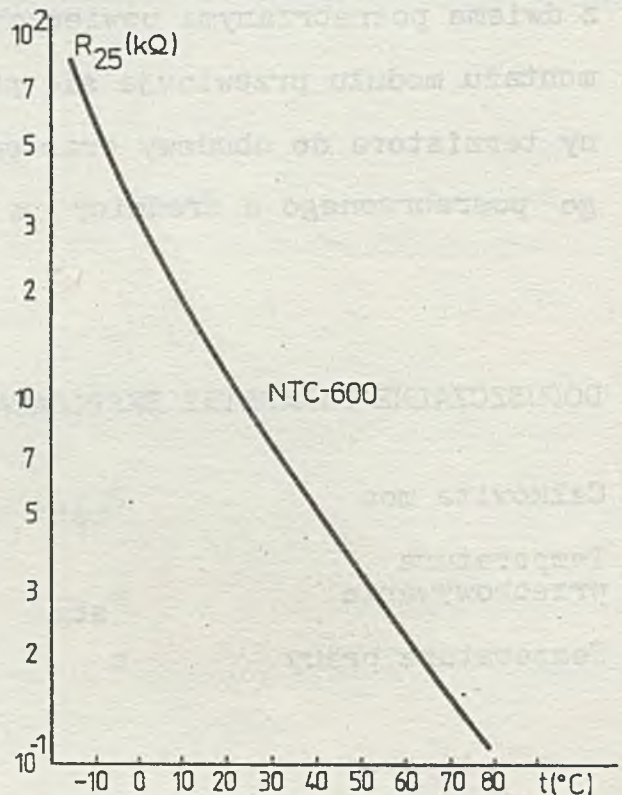


# PARAMETRY CHARAKTERYSTYCZNE

Nazwa parametru	Symbol	Jedn.	Wartość			Warunki pomiaru
			min.	typ.	max.	
Rezystancja nominalna	$R_{25}$	$\Omega$	9500	10000	13500	$t = 25,0 \pm 0,1^{\circ}\text{C}$
Temperaturowy współczynnik rezystancji	$\alpha_{25}$	$\%/^{\circ}\text{C}$	-4,43	-4,70	-4,93	$t = 25,0 \pm 0,5^{\circ}\text{C}$ $30,0 \pm 0,5^{\circ}\text{C}$



Rys. 1. Termistor NTC-600



Rys. 2. Charakterystyka rezystancji termistora NTC-600 w funkcji temperatury

INSTYTUT TECHNOLOGII ELEKTRONOWEJ

Al. Lotników 32/46  
02-668 Warszawa

tlx 315647  
tel. 435401  
Cena 20 zł  
Kwiecień 1988

Druk ZOINTE ITE zam. 49/88 n. 300

PRAWO REPRODUKЦИИ ZASTRZEŻONE





