



U K Ł A D Y



S C A L O N E



L I N I O W E ● **R Ó Ż N E**



UKŁADY SCALONE - RÓŻNE
/karty katalogowe do nabycia w ZOINTE^{x/}/

UL 1621N	Dekoder sygnału stereofonicznego	cena 60 zł
UL 1958	Układ elektronicznego przestrajanania kanałów w odbiornikach radiowych i TV	40
ULY 7934J	Driver - sensor	80
MRY 7905N	Układ przetwornika analogowo-cyfrowego stanowiący woltomierz 3 1/2 cyfrowy	80
MC 1930G	Nadajnik impulsów wybiórczych i sygnalizator przywołania abonenta	120
MC 1024N	Układ nadajnika zdalnego sterowania	40
MC 1025N	Układ odbiornika zdalnego sterowania	40
MCY 7501J/N	Rejestry przesuwające z recyrkulacją o pojemności 2k bitów i 1k bitów	40
MCY 7505J/N		
MC 7510N	Rejestr - driver	60
UCY 74545/546	Układy sterujące wskaźnikami diodowymi LED	60

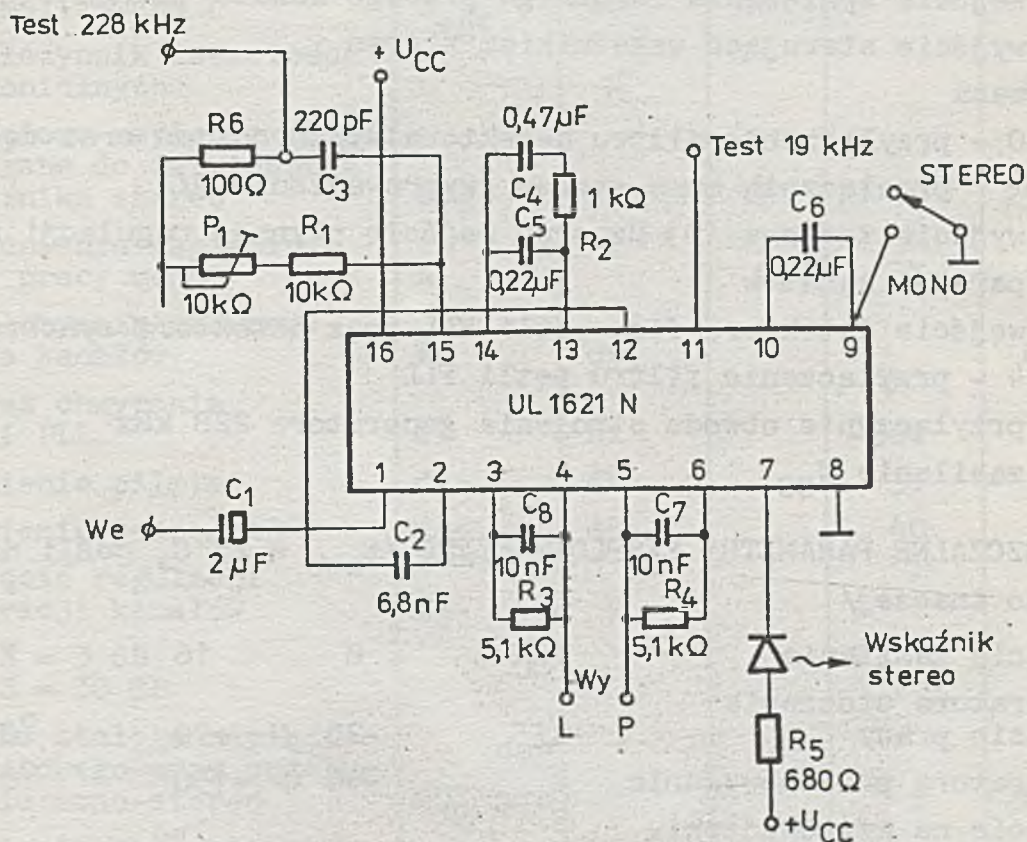
x/

Pełny adres:

Instytut Technologii Elektronowej
Zakładowy Ośrodek Informacji
Naukowej, Technicznej i Ekonomicznej
Dział Informacji i Dokumentacji
Al. Lotników 32/46 /bl.VI, pok.110, tel.435401...9 w.450/
02-668 Warszawa

DEKODER SYGNAŁU STEREOFONICZNEGO
UL 1621 N

Monolityczny, bipolarny układ scalony UL 1621 N pełni funkcję dekodera złożonego sygnału stereofonicznego. Praca układu jest oparta na własnościach pętli ze sprzężeniem fazowym /PLL/, dzięki czemu układ charakteryzuje się doskonałymi parametrami użytkowymi. Podstawowe zalety układu to: duża separacja kanałów, bardzo niskie zniekształcenie nieliniowe, duża dynamika wejściowego sygnału stereo, silne tłumienie harmonicznych pilota i pod-



Rys. 1. Podstawowy schemat aplikacyjny

nośnej /odporność na zakłócenie interferencyjne z sąsiednich kanałów FM/, brak szkodliwych stanów przejściowych przy przełączaniu mono-stereo, możliwość płynnej regulacji separacji kanałów, prosty schemat aplikacyjny /brak zewnętrznych elementów indukcyjnych/.

Funkcje wyprowadzeń

- 1 - wejście wzmacniacza złożonego sygnału stereofonicznego
- 2 - wyjście wzmacniacza złożonego sygnału stereofonicznego
- 3 - wejście sprzężenia zwrotnego lewego kanału
- 4 - wyjście lewego kanału L
- 5 - wyjście prawego kanału P
- 6 - wejście sprzężenia zwrotnego prawego kanału
- 7 - wyjście sterujące wskaźnikiem stereo
- 8 - masa
- 9, 10 - przyłączenie filtra detektora synchronizmu oraz ręczny przełącznik mono-stereo /wyprowadzenie 9/
- 11 - wyjście testowe 19 kHz oraz wejście płynnej regulacji separacji kanałów
- 12 - wejście detektora fazy pętli PLL oraz detektora synchronizmu
- 13, 14 - przyłączenie filtra pętli PLL
- 15 - przyłączenie obwodu strojenia generatora 228 kHz
- 16 - zasilanie U_{CC}

DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE / $t_{amb} = 25^{\circ}C$, jeśli nie podano inaczej/

Napięcie zasilania	U_{CC}	8	16	V
Temperatura otoczenia w czasie pracy	t_{amb}	-25 ÷	+70	$^{\circ}C$
Temperatura przechowywania	t_{stg}	-40 ÷	+150	$^{\circ}C$
Napięcie na wyprowadzeniu 7 przy wyłączonym wskaźniku stereo	U_7		30	V
Prąd zasilania wskaźnika stereo	I_7		100	mA
Napięcie płynnej regulacji separacji kanałów	U_{j1}		10	V
Poziom napięcia wyjściowego /wartość skuteczna/	U_o		1	V

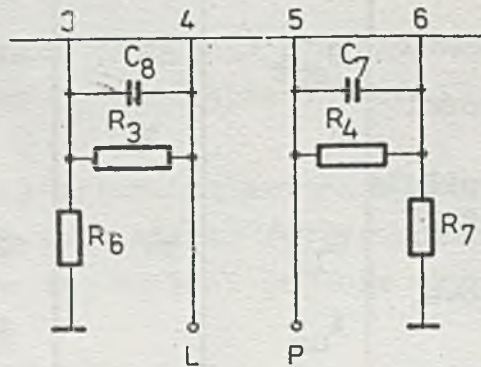
ELEKTRYCZNE PARAMETRY CHARAKTERYSTYCZNE $U_{CC} = 12 \text{ V}$, $t_{amb} = 25^{\circ}\text{C}$,
standardowy sygnał stereo $2,5 \text{ V}_{pp}$, $f_m = 1 \text{ kHz}$. Pomiar w układzie
aplikacyjnym wg. rys. 1/

Nazwa parametru	Symbol	Jedn.	Wartość		
			min.	typ.	max.
Prąd zasilania	I_{CC}	mA	30	35	45
Rezystancja wejściowa	R_I	k Ω		50	
Rezystancja wyjściowa	R_O	Ω		100	
Separacja kanałów nieoptymalizowana	S	dB	30		
Separacja kanałów optymalizowana	S_{opt}	dB	40		
Współczynnik zawartości harmonicznych	h	%			0,3
Wejściowe napięcie pilota wymagane do zaświecenia wskaźnika stereo	U_{IP}	mV	12	19	25
Wzmocnienie napięciowe przy pracy mono	A_{um}		0,8	1	1,2
Współczynnik zrównowa- żenia kanałów	Kr	dB			0,3
Zakres chwytania pętli PLL	Δf	Hz		± 500	
Tłumienie pilota	d_{19}	dB		31	
Tłumienie podnośnej	d_{38}	dB		40	
Napięcie regulacji separacji kanałów	U_{11}	V			
				0,7	
				1,7	
Zmiana stałego napięcia wyjściowego przy przełą- czeniu mono-stereo	ΔU_O	mV		5	20
Tłumienie harmonicznych podnośnej		dB			
76 kHz	d_{76}			55	
114 kHz	d_{114}			50	
152 kHz	d_{152}			50	
Stosunek sygnał-szum	S/N	dB		85	

UWAGI APLIKACYJNE

Wzmocnienie napięciowe i deefaza

Wzmocnienie napięciowe układu oraz charakterystyka deefazy są określone przez zewnętrzne elementy sprzężenia zwrotnego C_7, C_8, R_3, R_4 /rys. 1/. Wzmocnienie jest równe jedności /dla $f_m = 1$ KHz/ gdy $R_3 = R_4 = 5,1$ K. Wyższe wzmocnienie można uzyskać za pomocą obwodu pokazanego na rys. 2



Rys. 2. Obwody sprzężenia zwrotnego wzmacniaczy wyjściowych

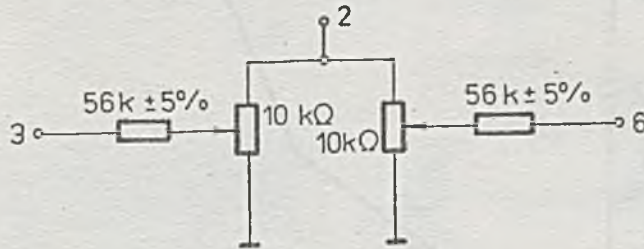
Odpowiednie wartości elementów podano w tabeli:

Wzmocnienie [dB] mono	R_3, R_4	Deefaza		R_6, R_7
		50 s	75 s	
		C_8, C_7	C_8, C_7	
0	5,1 kΩ	10 nF	15 nF	-
3	6,8 kΩ	6,8 nF	10 nF	47 kΩ ± 10%
6	10 kΩ	4,7 nF	6,8 nF	27 kΩ ± 10%

Maksymalny poziom sygnału wyjściowego wynosi $1 V_{rms}$. Stąd też wraz ze wzrostem wzmocnienia układu maleje dopuszczalna amplituda sygnału wejściowego.

Optymalizacja separacji kanałów / S_{opt} /.

Separacja kanałów może być optymalizowana na maksimum /niezależnie dla każdego kanału/ za pomocą dodatkowych elementów, dołączonych zgodnie z rys. 3.

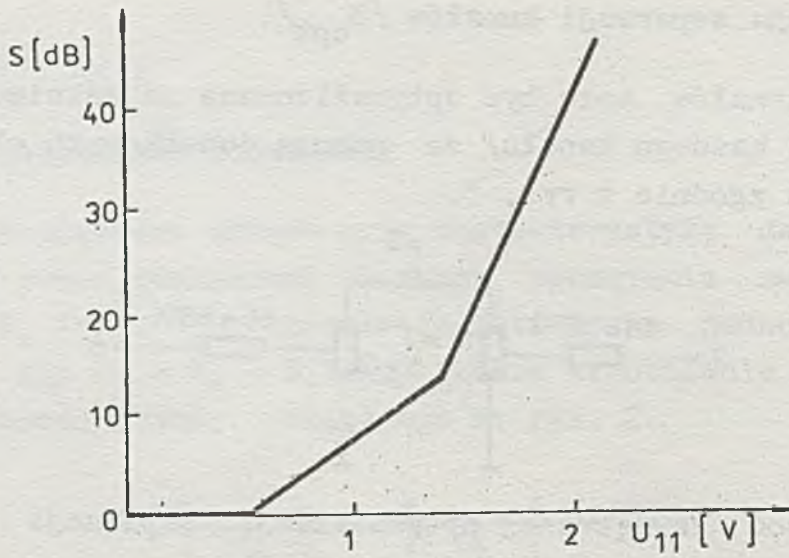


Rys. 3. Obwód zewnętrznej optymalizacji separacji kanałów

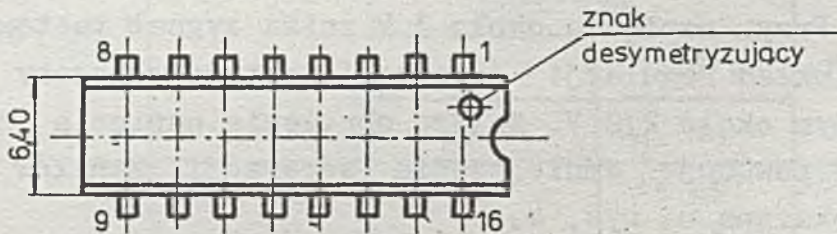
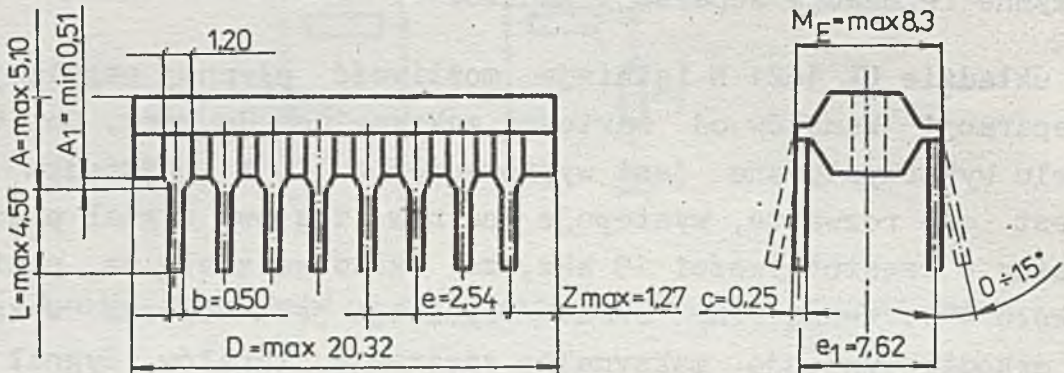
Płynne regulacje separacji kanałów

W układzie UL 1621 N istnieje możliwość płynnej regulacji separacji kanałów od wartości maksymalnej do zera. Do tego celu wykorzystywane jest wyprowadzenie 11. W przypadku gdy jest ono rozwarte, występuje na nim testowy sygnał prostokątny o częstotliwości 19 kHz, ze składową stałą na poziomie około 4 V. Wewnętrzny układ regulacji jest wówczas wyłączony i dekodery wykazują maksymalną separację kanałów. Sygnał testowy 19 kHz może być wykorzystywany do precyzyjnego podstrajania generatora pętli PLL na częstotliwość 228 kHz. W celu zmniejszenia separacji należy obniżyć napięcie na wyprowadzeniu 11. Przy napięciu około 3 V znika sygnał testowy 19 kHz, natomiast układ regulacji separacji zostaje włączony przy napięciu równym około 2,2 V. Dalsze obniżenie napięcia na wyprowadzeniu 11 powoduje zmniejszenie separacji kanałów zgodnie z krzywą pokazaną na rys. 4.

Funkcja płynnej regulacji separacji kanałów, jest szczególnie korzystna w warunkach słabego sygnału stereo, kiedy zmniejszenie separacji przybliży pracę układu do pracy monofonicznej, dając znaczne polepszenie jakości odbioru /lepszy stosunek sygnał-szum/.



Rys. 4. Charakterystyka płynnej regulacji separacji kanałów



Rys. 5. Rysunek obudowy A49C układu UL 1621

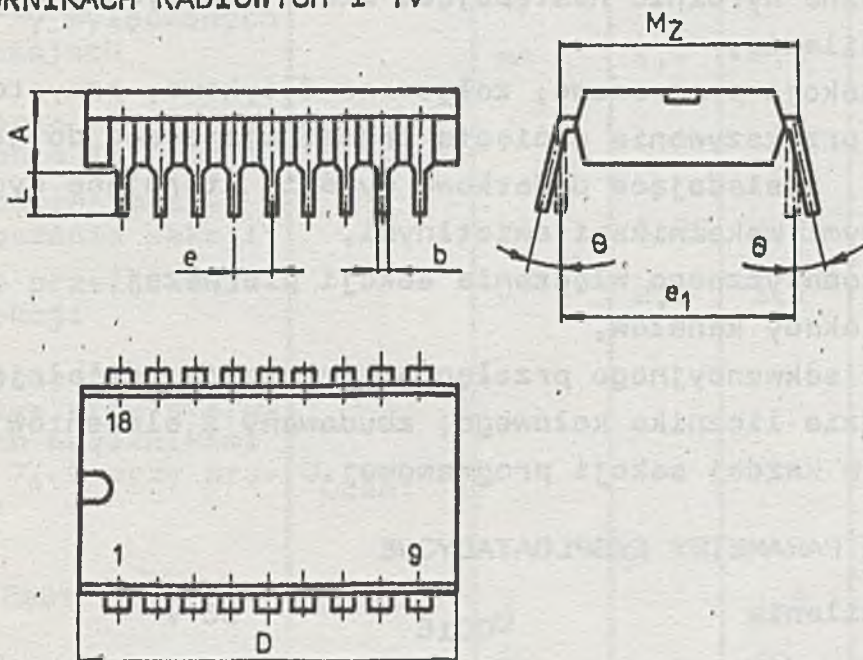
INSTYTUT TECHNOLOGII ELEKTRONOWEJ
Al. Lotników 32/46
02-668 Warszawa
Telex 815647
Tel. 435401
Cena 60 zł
Kwiecień 1987

Druk ZOINTE ITE zam. 74/87 n. 300

PRAWO REPRODUKCJI ZASTRZEŻONE

UKŁAD ELEKTRONICZNEGO PRZESTRAJANIA KANAŁÓW W ODBIORNIKACH RADIOWYCH I TV

UL 1958



Obudowa 18-wyprowadzeniowa

Symbol wymiaru	Wymiary / μm /			Kąt [stopnie]
	min.	typ.	max.	
A	-	-	5,4	-
b	0,38	-	0,59	-
C	0,20	-	0,36	-
D	-	-	22,72	-
e	-	2,54	-	-
e ₁	-	7,62	-	-
L ₁	2,54	-	4,50	-
M	-	-	8,30	-
θ	-	-	-	0 - 15

Monolityczny, bipolarny, analogowy układ scalony UL 1958 jest podstawowym elementem bloku elektronicznego wybierania kanałów, w którym sterowanie odbywa się dotykowo lub zdalnie.

Układ może być stosowany w odbiornikach TV monochromatycznych i barwnych, odbiornikach radiowych oraz w innym sprzęcie elektronicznym, w którym wykorzystuje się przenoszenie napięciowych sygnałów sterujących.

W UL 1958 można wyróżnić następujące bloki funkcjonalne:

- a/ blok zasilania,
- b/ cztery sekcje programowe, załączane dotykowo, przystosowane do przekazywania napięcia przestrajającego do głowicy w.cz., posiadające dodatkowo wyjścia sterujące sygnalizacyjnymi wskaźnikami świetlnymi,
- c/ blok automatycznego włączania sekcji pierwszej,
- d/ układ blokady kanałów,
- e/ układ do sekwencyjnego przełączania kanałów, działający na zasadzie licznika kołowego, zbudowany z elementów zawartych w każdej sekcji programowej.

DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE

Napięcie zasilania	U_{CC16}	36 V
Prąd zasilania	I_{CC16}	15 mA
Prąd na wyjściach sterujących wskaźnikami	I_3, I_5 I_7, I_9	55 mA
Chwilowy maksymalny prąd na wyjściach sterujących wskaźnikami, $t_{max} \leq 2s$	I_3, I_5 I_7, I_{9max}	100 mA
Zakres temperatury otoczenia podczas pracy układu	t_{amb}	0 - +70°C
Zakres temperatury przechowywania	t_{stg}	-40 - +125°C

PARAMETRY CHARAKTERYSTYCZNE / $U_{CC16} = 30 \text{ V}$, $t_{amb} = 25^{\circ}\text{C}$ /

Nazwa parametru	Symbol	Jedn.	Wartość		Warunki pomiaru
			min.	max.	
1	2	3	4		5
Prąd zasilania	I_{CC16}	mA	4,5	9,5	
a/ przy włączonej sekcji					
b/ przy wyłączonych sekcjach		mA	2,9	8,5	
Napięcie na wypro-wadzeniu 18	U_{18}	V	3,25	4,2	
a/ podczas prze-łączania sekcji					
b/ po przełączeniu sekcji		V	2,6	3,2	
Napięcie nasycenia tranzystorów steru-jących wskaźnikami 3, 5, 7, 9 przy prądzie:	U_{CEsat}	V		1,5	$I_{CEsat} = 30 \text{ mA}$
a/ $I_{CEsat} = 30 \text{ mA}$					
b/ $I_{CEsat} = 1 \text{ mA}$		mV	-	60	$I_{CEsat} = 1 \text{ mA}$
Napięcie przebicia tranzystorów ste-rujących wskaźni-kami 3, 5, 7, 9 przy prądzie:	$U_{/BR/CE}$	V	60	-	$I_{CE} = 100 \mu\text{A}$
a/ $I_{CE} = 100 \mu\text{A}$					
b/ $I_{CE} = 5 \mu\text{A}$		V	50	-	$I_{CE} = 5 \mu\text{A}$
Zakres napięć przestrajania	U_p 12,13, 14,15	V	0,3	U_{CC-} 2,0	

1	2	3	4	5
Prąd wejściowy na wejściach wzmacniaczy operacyjnych	I_{we} 12,13, 14,15	nA		300
Napięcie niezrównoważenia wzmacniacza operacyjnego	$U_{12-11},$ $U_{13-11},$ $U_{14-11},$ U_{15-11}	mV		+100
Prąd wejściowy wzmacniacza czujnikowego	I_{we} 2,4, 6,8	nA	20	200

INSTYTUT TECHNOLOGII ELEKTRONOWEJ

Al. Lotników 32/46
02-668 Warszawa

Telex 815647
Tel. 435401

Druk ZOINTE zam. / n. 500



DRIVER - SENSOR

ULY 7934J

Monolityczny, bipolarny układ scalony ULY 7934J pełni funkcję drivera i sensora. Przeznaczony jest głównie do stosowania w sprzęcie kontrolno-pomiarowym sterowanym komputerem.

Układ drivera wymusza na swoim wyjściu napięcie, które co do wartości równe jest odpowiedniemu napięciu wejściowemu. Układ sensora daje informację w postaci sygnałów logicznych o wartości napięcia wejściowego.

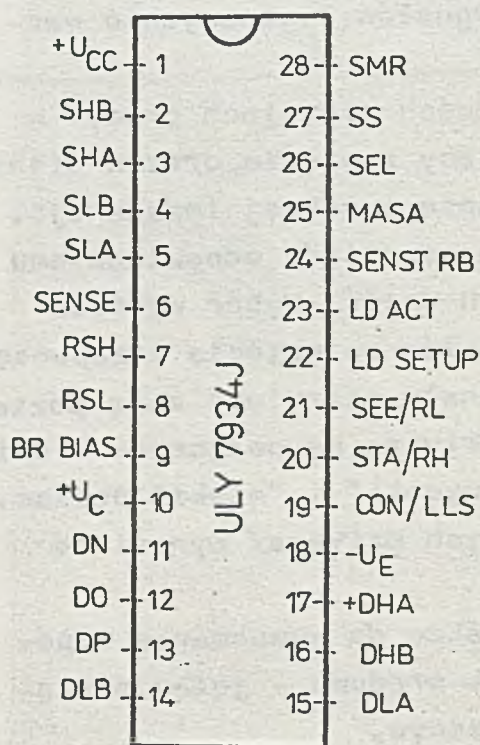
Układ drivera może znajdować się w dwóch rodzajach pracy: w stanie aktywnym, jako układ wymuszający napięcie, oraz w stanie spoczynku - wyjścia drivera są w stanie wysokiej impedancji. Napięcie wyjściowe w stanie aktywnym odpowiada odpowiedniemu napięciu podanemu na jedno z czterech wejść. Wybór wejścia jest dokonywany poprzez podanie sygnałów na wejścia i zapamiętywane w rejestrze stanu układu. Sygnały sterujące mają poziomy TTL. Napięcia odniesienia dla drivera są połączone w dwie pary /A i B/, a każda para ma "wysoki" i "niski" poziom. Wartość napięć wejściowych /wyjściowych drivera/ wynosi od -8 V do 16 V.

Napięcia odniesienia drivera służą także do wymuszania odpowiedniego napięcia sterującego źródła prądowe - jedno o prądzie dodatnim, drugie - o prądzie ujemnym.

Układ sensora jest zbudowany z dwóch komparatorów sprawdzających, czy napięcie wejściowe leży poniżej napięcia odniesienia SL, czy powyżej napięcia SH, czy też pomiędzy nimi. Napięcia odniesienia są podzielone w pary A i B i podawane na wejścia oznaczone SLA, SLB, SHA i SHB.

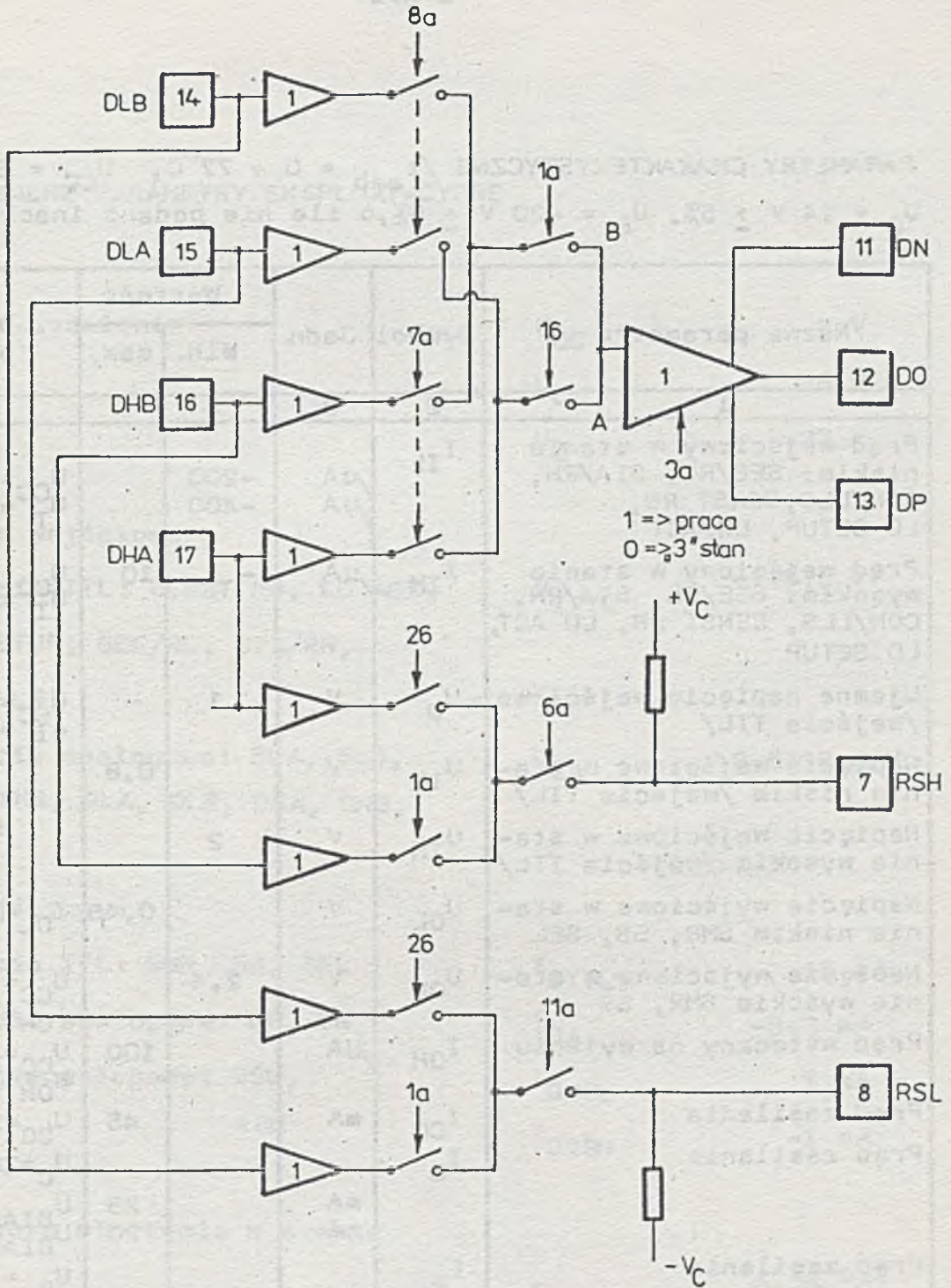
WSTĘPNA INFORMACJA TECHNICZNA

Zakres napięć wynosi $-8\text{ V} + +16\text{ V}$. Wynik komparacji może zostać zapamiętany w odpowiednim rejestrze i przeniesiony na wyjście oznaczone SEL, SS i SMR.



Rys.1. Rozkład wyprowadzeń

- DHA/17/,
DLA/15/ - napięcia odniesienia A drivera
- DHB/16/,
DLB/14/ - napięcia odniesienia B drivera
- SHA/3/,
SLA/5/ - napięcia odniesienia A sensora
- SHB/2/,
SLB/4/ - napięcia odniesienia B sensora
- SENSE/6/ - napięcie wejściowe sensora
- RSH/7/ - źródło prądu ujemnego
- RSL/8/ - źródło prądu dodatniego
- DO/12/ - wyjście drivera
- DN/11/ - wyjście drivera sterujące bazę tranzystora NPN
- DP/13/ - wyjście drivera sterujące bazę tranzystora PNP
- BR BIAS/9/ - wejście zwiększające wydajność prądową drivera
- SENST RB/24/,
LD ACT/23/,
LD SETUP/22/ - wejścia strobujące o poziomach TTL
- CON/LLS/19/,
STA/RH/20/,
SEE/RL/21/ - wejścia informacyjne o poziomach TTL
- SEL/26/,
SS/27/,
SMR/28/ - wyjścia cyfrowe komparatora o poziomach TTL
- $U_{CC}/1/$ - napięcie zasilania $+5\text{ V}$
- $U_C/10/$ - napięcie zasilania $+24\text{ V}$
- $U_E/18/$ - napięcie zasilania -20 V
- MASA/25/ - masa układu 0V



1
+5V

10
+24V

18
-20V

25
0V-masa

układu ULY 7934J

PARAMETRY CHARAKTERYSTYCZNE / $t_{amb} = 0 + 77^{\circ}C$, $U_{CC} = 5 V \pm 5\%$,
 $U_C = 24 V \pm 5\%$, $U_E = -20 V \pm 5\%$, o ile nie podano inaczej/

Nazwa parametru	Symbol	Jedn.	Wartość		Warunki pomiaru
			min.	max.	
1	2	3	4	5	6
Prąd wejściowy w stanie niskim: SEE/RL, STA/RH, CON/LLS, SENST RB, LD SETUP, LD/ACT	I_{IL}	μA	-200		$U_{CC} = 5,25 V$ $U_T = 45 V$
Prąd wejściowy w stanie wysokim: SEE/RL, STA/RH, CON/LLS, SENST RB, LD ACT, LD SETUP	I_{IH}	μA	-	10	$U_{CC} = 5 V$ $U_I = 5,25 V$
Ujemne napięcie wejściowe /wejścia TTL/	$-U_D$	V	1	-	$U_{CC} = 4,75 V$ $-I = 1 mA$
Napięcie wejściowe w stanie niskim /wejścia TTL/	U_{IL}	V		0,8	
Napięcie wejściowe w stanie wysokim /wejścia TTL/	U_{IH}	V	2		
Napięcie wyjściowe w stanie niskim SMR, SS, SEL	U_{OL}	V		0,45	$I_{OL} = 1 mA$
Napięcie wyjściowe w stanie wysokim SMR, SS	U_{OH}	V	2,4		$U_{CC} = 4,75 V$ $I_{OH} = 100 \mu A$
Prąd wsteczny na wyjściu	I_{OH}	μA		100	$U_{CC} = 4,75 V$ $U_{OH} = 5,25 V$
Prąd zasilania	I_{CC}	mA		45	$U_{CC} = 5,25 V$
Prąd zasilania	I_C	mA		25	$U_C = 25,2 V$
Prąd zasilania	I_E	mA		20	$U_{BIAS} = 0 V$ $U_{BIAS} = 12 V$
Prąd wejściowy na wejściach drivera: DHA, DHB, DLA, DLB	I_{INAD}	μA	-30		$U_E = -21 V$ $U_{BIAS} = 0 V$ $U_{BIAS} = 12 V$
Prąd wejściowy na wejściach sensora: SENSE, SLA, SLB, SHA, SHB	I_{INAS}	μA	-25		$U_{INAD} = -8+16V$ $U_{BIAS} = 12 V$
		μA	-5	20	
		μA		10	$U_{INAS} = -8+16V$
		μA		5	

DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE

Napięcie zasilania

U_{CC} 6 V

U_C 26 V

U_E 22 V

Napięcia wejściowe

a/ wejścia TTL: SENST RB, LD ACT,
LD SETUP, SEE/RL, STA/RH,
CON/LLS

U_{ITTL} -1+5,5 V

b/ wyjścia analogowe: SLA, SLB,
CHA, SHB, DLA, DLB, DHA, DHB,
SENSE

U_{IA} -8,5+16,5 V

Prąd wyjściowy:

a/ wyjścia TTL: SMR, SS, SEL

I_{OTTL} 15 mA

b/ wyjścia analogowe: DP, DN

I_{OA} -3+3 mA

c/ wyjścia analogowe: RSL,
RSH

I_{ORSL} 1 mA

I_{ORSH} -1 mA

Temperatura otoczenia w czasie
pracy

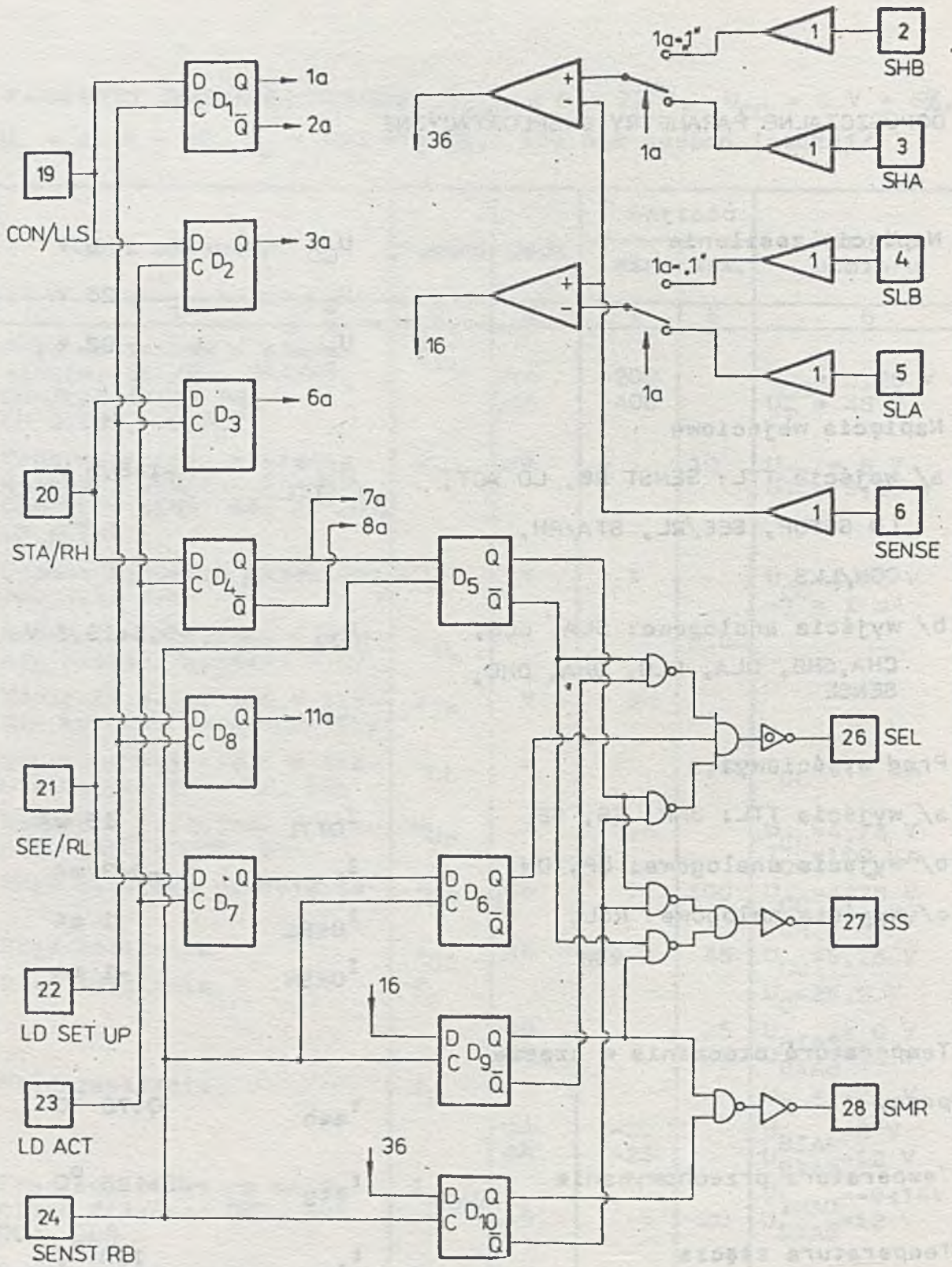
t_{amb} 0+70 °C

Temperatura przechowywania

t_{stg} -40+125 °C

Temperatura złącza

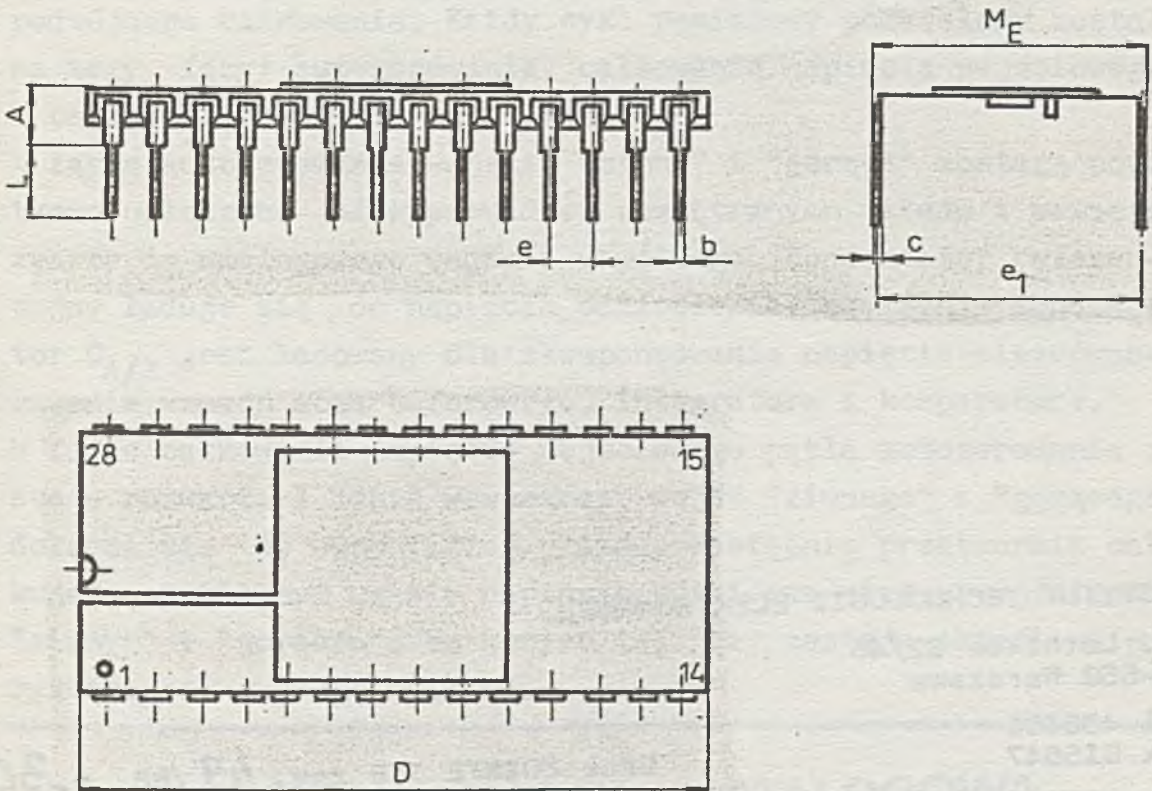
t_j 150 °C



Rys.2. Schemat funkcjonalny

PARAMETRY CHARAKTERYSTYCZNE, c.d.

1	2	3	4	5	6
Prąd wejściowy w stanie wysokiej impedancji: RSL, RSH, DO	I_{OTHR}	μA	-5 -20	5 20	$U_{IN} = -8+16 V$
Napięcie niezrównoważenia drivera: DO, RSL, RSH	U_{DOFF}	mV	-300	300	$U_{IN} = -8+16 V$ $I_{OUT} = \pm 100 \mu A$
Napięcie niezrównoważenia komparatora:	S_{OFF}	mV	-300	300	$U_{IN} = -8+16 V$
Na wejściu: DO	S_R	V/ μs		90	$U_{BIAS} = 0$
Czas narastania: DO	t_{DPLH}	μs		2	$U_{BIAS} = 0$ $U_{IN} = -6+16 V$
Czas opadania	t_{DPLH}	μs		2	$U_{BIAS} = 0$ $U_{IN} = -6+16 V$



Rys.3. Kształt obudowy ceramicznej 28-wyprowadzeniowej typu dual-in-line

Wymiary obudowy

Symbol wymiaru	Wymiary [mm]		
	min.	typ.	max.
A	3,22	3,47	3,72
b	0,46		0,51
c	0,25		0,30
D	35,6		
M _E	14,99		15,24
e		2,54	
e ₁		14,99	
L	4,00		4,30

INSTYTUT TECHNOLOGII ELEKTRONOWEJ

Al. Lotników 32/46
02-668 Warszawa

tel 435401
tlx 815647

Cena 80 zł
Marzec 1988

Druk ZOINTE ITE zam. 49/88. n. 300

PRAWO REPRODUKCJI ZASTRZEŻONE



UKŁAD PRZETWORNIKA ANALOGOWO-CYFROWEGO
STANOWIĄCY WOLTOMIERZ 3 1/2-CYFROWY

MRY 7906N

CHARAKTERYSTYKA UKŁADU

Układ MRY 7906N jest monolitycznym analogowo-cyfrowym układem scalonym wielkiej skali integracji, wykonanym w technologii CMOS z bramką Al. Zawiera wszystkie elementy aktywne, niezbędne do zbudowania woltomierza 3 1/2-cyfrowego, włączając dekodery 7-segmentowy, drivery segmentów, napięciowe źródło odniesienia i zegar.

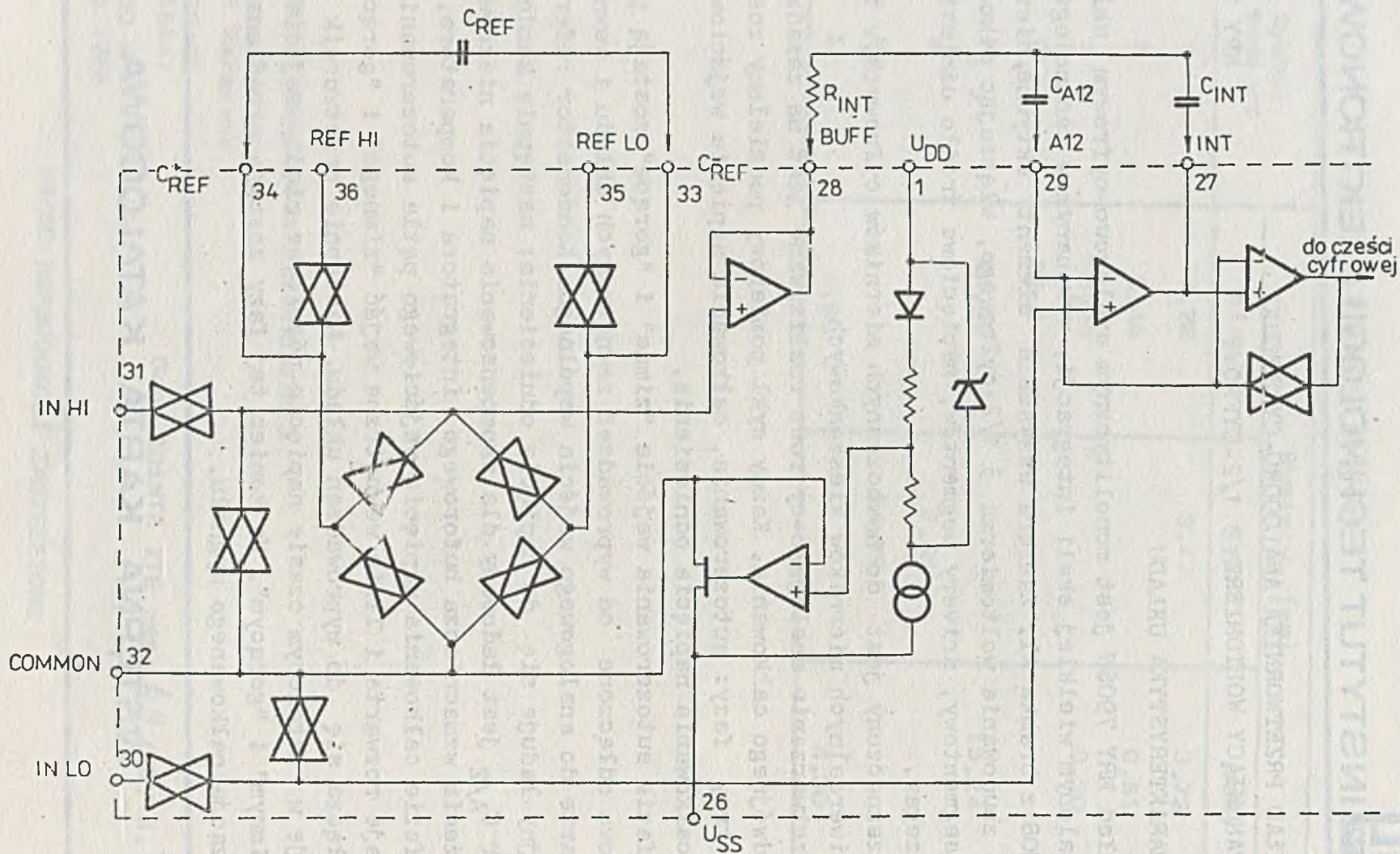
Przeznaczony jest do nowoczesnych mierników cyfrowych, w tym uniwersalnych mierników kieszonkowych.

Przetwarzanie analogowo-cyfrowe realizowane jest na zasadzie podwójnego całkowania. Każdy cykl pomiarowy podzielony został na trzy fazy: autozerowania, całkowania napięcia wejściowego i całkowania napięcia odniesienia.

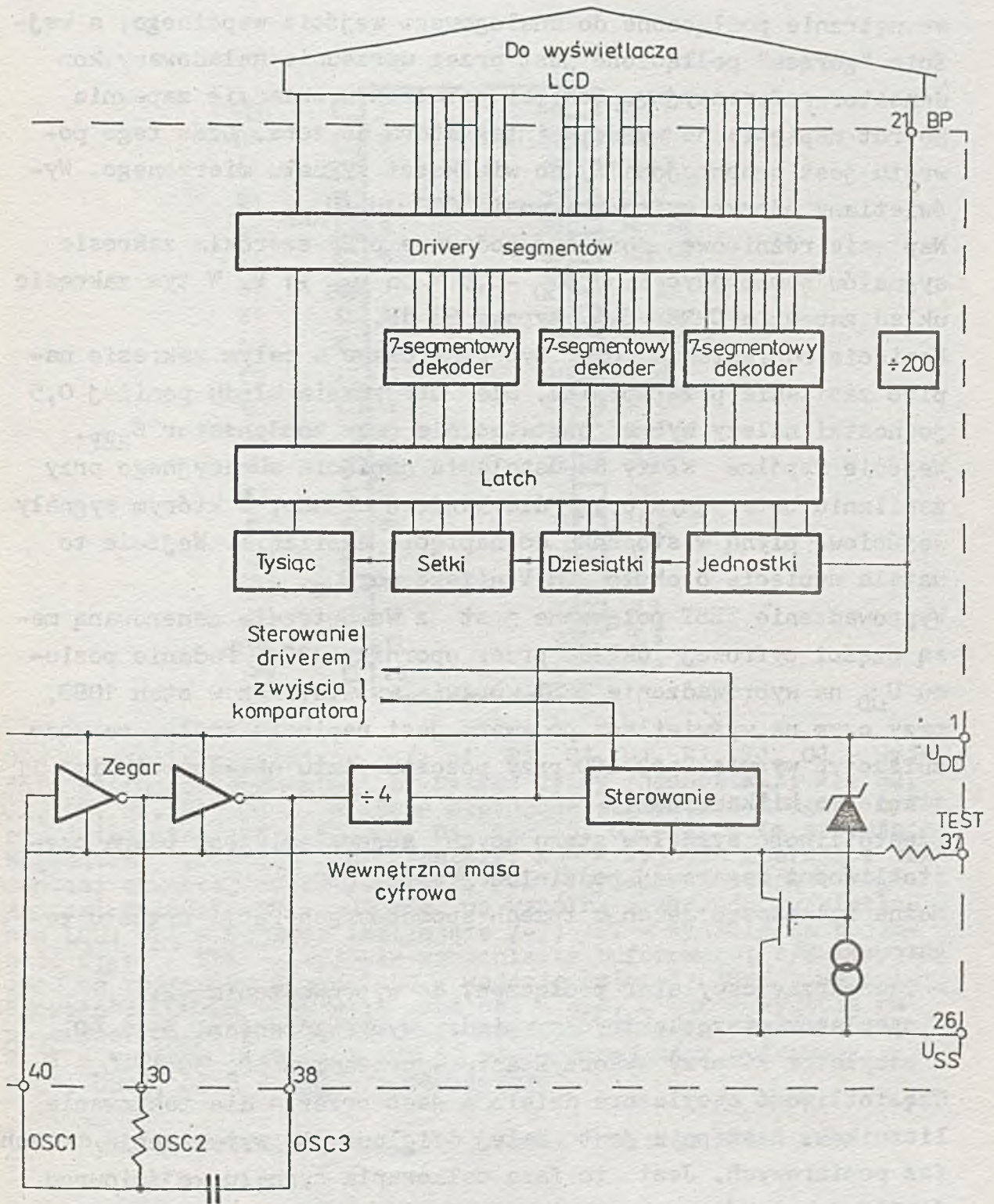
W fazie autozerowania wejścia "zimne" i "gorące" zostają początkowo odłączone od wyprowadzeń zewnętrznych układu i wewnętrznie zwarte do analogowego wejścia wspólnego. Kondensator referencyjny ładuje się do napięcia odniesienia; następnie kondensator $C_{A/2}$ jest ładowany dla skompensowania napięcia niezrównoważenia wzmacniacza buforowego, integratora i komparatora.

W fazie całkowania napięcia wejściowego pętla autozerowania zostaje rozwarta i linie wewnętrzne wejść "zimnego" i "gorącego" dołącza się do wyprowadzeń układu. Następnie przetwornik całkuje w ustalonym czasie napięcie różnicowe między wejściami "zimnym" i "gorącym". Na koniec tej fazy zostaje określona polaryzacja całkowanego sygnału.

WSTĘPNA KARTA KATALOGOWA



Rys. 1. Schemat blokowy części analogowej układu MRY 7906N



Rys. 2. Schemat blokowy części cyfrowej układu MRY 7906N

W fazie całkowania napięcia odniesienia wejście "zimne" zostaje wewnętrznie podłączone do analogowego wejścia wspólnego, a wejście "gorące" podłączone jest przez uprzednio naładowany kondensator referencyjny. Schemat połączeń w układzie zapewnia powrót napięcia na wyjściu integratora do zera. Czas tego powrotu jest proporcjonalny do wielkości sygnału mierzonego. Wyświetlany odczyt cyfrowy wynosi $1000 \cdot U_I / U_{REF}$.

Napięcie różnicowe może być podawane przy szerokim zakresie sygnałów sumacyjnych: od $U_{DD} - 0,5 \text{ V}$ do $U_{SS} + 1 \text{ V}$. W tym zakresie układ zapewnia CMMR równy typowo 86 dB.

Napięcie odniesienia może być generowane w całym zakresie napięć zasilania przetwornika. Dla utrzymania błędu poniżej 0,5 jednostki należy wybrać dostatecznie duży kondensator C_{REF} .

Wejście wspólne służy do ustalenia napięcia sumacyjnego przy zasilaniu bateryjnym oraz dla każdego układu, w którym sygnały wejściowe płyną w stosunku do napięcia zasilania. Wejście to ustala napięcie o około 2,8 V niższe od U_{DD} .

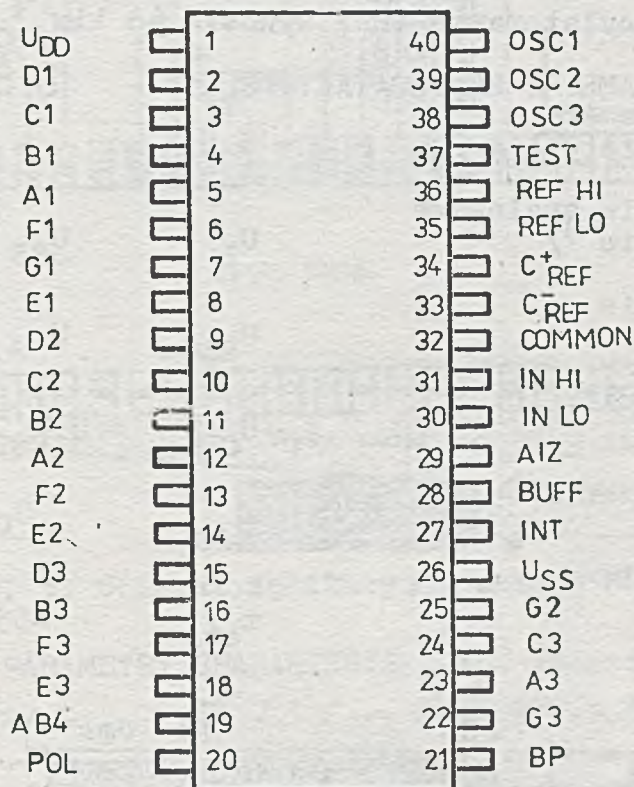
Wyprowadzenie TEST połączone jest z wewnętrznie generowaną masą części cyfrowej układu przez opornik 500Ω . Podanie poziomu U_{DD} na wyprowadzenie TEST wprawia wyświetlacz w stan 1888, przy czym na wyświetlacz podawane jest napięcie stałe, co może zniszczyć wyświetlacz LCD przy pozostawieniu układu w takim stanie na kilka minut.

Częstotliwość sygnałów sterujących segmentami jest równa częstotliwości zegarowej podzielonej przez 800.

Można zastosować jeden z trzech sposobów generacji sygnału zegarowego:

- zewnętrzny oscylator podłączony do wyprowadzenia 40,
- oscylator piezoelektryczny między wyprowadzeniami 39 i 40,
- oscylator RC przy wykorzystaniu wyprowadzeń 38, 39 i 40.

Częstotliwość oscylatora dzielona jest przez 4 dla taktowania liczników. Następnie jest dalej dzielona dla wytworzenia trzech faz pomiarowych. Jest to faza całkowania sygnału wejściowego /1000jednostek/, całkowania sygnału odniesienia /0 + 2000 jednostek/ i autozerowania /1000 + 3000 jednostek/. Faza autozerowania wykorzystuje dla sygnałów wejściowych mniejszych niż peł-



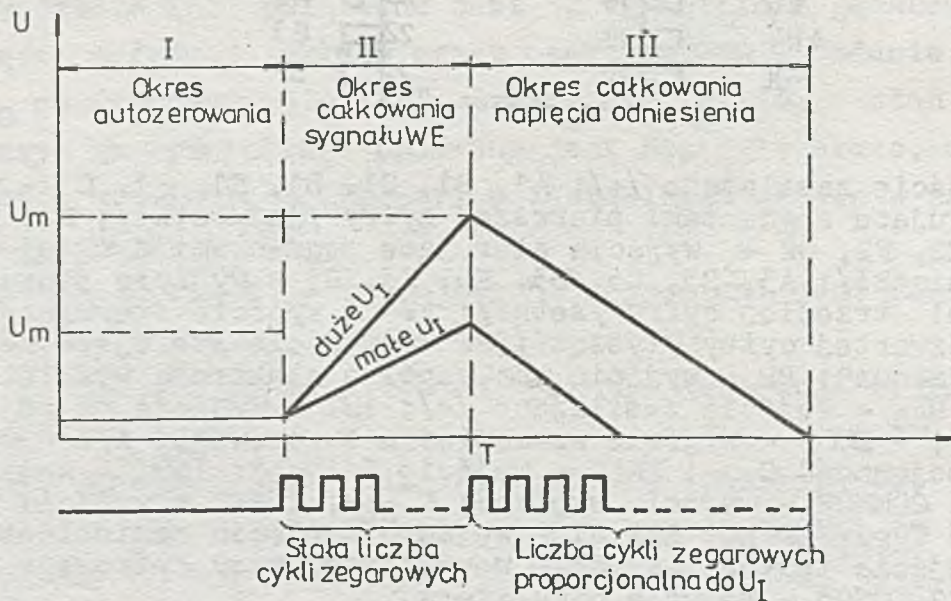
U_{DD} - wejście zasilające /+/-/; A1, B1, C1, D1, E1, F1, G1 - wyjścia sterujące segmentami pierwszej cyfry /jednostki/; A2, B2, C2, D2, E2, F2, G2 - wyjścia sterujące segmentami drugiej cyfry /dziesiątki/; A3, B3, C3, D3, E3, F3, G3 - wyjścia sterujące segmentami trzeciej cyfry /setki/; AB4 - wyjście sterujące segmentami czwartej cyfry /tysiąc/; POL - wyjście sterujące segmentami "minus"; BP - wyjście na wspólną elektrodę wyświetlacza LCD; U_{SS} - wejście zasilające /-/-/; INT - wyjście na pojemność C_{INT}; - BUFF - wyjście wzmacniacza buforowego; A/Z - wyjście na pojemność C_{A/Z}; INLO - wejście "zimne"; INHI - wejście "gorące"; COMMON - wejście wspólne; C⁻_{REF}, C⁺_{REF} - wyjścia na pojemność C_{REF}; REF LO, REF HI - wejścia napięcia odniesienia; TEST - wejście testowe, wyjście wewnętrznej masy cyfrowej; OSC1, OSC2, OSC3 - wejścia oscylatora

Rys. 3. Rozkład i nazwy wyprowadzeń układu MRY 7906N

na skala - impulsy pozostałe po fazie całkowania sygnału odniesienia. Całkowity cykl pomiarowy składa się z 4000 impulsów /16000 impulsów zegarowych/. Dla trzech pomiarów na sekundę częstotliwość oscylatora powinna wynosić 48 kHz.

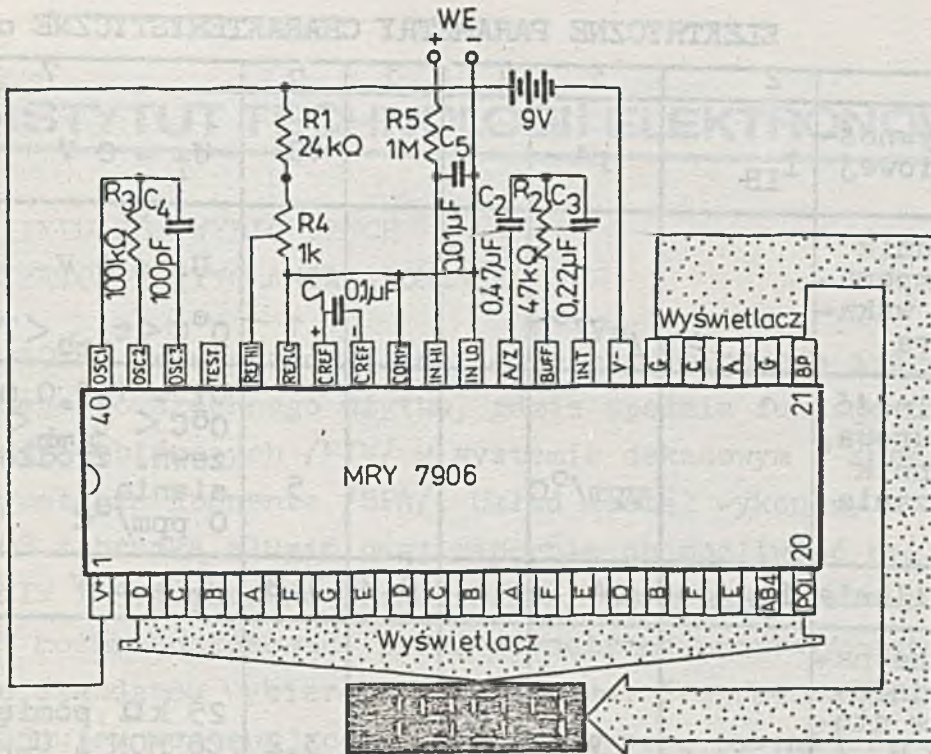
DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE

Napięcie zasilania $U_{DD} + U_{SS}$	U	15	V
Wejściowe napięcie analogowe /na każdym wejściu*)/	U_I	$U_{SS} \div U_{DD}$	
Wejściowe napięcie odniesienia	U_{REF}	$U_{SS} \div U_{DD}$	
Napięcie na wejściu oscylatora OSC1	U_{CLK}	$U_{TEST} \div U_{DD}$	
Temperatura otoczenia w czasie pracy	t_{amb}	$0 \div 70$	$^{\circ}C$
Temperatura przechowania	t_{stg}	$-55 \div +125$	$^{\circ}C$



Rys.4. Przetwarzanie A/C metodą 'czasową z podwójnym całkowaniem

*) Napięcia wejściowe mogą przekroczyć napięcie zasilania pod warunkiem ograniczenia prądu do $\pm 100/\mu A$.



Rys. 5. Schemat aplikacyjny układu MRY 7906N

ELEKTRYCZNE PARAMETRY CHARAKTERYSTYCZNE /mierzone w układzie jak na rys. 5, przy $t_{amb} = 25^{\circ}C$ i $f_{CLK} = 48 kHz$, o ile nie podano inaczej

Nazwa parametru	Symbol	Jedn.	Wartosc			Warunki pomiaru
			min.	typ.	max.	
1	2	3	4	5	6	7
Wskazanie przy zerowym sygnale wejściowym		odczyt cyfrowy	-000,0	+000,0	+000,0	$U_I = 0,0 V$ Pełna skala = 200,0 mV
Pomiar ilorazowy		odczyt cyfrowy	999	999/ /1000	1000	$U_I = U_{REF}$ $U_{REF} = 100,0 mV$
Błąd niesymetrii charakterystyki /Rollover Error/			-1		+1	$-U_I = +U_I \approx \approx 200,0 mV$
Błąd nielinowości charakterystyki			-1		+1	Pełna skala = 200,0 mV lub pełna skala = 2,000 V
Współczynnik tłumienia sygnału wspólnego	CMRR	$\mu V/V$		50		$U_{CM} = \pm 1 V, U_I = 0 V$ pełna skala = 200,0 mV

ELEKTRYCZNE PARAMETRY CHARAKTERYSTYCZNE c.d.

1	2	3	4	5	6	7
Prąd upływności wejściowej	I_{IB}	pA			10	$U_I = 0 \text{ V}$
Współczynnik zmian temperaturowych wskazywania zera		$\mu\text{V}/^\circ\text{C}$			1	$U_I = 0 \text{ V}$ $0^\circ\text{C} < t_{amb} < 70^\circ\text{C}$
Niestabilność temperaturowa, współczynnik przetwarzania		ppm/ $^\circ\text{C}$			5	$U_I = 199,0 \text{ mV}$ $0^\circ\text{C} < t_{amb} < 70^\circ\text{C}$ zewn. źródło odniesienia 0 ppm/ $^\circ\text{C}$
Prąd zasilania	I_{DD}	mA		0,8	1,8	$U_I = 0 \text{ V}$
Wewnętrzne napięcie odniesienia /w stosunku do U_{DD}	U_{COMMON}	V	2,4	2,8	3,2	25 k Ω pomiędzy $C6:MON$ i U_{DD}
Współczynnik temperaturowy zmian wewnętrznego napięcia odniesienia	$\alpha_{U_{COMMON}}$	ppm/ $^\circ\text{C}$		80		25 k Ω pomiędzy $COMMON$ i U_{DD}
Napięcie sterujące segmentami wyświetlacza LCD		V	4	5	6	$U = 9 \text{ V}$
Napięcie sterujące wspólną elektrodą wyświetlacza LCD		V	4	5	6	$U = 9 \text{ V}$

INSTYTUT TECHNOLOGII ELEKTRONOWEJ

Al. Lotników 32/46
02-668 Warszawa

tel. 435401
tlx 815647

Lipiec 1987
Cena 80 zł

Druk ZOINTE ITE zam. 71/87 n.300

PRAWO REPRODUKCJI ZASTRZEŻONE



NADAJNIK IMPULSÓW WYBIÓRCZYCH I SYGNALIZATOR PRZYWOŁANIA ABONENTA

MC 1930G

Układ MC 1930G przeznaczony jest do elektronicznego aparatu telefonicznego powszechnego użytku, gdzie spełnia funkcje nadajnika impulsów wybiórczych /NIW/ w systemie dekadowym i sygnalizatora przywołania abonenta /SPA/. Układ został wykonany w technologii CMOS z branką aluminiową; zapewnia on możliwość realizacji funkcji NIW i SPA zarówno jednocześnie, jak i rozdzielnie.

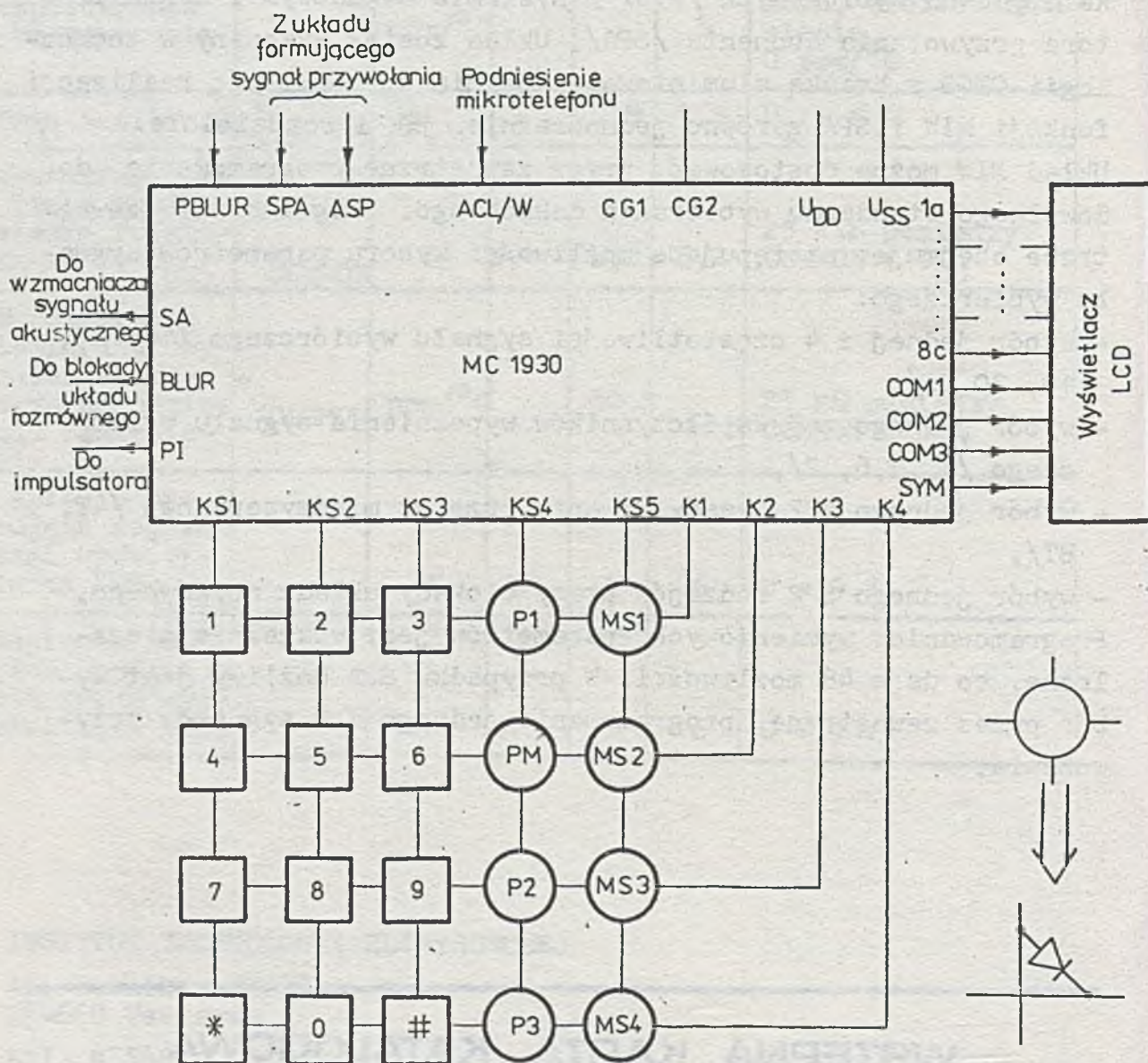
Układ NIW można dostosować przez zewnętrzne programowanie do dowolnego standardu wybierania dekadowego. Programowanie zewnętrzne obejmuje następujące możliwości wyboru parametrów sygnału wybiórczego:

- wybór jednej z 4 częstotliwości sygnału wybiórczego /10, 16, 18, 20 Hz/,
- wybór jednego z 3 współczynników wypełnienia sygnału wybiórczego /1, 1,6, 2/,
- wybór jednego z 2 czasów trwania przerwy międzyseryjnej /4T, 8T/,
- wybór jednego z 2 rodzajów pracy blokady układu rozmównego.

Programowanie wymienionych parametrów jest wzajemnie niezależne, co daje 48 możliwości. W przypadku SPA możliwy jest wybór przez zewnętrzne programowanie jednego z 8 sygnałów przywołania.

WSTĘPNA KARTA KATALOGOWA

Układ MC 1930G zapewnia także bezpośrednie sterowanie 9-pozycyjnego /8 znaków numerycznych i pozycja znaków dodatkowych/ wyświetlacza ciekłokrystalicznego oraz obsługę klawiatury i maczrycy programującej o wymiarach 4 × 3. Wielkość poboru mocy przez układ umożliwia zasilanie go wyłącznie przez łącze abonenckie energią pochodzącą z centrali telefonicznej.



Rys. 1. Schemat aplikacyjny układu MC 1930G

DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE

Napięcie zasilania ^{*)}	U_{SS}	-0,3	+5,0	V
Napięcie ^{*)} na pozostałych wyprowadzeniach	U_w	-0,3	+5,0	V
Temperatura otoczenia w czasie pracy	t_{amb}	-10	+45	°C
Temperatura przechowywania	t_{stg}	-55	+125	°C

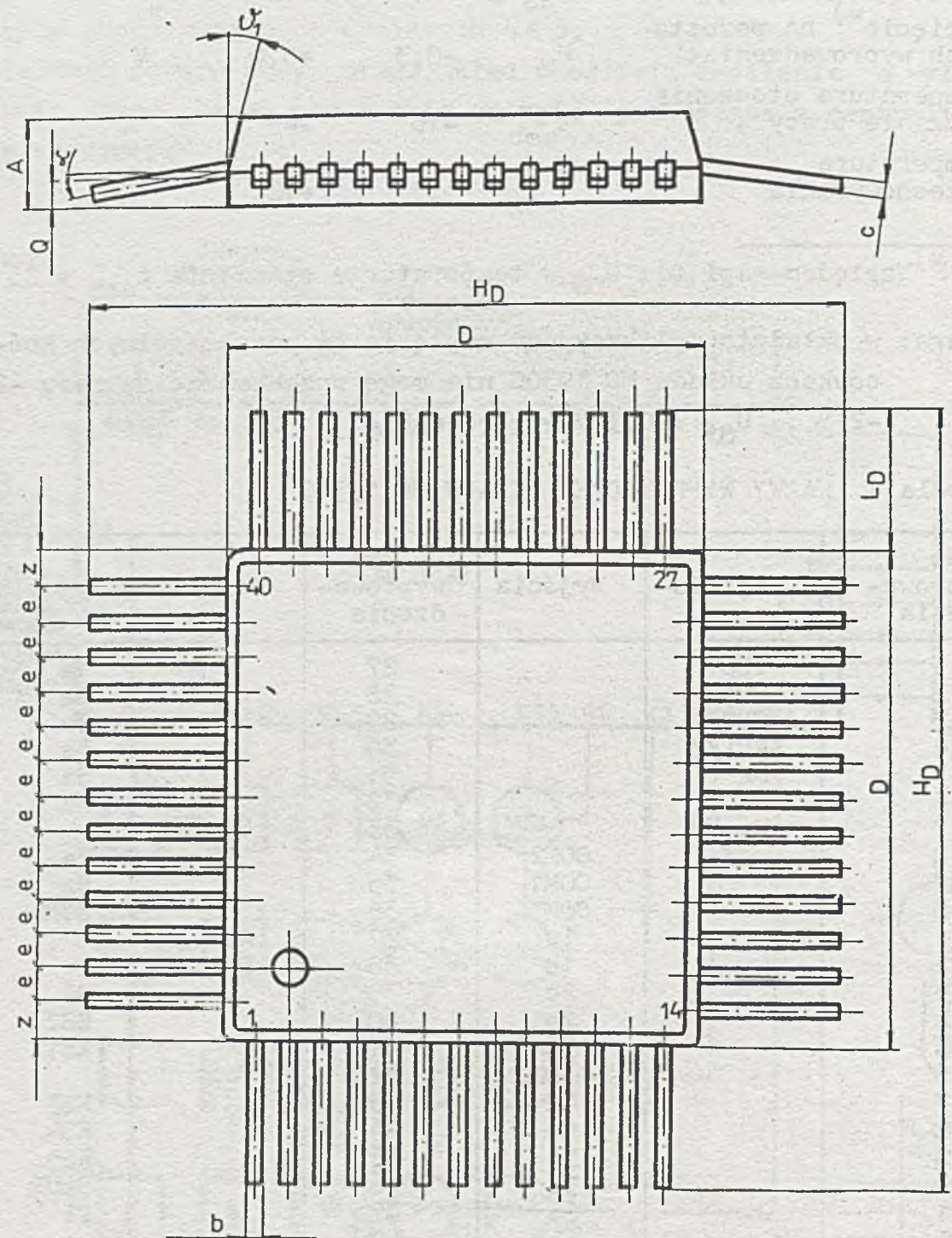
^{*)}Względem napięcia U_{DD} w temperaturze otoczenia $t_{amb} = 25^{\circ}C$.

Uwaga: w układzie aplikacyjnym napięcia na poszczególnych końcówkach układu MC 1930G nie mogą przekraczać zakresu -2 -2 V... $U_{SS} + 0,3 \cdot V$ względem U_{DD} .

Tabela 1. NAZWY WYPROWADZEŃ UKŁADU MC 1930G

Nr wyprowadzenia	Wejścia	Wyjścia	Nr wyprowadzenia	Wejścia	Wyjścia
1	TEST		27		1a
2	CG1		28		2a
3	CG2		29		3a
4	ACL/W		30		4a
5	U2		31		5a
6	U1		32		6a
7	$U_{SS}^{*)}$		33	$U_{SS}^{*)}$	
8		COM2	34		7a
9		COM1	35		8a
10		COM3	36		SYM
11		1c	37	ASP	
12		1b	38	PBLJR	
13		2c	39		SA
14		2b	40		KS2
15		3c	41		KS1
16		3b	42	U_{DD}	
17		4c	43		KS3
18		4b	44		KS4
19		5c	45		KS5
20		5b	46		BLUR
21		6c	47		PI
22		6b	48	SPA	
23		7c	49	K4	
24		7b	50	K3	
25		8c	51	K2	
26		8b	52		

^{*)}Wyprowadzenia 7 i 33 są wewnętrznie połączone.



Rys. 2. Kształt obudowy CE92 i rozkład wyprowadzeń układu MC 1930G

NAZWY WYPROWADZEŃ

K1 + K4	- wejścia z matrycy klawiaturowej i programującej,
KS1 + KS3	- wyjścia do matrycy klawiaturowej,
KS4, KS5	- wyjścia do matrycy programującej,
1a + 8a	-
1b + 8b	-
1c + 8c	-
SYM	-
COM1 + COM3	-
U _{DD} , U _{SS}	- zasilanie,
CG1, CG2	- dołączenie elementów zewnętrznych generatora,
ACL/W	- wprowadzenie informacji o stanie przełącznika obwodów,
ASP	- analiza sygnału przywołania abonenta,
SPA	- wejście sygnału przywołania abonenta,
PBLUR	- programowanie blokady układu rozmównego,
BLUR	- blokada układu rozmównego,
SA	- wyjście sygnału przywołania abonenta,
PI	- wyjście do impulsatora,
TEST	- wejście do testowania układu,
U1, U2	- wyjście pomiarowe.

Parametry sygnałów wybiórczych i sygnału przywołania abonenta programowane są przy użyciu ośmiowęzłowej matrycy diodowej.

Możliwy jest wybór:

- 1 z 8 sygnałów przywołania abonenta,
- 1 z 4 częstotliwości sygnału wybiórczego,
- 1 z 3 współczynników wypełnienia sygnału wybiórczego,
- 1 z 2 czasów trwania przerwy międzyseryjnej.

Dodatkowo możliwy jest także zewnętrzny wybór 1 z 2 czasów trwania blokady układu rozmównego.

Układ MC 1930G umożliwia zapamiętanie ostatniego wybranego numeru o długości do 24 znaków. Pamiętany lub wybierany numer może być wyświetlany na wyświetlaczu ciekłokrystalicznym.

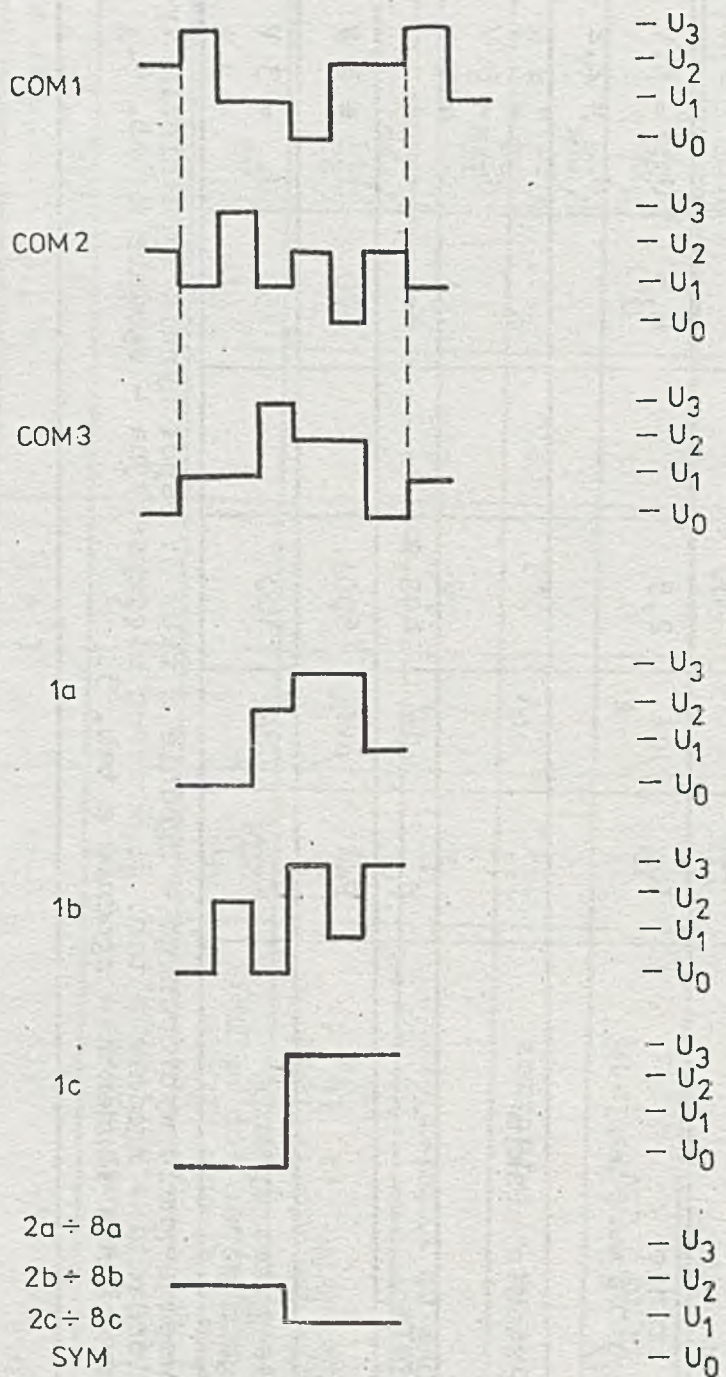
Parametry sygnałów wybiórczych realizowanych przez układ NIW są zgodne z odpowiednimi zaleceniami CCITT.

Tabela 2. ELEKTRYCZNE PARAMETRY CHARAKTERYSTYCZNE / $t_{amb} = -10 \text{ } +45^{\circ}\text{C/}$

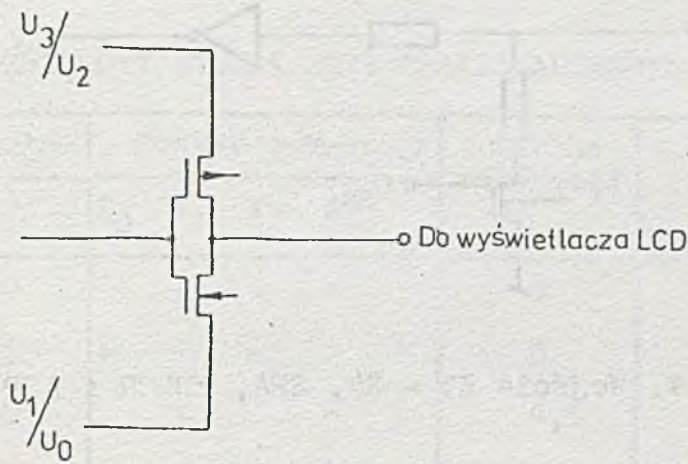
Nazwa parametru.	Symbol	Jedn.	Wartość			Warunki pomiaru
			min.	typ.	max.	
1	2	3	4	5	6	7
Napięcie zasilania	U_{SS}	V	2,6		3,6	mierzone wzg. $U_{DD} = 0 \text{ V}$
Napięcie wejściowe w stanie wysokim /wejście K1-K4, ACL/W, SPA, ASP, PBLUR/	U_{IH}	V	2,2		3	$U_{SS} = 3 \text{ V}$
Napięcie wejściowe w stanie niskim /wejście K1-K4, ACL/W, SPA, ASP, PBLUR/	U_{IL}	V	0		0,8	$U_{SS} = 3 \text{ V}$
Napięcie wyjściowe na wyświetlacz /wyjścia SYM, COM1-COM3, ia, ib, ic dla i = 1-8/	U_3	V	2,9		3	$U_{SS} = 3 \text{ V}$ /rys. 3/
Napięcie wyjściowe na wyświetlacz /wyjścia j.w./	U_2	V	1,9	2,0	2,1	$U_{SS} = 3 \text{ V}$ /rys. 3/
Napięcie wyjściowe na wyświetlacz /wyjścia j.w./	U_1	V	0,9	1,0	1,1	$U_{SS} = 3 \text{ V}$ /rys. 3/
Napięcie wyjściowe na wyświetlacz /wyjścia j.w./	U_0	V	0		0,1	$U_{SS} = 3 \text{ V}$ /rys. 3/
Prąd wyjściowy w stanie wysokim /wyjścia KS1-KS5, BLUR, PI, SA/	I_{OH}	μA	600			$U_{SS} = 3 \text{ V}$ $U_{OH} = 2,2 \text{ V}$

Tabela 2 c.d.

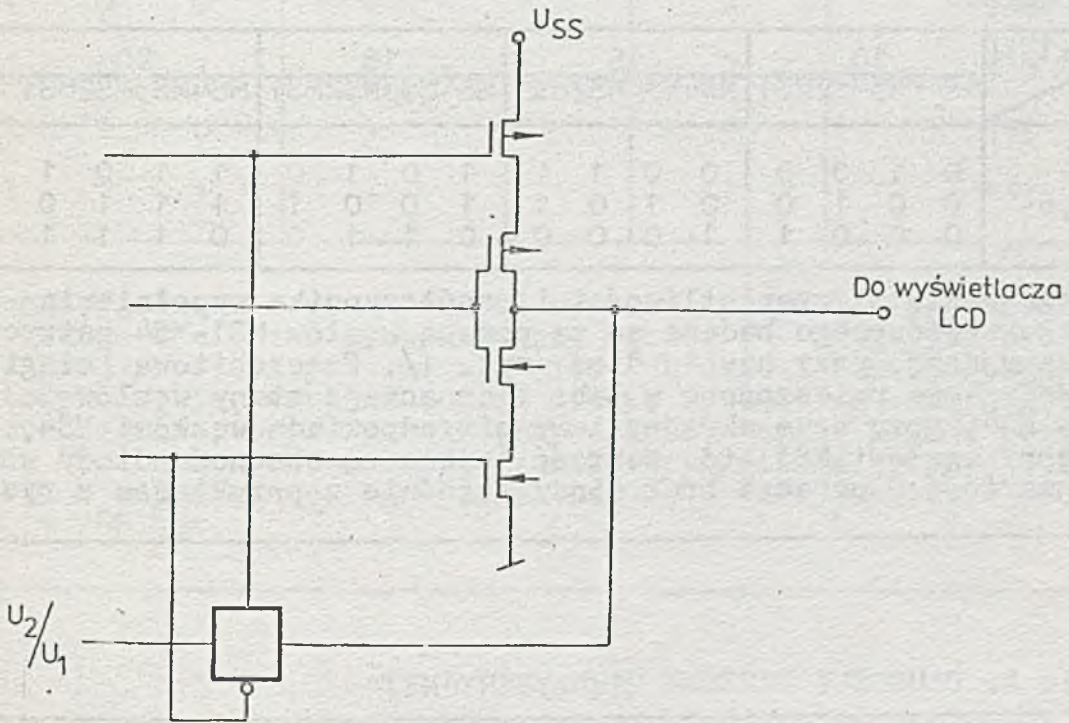
1	2	3	4	5	6	7
Prąd wyjściowy w stanie niskim /wyjścia j.w./	I_{OL}	μA	4,5		182	$U_{SS} = 3 V$ $U_{OL} = 0,8 V$
Prąd wejściowy w stanie wysokim /wejścia K1-K4, SPA, ASP, PBLUR, ACI/W/	I_{IH}	μA	2,5		8,5	$U_{SS} = 3 V$ $U_{IH} = 2,2 V$
Prąd wejściowy w stanie niskim /wejścia j.w./	I_{IL}	μA			8	$U_{SS} = 3 V$ $U_{IL} = 0 V$
Częstotliwość zegara	f_0	kHz	498,8			
Moc pobierana	P_D	μW	600		900	$U_{SS} = 3 V$
Prąd zasilania dla przetrzymania pamięci ostatniego numeru	I_{SSM}	μA	100		150	$U_{SS} = 3 V$
<p>Uwagi: Częstotliwość sygnału wybiórczego - zgodnie z tab. 3. Współczynnik wypełnienia sygnału wybiórczego - zgodnie z tab. 3. Przerwa międzyseryjna - zgodnie z tab. 4. Sygnał przywołania abonenta - zgodnie z tab. 5.</p>						



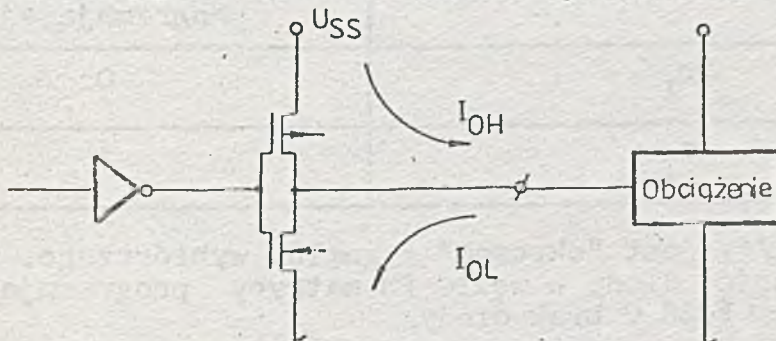
Rys. 3. Przebiegi sygnałów wyjściowych do wyświetlacza przy wyświetlaniu cyfry 5 /przykład/. Uwaga: Sygnały na końcówkach COM1-COM3 nie zmieniają się przy wyświetlaniu różnych liczb, kształty sygnałów na pozostałych wyjściach na wyświetlacz zależą od wyświetlanej liczby



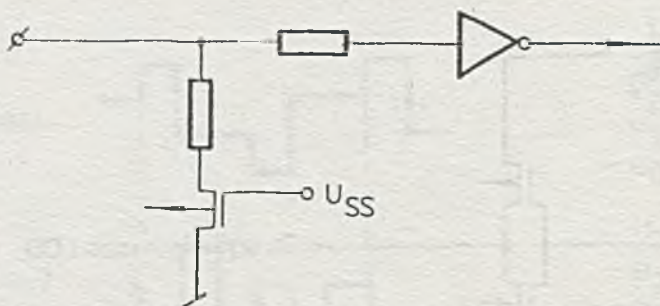
Rys. 4. Wyjścia /ia, ib, ic, SYM dla i = 1...8/ na wyświetlacz LCD



Rys. 5. Wyjścia /COM 1 - 3/ na wyświetlacz LCD



Rys. 6. Wyjścia KS1 - KS5 oraz PI, BLUR, SA



Rys. 7. Wejścia K1 - K4, SPA, PBIJR i ASP

Tabela 3. CZĘSTOTLIWOSCI I WSPÓŁCZYNNIKI WYPEŁNIENIA SYGNAŁU WYBIÓRCZEGO

f_I [Hz]	10				16				18				20			
	MS4	MS3	MS2	MS1	MS4	MS3	MS2	MS1	MS4	MS3	MS2	MS1	MS4	MS3	MS2	MS1
1	0	1	0	0	0	0	1	1	1	0	1	0	1	1	0	1
1,6	0	0	1	0	0	1	0	1	1	0	0	1	1	1	1	0
2	0	0	0	1	1	0	0	0	0	1	1	0	0	1	1	1

Uwaga: wartości częstotliwości i współczynnika wypełnienia sygnału wybiórczego badane są za pomocą węzłów MS1-MS4 matrycy programującej, przy użyciu diod /rys. 1/. Czterobitowe ciągi zerojedynkowe umieszczone w tab. 3 oznaczają stany węzłów MS1 - MS4, przy czym skrajny lewy bit odpowiada węzłowi MS4, następny węzłowi MS3 itd. Wartość 1 oznacza obecność diody w węźle, wartość 0 oznacza brak diody /zgodnie z przykładem z rys. 1/.

Tabela 4. DŁUGOŚCI PRZERWY MIĘDZYSERYJNEJ

Długość przerwy międzyseryjnej	Stan węzła PM matrycy programującej
$4T_I$	0
$8T_I$	1

Uwaga: $T_I = 1/f_I$ jest "okresem" sygnału wybiórczego. Wartość 1 oznacza obecność diody w węźle PM matrycy programującej /rys. 1/, a wartość 0 brak diody.

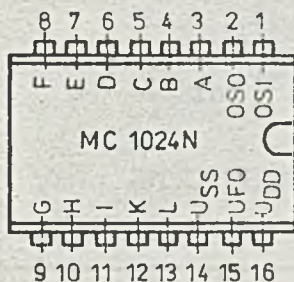
Tabela 5. DŹWIĘKOWY SYGNAŁ PRZYWOŁANIA ABONENTA

Stany węzłów			Postać sekwencji				Liczba sekwencji	Czas trwania tonu [ms]
P1	P2	P3	f ₀	f ₁	f ₂	f ₃		
0	0	0		+	+	+	3	88
0	0	1	+	+	+		3	88
0	1	0		+		+	4,5	88
0	1	1	+	+			4,5	88
1	0	0		+	+	+	2	133
1	0	1	+	+	+		2	133
1	1	0		+		+	3	133
1	1	1	+	+			3	133

Uwaga: jedną z ośmiu postaci sygnału przywołania abonenta uzyskuje się przez programowanie węzłów P1-P3 matrycy programującej /rys. 1/ przy użyciu diod. Wartość 1 oznacza obecność diody w węźle, wartość 0 brak diody. Symbole f₀ = f₃ oznaczają poszczególne tony sygnału przywołania, mające postać przebiegów prostokątnych o współczynniku wypełnienia równym 1 i okresach odpowiednio: T₀ = 1536 μs; T₁ = 1248 μs; T₂ = 960 μs; T₃ = 768 μs.

UKŁAD NADAJNIKA
ZDALNEGO STEROWANIA

MC 1024N



Opis wyprowadzeń

- OSI /1/ - wejście układu oscylatora
- OSO /2/ - wyjście układu oscylatora
- A...L /3...13/ - wejścia kodujące
- U_{SS} /14/, U_{DD} /16/ - wejścia zasilające
- UFO /15/ - wyjście sygnału o częstotliwości ultradźwiękowej

Układ scalony MC 1024N zrealizowany technologią CMOS jest przeznaczony do nadajnika zdalnego sterowania. MC 1024N pozwala - w odpowiednim układzie aplikacyjnym - na wysyłanie 30 komend przy użyciu 30 różnych częstotliwości ultradźwiękowych. Układ zawiera: oscylator kwarcowy generujący częstotliwość 4,4336 MHz, dzielnik częstotliwości, dekodery oraz układ kontroli kodowania. Może być wykorzystywany w nadajniku zdalnego sterowania wysyłającym informację poprzez promieniowanie podczerwone lub falę ultradźwiękową.

MC 1024N współpracuje z odbiornikiem zdalnego sterowania, opartym na układzie MC 1025N.

Układ jest montowany w obudowie plastikowej, dwurzędowej typu A 49C o wymiarach zgodnych z PN-73/T-0160 3, arkusz 16.

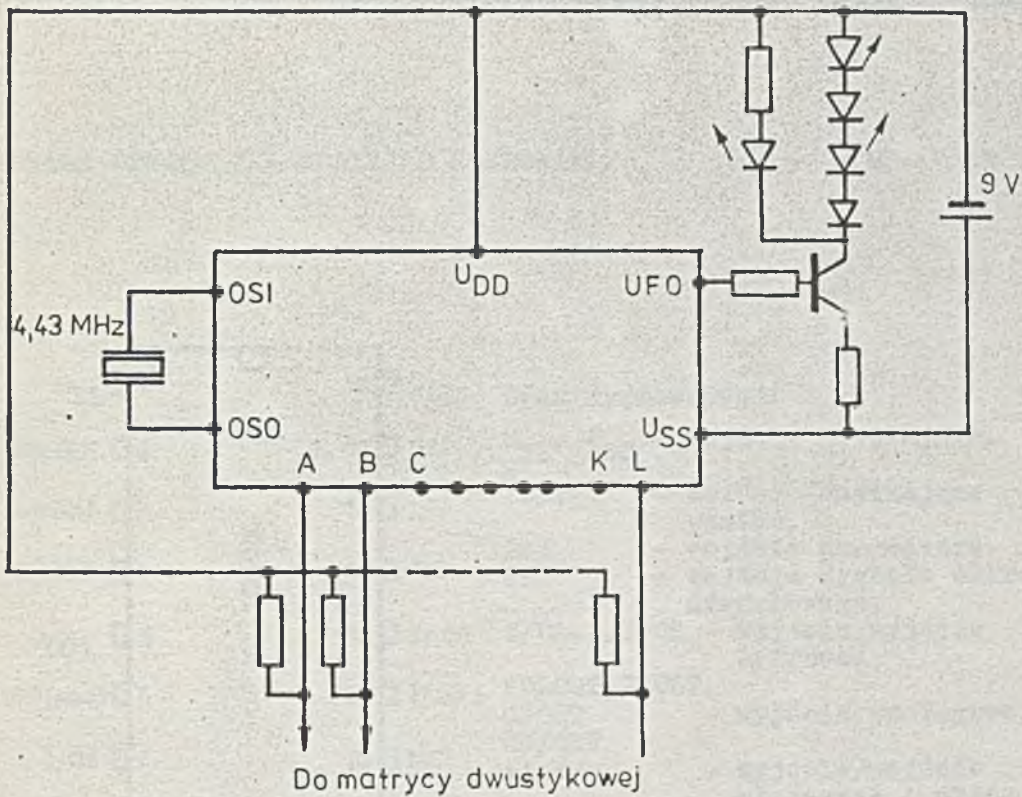
WSTĘPNA KARTA KATALOGOWA

DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE

Temperatura pracy	t_{amb}	$-25 \div +70^{\circ}C$
Temperatura przechowywania	t_{stg}	$-65 \div +125^{\circ}C$
Napięcie zasilania	U_{DD}	$-0,3 \div 12 V$
Napięcie wejściowe	U_I	$-0,3 \div U_{DD} + 0,3 V$
Prąd wyjściowy	I_O	10 mA
Całkowita moc rozpraszana	P_{tot}	200 mW

ELEKTRYCZNE PARAMETRY CHARAKTERYSTYCZNE przy $t_{amb}=25^{\circ}C$, $U_{SS}=0 V$,
 $U_{DD} = 9 V$

Nazwa parametru	Symbol	Jedn.	Wartość			Warunki pomiaru
			min.	typ	max.	
Napięcie zasilania	U_{DD}	V	7	-	9	
Napięcie wejściowe w stanie niskim	U_{IL}	V	-	-	$U_{SS}+1$	
Napięcie wejściowe w stanie wysokim	U_{IH}	V	$U_{DD}-1$	-	-	
Prąd upływności wejść /wejścia A...L/	I_{II}	nA	-	-	50	$U_I = 9 V$
Prąd zasilania w stanie spoczynku	I_{DD}	μA	-	-	10	$U_{DD} = 9 V$ wszystkie wejścia połączone z U_{SS}
Średni prąd zasilania w stanie aktywnym	I_{DDav}	mA	-	-	3	
Napięcie wyjściowe w stanie niskim	U_{OL}	V	-	-	0,6	$I_{OL}=0,2 mA$
Napięcie wyjściowe w stanie wysokim	U_{OH}	V	$U_{DD}-1$	-	-	$I_{OH} = -1 mA$



Schemat aplikacji układu MC 1024N w nadajniku do zdalnego sterowania odbiornikiem TV



INSTYTUT TECHNOLOGII ELEKTRONOWEJ

Al. Lotników 32/46
02-668 Warszawa

Telex 815647
Tel. 435401

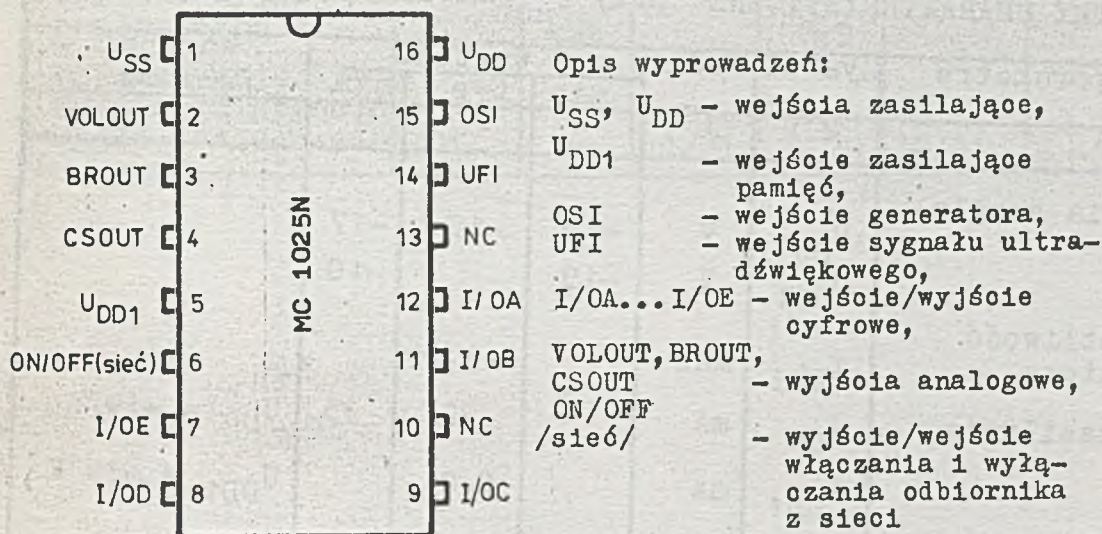
1985
Cena 40 zł.

PRAWO REPRODUKCJI ZASTRZEŻONE

Druk ZOINTE ITE zam. /85 n.

UKŁAD ODBIORNIKA ZDAŁNEGO STEROWANIA

MC 1025N



Układ scalony MC 1025N, zrealizowany niskoprogową techniką PMOS, przeznaczony jest do odbiornika systemu zdalnego sterowania, głównie odbiorników TV, w którym nadajnik oparty jest na układzie MC 1024N. Układ odbiera i przetwarza sygnały przychodzące z nadajnika w postaci 30-tu częstotliwości ultradźwiękowych. Z 30-tu odbieranych komend szesnaście przeznaczonych jest do wyboru 1 z 16-tu kanałów /programów/ TV, sześć do sterowania funkcjami analogowymi /siła głosu, jasność, nasycenie kolorów/, trzy do funkcji specjalnych i pięć do realizacji dowolnych funkcji dodatkowych. Układ jest montowany w obudowie plastikowej, dwurzędowej typ A49C o wymiarach zgodnych z PN-73/T-01603, arkusz 16.

WSTĘPNA KARTA KATALOGOWA

PARAMETRY DOPUSZCZALNE

Napięcia zasilania	U_{DD}	$-20 \div 0,3$	V
	U_{DD1}	$-20 \div 0,3$	V
Prąd wyjściowy	I_O	5	mA
Moc rozpraszana	P_{tot}	1	W
Temperatura pracy	t_{amb}	$-25 \div +70$	$^{\circ}C$
Temperatura przechowywania	t_{stg}	$-65 \div +150$	$^{\circ}C$

PARAMETRY CHARAKTERYSTYCZNE przy $t_{amb} = 25^{\circ}C$, $U_{SS} = 0 V$

Nazwa parametru	Symbol	Jedn.	Wartość			Warunki pomiaru
			min	typ	max	
1	2	3	4	5	6	7
Napięcia zasilania	U_{DD}	V	-19	-18	-17	
	U_{DD1}	V	-19		-10	
Częstotliwość generatora	f_{OSI}	MHz		4,4336		
Prąd zasilania	I_{DD}	mA		22	35	$U_{DD} = -19 V$
	I_{DD1}	mA		0,2		$U_{DD1} = -19 V$
Oporność wyjściowa /wypr. 2, 3, 4, 6/	R_{ON}	k Ω			1	$U_{DD} = -18 V$ $R_L = 2 k\Omega$
Oporność wyjściowa /wypr. 7, 8, 9, 11, 12/	R_{ON}	k Ω			5	$U_{DD} = -18 V$ $R_L = 3,9 k\Omega$
Napięcie wejściowe w stanie wysokim /wypr. 7, 8, 9, 11, 12, 6/	U_{IH}	V	-1		U_{SS}	
Napięcie wejściowe w stanie niskim /wypr. 7, 8, 9, 11, 12, 6/	U_{IL}	V	U_{DD}		-4	
Napięcie międzyszczytowe sygnału generatora /wypr. 15/	U_{OSI}	V	4		8	

PARAMETRY CHARAKTERYSTYCZNE c.d.

1	2	3	4	5	6	7
Napięcie międzyszczytowe sygnału ultradźwiękowego /wypr. 14/	U_{UFI}	V	0,5		U_{DD}	
Częstotliwość sygnału wyjść analogowych	f_a	kHz		8,9		
Współczynnik wypełnienia sygnału wyjść analogowych	D	-	1/31		30/31	

INSTYTUT TECHNOLOGII ELEKTRONOWEJ
Al. Lotników 32/46
02-668 Warszawa
Telex 815647
Tel. 435401

Druk ZOINTE ITE zam.

/35 n.

1985

Cena 40 zł

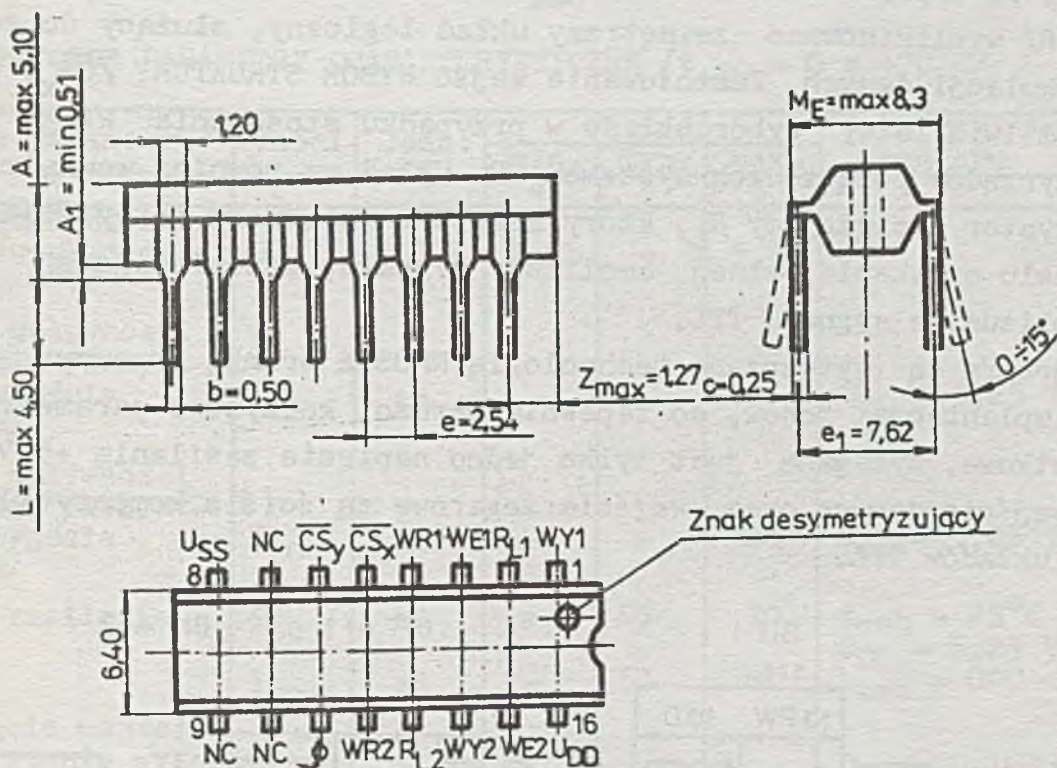
PRAWO REPRODUKCJI ZASTRZEŻONE



REJESTRY PRZESUWAJĄCE Z RECYRKULACJĄ
O POJEMNOŚCI 2K BITÓW I 1K BITÓW

MCY 7501J/N

MCY 7505J/N

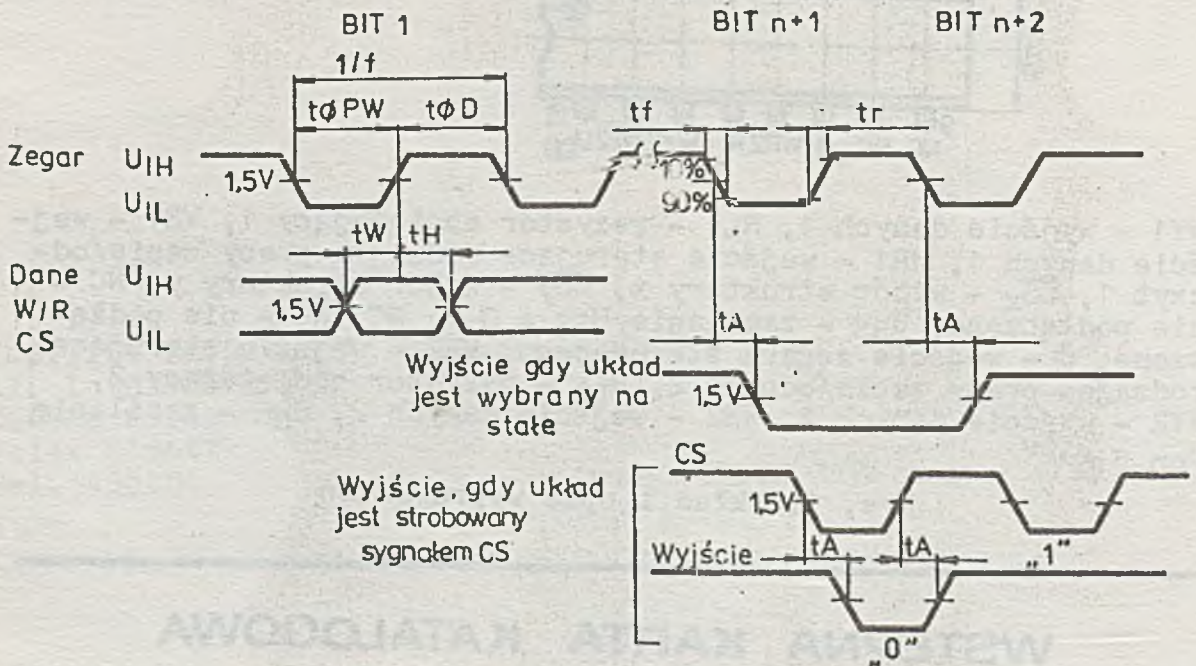


WY1 - wyjście danych 1, RL1 - rezystor obciążający 1, WE1 - wejście danych 1, WR1 - wejście sterujące rodzajem pracy zapis/odczyt 1, CS_x - wybór struktury x, CS_y - wybór struktury y, NC - nie podłączone, U_{SS} - zasilanie U_{SS} = 0 V, NC, NC - nie podłączone, \emptyset - wejście zegara sterującego, WR2 - wejście sterujące rodzajem pracy zapis/odczyt 2, RL2 - rezystor obciążający 2, WY2 - wyjście danych 2, WE2 - wejście danych 2, U_{DD} - zasilanie U_{DD} = +5 V

Rys. 1. Układ i opis wyprowadzeń

MCY 7501 jest 2 x 1024-bitowym zaś MCY 7505 1024-bitowym dynamicznym rejestrem przesuwającym z recyrkulacją. Typ MCY 7505 dzieli się na dwa podtypy MCY 7505A i MCY 7505B różniące się położeniem sprawnego segmentu. MCY 7505A ma czynne elektrycznie następujące wyprowadzenia: WE1, R_{L1} , WR1, WY1, \overline{CS}_x , \overline{CS}_y , U_{SS} , U_{DD} , \emptyset , zaś MCY 7505B: WE2, R_{L2} , WR2, WY2, \overline{CS}_x , \overline{CS}_y , U_{SS} , U_{DD} , \emptyset . Poprzez zastosowanie sterowania ZAPIS/RECYRKULACJA /W/R/ wyeliminowano zewnętrzny układ logiczny, służący do recyrkulacji danych. Zastosowanie wejść WYBÓR STRUKTURY / \overline{CS}_x , \overline{CS}_y / umożliwia łatwy wybór układu w przypadku stosowania kilku przyrządów połączonych systemem OR. Układ ma również wewnętrzny rezystor obciążający R_L , który może być dołączony do wyjścia w celu uzyskania pełnej amplitudy sygnału, odpowiadającej amplitudzie sygnału TTL.

Rejestry są wytwarzane technologią NMOS z bramką krzemową i implantacją jonów, co zapewnia bardzo korzystne parametry użytkowe. Wymagane jest tylko jedno napięcie zasilania +5 V, a wejście danych oraz wejścia zegarowe są ściśle kompatybilne do układów TTL.



Rys. 2. Przebiegi sygnałów w układach

DOFUSZCZALNE PARAMETRY EKSPLOATACYJNE

Dopuszczalne napięcie dowolnego wyprowadzenia względem U_{SS}	U	$-0,5 + +7 V$
Moc rozpraszana	P_{max}	$1 W$
Temperatura przechowywania	t_{stg}	$-55 + +125^{\circ}C$
Temperatura otoczenia w czasie pracy	t_{amb}	$0 + +70^{\circ}C$

ELEKTRYCZNE PARAMETRY CHARAKTERYSTYCZNE / $t_{amb} = 0 + +70^{\circ}C$ /

Nazwa parametru	Symbol	Jedn.	Wartość			Warunki pomiaru
			min.	typ.	max.	
1	2	3	4	5	6	7
Napięcie zasilania /względem $U_{SS} = 0 V$ /	U_{DD}	V	4,75	-	5,25	
Prąd upływności wejścia /wszystkie wejścia razem/	I_{LI}	μA	-	-	10	$U_{we} = 5,25 V$
Prąd upływności wyjścia /wszystkie wyjścia razem/	I_{LO}	μA	-	-	100	$U_{wy} = 5,25 V$
Prąd zasilania	I_{DD}	mA	-	45	70	$t_{amb} = 25^{\circ}C$ $U_{DD} = 5,25 V$
	I_{DD}	mA	-	50	80	$t_{amb} = 0^{\circ}C$
Napięcie wejściowe w stanie wysokim /wszystkie wejścia/	U_{IH}	V	2,2	-	5,25	
Napięcie wejściowe w stanie niskim /wszystkie wejścia/	U_{IL}	V	-0,3	-	0,65	
Napięcie wyjściowe w stanie wysokim	U_{OH}	V	2,4	-	U_{DD}	$I_{OH} = -1mA$ $R_L = 1,5k\Omega$ /zewnątrzny/ podłączony do wyjścia
Napięcie wyjściowe w stanie niskim	U_{OL}	V	0	-	0,45	
Rezystor wewnętrzny	R_L	k Ω	0,8	1,3	2,2	

ELEKTRYCZNE PARAMETRY CHARAKTERYSTYCZNE c.d.

1	2	3	4	5	6	7
Częstotliwość maksymalna	f_{max}	MHz	-	-	1	$t_{amb} = +25^{\circ}C$ $t_{amb} = +70^{\circ}C$ $t_{amb} = +25^{\circ}C$ $t_{amb} = +70^{\circ}C$ $U_{DD} = 5V \pm 5\%$ $U_{DD} = 5V \pm 5\%$ $U_{DD} = 5V \pm 5\%$ R_L podłączony do wyjścia $U_{DD} = 5V \pm 5\%$ $C_L = 100 pF$ Obciążenie jednym układem TTL $U_{DD} = 5V \pm 5\%$ $t_{amb} = +25^{\circ}C$ $U_{we} = 0$ $f = 1 MHz$
Częstotliwość minimalna	f_{min}	kHz kHz	1 25	- -	- -	
Czas opóźnienia impulsu zegarowego	$t_{\phi D}$	μs	0,20 0,20	- -	1000 40	
Czas trwania impulsu zegarowego	$t_{\phi PW}$	μs	0,80	-	10	
Czas narastania impulsu zegarowego	t_r	ns	-	-	50	
Czas opadania impulsu zegarowego	t_f	ns	-	-	50	
Czas trwania cyklu ZAPIS	t_W	ns	200	-	-	
Czas utrzymywania się danych po zakończeniu impulsu zegarowego	t_H	ns	150	-	-	
Czas dostępu	t_A	ns	-	250	500	
Pojemność wejść danych W/R i CS	C_{we}	pF	-	4	7	
Pojemność wyjściowa	C_{wy}	pF	-	10	14	
Pojemność wejść zegarowych	C_{ϕ}	pF	-	4	7	

INSTYTUT TECHNOLOGII ELEKTRONOWEJ

Al. Lotników 32/46

02-668 Warszawa

Tel. 435401

Tlx 815647

Lipiec 1987

Cena 40 zł

Druk ZOINTE ITE zam. 70/87 n. 300

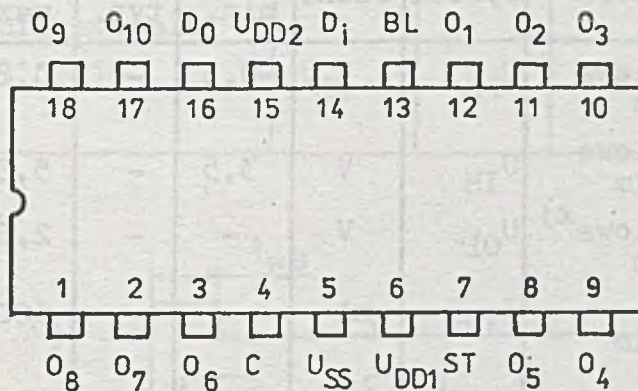
PRAWO REPRODUKЦИИ ZASTRZEŻONE



REJESTR-DRIVER

MC 7510N
MCX 7510

Układ scalony MC 7510N jest 10-bitowym rejestrem szeregowo-równoległym zawierającym 10 wysokonapięciowych stopni wyjściowych /driverów/. Układ zrealizowano nowoczesną technologią CMOS-DMOS, która umożliwia uzyskanie dużej gęstości upakowania i małego poboru prądu CMOS-cwej niskonapięciowej części układu oraz wysokie napięcie pracy /40 V/ i prąd wyjściowy /40 mA/ części DMOS-owych. Układ scalony MC 7510N może być wykorzystany w głowicach drukarek termicznych, do sterowania wskaźników fluorescencyjnych oraz innych systemów wyświetlania informacji. Układ montowany jest w obudowie 18-wyprowadzeniowej typu CE-81 /oznaczenie MC 7510N/; dostępny jest także w wersji struktury nieobudowanej jako MCX 7510.



- | | |
|------------------------------------|--|
| U_{SS} - zasilanie (-) | ST - wejście strobuujące |
| U_{DD1}, U_{DD2} - zasilanie (+) | D_I - wejście danych |
| C - wejście zegarowe | D_O - wyjście danych /szeregowo/ |
| BL - wejście wygaszania | $O_1 \dots O_{10}$ wysokonapięciowe
wyjścia sterujące |

Rys. 1. Rozkład i opis wyprowadzeń

WSTĘPNA KARTA KATALOGOWA

DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE przy $U_{SS} = 0$, $t_{amb} = 25^{\circ}C$

Napięcie zasilania 1	U_{DD1}	4,5 + 12 V
Napięcie zasilania 2	U_{DD2}	45 V
Napięcie wejściowe	U_I	-0,3 + U_{DD1} + 0,3 V
Napięcie wyjściowe	U_O	40 V
Prąd wyjściowy	I_O	-40 mA
Temperatura pracy	t_{amb}	0 + 70 ^o C
Temperatura przechowywania	t_{stg}	-55 + +125 ^o C
Całkowita moc tracona *)	P_{tot}	0,8 W

PARAMETRY CHARAKTERYSTYCZNE STATYCZNE / $t_{amb}=25^{\circ}C$, $U_{SS} = 0$,
 $U_{DD1} = 5V$, $U_{DD2} = 40 V$ /

Nazwa parametru	Symbol	Jedn.	Wartość			Warunki pomiaru
			min.	typ.	max.	
Napięcie wejściowe w stanie niskim	U_{IL}	V	-0,3	-	0,8	-
Napięcie wejściowe w stanie wysokim	U_{IH}	V	3,5	-	5,3	-
Napięcie wyjściowe w stanie niskim x)	U_{OL}	V	-	-	2,5	$I_{OL} = -40$ mA
Prąd wejściowy w stanie wysokim	I_{IH}	μA	-	-	100	$U_I = 5$ V
Prąd wyjściowy w stanie wysokim x)	I_{OH}	μA	-100	-	-	$U_O = 40$ V
Rezystancja wyjściowa xx)	R_O	k Ω	-	-	20	$I_O = -100$ μA
Prąd zasilania ze źródła U_{DD1}	I_{DD1}	mA	-	-	1,5	-
Prąd zasilania ze źródła U_{DD2}	I_{DD2}	mA	-	2,5	-	-

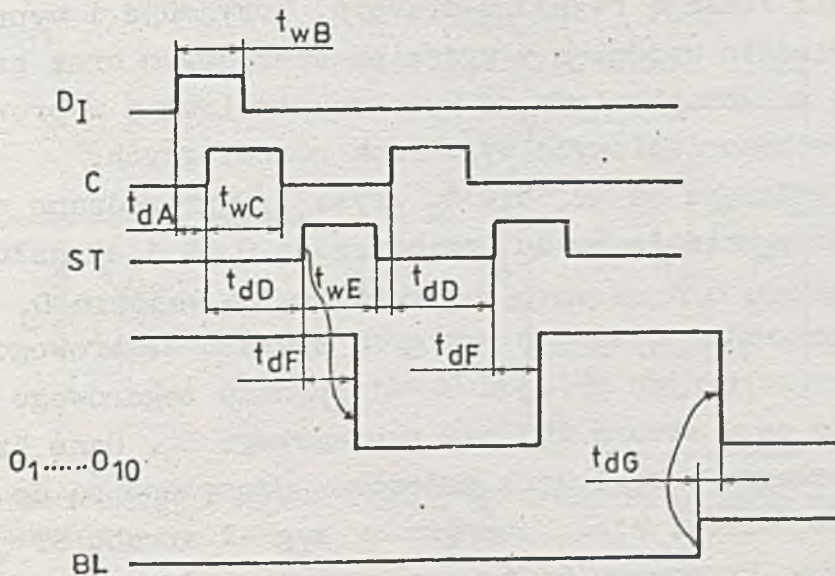
x) Na wyjściach $O_1 \dots O_{10}$.

xx) Na wyjściu D_0 .

*) Obudowa plastikowa CE-81 z wewnętrznym radiatorem.

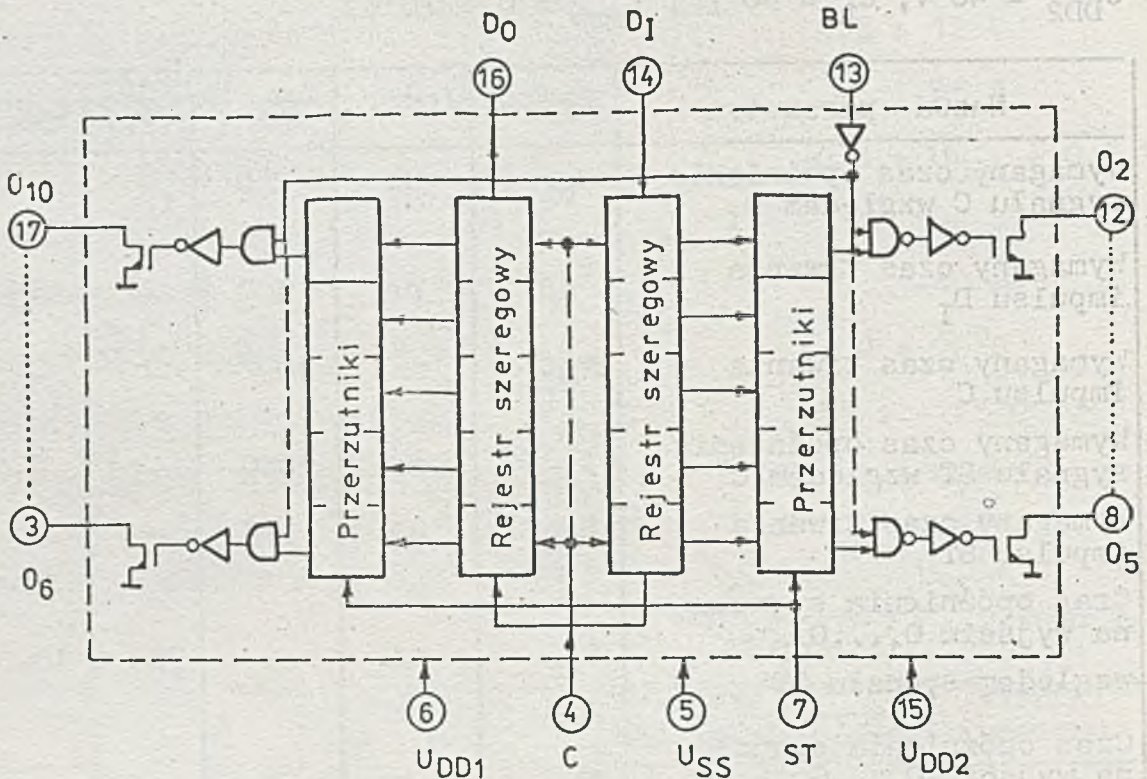
PARAMETRY CHARAKTERYSTYCZNE DYNAMICZNE / $U_{SS} = 0, U_{DD1} = 5 \text{ V}, U_{DD2} = 40 \text{ V}, C_L = 40 \text{ pF}, t_{amb} = 0 + 70^\circ\text{C}/$

Nazwa parametru	Symbol	Jedn.	Wartość		
			min.	typ.	max.
Wymagany czas opóźnienia sygnału C względem D_I	t_{dA}	ns	250	-	-
Wymagany czas trwania impulsu D_I	t_{wB}	ns	500	-	-
Wymagany czas trwania impulsu C	t_{wC}	ns	1000	-	-
Wymagany czas opóźnienia sygnału ST względem C	t_{dD}	ns	1000	-	-
Wymagany czas trwania impulsu ST	t_{wE}	ns	500	-	-
Czas opóźnienia sygnału na wyjściu $O_1 \dots O_{10}$ względem sygnału ST	t_{dF}	ns	-	700	1000
Czas opóźnienia sygnału na wyjściu $O_1 \dots O_{10}$ względem BL	t_{dG}	ns	-	300	500



Rys. 2. Warunki pomiaru parametrów charakterystycznych dynamicznych

OPIS DZIAŁANIA UKŁADU



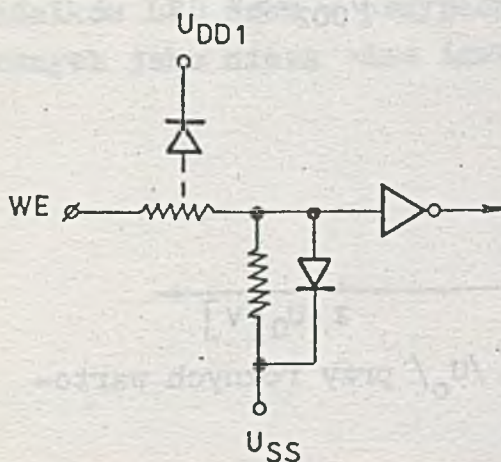
Rys. 3. Schemat blokowy układu

Na rys. 3 przedstawiono schemat blokowy układu. Układ MC 7510N spełnia funkcję rejestru-drivera. Przyjmuje i wyprowadza dane odpowiednio wejściem i wyjściem szeregowym oraz przetwarza sygnały niskonapięciowe na wysokonapięciowe i wyprowadza je na 10 wysokonapięciowych wyjściach równoległych.

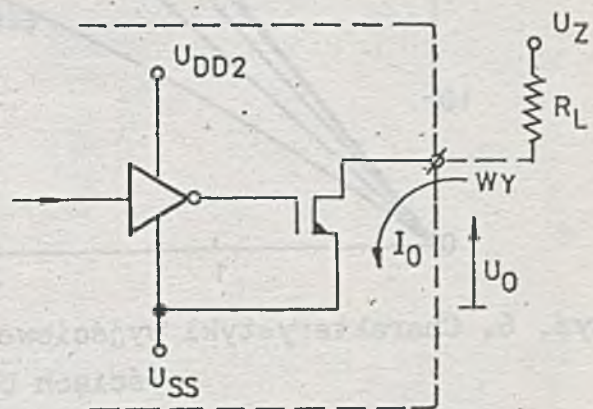
Dane podawane na wejściu D_I /rys. 3/ wprowadzane są do rejestru przy zmianie stanu logicznego z 0 na 1 sygnału zegarowego na wejściu C. Dane muszą pojawić się na wejściu D_I z odpowiednim wyprzedzeniem czasowym względem sygnału zegarowego /rys. 2/. W takt kolejnych przejść $0 \rightarrow 1$ sygnału zegarowego dane przesuwane są w stronę wyjścia szeregowego D_O . Dane "zero-jedynkowe" zawarte w komórkach rejestru przesyłane są do odpowiednich przerzutników, kiedy zewnętrzny sygnał strobu ST jest w stanie wysokim. Przerzutniki te mogą przyjmować nowe dane tak długo, jak długo utrzymywany jest stan wysoki na wejściu ST. Sygnał

wygaszania BL aktywny w stanie wysokim umożliwia blokowanie oddziaływania sygnałów logicznych przerzutników na stopień wyjściowy. Jeśli wejście BL jest w stanie wysokim /niezależnie od danych logicznych w przerzutnikach/ wszystkie wyjścia sterujące $O_1 + O_{10}$ są w stanie wysokim /nieaktywnym/. Po sprawdzeniu sygnału na wejściu BL do stanu niskiego stopnie wyjściowe są sterowane przez stany logiczne przerzutników. Stopnie wyjściowe to wzmacniacze, które przy podaniu stanu wysokiego na wejście /niskonapięciowe/ dają na wyjściu /wysokonapięciowym/ stan wysoki /nieaktywny/ przy dołączeniu wyjść $O_1 \dots O_{10}$ poprzez obciążenie rezystancyjne do wysokiego napięcia zewnętrznego U_Z . Dla przeciwnego stanu na wejściach uzyskuje się stan niski /aktywny/ na wyjściach sterujących układu.

Po włączeniu zasilania na wszystkich wejściach układu wymuszone są wewnątrz stany niskie w rezultacie zastosowania układu wejściowego przedstawionego na rys. 4, pełniącemu jednocześnie rolę zabezpieczenia przed przebicciem ładunkiem elektrostatycznym. Na rys. 5 przedstawiono schemat jednego stopnia wyjściowego z tranzystorem DMOS z otwartym drenem. Jeśli w da-

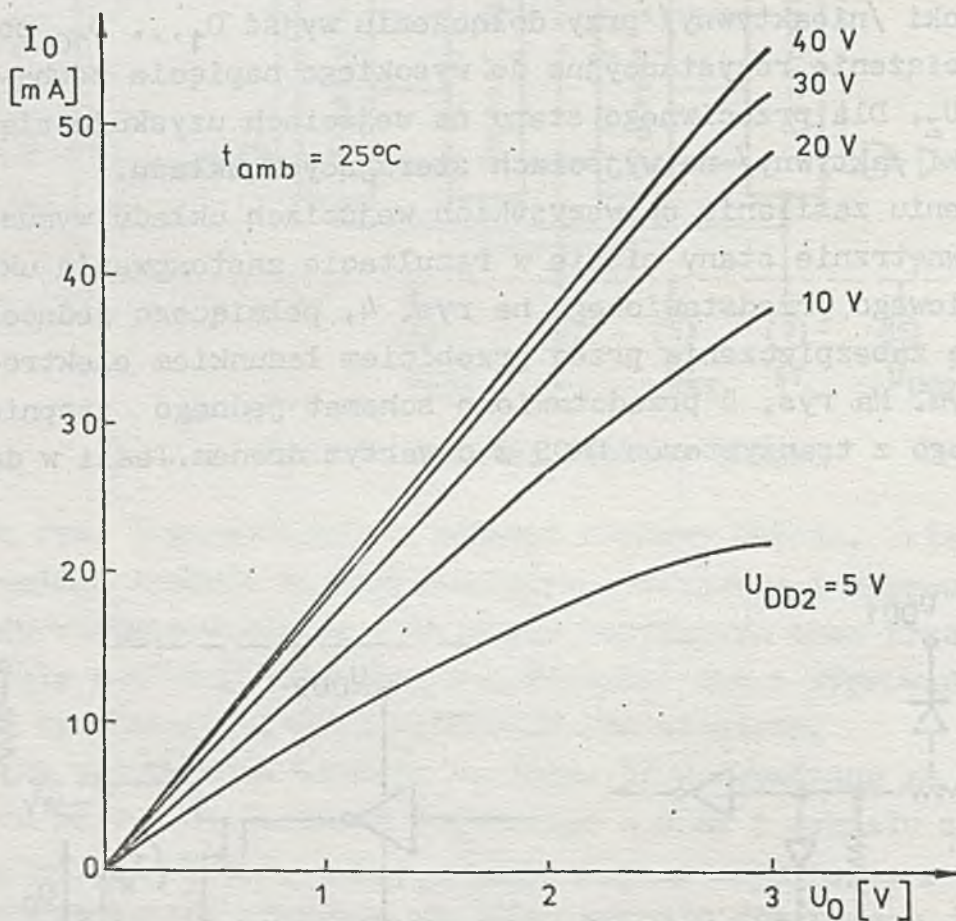


Rys. 4. Schemat układu wejściowego



Rys. 5. Schemat układu wyjścia

nej komórce rejestru występuje stan niski, to odpowiadający jej tranzystor wyjściowy jest w stanie nieprzewodzenia /nieaktywnym/ i blokuje wysokie zewnętrzne napięcie U_Z . Stanowi logicznemu 1 w komórce rejestru odpowiada stan włączenia tranzystora wyjściowego, przy którym rezystancja wynosi ok. 60Ω przy $U_{DD2} = 40 \text{ V}$. Typowe charakterystyki wyjściowe tranzystora wyjściowego przedstawione są na rys. 6.



Rys. 6. Charakterystyki wyjściowe I_O / U_O / przy różnych wartościach U_{DD2}

INSTYTUT TECHNOLOGII ELEKTRONOWEJ
Al. Lotników 32/46
02-668 Warszawa
tel. 43-54-01
tlx 815647
Cena 60 zł.

Styczeń 1986

DRUK ZOINTE ITE zam. 102/86 n. 300

PRAWO REPRODUKCJI ZASTRZEŻONE



UKŁADY STERUJĄCE WSKAŹNIKAMI DIODOWYMI LED

UCY 74545
UCY 74546

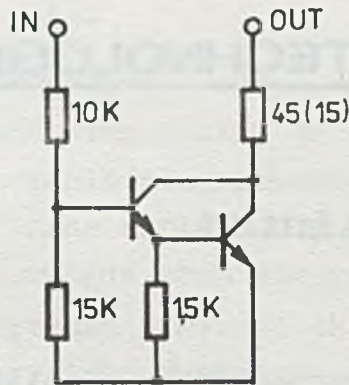
Układy UCY 74545 i UCY 74546 są monolitycznymi bipolarnymi układami scalonymi sterującymi wskaźnikami diodowymi LED.

Układy mogą być wykorzystywane w postaci struktur z przeznaczeniem do montażu w module zegara elektronicznego MC 1206. Struktura układu składa się z 26 bramek. Pierwsza bramka służąca do sterowania segmentami pierwszej cyfry wskaźnika LED ma zwiększoną obciążalność.

Struktury układu montowane są w obudowach 28-wyprowadzeniowych w dwóch wersjach.

Układ UCY 74545 zawiera 13 identycznych bramek, zaś 13 bramek układu UCY 74546 pierwsza ma zwiększoną obciążalność.

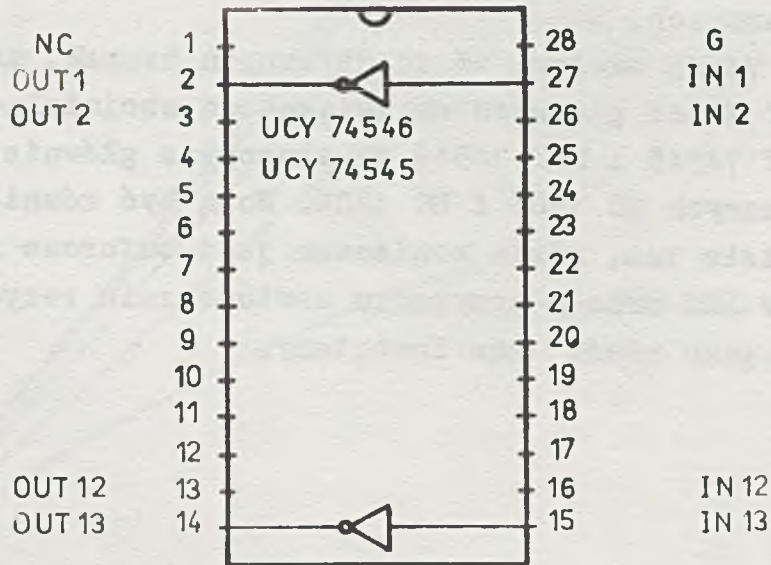
Układy UCY 74545 i UCY 74546 są stosowane głównie w zegarach elektronicznych MC 1205 i MC 1206. Mogą być również wykorzystywane wszędzie tam, gdzie konieczne jest buforowe sterowanie wskaźników LED oraz w przypadku zastosowania rezystorów zewnętrznych jako niezależne inwertery.



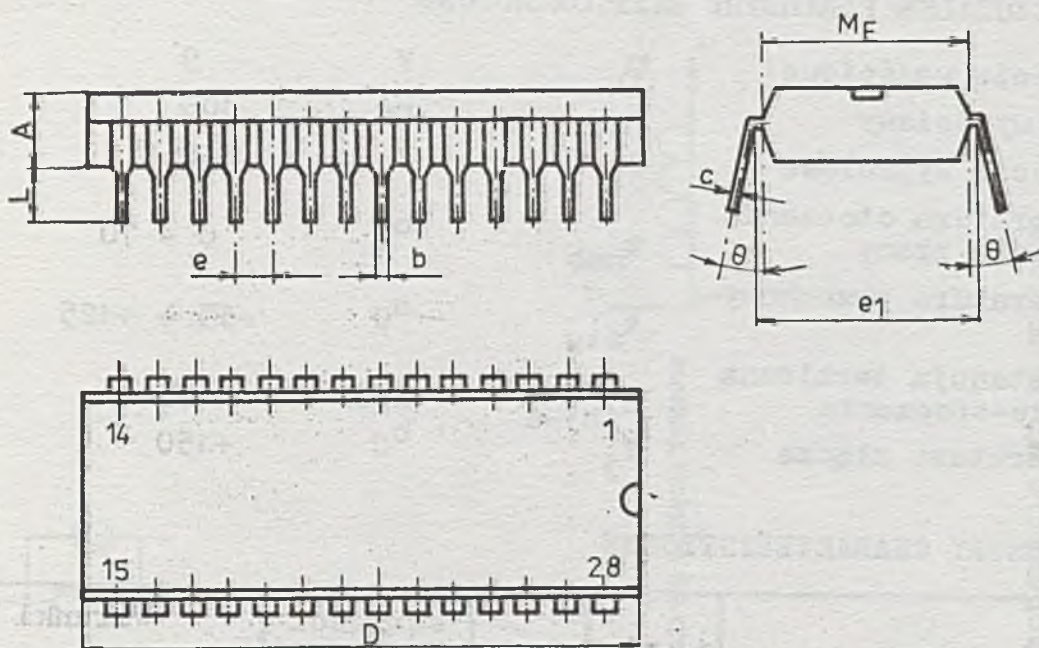
Rys.1. Schemat elektryczny jednej bramki

Uwaga:

Dla układu UCY 74546 rezystancja obciążenia pierwszej bramki wynosi 15Ω , pozostałe 45Ω . W układach UCY 74545 wszystkie bramki mają obciążenie 45Ω .



Rys.2. Rozkład wyprowadzeń: IN 1 ÷ IN 13 - wejścia, OUT 1 ÷ ÷ OUT 13 - wyjścia, NC - wyprowadzenie niepodłączone, G - masa /0V/



Rys. 3. Kształt i wymiary obudowy plastikowej CE-77 układu UCY 74545/546N

Symbol wymiaru	Wymiary [mm]			Kąt [stopnie]
	min.	nom.	max.	
A	-	-	5,10	-
b	0,38	-	0,59	-
c	0,20	-	0,36	-
D	36,4	36,7	-	-
e	-	2,54	-	-
e ₁	-	15,24	-	-
L	2,54	-	-	-
M _E	13,8	-	-	-
θ	-	-	-	0 ÷ 15

DOPUSZCZALNE PARAMETRY EKSPLOATACYJNE

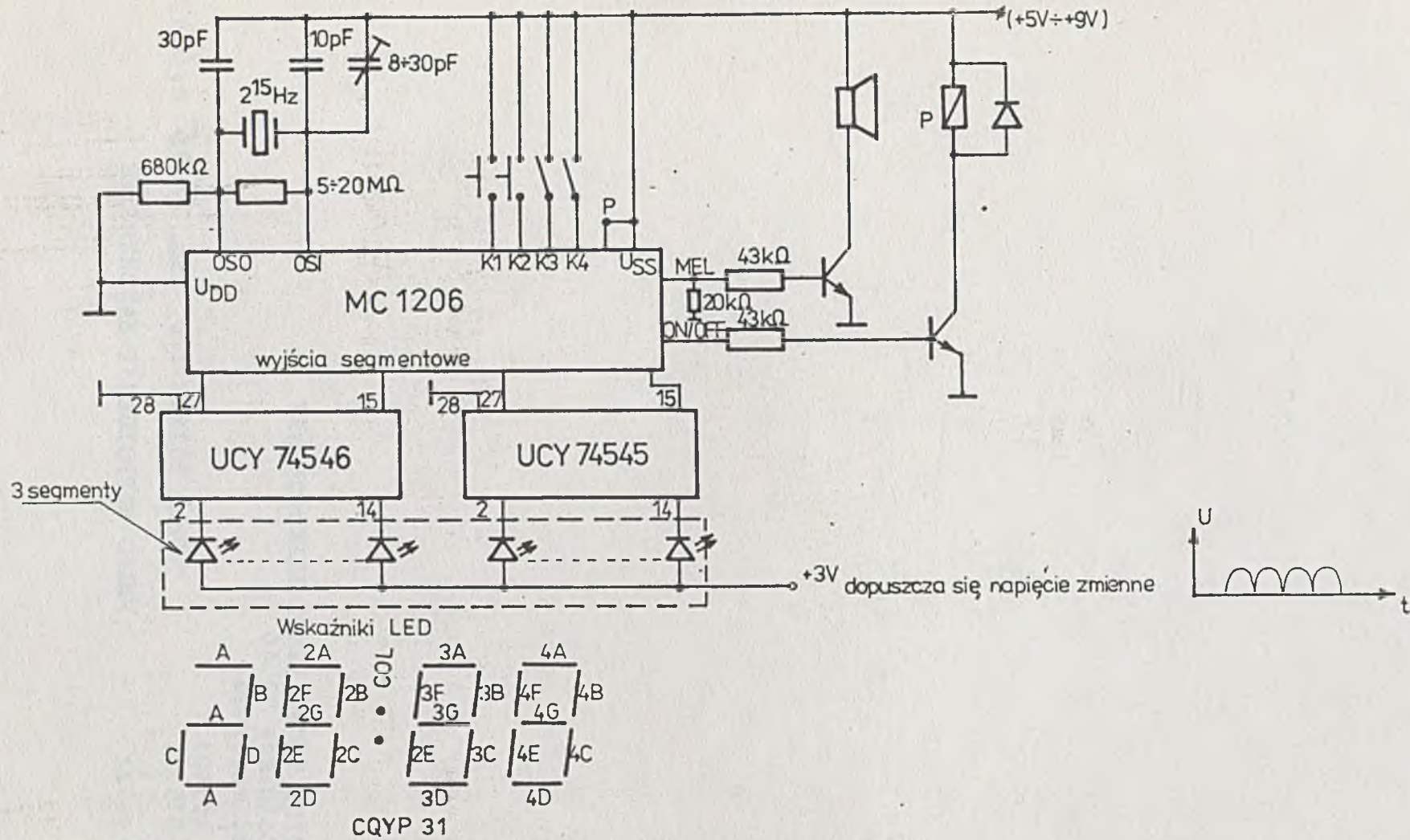
Napięcie wejściowe	U_I	V	9
Prąd wyjściowy	I_O	mA	100
Napięcie wyjściowe	U_O	V	8
Temperatura otoczenia w czasie pracy	t_{amb}	°C	0 ÷ 70
Temperatura przechowywania	t_{stg}	°C	-55 ÷ +125
Rezystancja termiczna złącze-otoczenie	R_{thj-a}	K/W	75
Temperatura złącza	T_j	°C	+150

PARAMETRY CHARAKTERYSTYCZNE

Nazwa parametru	Symbol	Jedn.	Wartości		Warunki pomiaru
			min.	max.	
Prąd wejściowy w stanie wysokim	I_{IH}	mA	0,45	1,2	$U_I = 9 \text{ V}$
Prąd wyjściowy w stanie wysokim	I_{OH}	μA	-	100	$U_O = 5 \text{ V}$
Napięcie wyjściowe	U_O	V	8	-	$I_O = 1 \text{ mA}$
Napięcie wyjściowe w stanie niskim	U_{OL}	V	-	1,9	$15 \text{ mA} \leq I_{OL} \leq 25 \text{ mA}$
Napięcie wyjściowe w stanie niskim 1)	U_{OL}	V	-	1,9	$40 \text{ mA} \leq I_{OL} \leq 75 \text{ mA}$
Czas propagacji przy zmianie stanu z wysokiego na niski	t_{PHL}	μs	0,06 /typ/	1	$U_{CC} = 5 \text{ V}$ $U_{IH} = 3,5 \text{ V}$ $U_{IL} = 0 \text{ V}$ $R_L = 120 \Omega$
Czas propagacji przy zmianie stanu z niskiego na wysoki	t_{PLH}	μs	0,15 /typ/	1	$U_{CC} = 5 \text{ V}$ $U_{IH} = 3,5 \text{ V}$ $U_{IL} = 0 \text{ V}$ $R_L = 120 \Omega$

1)

Napięcie w stanie niskim dla pierwszej bramki w układzie UCY 74546N.



Rys.4. Przykładowe zastosowanie u.s. UCY 74545/46 w schemacie aplikacyjnym zegara elektronicznego. Wyjścia segmentów MC 1206: A-5, B-8, C-6, D-7, C_{OL}-16; 2A-9, 2B-15, 2C-13, 2D-12, 2E-11, 2F-10, 2G-14; 3A-17, 3B-23, 3C-21, 3D-20, 3E-19, 3F-18, 3G-22; 4A-24, 4B-30, 4C-28, 4D-27, 4E-26, 4F-26, 4G-29

INSTYTUT TECHNOLOGII ELEKTRONOWEJ
Al. Lotników 32 46
02-668 Warszawa

tel. 435401
tlx 815647

1984
Cena 18 zł

Druk ZOINTE ITE zam. 1/85 n.500

PRAWO REPRODUKCJI ZASTRZEŻONE

