



Urząd Patentowy
Rzeczypospolitej Polskiej

21 Numer zgłoszenia: 269725

51 IntCl⁵:
H03K 5/12
H03K 6/04

22 Data zgłoszenia: 23.12.1987

CZYTELNIA
OGÓLNA

54

Układ formowania impulsów przetwornika analogowego

43

Zgłoszenie ogłoszono:
26.06.1989 BUP 13/89

45

O udzieleniu patentu ogłoszono:
31.01.1992 WUP 01/92

73

Uprawniony z patentu:
Politechnika Śląska im. W.Pstrowskiego,
Gliwice, PL

72

Twórcy wynalazku:
Juliusz Wójcik, Katowice, PL

57

1. Układ formowania impulsów przetwornika analogowego oparty na bramkach logicznych, znamienny tym, że ciąg impulsów sterujących po wejściu do układu (UFI) podąża dalej dwoma niezależnymi gałęziami (I1) i (I2), przy czym w pierwszej gałęzi (I1) biegnie równoległe dwoma torami: pierwszym (11-1) bezpośrednio do pierwszego wejścia (1) dwuwejściowej pierwszej bramki typu NAND (B1) i drugim (11-2) przez ciąg bramek $\{\{OB_i\} i=2N, N=1,2,\dots\}$ do drugiego wejścia (2) tej bramki (B1), której wyjście połączone jest z wejściem trzeciej bramki-inwertera (B3), przy czym wyjście (6) trzeciej bramki (B3) jest jednym z wyjść układu (UFI), natomiast z gałęzi (I2) doprowadzony ciąg impulsów podany jest na wejście bramki-inwertera (B2) a od jej wyjścia (7) biegną równoległe dwoma torami: pierwszym (7-3) bezpośrednio do wejścia (3) dwuwejściowej czwartej bramki (B4) typu NAND i drugim (7-4) przez ciąg bramek $\{\{OB_j\} j=2N, N=1,2,\dots\}$ do drugiego wejścia tej (4) bramki (B4), której wyjście (8) jest jednym z wyjść układu (UFI).

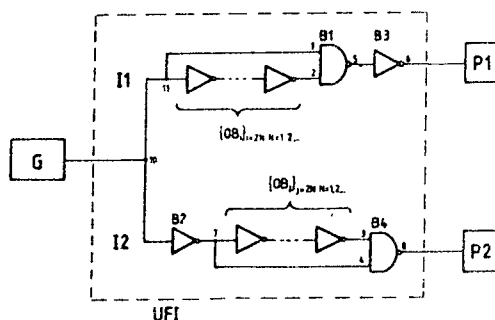


Fig 2

UKŁAD FORMOWANIA IMPULSÓW PRZEŁĄCZNIKA ANALOGOWEGO

Z a s t r z e ż e n i a p a t e n t o w e

1. Układ formowania impulsów przełącznika analogowego oparty na bramkach logicznych, z n a m i e n n y t y m, że ciąg impulsów sterujących po wejściu do układu /UFI/ podąża dalej dwoma niezależnymi gałęziami /T1/ i /T2/, przy czym w pierwszej gałęzi /T1/ biegnie równolegle dwoma torami: pierwszym /11-1/ bezpośrednio do pierwszego wejścia /1/ dwuwejściowej pierwszej bramki typu NAND /B1/ i drugim /11-2/ przez ciąg bramek / $\{OB_j\}$ $i = 2N, N = 1, 2 \dots$ / do drugiego wejścia /2/ tej bramki /B1/, którego wyjście połączone jest z wejściem trzeciej bramki - inwertera /B3/, przy czym wyjście /6/ trzeciej bramki /B3/ jest jednym z wyjść układu /UFI/, natomiast z gałęzi /T2/ doprowadzony ciąg impulsów podany jest na wejście bramki-inwertera /B2/, a od jej wyjścia /7/ biegną równolegle dwoma torami: pierwszym /7-3/ bezpośrednio do wejścia /3/ dwuwejściowej czwartej bramki /B4/ typu NAND i drugim /7-4/ przez ciąg bramek / $\{OB_j\}$ $j = 2N, N = 1, 2 \dots$ / do drugiego wejścia tej /4/ bramki /B4/, którego wyjście /8/ jest jednym z wyjść układu /UFI/.

2. Układ według zastrz. 1, z n a m i e n n y t y m, że zbocza narastające i opadające impulsów sterujących na wyjściach /6/ i /8/ układu /UFI/ są przesunięte w fazie względem siebie tak iż włączenie jednego z przełączników analogowych poprzedzone jest czasem martwym / t_m /, w którym wszystkie przełączniki są w stanie wyłączenia /blokady/.

3. Układ według zastrz. 1 i 2, z n a m i e n n y t y m, że czas martwy / t_m / jest dowolny przy włączeniu dowolnego przełącznika analogowego przy czym wartość czasu martwego / t_m / jest regulowana ilością bramek wchodzących w skład ciągu bramek / $\{OB_j\}$ $i = 2N, N = 1, 2 \dots$ / lub / $\{OB_j\}$ $j = 2N, N = 1, 2 \dots$ / lub obu ciągu bramek jednocześnie.

Przedmiotem wynalazku jest układ formowania impulsów przełącznika analogowego zapewniający niezakłóconą pracę dwu lub więcej przełączników analogowych.

W rozwiązaniach konwencjonalnych zakłócenie pracy przełącznika analogowego następuje w chwili narastania lub opadania poziomu napięciowego impulsów sterujących. Czas, w którym następuje zmiana stanu impulsu sterującego z poziomu wysokiego na niski lub odwrotnie określony jest jako przejściowy stan nieustalony, który wpływa niekorzystnie na pracę przełączników analogowych powodując zakłócenie w torze sygnału przełączanego.

Dotychczas stosowane są dwa sposoby kompensowania niekorzystnego zjawiska nieustalonego stanu przejściowego. Pierwszym jest stosowanie szybkich układów generujących impulsy sterujące o krótkich czasach propagacji. Drugim sposobem jest stosowanie specjalnych układów scalonych eliminujących powstałe zakłócenie. Przykładem jest układ firmy Harris HA-2420, którego zadaniem jest usuwanie zakłóceń w sygnale napięciowym powstałych w wyniku pracy przełącznika analogowego.

Cechą wspólną powyższych rozwiązań jest eliminowanie zakłóceń a nie przyczyny, która te zakłócenia wywołuje. Wadą pierwszego rozwiązania jest to, że powoduje ono jedynie zmniejszenie zakłóceń kosztem stosowania szybkich i drogich układów, natomiast drugie rozwiązanie wymaga umieszczenia układu w torze sygnału napięciowego, co wymaga uwzględnienia charakterystyki częstotliwościowej tego układu z częstotliwością pracy przełącznika analogowego, skąd też mogą wynikać ograniczenia w stosowaniu tego układu.

Układ według wynalazku znajduje zastosowanie tam, gdzie wymagane jest współpraca układu /układów/ próbkującego z multiplexerem analogowym, w urządzeniach zawierających demulti-

Układ według wynalazku zbudowany jest ze stopnia wejściowego, na który podawane są impulsy sterujące, które dalej przesyłane są dwoma gałęziami przy czym w gałęzi pierwszej impulsy te biegną dwoma niezależnymi torami i tak tor pierwszy dostarcza je bezpośrednio do wejścia dwuwejściowej pierwszej bramki typu NAND w torze drugim impulsy przechodzą przez ciąg szeregowo ustawionych inwerterów, których ilość jest liczbą parzystą, do drugiego wejścia bramki NAND, wyjście tej jest połączone z wejściem trzeciej bramki-inwertera, na którego wyjściu otrzymujemy ciąg impulsów sterujących pracą pierwszego przełącznika analogowego. W gałęzi drugiej impulsy sterujące podawane są na wejście drugiej bramki, a z jego wyjścia biegną dalej dwoma niezależnymi torami i tak tor pierwszy dostarcza je bezpośrednio do pierwszego wejścia czwartej bramki typu NAND, a w torze drugim impulsy przechodzą przez ciąg szeregowo połączonych inwerterów, których ilość jest liczbą parzystą, wejście tej bramki NAND, na wyjściu której otrzymujemy ciąg impulsów sterujących pracą drugiego przełącznika analogowego. Zadaniem inwerterów łączonych szeregowo w danym torze każdej gałęzi jest opóźnienie sygnału napięciowego /przesunięcie w fazie impulsów sterujących danej gałęzi/ w wartość równą sumie czasów propagacji tych inwerterów. W konsekwencji na wyjściach układu formowania impulsów otrzymujemy takie ciągi impulsów sterujących, które powodują iż chwila przełączenia każdego z przełączników analogowych poprzedzona jest czasem martwym tj. takim, w którym przełączniki te są w stanie wyłączenia. Dla uproszczenia przyjęto, że czasy narastania i opadanie impulsów wszystkich elementów układu są równe. Wartość czasu martwego może być regulowana ilością łączonych szeregowo inwerterów, przy czym ich ilość jest zawsze parzysta.

Zaletą stosowania układu jest eliminowanie zakłóceń pracy przełącznika analogowego wynikających z nieustalonego stanu przejściowego w czasie trwania zboczy narastających i opadających impulsów sterujących. Istnieje ponadto łatwość doboru czasu martwego przełączników, w którym są one w stanie zamkniętym przy czym czas ten może być różny dla zboczy narastających i opadających impulsów sterujących. Istnieje więc duża łatwość w dopasowaniu układu do współpracy z elementami przełącznika analogowego. Dalszą zaletą układu jest to, że może być zbudowany w oparciu o standardowe bramki serii TTL lub nowsze wykonane techniką CMOS. Korzyści wynikające z pracy układu wiążą się z zapewnieniem prawidłowej pracy przełączników analogowych przy czym zastosowanie układu może mieć miejsce zarówno w urządzeniach produkcji masowej jak i w sprzęcie specjalistycznym.

Przedmiot wynalazku pokazano na przykładzie wykonania na rysunku, na którym fig. 1 przedstawia typową konfigurację pracy układu, fig. 2 budowę układu, fig. 3 przebiegi czasowe impulsów doprowadzonych i wyjściowych z układu, a fig. 4 stany logiczne na wejściach i wyjściach poszczególnych elementów wynalazku.

Przełączniki analogowe P1 i P2 łączą na przemian człony R0 z R1 i R0 z R2 przy czym człon R0 jest odbiornikiem /np. multiplekserem/ natomiast człony R1 i R2 są źródłami sygnałów analogowych. Przełączniki analogowe P1 i P2 uruchamiane są impulsami wyjściowymi gałęzi T1 i T2 układu formowania impulsów UFI.

Impulsy sterujące z generatora drgań G doprowadzone są do wejścia 10 układu formowania impulsów UFI i dalej biegną one dwoma niezależnymi gałęziami I1 i I2 przy czym w gałęzi I1 biegną dwoma torami i tak tor 11-1 dostarcza je bezpośrednio do wejścia 1 dwuwejściowej bramki B1 typu NAND a w torze 11-2 znajduje się ciąg bramek-inwerterów $\{OB_i\}_{i=2N, N=1,2,\dots}$ których zadaniem jest opóźnienie sygnału sterującego przy rosnącym zboczu impulsów generatora G o czas równy sumie czasów propagacji \sum_{tpi} tych bramek a następnie tak przesunięte w fazie impulsy dostarczane są do drugiego wejścia 2 bramki B1, na której wyjście 5 połączone jest z wejściem bramki - inwertera B5, a na jego wyjściu 6 otrzymuje się ciąg impulsów sterujących pracą przełącznika analogowego F 1, których zbocze narastające jest opóźnione w stosunku do analogicznego zbocza impulsów generatora G o wartość równą sumie czasów propagacji analogowy oraz w układach przetwarzających sygnały analogowe na postać cyfrową.

gacji bramek $\{OB_i\}$ $i = 2N, N = 1, 2, \dots$, bramki B1 - t_{pB1} i bramki B3 - t_{pB3} a zbocze opadające opóźnione jest w stosunku do analogicznego zbocza impulsów generatora G jedynie o wartość równą sumie $t_{pB1} + t_{pB3}$. W gałęzi I2 impulsy z generatora G podawane są na wejściu bramki - inwertera B2 i od jej wyjścia biegną dalej dwoma torami, przy czym tor 7-3 dostarcza je bezpośrednio do wejścia 3 dwuwejściowej bramki B4 typu NAND, a w torze 7-4 znajduje się ciąg bramek - inwerterów $\{OB_j\}$ $j = 2N, N = 1, 2, \dots$, których zadaniem jest opóźnienie sygnału sterującego przy opadającym zboczu impulsów generatora G o czas równy sumie czasów propagacji $\sum tp_j$ tych bramek, a następnie tak przesunięte w fazie impulsy dostarczane są do drugiego wejścia 4 bramki B₄, na której wyjściu 8 otrzymuje się ciąg impulsów sterujących pracą przełącznika analogowego P₂, których zbocze narastające jest opóźnione w stosunku do analogicznego zbocza impulsów generatora G o wartość równą sumie czasów propagacji bramki B₂ - t_{pB2} i bramki B₄ - t_{pB4} a zbocze opadające jest opóźnione w stosunku do analogicznego zbocza generatora G o wartość równą sumie czasów t_{pB2} , t_{pB4} i czasów propagacji bramek $\{OB_j\}$ $j = 2N, N = 1, 2, \dots - \sum tp_j$. W wyniku przesunięć czasowych impulsów sterujących w gałęzi I1 i I2 otrzymuje się na wyjściu dwa ciągi impulsów sterujących przełącznikami P₁ i P₂, przy czym włączenie jednego z tych przełączników poprzedzone jest czasem martwym t_m , w którym oba przełączniki P₁ i P₂ są w stanie wyłączenia. Istnienie czasu t_m jest gwarancją niezakłóconej pracy przełączników P₁ i P₂ w czasie ich przełączenia przy czym wartość tego czasu może być regulowaną ilością bramek wchodzących w skład ciągów $\{OB_i\}$ $i = 2N, N = 1, 2, \dots$ i $\{OB_j\}$ $j = 2N, N = 1, 2, \dots$.

nr we/wy zbocze	10	1	2	2	5	5	6	6
	\int_0^1 czas \int_0^1 stan	$\rightarrow t_{p6}$ 1	$\rightarrow t_{p6}$ 1	$< t_{p6} + \sum t_{p_i}$ 0	$\rightarrow t_{p6} + \sum t_{p_i}$ 1	$< t_{p6} + \sum t_{p_i} + t_{pB1}$ 1	$\rightarrow t_{p6} + \sum t_{p_i} + t_{pB1}$ 0	$< t_{p6} + \sum t_{p_i} + t_{pB1} + t_{pB3}$ 0
nr we/wy zbocze	10	7	7	3	4	4	8	8
	\int_0^1 czas \int_0^1 stan	$\rightarrow t_{p6}$ 1	$< t_{p6} + t_{pB2}$ 0	$\rightarrow t_{p6} + t_{pB2}$ 1	$\rightarrow t_{p6} + t_{pB2}$ 1	$< t_{p6} + t_{pB2} + \sum t_{p_j}$ 1	$\rightarrow t_{p6} + t_{pB2} + \sum t_{p_j}$ 0	$< t_{p6} + t_{pB2} + t_{pB4}$ 0
nr we/wy zbocze	10	7	7	3	4	4	8	8
	\int_0^1 czas \int_0^1 stan	$\rightarrow t_{p6}$ 0	$< t_{p6} + t_{pB2}$ 1	$\rightarrow t_{p6} + t_{pB2}$ 0	$\rightarrow t_{p6} + t_{pB2}$ 0	$< t_{p6} + t_{pB2} + \sum t_{p_j}$ 0	$\rightarrow t_{p6} + t_{pB2} + \sum t_{p_j}$ 1	$< t_{p6} + t_{pB2} + \sum t_{p_j} + t_{pB4}$ 1

Fig. 4.

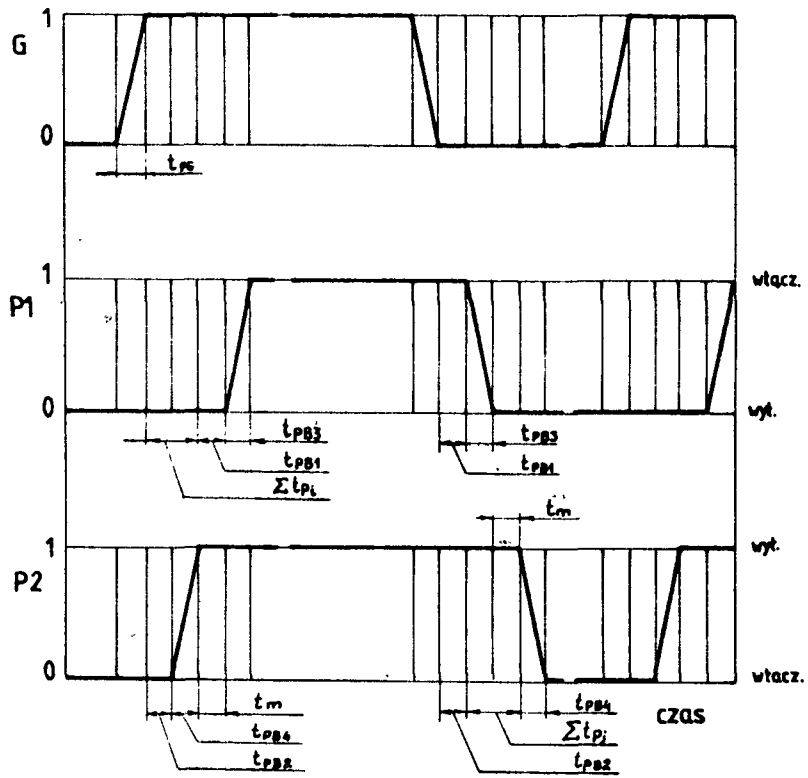


Fig.3.

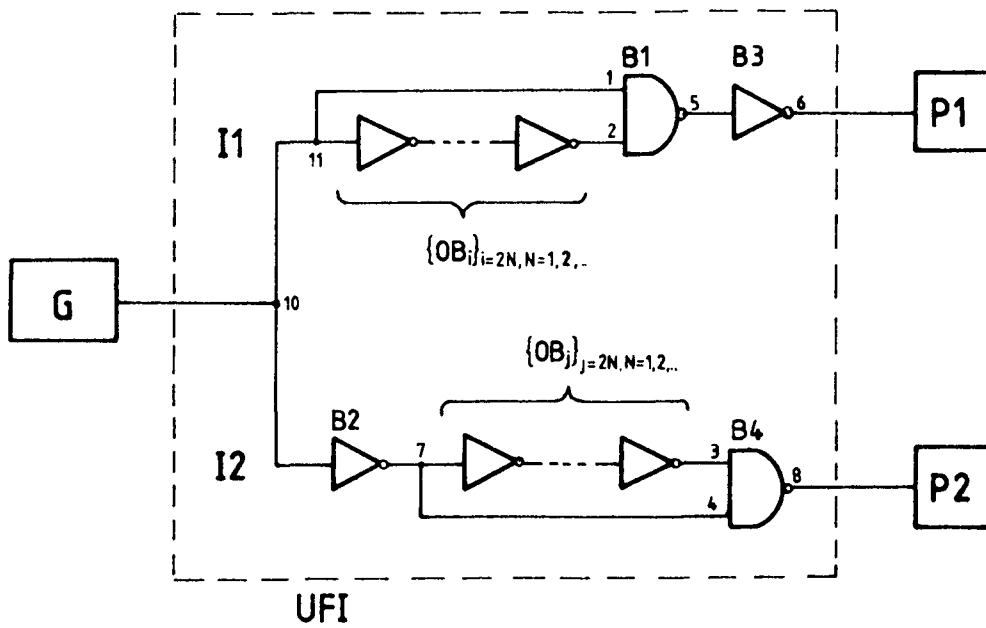


Fig.2.

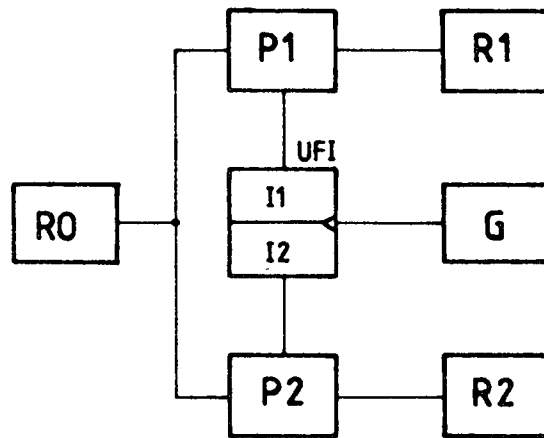


Fig.1.