



Urząd Patentowy  
Rzeczypospolitej Polskiej

CZYTELNI  
OSÓB

(54) Układ do pomiaru współczynnika strat dielektrycznych z odczytem cyfrowym

(43) Zgłoszenie ogłoszono:  
27.06.1994 BUP 13/94

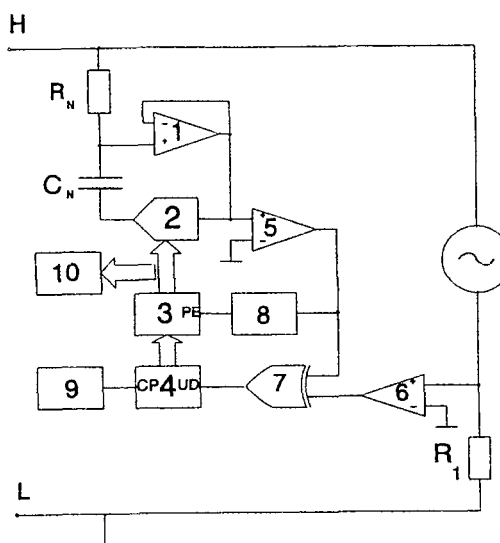
(45) O udzieleniu patentu ogłoszono:  
30.09.1996 WUP 09/96

(73) Uprawniony z patentu:  
Politechnika Śląska, Gliwice, PL

(72) Twórca wynalazku:  
Jerzy Augustyn, Bytom, PL

(74) Pełnomocnik:  
Ziółkowska Urszula, Politechnika Śląska

(57) Układ do pomiaru współczynnika strat dielektrycznych z odczytem cyfrowym z systemem równonapięciowej komparacji fazowej szeregowych dwójników typu RC, **znamienny tym**, że wzorcowy dwójnik typu RC połączony jest końcówką rezystora ( $R_N$ ) z nieziemionym zaciskiem wejściowym układu (H), a końcówką kondensatora ( $C_N$ ) z wyjściem mnożącego przetwornika cyfrowo-analogowego (2), którego wejście jest połączone, poprzez wtórnik napięcia (1), z wspólną końcówką rezystora ( $R_N$ ) i kondensatora ( $C_N$ ), przy czym wyjście wtórnika napięcia (1), oraz nieziemiona końcówka rezystora szeregowego ( $R_1$ ) poprzez detektory przejścia przez zero (5 i 6) dołączone są do bramki EXCLUSIVE-OR (7), której wyjście jest połączone z wejściem kierunku zliczania (U/D) licznika rewersyjnego (4), natomiast wejście zegarowe (CP) tego licznika jest połączone z wyjściem generatora impulsów taktujących (9), a wyjścia licznika rewersyjnego (4) poprzez rejestr buforowy (3) są połączone z wejściami cyfrowymi przetwornika cyfrowo-analogowego (2) oraz z wyświetlaczem cyfrowym (10), ponadto wyjście detektora przejścia przez zero (5), poprzez monowibrator (8), jest połączone z przepisującym wejściem (PE) rejestru buforowego (3).



## Układ do pomiaru współczynnika strat dielektrycznych z odczytem cyfrowym

### Zastrzeżenie patentowe

Układ do pomiaru współczynnika strat dielektrycznych z odczytem cyfrowym z systemem równonapięciowej komparacji fazowej szeregowych dwójników typu RC, **znamienny tym**, że wzorcowy dwójnik typu RC połączony jest końcówką rezystora ( $R_N$ ) z nieziemionym zaciskiem wejściowym układu (H), a końcówką kondensatora ( $C_N$ ) z wyjściem mnożącego przetwornika cyfrowo-analogowego (2), którego wejście jest połączone, poprzez wtórnik napięcia (1), z wspólną końcówką rezystora ( $R_N$ ) i kondensatora ( $C_N$ ), przy czym wyjście wtórника napięcia (1), oraz nieziemiona końcówka rezystora szeregowego ( $R_1$ ) poprzez detektory przejścia przez zero (5 i 6) dołączone są do bramki EXCLUSIVE-OR (7), której wyjście jest połączone z wejściem kierunku zliczania (U/D) licznika rewersyjnego (4), natomiast wejście zegarowe (CP) tego licznika jest połączone z wyjściem generatora impulsów taktujących (9), a wyjścia licznika rewersyjnego (4) poprzez rejestr buforowy (3) są połączone z wejściami cyfrowymi przetwornika cyfrowo-analogowego (2) oraz z wyświetlaczem cyfrowym (10), ponadto wyjście detektora przejścia przez zero (5), poprzez monowibrator (8), jest połączone z przepisującym wejściem (PE) rejestru buforowego (3).

\* \* \*

Przedmiotem wynalazku jest układ do pomiaru współczynnika strat dielektrycznych z odczytem cyfrowym, znajdujący zastosowanie do pomiaru właściwości kondensatorów i materiałów izolacyjnych.

Znany jest układ miernika współczynnika strat dielektrycznych z systemem równonapięciowej komparacji fazowej szeregowych dwójników typu RC, wykorzystujący do uzyskania stanu komparacji badanego i wzorcowego dwójnika typu RC tranzystor MOSFET,ysterowany przez detektor zerowego przesunięcia fazy pomiędzy prądami płynącymi przez komparowane dwójniki. („Wide-Band digital Tan- $\delta$  Meter Using A Phase Comparison System“, T. Saegusa, N. Hagiwara. Y. Suzuki, H. Murase, IEEE Transactions on Instrumentation and Measurement, vol. IM-29, nr 4, 1980). Wadą tego układu są zniekształcenia sygnału napięciowego pomiędzy drenem i źródłem tranzystora polowego oraz konieczność stosowania złożonego układu elektronicznego w detektorze zerowego przesunięcia fazy i do obliczenia wartości mierzonego współczynnika strat dielektrycznych.

Układ do pomiaru współczynnika strat dielektrycznych według wynalazku charakteryzuje się tym, że wzorcowy dwójnik RC połączony jest końcówką rezystora z nieziemionym zaciskiem wejściowym układu, a końcówką kondensatora z wyjściem mnożącego przetwornika cyfrowo-analogowego, którego wejście jest połączone, poprzez wtórnik napięcia, z wspólną końcówką rezystora i kondensatora. Przesunięcie fazowe pomiędzy napięciem wejściowym przetwornika cyfrowo-analogowego a prądem źródła napięcia sinusoidalnego zależy od stanu wejść cyfrowych przetwornika cyfrowo-analogowego oraz od wartości współczynnika strat dielektrycznych  $\omega RC$  mierzonego dielektryka. W układzie detektora przesunięcia fazy o kąt  $\pi/2$  zbudowanego z detektorów przejścia przez zero napięcia na kondensatorze wzorcowym i na rezystorze szeregowym, dołączonym do bramki EXCLUSIVE-OR, której wyjście jest połączone z wejściem kierunku zliczania licznika rewersyjnego, podlega detekcji przesunięcie fazowe pomiędzy prądem płynącym przez wzorcowy dwójnik RC a całkowitym prądem źródła napięcia sinusoidalnego. Wejście zegarowe tego licznika jest połączone z wyjściem generatora impulsów taktujących, a wyjścia licznika rewersyjnego poprzez rejestr buforowy są połączone z wejściami cyfrowymi przetwornika cyfrowo-analogowego oraz z wyświetlaczem cyfrowym. Ponadto wyjście detektora przejścia przez zero napięcia na kondensatorze wzorcowym, poprzez monowibrator, jest połączone z przepisującym wejściem rejestru buforowego.

Zaletą układu według wynalazku jest liniowa zależność pomiędzy wartością wejściowego słowa cyfrowego przetwornika cyfrowo-analogowego a mierzoną wartością współczynnika strat dielektrycznych, prosta konstrukcja i możliwość zmiany zakresu pomiarowego przez zmianę wartości rezystancji rezystora wzorcowego.

Przedmiot wynalazku jest przedstawiony w przykładzie wykonania na rysunku przedstawiającym schemat ideowy układu.

Wartość współczynnika strat dielektrycznych wzorcowego dwójnika  $R_N C_N$  zależy od iloczynu częstotliwości napięcia źródła zasilającego oraz wartości rezystancji  $R_N$  i pojemności włączonej pomiędzy wejściem wtórnika napięcia 1 a masą układu. Wartość tej pojemności zależy od wartości kondensatora  $C_N$  oraz od stanu wejść cyfrowych mnożącego przetwornika cyfrowo-analogowego 2, włączonego poprzez wtórnik napięcia 1 pomiędzy końcówki kondensatora  $C_N$ . Sygnał wyjściowy wtórnika napięcia 1 opóźniony o kąt  $\pi/2$  względem prądu płynącego przez wzorcowy dwójnik  $R_N C_N$  oraz spadek napięcia na rezystorze szeregowym  $R_1$  w fazie z całkowitym prądem źródła napięcia sinusoidalnego są podawane na wejścia detektorów przejścia przez zero 5 i 6. Prostokątne sygnały wyjściowe z tych detektorów są podawane na bramkę EXCLUSIVE-OR 7, która jest detektorem stanu komparacji fazowej dwójnika badanego i wzorcowego. Współczynnik wypełnienia sygnału wyjściowego tej bramki zależy od przesunięcia fazy pomiędzy prądami płynącymi przez wzorcowy i badany dwójnik typu RC i jest równy 50% dla zerowego przesunięcia fazy. Sygnał wyjściowy bramki EXCLUSIVE-OR 7 jest podawany na wejście kierunku zliczania U/D licznika rewersyjnego 4, przy czym na wejście zegarowe CP tego licznika podawane są impulsy taktujące z generatora impulsów taktujących 9. Stan wyjść licznika rewersyjnego 4 jest przepisywany do rejestru buforowego 3, połączonego z wejściami cyfrowymi przetwornika cyfrowo-analogowego 2 oraz z wyświetlaczem 10, gdy pod wpływem narastającego zbocza sygnału wejściowego przetwornika cyfrowo-analogowego 2 w monowibratorze 8 jest generowany impuls przepisujący. W chwili, gdy współczynnik wypełnienia sygnału wyjściowego bramki EXCLUSIVE-OR 7 będzie równy 50% wskazanie wyświetlacza 10 będzie proporcjonalne do wartości współczynnika strat dielektrycznych.

