



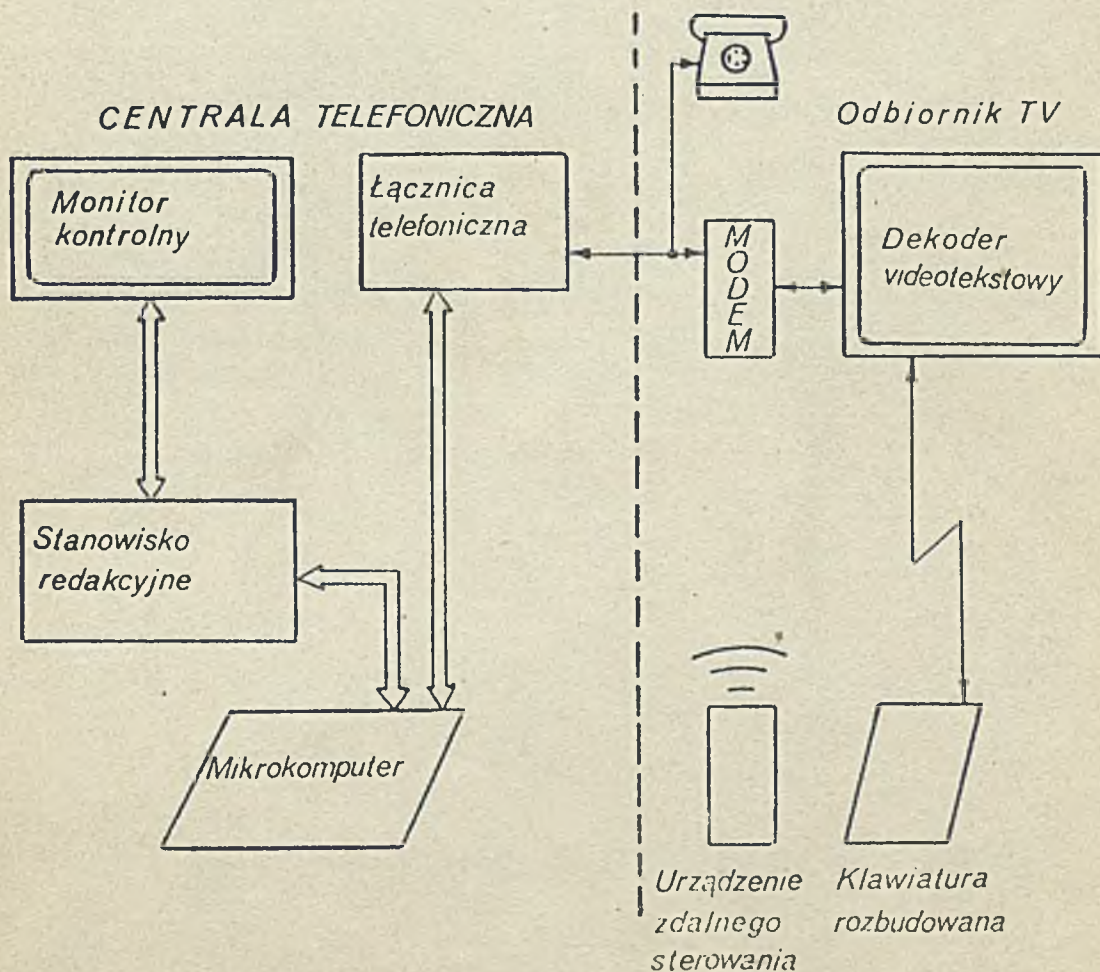
P. 3057/86

techniki komputerowe

4
86



BIULETYN INFORMACYJNY



INSTYTUT MASZYN MATEMATYCZNYCH
BRANŻOWY OŚRODEK INTE

Rysunek na okładce: **Schemat systemu Videotekst**

Druk IMM zam. 125/86 nakł. 670 egz.



P.3057/86

TECHNIKI KOMPUTEROWE

R. XXIV

Nr 4

1986

Spis treści

	str.
ROWIGZI A.: RISC - nowa tendencja w konstrukcji maszyn cyfrowych	3
PAPST A.: Wideo tekst - rozwój i przykłady zastosowań	17
MAŁYSIAK H., NOWAK H., POCHOPIEŃ B., STRÓŻYNA P.: Sterownik pamięci dyskowych MERA 9425/9450 dla systemów mikrokomputerowych RTDS-8/COMPAN-8	25
Nowości techniczne. Oprac. RYŻKO J.	35
Sprawozdania	
II Krajowa Konferencja "Informatyka w szkole" . Oprac. W. Babozenko, J. Pelo, A. Raff	47
Międzynarodowa Konferencja Naukowa "Problemy komputeryzacji projektowania urządzeń elektroenergetycznych". Oprac. S. Bonkowicz-Sittauer	53
Symposium "Przykłady zastosowania komputerowego wspomaganie w budowie maszyn". Oprac. S. Bonkowicz-Sittauer	54

D W U M I E S I Ę C Z N I K

Wydaje:

I N S T Y T U T M A S Z Y N M A T E M A T Y C Z N Y C H
Branżowy Ośrodek Informacji Naukowej Technicznej i Ekonomicznej

Komitet Redakcyjny

dr inż. Stanisława BONKOWICZ-SITTAUER (redaktor naczelny),
mgr Hanna DROZDOWSKA (sekretarz redakcji)
mgr inż. Zdzisław GROCHOWSKI
mgr inż. Zygmunt HAUSWIRT
mgr inż. Jan KLIMOWICZ
dr inż. Piotr PERKOWSKI
mgr inż. Romuald SYNAK

Adres redakcji

ul. Krzywickiego 34, 02-078 Warszawa
tel. 28-37-29, 21-84-41 w.244 - sekr.red., w.211 - red.nacz.

dr Andrzej ROWICKI
Instytut Maszyn Matematycznych

RISC

nowa tendencja w konstrukcji maszyn cyfrowych

Wstęp

Od paru lat daje się zauważyć nową tendencję w konstruowaniu maszyn cyfrowych, odbiegającą znacznie od wieloletniej tradycji. Dotychczas budowano maszyny coraz bardziej skomplikowane, zawierające coraz większą liczbę złożonych instrukcji, wprowadzano coraz bardziej rozbudowane tryby adresowania oraz dopuszczono operacje na różnych typach i strukturach danych. Dlatego typu maszyn przyjęło się w literaturze anglojęzycznej określenie CISC (Complex Instruction Set Computer).

Ostatnio coraz więcej zwolenników w konstrukcji maszyn cyfrowych zdobywa tendencja uproszczenia instrukcji, zmniejszenia listy instrukcji i ograniczenia trybów adresowania. Główny nacisk kładzie się na stały format instrukcji i ograniczenie czasu ich wykonywania do jednego cyklu maszynowego. W wyjątkowych tylko wypadkach dopuszcza się instrukcje o czasie wykonania dłuższym niż jeden cykl maszynowy (na ogół nie przekracza się dwóch). Dla tego typu maszyn w literaturze anglojęzycznej przyjęło się określenie RISC (Reduced Instruction Set Computer). Maszyny te z reguły mają instrukcje trójadresowe.

Liczba i złożoność instrukcji jest z jedną z cech rozróżniających maszyny typu RISC i CISC. Wydaje się więc celowe wyjaśnienie, co będziemy rozumieli przez określenia: "instrukcja prosta" i "instrukcja złożona". Powszechnie przyjmuje się, że instrukcje proste charakteryzują się:

- dużą częstotliwością występowania,
- niskim kosztem realizacji,
- krótkim czasem wykonania,
- uniwersalnością,
- niskim poziomem semantycznym.

Natomiast instrukcje złożone charakteryzują się:

- małą częstotliwością występowania,
- wysokim kosztem realizacji,
- długim czasem wykonania,
- małą uniwersalnością,
- wysokim poziomem semantycznym.

Oczywiście, są też instrukcje wywołujące wątpliwości, czy należy je sklasyfikować jako instrukcje proste czy też jako złożone.

Pierwszą maszyną typu RISC była IBM 801. Prace nad nią rozpoczęto w 1975 r., a zakończono w 1980. Ostatnio firma IBM opracowała komputer personalny IBM PC RT zawierający w pełni 32-bitowy procesor RISC współpracujący z procesorem PC AT. Pierwszymi mikroprocesorami typu RISC były 32-bitowe mikroprocesory RISC I i RISC II opracowane w Berkeley w University of California.

Opracowanie mikroprocesora RISC I rozpoczęto w 1980 r. W roku następnym na Stanford University rozpoczęto opracowywanie 32-bitowego mikroprocesora RISC nazwanego MIPS, od skrótu zasady działania (Microprocessor without Interlocked Pipelined Stages). W roku 1983 w Wielkiej Brytanii rozpoczęto opracowywanie 32-bitowego mikroprocesora ARM (the Acorn RISC Machine) typu

RISC. Mikroprocesor ARM opracowano w rekordowo krótkim czasie, w ciągu 18 miesięcy: startując z poziomu zerowego rozpoczęto produkcję tego mikroprocesora w wersji handlowej.

Typowym reprezentantem maszyn typu CISC są maszyny VAX opracowane przez firmę DEC jako kontynuacja maszyn PDP. Maszyny z rodziny VAX zawierają około 300 instrukcji o różnym formacie i zmiennej długości, dopuszczają wiele trybów adresowania i operacje na różnych typach danych. Podobnie maszyna iAPX-432, której procesor składa się z 3 układów scalonych, opracowana przez firmę Intel, jest maszyną typu CISC. Mikroprocesory rodziny Motorola 6800, Intel 80X86, Zilog 8000 i National 16032 mają cechy maszyn typu CISC, na przykład, w pełni 32-bitowy mikroprocesor Motorola 68020 jest wyposażony:

- w pamięć wirtualną,
- 32-bitową szynę adresową,
- 32-bitową szynę danych,
- dynamiczną zmianę szerokości szyny,
- bezpośredni zakres adresowania 4 GB,
- 18 trybów adresowania,
- operacje na 7 typach danych,
- szybką lokalną pamięć (cache) dla instrukcji,
- zegar 16 MHz.

Okazało się jednak, że maszyny typu RISC, mimo że zawierają około 50 (mikroprocesory) instrukcji i dwa tryby adresowania, dorównują w szybkości działania maszynom typu CISC mającym około 300 instrukcji, kilkanaście trybów adresowania, dopuszczającymi operacje na różnych typach danych. Słabą stroną maszyn typu RISC są operacje zmienoprzecinkowe, natomiast ich poważnym atutem jest względnie niska cena, znacznie uproszczony przebieg projektowania i uruchamiania, co znacznie skraca czas od momentu projektu do produkcji przemysłowej. Należy gwoili ścisłości dodać, że tak dobre wyniki uzyskują maszyny typu RISC nie tylko skutkiem uproszczenia listy instrukcji, ale i rozbudowy struktury rejestrowej, ograniczenia wymiany informacji z pamięcią, a przede wszystkim zastosowania nowych optymalizujących kompilatorów.

Koncepcje lat siedemdziesiątych

W latach sześćdziesiątych nastąpił przełom w koncepcji budowy maszyn cyfrowych. Zapoczątkowała go firma IBM wprowadzając na rynek w 1964 r. rodzinę maszyn IBM 360. Maszyny z tej serii charakteryzowały się różną konfiguracją, szybkością działania i atrakcyjną ceną. Miały one przy tym wspólną cechę, mianowicie jednolite oprogramowanie, oraz pełną zamienność programów. Wprowadzenie systemu IBM/360 wyraźnie zapoczątkowało rozróżnienie abstrakcyjnej struktury maszyny określającej możliwości funkcjonalne od implementacji sprzętowej. Abstrakcyjną strukturę maszyny zaczęto nazywać architekturą. Takie podejście w konstrukcji maszyn przyjęło się powszechnie, zaczęto rozróżniać architekturę i implementację sprzętową, zapewniać pełną wymiennalność oprogramowania w ramach czy też serii.

Zapewnienie jednolitego oprogramowania w ramach rodziny, niezależnie od realizacji sprzętowej i struktury (architektury) dawało duże korzyści producentom, jak też użytkownikom. Umożliwiło dobranie maszyny w zależności od potrzeb i zasobów finansowych. Przykładem unaczniającym te korzyści jest maszyna IBM 360/44. Podstawowy zbiór instrukcji zrealizowano w niej metodę sprzętową, pozostałe instrukcje były implementowane programowo. Takie podejście znacznie obniżyło cenę IBM 360/44 i polepszyło współczynnik wydajności (koszty) w stosunku do najbliższych sąsiadów w tej rodzinie. IBM 360/44 można traktować jako prekursora maszyn typu RISC, gdyż zaczęto zmniejszać realizację sprzętową pewnych bardzo złożonych funkcji maszyn na korzyść implementacji programowych.

Rozwój technologii produkcji układów scalonych pozwolił wprowadzić w serii IBM/360 pamięci mikroprogramowane do realizacji instrukcji maszynowych. Zalety pamięci mikroprogramowanych spowodowały, że zaczęto je powszechnie stosować. Pozwalały w łatwy sposób budować złożone instrukcje, powiększać zbiór instrukcji, modyfikować instrukcje. Zapewniały też przyspieszenie wykonania instrukcji, gdyż powszechnie stosowane pamięci ferrytowe były około 10 razy wolniejsze od pamięci ROM.

Ze względu na szybki rozwój technologii układów scalonych zaczęła się coraz wyraźniej przejawiać tendencja obniżania kosztów realizacji rozwiązań sprzętowych, a podwyższania kosztów realizacji rozwiązań programowych. Tanie i szybkie pamięci mikroprogramowane zachęcały do implementacji rozwiązań programowych na drodze mikroprogramowania, co prowadziło do rozbudowywania listy instrukcji i wprowadzenia bardziej złożonych instrukcji. Dalszą zachętą do rozbudowywania listy instrukcji i tworzenia bardziej złożonych instrukcji było pojawienie się pamięci mikroprogramowych typu RAM. Stwarzało to bardzo atrakcyjne perspektywy, możliwość tworzenia oddzielnych list instrukcji dla określonych zastosowań czy też użytkowników. Ponadto pamięci typu RAM znacznie ułatwiły testowanie poprawności i usuwanie błędów. Panowało również przekonanie, że odpowiednie rozszerzenie listy instrukcji ułatwi konstrukcje kompilatorów.

Przed wyraźnym wyodrębnieniem pojęcia architektury, do oceny systemów stosowano jako wskaźnik szybkość działania i cenę. Pojawienie się pojęcia architektury spowodowało, że przy ocenie systemów zaczęto również uwzględniać rozwiązania architektoniczne. Jako miarę jakości rozwiązań architektonicznych powszechnie przyjęto obszar pamięci zajmowanej przez programy, co przyczyniło się do tworzenia bardziej złożonych instrukcji. Konsekwencją przyjęcia tej miary jakości rozwiązań architektonicznych było preferowanie struktur maszynowych nie zawierających rejestrów, z wymianą informacji typu pamięć-pamięć, a nie rejestr-rejestr, czy też pamięć-rejestr oraz przekonanie, że szybkość działania zależy od rozmiaru programów. W latach siedemdziesiątych przekonanie, że szybkość działania zależy od wymiarów programów miało uzasadnienie, gdyż pamięci główne (ferrytowe) były wolne, a instrukcje mikroprogramowane były szybsze od maszynowych.

Reasumując, powszechnie uważano, że rozszerzenie listy instrukcji oraz tworzenie bardzo złożonych instrukcji:

- uprości proces konstruowania kompilatorów,
- ułatwi przezwyciężenie kryzysu softwarowego przez wzrost nakładów na oprogramowanie,
- zwiększy szybkość działania.

Dodatkowymi argumentami za rozszerzeniem listy rozkazów były:

- dodanie kilku rozkazów prawie nie kosztowało ze względu na postępy w budowie pamięci mikroprogramowanych i ich rozmiar,
- ponieważ mikroinstrukcje były znacznie szybsze od instrukcji maszynowych to mikroprogramowanie funkcji programowych powodowało wzrost szybkości działania,
- tworzenie złożonych instrukcji powodowało zmniejszenie rozmiarów programów, co w konsekwencji dawało wzrost szybkości działania.

Jako przykład powszechnie przyjętej koncepcji z lat siedemdziesiątych mogą służyć maszyny IBM 370/168, VAX-11/780 firmy DEC, DORADO firmy Xerox, iAPX-432 firmy Intel. Krótką charakterystykę tych maszyn zawiera tabela 1.

Tabela 1

	IBM 370/168	VAX-11/780	DORADO	iAPX-432
Rok produkcji	1973	1978	1978	1982
Lista instrukcji	208	303	270	222
Pamięć sterująca	420 Kb	480 Kb	136 Kb	64 Kb
Rozmiary instrukcji	16-48 b	16-456 b	8-24 b	6-321 b
Typ instrukcji	r-p p-p r-r	r-p p-p r-p	stos	stos p-p
Cache	64 Kb	64 Kb	54 Kb	0

Uwaga:

r = rejestr
p = pamięć
b = bit

Należy zwrócić uwagę na dużą liczbę instrukcji i ich rozmiar oraz duże pamięci sterujące (mikroprogramowane) w stosunku do lokalnych szybkich pamięci (cache). Duże rozmiary instrukcji świadczą o złożoności instrukcji. Zmienny rozmiar instrukcji był spowodowany dążeniem do zmniejszenia obszaru zajmowanego przez program, co w świetle przyjętego kryterium miałyby świadczyć o jakości architektury i implikować dużą szybkość działania. Zmienne długość instrukcji może powodować kłopoty z zarządzaniem pamięcią wirtualną, gdyż może się zdarzyć, że jedna instrukcja zawiera się na dwóch stronach. Znaczące wymiary pamięci sterującej w stosunku do pamięci lokalnej (cache) mogą świadczyć, że szukano sposobów podniesienia efektywności działania w rozbudowie listy instrukcji, a nie w usprawnieniu procesu wykonania programów.

Koncepcja RISC

Dalszy rozwój technologii umożliwił budowę szybkich pamięci lokalnych oraz zastępowanie pamięci ferrytowych półprzewodnikowymi. Spowodowało to, że pamięci mikroprogramów nie były już 10-krotnie szybsze. Realizacja instrukcji maszynowych metodą mikroprogramowania stawała się problematyczna. Dalsza rozbudowa instrukcji i zmniejszanie rozmiarów programów nie zawsze prowadziło do zwiększania szybkości działania. Zauważono, że część złożonych instrukcji jest rzadko wykonywana. Nowa konstrukcja rejestrów ułatwia wykorzystywanie ich w procesie kompilacji. Zauważono, że do konstrukcji nowych optymalizujących kompilatorów nie są konieczne wymagane skomplikowane instrukcje. Skutkiem tego między innymi, zmieniły się poglądy na konstrukcje maszyn. Pojawiła się nowa koncepcja budowy maszyn o zmniejszonej liczbie instrukcji. Niżej podajemy podstawowe zasady projektowania tych maszyn.

- 1. Funkcje (instrukcje) realizowane powinny być możliwie proste, ohyba że istnienie specjalnie uzasadni. Jeżeli wprowadzenie nowej instrukcji wydłuży cykl pracy o pewien procent, to powinna ona spowodować zmniejszenie liczby cykli o najmniej o ten sam procent, w przeciwnym razie nie należy jej wprowadzać, należy dążyć do zredukowania zasobów sprzętowych.
- 2. Mikroinstrukcje nie muszą być szybsze od prostych instrukcji. Ponieważ pamięci sterujące i szybkie pamięci lokalne są budowane w tej samej technologii to szybkość instrukcji i mikroinstrukcji są porównywalne. Konserwacją tego faktu jest rezygnacja w maszynach typu RISC z pamięci sterujących. Jednakże w niektórych rozwiązaniach maszyn zbliżonych do RISC zachowano szeregowe pamięci sterujące.
- 3. Mikroprogramowanie nie jest panaceum na wszelkie kłopoty związane z projektowaniem. Realizacja funkcji programowych metodą mikroprogramowania nie zawsze przynosi pożądane efekty, a przy tym zmniejsza elastyczność rozwiązań i utrudnia modyfikacje.
- 4. Ważniejsze jest uproszczenie dekodowania i przyspieszenie wykonywania instrukcji metodą zrównoleglenia niż zmniejszanie rozmiarów programów. Zmniejszanie rozmiarów programów osiągnano przez rozbudowę instrukcji, co zwiększało czas wykonania programu. Upraszczanie instrukcji wprowadzicie może zwiększyć rozmiary programów oraz częstość występowania instrukcji, jednakże małym kosztem pozwala zwiększyć szybkość działania.
- 5. Kompilatory powinny upraszczać funkcje, która ma realizować maszyna, a nie generować bardziej złożone funkcje.

Kompilatory w trakcie kompilacji powinny wykonywać jak najwięcej pracy, tak aby po zakończeniu kompilacji mogły być wykonywane proste instrukcje. Kompilatory powinny preferować operacje na rejestrach z możliwością ponownego korzystania z ich zawartości. Natomiast tradycyjne kompilatory kładły głównie nacisk na wybranie odpowiedniego trybu adresowania i skracanie formatu instrukcji.

Podstawową cechą maszyn typu RISC, jak to sugeruje ich nazwa, jest ograniczona i uproszczona lista instrukcji. Powszechnie uważa się, że pierwszymi maszynami typu RISC są procesory RISC I i RISC II opracowane w Berkeley, procesor MIPS opracowany w Stanford i procesor IBM 801, który w przeciwieństwie do pozostałych nie jest mikroprocesorem. Maszyny te rzeczywiście mają uproszczoną listę instrukcji, jednakże liczba instrukcji nie jest tak oszałamiająco mała (tabele 1 i 2).

Wymienione maszyny charakteryzują się prostą strukturą sterowania i różnią się tylko drobnymi realizacyjnymi szczegółami. Podstawowe parametry tych maszyn podano w tabeli 2.

Tabela 2

	IBM 801	RISC I	MIPS
Rok produkcji	1980	1982	1983
Liczba instrukcji	120	39	55
Pamięć sterująca	-	-	-
Rozmiar instrukcji w bitach	32	32	32
Technologia	ECL MSI	MNOS VLSI	MNOS VLSI
Typ instrukcji	r-r	r-r	r-r

Uwaga: r jest skrótem nazwy rejestr

Mimo że procesory RISC I, RISC II, MIPS i IBM 801 różnią się drobnymi szczegółami realizacyjnymi, mają one następujące wspólne cechy:

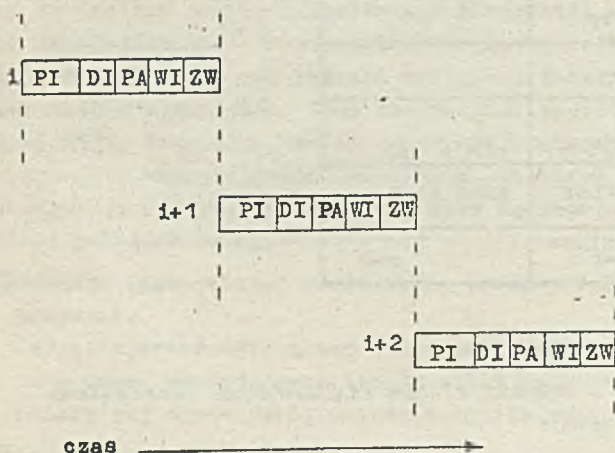
- operacje typu rejestr-rejestr, instrukcje dostępu do pamięci tylko LOAD i STORE. (Nowoczesne technologie produkcji kompilatorów wymagają struktury rejestrowej umożliwiającej wielokrotne korzystanie z argumentów w trakcie kompilacji. Ograniczenie się tylko do dwóch instrukcji dostępu do pamięci (LOAD i STORE) znacznie upraszcza strukturę procesora i zarządzania pamięcią);
- zredukowana lista instrukcji
 - operacje między rejestrami wykonywane są w czasie 1 cyklu; operacje realizowane są sprzętowo bez mikroprogramowania,
 - w zależności od realizacji, instrukcje LOAD i STORE są wykonywane w jednym lub dwóch cyklach,
 - operacje złożone wielocyklowe realizowane są programowo, operacje zmienno-rzeczinkowe realizowane są programowo lub przez pomocniczy procesor.
- ograniczona lista trybów adresowania
 - tylko dwa tryby adresowania związane z indeksowaniem i licznikiem rozkazów,
 - jeżeli są wymagane bardziej złożone tryby adresowania, to są syntezowane z trybów podstawowych,
- prosty format instrukcji nie przekraczający długości słowa
 - instrukcje trójadresowe, długość słowa 32-bity,
 - prosty i stały format instrukcji - argumenty i operacje stale na tych samych pozycjach (prosty i stały format instrukcji przyspiesza dekodowanie operacji, ułatwia zrównoleglenie wykonania operacji, konstrukcję kompilatorów optymalizujących oraz zarządzanie pamięcią wirtualną),
- zrównoleglenie wykonania instrukcji (pipelining) i modyfikacja instrukcji z rozgałęzieniami.

Implementacja maszyn typu RISC

Ograniczmy się tylko do procesorów RISC I, RISC II, MIPS i IBM 801. Omówimy tylko pewne wspólne rozwiązania wpływające na szybkość działania.

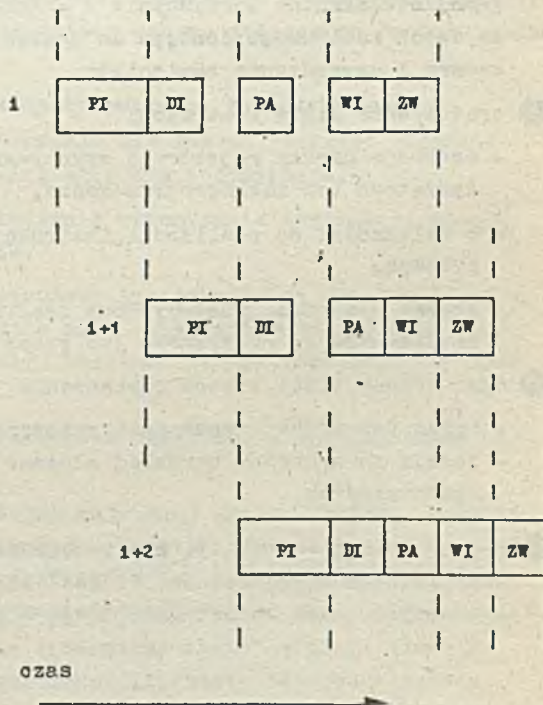
Podstawową techniką powszechnie stosowaną do przyspieszania wykonywania operacji przez maszynę jest zrównoleglanie (pipelining) wykonywania operacji. Jednocyklowe instrukcje procesorów RISC mające stały format pozwalają małym nakładem środków zastosować technikę zrównoleglania wykonywania operacji.

W cyklu wykonania instrukcji można wyróżnić następujące fazy: pobranie instrukcji (PI), dekodowanie instrukcji (DI), pobieranie argumentów (PA), wykonanie operacji na argumentach (WI) oraz zapamiętanie (przesłanie) wyniku operacji (ZW). W sekwencyjnej realizacji ciągu instrukcji sytuację tę graficznie można przedstawić w sposób następujący:



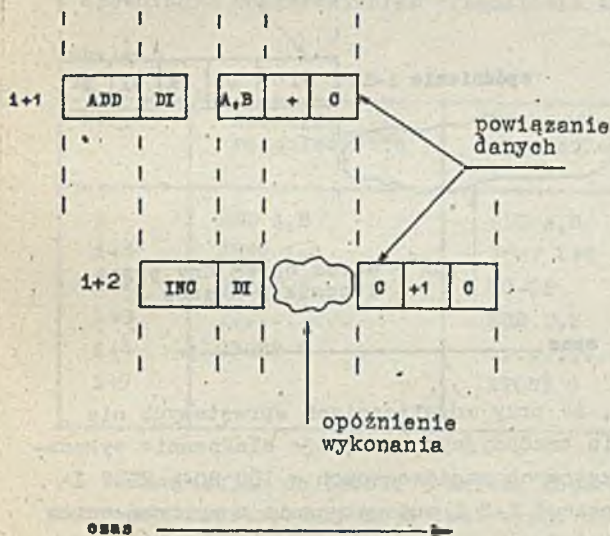
Rys.1. Sekwencyjne wykonanie ciągu instrukcji

Zakładając, że instrukcje 1, 1+1, 1+2 są niezależne, to można przyspieszyć realizację tej sekwencji instrukcji, co schematycznie można przedstawić w sposób następujący:



Rys.2. Zrównoleglone wykonanie ciągu instrukcji

Jeżeli operacje 1+1, 1+2 nie są niezależne, to następuje zakłócenie zrównoleglenia. Jeżeli wynik operacji 1+1 jest argumentem operacji 1+2, to wykonanie operacji 1+2 można tylko wykonać po zakończeniu wykonania operacji 1. W tej sytuacji mówimy, że nastąpiło zablokowanie zrównoleglenia wykonania operacji przez powiązanie danych. Załóżmy, że operacja 1+1 jest operacją dodawania, jej argumentami są A i B, a wynikiem jest C; operacja 1+2 jest operacją dodawania jedynki, jej argumentem jest C. Sytuację tę można przedstawić w sposób następujący:



Rys.3. Blokowanie przez powiązanie danych

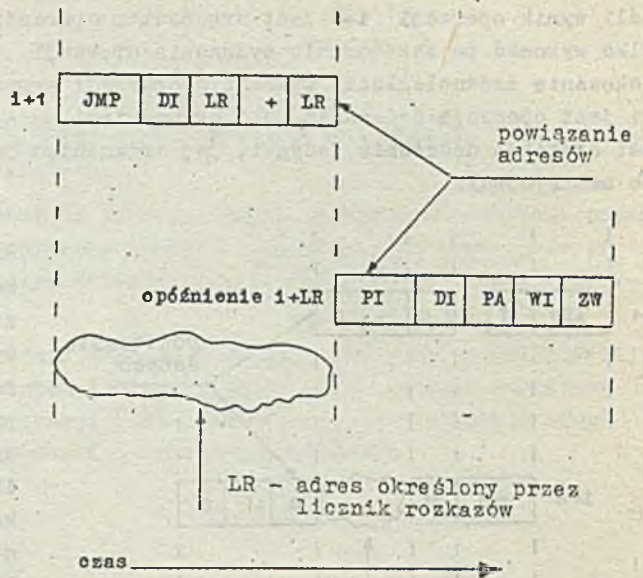
Po pobraniu instrukcji INC i jej zdekodowaniu, operacja 1+2 nie może być wykonywana, dopóki wynik operacji 1+1 nie zostanie zapamiętany (umieszczony w rejestrze). W tradycyjnych rozwiązaniach zrównoleglenia operacji, gdy wystąpi powiązanie danych, następuje zablokowanie wykonania następnej operacji. Ze względu na złożony i zmienny format instrukcji wykrycie powiązania danych i blokowania wymaga dużo czasu i sprzętu. Natomiast w procesorze IBM 801 i mikroprocesorach RISC I i RISC II zastosowano inne rozwiązanie sprzętowe polegające na wcześniejszym wykrywaniu i automatycznym przekazywaniu wyniku do następnej operacji przed jego zapamiętaniem tak, że nie występuje opóźnienie wykonania następnej operacji. Ze względu na stały format i prostotę instrukcji, wykrywanie wcześniej powiązania danych i przekazywanie wyników udało się rozwiązać niewielkim

nakładem środków (sprzętu). Ponadto w mikroprocesorze RISC II udało się tak zaprojektować wcześniejsze wykrywanie i przekazywanie, że nie został wydłużony cykl maszynowy. W mikroprocesorze MIPS zrezygnowano z rozwiązań sprzętowych na korzyść rozwiązań programowych. W trakcie kompilacji, kompilator wykrywa powiązania danych, separuje operacje z powiązanymi danymi operacją pustą (NO - OP), lub jeżeli to jest możliwe - wstawia operację niezależną. Tak działający kompilator powszechnie jest nazywany optymalizującym.

Założmy, że operacja 1 poprzedzająca operację 1+1, jak to pokazuje rys.3, jest operacją odejmowania a jej argumentami są D i E. Zaprezentowane rozwiązanie problemu powiązania danych można przedstawić schematycznie jak w tabeli 3.

Tabela 3

Adresy	Rozwiązanie sprzętowe	Rozwiązanie programowe	
		bez optymalizacji	z optymalizacją
1	SUB D,E	SUB D,E	
1+1	ADD A,B	ADD A,B	ADD A,B
1+2	INC 1,C	NO-OP	SUB D,E
1+3		INC 1,C	INC 1,C



Rys. 4. Blokowanie przez powiązanie adresów

Nawiązując do tablicy 3 należy podkreślić, że przy rozwiązaniach sprzętowych nie ulega zmianie sekwencja instrukcji. W rozwiązaniu tradycyjnym następuje blokowanie wykonania operacji 1+2. Natomiast w rozwiązaniach sprzętowych zastosowanych w IBM 801, RISC I i RISC II nie następuje blokowanie wykonania operacji 1+2 i automatycznie z wyprzedzeniem wynik operacji 1+1 jest przekazywany do operacji 1+2.

Jeśli chodzi o rozwiązania programowe zastosowane w MIPS, to następuje zakłócenie sekwencji wykonywanych instrukcji. W przypadku kompilatora nieoptymalizującego jest wstawiana separująca instrukcja pusta NO-OP powodująca opóźnienie wykonania operacji 1+3. Natomiast w przypadku kompilatora optymalizującego jest wstawiana, o ile to jest możliwe, jako instrukcja separująca instrukcja niepusta. Oczywiście wstawienie instrukcji niepełnej, jako separującej, przed instrukcją 1+3, powoduje, jak poprzednio, opóźnienie wykonania operacji 1+3, ale nie wydłuża czasu wykonania tej sekwencji operacji.

Pojawienie się w ciągu instrukcji z rozgałęzieniem (skoku) powoduje zakłócenie toku zrównoleglonego wykonywania operacji przez opóźnienie wykonania operacji o czas potrzebny na wskazanie i pobranie instrukcji określonej adresem w instrukcji z rozgałęzieniem skoki powoduje zakłócenie toku zrównoleglonego wykonywania operacji przez opóźnienie wykonania operacji o czas potrzebny na wskazanie i pobranie instrukcji określonej adresem w instrukcji z rozgałęzieniem (rys. 4).

W wielu maszynach są stosowane różne techniki pozwalające pobrać odpowiednie operacje po instrukcji z rozgałęzieniem. Technik tych ze względu na skomplikowanie i wymaganie dużych zasobów sprzętowych nie stosuje się w maszynach typu RISC, a nawet w niektórych maszynach CISC. W maszynach typu RISC stosuje się powszechnie tzw. "opóźnione rozgałęzienie" polegające na takim przedefiniowaniu operacji z rozgałęzieniem, że bezpośrednio po niej pobrana instrukcja może być wykonana bez opóźnienia zrównoleglania przed instrukcją określoną wykonaniem operacji z rozgałęzieniem. Badania przeprowadzone dla procesora MIPS wykazały, że 21% instrukcji jest wykonywanych po opóźnionym rozgałęzieniu. Oznacza to, że traci się 21% czasu pracy maszyny. We wszystkich maszynach z instrukcjami o zmiennej długości używa się buforów do magazynowania instrukcji w procesorze. Bufory te są ładowane instrukcjami bez przeprowadzania żadnej analizy tak, że po instrukcjach z rozgałęzieniem mogą się znajdować instrukcje, które nie będą wykonywane. Przeprowadzone badania wykazały, że 25% operacji wykonywanych w maszynach VAX jest operacjami z rozgałęzieniami, oznacza to, że 25% instrukcji zostało niepotrzebnie pobranych.

Wprowadzenie operacji z opóźnionym rozgałęzieniem pozwoliło uniknąć kosztownych rozwiązań sprzętowych w maszynach typu RISC i umożliwiło rozwiązanie tego problemu za pomocą rozwiązań programowych. W trakcie kompilacji, kompilatory maszyn RISC wyszukują instrukcje z rozgałęzieniami i bezpośrednio po nich wstawiają inne operacje, o ile to jest możliwe. W przeciwnym razie wstawiają operacje puste. Porównanie rozwiązań tradycyjnych i rozwiązań z opóźnionym rozgałęzieniem przedstawia tabela 4.

Tabela 4

Adresy	Normalne rozgałęzienie	Opóźnione rozgałęzienie	Optymalizowane opóźnione rozgałęzienie
1	ADD A,B	ADD A,B	JUMP i+4
i+1	JUMP i+4	JUMP i+5	ADD A,B
i+2	SUB D,E	NO-OP	SUB D,E
i+3	SUB D,E
i+4	STORE C	STORE C
i+5		STORE C	

Nawiązując do tabeli 4 należy podkreślić, że przy normalnym zdefiniowaniu operacji z rozgałęzieniem, sekwencja instrukcji nie ulega zmianie. Natomiast w razie zdefiniowania operacji z rozgałęzieniem na opóźnione rozgałęzienie, konieczne jest wstawienie instrukcji pustej (NO-OP) po instrukcji z rozgałęzieniem. W wypadku optymalizacji jest wstawiana inna instrukcja niezależna po instrukcji z rozgałęzieniem. Przeprowadzone badania kompilatorów dla maszyn typu RISC wykazały, że w 90% wypadków po instrukcji z rozgałęzieniem są wstawiane instrukcje niepuste.

W maszynach typu RISC dąży się do maksymalnego użycia rejestrów. W procesorze IBM 801 i MIPS osiągnięto ten cel przez odpowiednią konstrukcję kompilatorów. W procesorach RISC I i RISC II zastosowano rozwiązanie sprzętowe, tworząc zbiory rejestrów zwane oknami (window) o strukturze stosowej, ułatwiających wywoływanie podprogramów. Wywołanie podprogramu automatycznie przydziela procesorowi nowy zbiór rejestrów. Takie rozwiązanie wymaga dużej liczby rejestrów, np. procesor RISC I zawiera 78 rejestrów, a procesor RISC II zawiera 138 rejestrów. Natomiast procesor MIPS zawiera tylko 16 rejestrów, a procesor IBM 801 - 32. Maksymalne wykorzystanie rejestrów w trakcie kompilacji pozwala znacznie zmniejszyć liczbę odwołań do pamięci (instrukcji LOAD i STORE). Badania wykazały, że dla dużych programów około 30% operacji wykonywanych dla procesora IBM 801, to operacje typu LOAD i STORE. Dla procesora MIPS około 35% wykonywanych operacji jest typu LOAD i STORE, natomiast dla procesorów RISC I i RISC II ten procent wynosi około 15, wliczając w to operacje LOAD i STORE związane z przepełnieniem stosu organizowanego sprzętowo na rejestrach.

Naturalna implementacja instrukcji LOAD i STORE wymaga dwóch cykli. W pierwszym cyklu jest wyliczany adres, a drugi - jest wymagany na dostęp do pamięci.

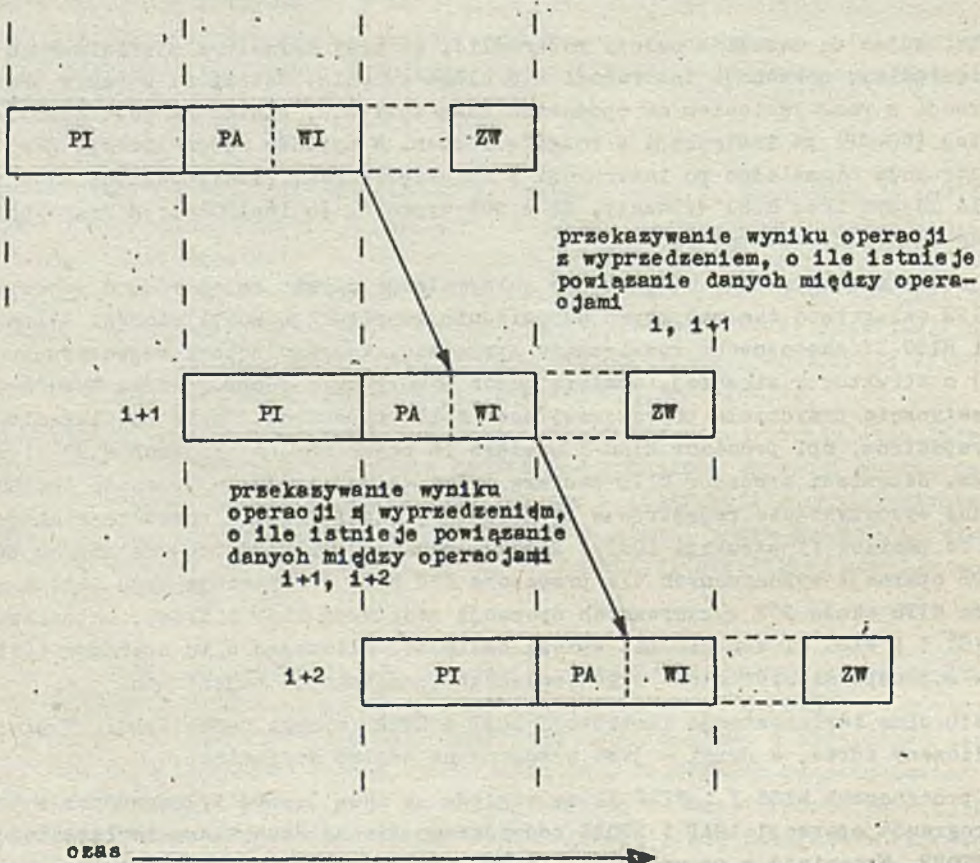
W procesorach RISC I i RISC II ze względu na małą liczbę wykonywanych w trakcie realizacji programów operacji LOAD i STORE zdecydowano się na dwucyklową implementację instrukcji LOAD i STORE. Natomiast w procesorach IBM 801 i MIPS zaimplementowano tylko instrukcję LOAD jako jednoocyklowe "opóźnienie LOAD". Implementacja opóźnionego LOAD oprócz rozwiązań programowych, takich, jakie zastosowano w przypadku implementacji instrukcji z opóźnionym rozgałęzieniem, wymaga również rozwiązań sprzętowych. Implementacja sprzętowa jednoocyklowa LOAD z opóźnieniem wymaga dwóch wejść do pamięci, jednego dla instrukcji, a drugiego dla danych oraz dodatkowego wejścia do rejestrów. Badania kompilatorów dla procesorów IBM 801 i MIPS wykazały, że w 90% wypadków jest wstawiana niepusta instrukcja po opóźnionej instrukcji LOAD.

Procesory IBM 801, MIPS, RISC I i RISC II stosują przyspieszenie wykonywania operacji metodą zrównoleglenia (pipelining). Stosuje się różne techniki i rozwiązania zapobiegające opóźnieniu (blokowaniu) wykonania operacji, które już zostały omówione w tym rozdziale. Omówimy jeszcze pewne sprawy natury technicznej (nie pojęciowej) związane ze zrównolegleniem operacji.

Przy wykonywaniu operacji można wyróżnić następujące fazy:

- pobranie instrukcji,
- ozytanie rejestrów,
- wykonywanie operacji (logicznych, arytmetycznych),
- wpisywanie do rejestrów.

Należy podkreślić, że z punktu widzenia zrównoleglenia można pominąć fazę dekodowania instrukcji (rys. 1), gdyż dekodowanie nie wymaga dostępu do rejestrów i może być wykonane równocześnie z operacjami (fazami) dostępu do rejestrów. W procesie IBM 801 zakłada się, że czas wykonania wszystkich faz operacji jest jednakowy, co oznacza, że zrównoleglenie operacji jest czterostopniowe. W procesorach RISC I i RISC II zakłada się, że faza pobrania instrukcji jest dwukrotnie dłuższa od pozostałych, a więc zrównoleglenie operacji będzie trójstopniowe */. Schemat zrównoleglenia operacji dla procesora RISC II przedstawiono na rys. 5.



Rys. 5. Trójstopniowe zrównoleglenie wykonania operacji dla procesora RISC II

*/ Brak informacji w dostępnej literaturze dotyczących procesora MIPS

Jeżeli chodzi o implementacje sprzętowa, to procesor IBM 801 składa się z układów scalonych średniej skali integracji (MSI) wykonanych w technologii ECL z cyklem pracy 66 ns. W Berkeley były opracowane dwie implementacje mikroprocesorów RISC. Mikroprocesory RISC I i RISC II są układami wysokiej skali integracji (VLSI) w technologii MNOS.

Mikroprocesor RISC I nie osiągnął zakładanej szybkości działania. Cykl wykonania operacji wynosił trzy cykle zegarowe. Przy częstotliwości zegara 1,5 MHz zapewniało to wykonanie pół miliona operacji międzyrejestrowych na sekundę. Implementacja mikroprocesora RISC II była zupełnie nową i bardziej wyrafinowaną. Cykl wykonania operacji wynosił cztery cykle zegarowe. Wykonano dwie wersje implementacji procesora RISC II. Wersja 4 μm z zegarem o częstotliwości 8 MHz zapewniała wykonanie 2 milionów operacji międzyrejestrowych na sekundę, natomiast wersja 3 μm z zegarem o częstotliwości 12 MHz zapewniała wykonanie 3 milionów operacji międzyrejestrowych na sekundę. Implementacja sprzętowa mikroprocesora RISC II wymagała 41000 tranzystorów (na jednej płycie). Mikroprocesor MIPS jest układem wielkiej skali integracji (VLSI) wykonanym w technologii MNOS. Zegar ma częstotliwość 4 MHz, a czas wykonania instrukcji wynosi 500 ns. Implementacja sprzętowa wymagała 25000 tranzystorów na płycie. Powierzchnie płytek mikroprocesorów RISC II i MIPS są jednakowe. Dla porównania: mikroprocesor M 68020 firmy Motorola na płycie zawiera 192 000 tranzystorów, budowany jest w technologii 2 μm i wykonuje 2,5 miliona operacji na sekundę. Powierzchnia płytki mikroprocesora RISC II jest o 25% mniejsza od powierzchni płytki mikroprocesora M68020. Częstotliwość zegara wynosi 16 MHz (dla M68020).

Eksperymenty z innymi maszynami

Zachęcające wyniki z maszynami typu RISC i polepszenie stosunku koszt/wydajność skłoniły producentów do eksperymentów z maszynami tradycyjnymi. Firma DEC przeprowadziła eksperyment z dwoma implementacjami w wielkiej skali integracji (VLSI) maszyn VAX. Rozważne były dwie implementacje VLSI VAX i MicroVAX-32. Procesor VLSI VAX jest implementacją procesora VAX-11/780 składającą się z 9 układów scalonych wielkiej skali integracji. Implementacja ta realizuje pełny zestaw instrukcji i trybów adresowania procesora VAX-11/780 oraz większości funkcji procesora włączając w to zarządzanie pamięcią i sterowanie szybkością pamięcią lokalną (cache). Procesor Micro VAX-32 jest implementacją procesora VLSI VAX zawierającą dwa mikroprocesory. Mikroprocesor pomocniczy realizuje 70 instrukcji zmiennoprzecinkowych. Pozostałe instrukcje procesora VLSI VAX są realizowane przez procesor główny. Procesor główny realizuje 175 instrukcji sprzętowo i 59 instrukcji programowo (w makrokodzie). Ponadto procesor główny realizuje pełny zestaw trybów adresowania procesora VLSI VAX zawierający 21 trybów oraz dopuszcza operacje na 6 typach danych z 12 realizowanych przez VLSI VAX. Procesor Micro VAX-32 przy częstotliwości zegara wynoszącej 20 MHz, jest jednak o 20% wolniejszy od VLSI VAX.

Okazało się, że implementacja 58% odpowiednio wybranych instrukcji, wymaga tylko 15% zasobów pamięci sterującej procesora VLSI VAX. Instrukcje te stanowią 98% instrukcji najczęściej używanych. Z drugiej strony okazało się, że implementacja 20% odpowiednio wybranych instrukcji wymaga aż 60% zasobów pamięci sterującej procesora VLSI VAX. Instrukcje te stanowią 0,2% najczęściej używanych. Implementacja programowa w Micro VAX-32 instrukcji z grupy ostatnio omawianej pozwoliła na tak znaczne zredukowanie zasobów sprzętowych w stosunku do procesora VLSI VAX. Porównanie tych dwóch implementacji podano w tabelicy 5.

Firma DEC nie poprzestała tylko na eksperymencie sprzętowym, przeprowadziła również eksperyment programowy. Opracowano eksperymentalny kompilator DEC Modula-2, którego szybkość jest porównywalna z najlepszymi kompilatorami dla rodziny VAX. Kompilator ten wykorzystuje tylko pewien podzbiór zbioru instrukcji (rezygnując z bardziej złożonych instrukcji) i tylko niektóre prostsze tryby adresowania. Oprócz tego zdefiniowano instrukcję CALL generowaną przez prawie wszystkie kompilatory VAX tak, że wykonuje ona tylko niezbędne czynności. Instrukcję CALL zastąpiono ciągiem prostych instrukcji. Te zabiegi pozwoliły na uzyskanie wzrostu wydajności o 20%.

Tabela 5

	VLSI VAX	Micro VAX-32	Procent zasobów w stosunku do VLSI VAX
Liczba układów scalonych (łącznie ze zmiennym przecinkiem)	9	2	22%
Pamięć sterująca	480 Kb	64 Kb	13%
Szybka pamięć lokalna (Cache*)	zawiera	nie zawiera, ale zawiera bufor wstępnego pobierania instrukcji	
Tranzystory	1250000	101000	8%

W firmie IBM przedmiotem eksperymentów były maszyny serii IBM 360 i IBM 370. Maszyna 360/44 może być traktowana jako poprzednik Micro VAX-32, gdyż w niej ograniczono listę rozkazów realizowanych sprzętowo na rzecz implementacji programowej. Uzyskano znacznie lepszy wskaźnik koszt/ wydajność w stosunku do najbliższych sąsiadów w serii. Przeniesiono optymalizujący kompilator PL/8 opracowany dla maszyny IBM 801 typu RISC na maszyny serii IBM 370. Kompilator ten traktował maszyny serii IBM 370 jako rejestrowe i wykorzystywał tylko pewien podzbiór listy instrukcji. Uzyskano zwiększenie szybkości działania o 50% w stosunku do najlepszych tradycyjnych kompilatorów optymalizujących wykorzystujących pełną listę instrukcji.

Uwagi końcowe

Nasuwa się pytanie dlaczego tak późno pojawiły się maszyny typu RISC. Trudno udzielić jednoznacznej odpowiedzi gdyż problem jest złożony. Złożyło się na to wiele czynników, między innymi postęp w budowie układów scalonych, względy handlowe i polityka marketingowa, a także tradycyjność poglądów konstruktorów. Przynajmniej niedoceniono w porę możliwości wynikających z postępu technologii elektronicznej.

Słabą stroną maszyn typu RISC są operacje zmiennoprzecinkowe. Ze względu na ich złożoność i czas trwania, zgodnie z koncepcją RISC, nie są implementowane sprzętowo. Wydaje się że jedną z metod przezwyciężenia tej słabości jest współpraca procesora RISC z procesorem zmiennego przecinka.

Należy przypuszczać, że koncepcja maszyn RISC wywrze wpływ na architekturę maszyn realizowanych w wielkiej skali integracji (VLSI). Układy wielkiej skali integracji są tak złożone, że projektowanie ich i usuwanie powstałych błędów jest trudne i wymaga dużo czasu. Przyjęcie koncepcji RISC znacznie upraszcza strukturę maszyny, co w konsekwencji prowadzi do zmniejszenia złożoności układów scalonych wielkiej skali integracji. Wydaje się, że przykładem ilustrującym tę tezę jest opracowanie w 1983 r. w Wielkiej Brytanii mikroprocesora ARM (the Acorn RISC Machine) typu RISC w rekordowo krótkim czasie. W ciągu 18 miesięcy startująco z poziomu zerowego rozpoczęto produkcję tego mikroprocesora w wersji handlowej. Mikroprocesor ARM zawiera 25 000 tranzystorów rozmieszczonych na płycie o powierzchni 50 mm² wykonanej w technice 3 μm.

*/ Brak informacji w dostępnej literaturze.

Przeprowadzenie badania wykazały wysoką efektywność (polepszenie wskaźnika koszt/wydajność) maszyn typu RISC dla języków proceduralnych. Nie jest sprawą jasną, czy przy użyciu języków takich jak Smalltalk, czy też języków sztucznej inteligencji, takich jak Prolog i Lisp maszyny typu RISC będą miały też wysoką efektywność.

Standardowym językiem pośrednim dla rozważanych maszyn typu RISC jest język C. Powstałe pytanie, czy architektura maszyn RISC jest szczególnie dogodna dla kodów generowanych przez kompilatory języka C, czy też architektura maszyn CISC jest szczególnie niedogodna dla kodów generowanych przez kompilatory języka C.

Wydaje się, że maszyny typu RISC szczególnie nadają się do zagadnień kombinatorycznych i przetwarzania symboli,

Ze względu na uproszczoną listę instrukcji i korzystny wskaźnik koszt/wydajność maszyn typu RISC znajdują powszechne zastosowanie w opracowywaniu tekstów i grafice komputerowej.

Wykaz literatury

- [1] Azaria H.: Preliminary Analysis of RISC Architectures Performance. Microprocessing and Microprogramming 1984 vol.14, nr 3/4
- [2] Baszett S.: Microprocessors: Speed Up., Price Down, and CMOS everywhere. Computer Design 1983 vol 22, nr 11 s. 117-187.
- [3] Gay C.: The MC 68020, a True 32-bit Microprocessor. Microprocessors and Microsystems 1984, vol. 8, nr 7 s. 337-383
- [4] Hennessy J.L.: VLSI Processor Architecture. IEEE Trans. on Computers 1984 vol. C-33, nr 12 s. 1221-1246
- [5] Kleine K.: Rechnerarchitektur: RISC gegen CISC. Computer Magazin 1986 nr 1/2 s.37-40
- [6] Korthauer E., Richter L.: Are RISCs Subsets of CISCs? A Discussion of Reduced versus Complex Instruction Sets. Microprocessing and Microprogramming 1984 vol.14 nr 1 s.1-8
- [7] Patterson D.A.: Reduced Instruction Set Computers. Communications of the ACM 1985 vol. 28, nr 1.
- [8] Richter L.: Diverging Trends in Microprocessor Architectures. Microprocessing'83, 3rd Symposium on Microprocessing. Budapest 1983
- [9] Sequin C.H., Patterson D.A.: Design and Implementation of RISC I VLSI Architectures, ed. B. Randell, P.C. Treleaven. London 1983 s. 276-298.
- [10] At 3 MIPS, RISC Processor is Among Fastest Chips Around. Electronics, 1985, s.48-49.

dr Adam PAPST

Instytut Informatyki
Akademii Ekonomicznej
Wrocław

Wideotekst - rozwój i przykłady zastosowań

W artykule przedstawiono rozwój techniki wideotekstu w przodujących krajach Europy Zachodniej. Technika wideotekstu należy do nielicznych obszarów informatyki i telekomunikacji, w którym Europa wyprzedziła Stany Zjednoczone, Japonię i inne kraje pozaeuropejskie. Wszystkie terminy związane z komunikacją tekstową użyte w artykule są zgodne z Leksykonem techniki [24].

Wprowadzenie

Wideotekst jest jedną z form realizacyjnych ogólnodostępnego systemu informacyjnego. Użytkownik za pomocą specjalnie wyposażonego telewizora, za pośrednictwem sieci telefonizacji może uzyskać interaktywny dostęp do zbiorów informacji. Międzynarodową nazwą takiego systemu, zalecaną przez CCIR, jest Videotex, chociaż w poszczególnych krajach są używane różne określenia.

Ojczyzną wideotekstu jest Wielka Brytania. Pierwsze prace nad masowym systemem informacyjnym zostały podjęte w 1970 r. przez centrum badawcze poczty brytyjskiej. W 1978 r. już można było kupić licencję brytyjskiego systemu wideotekstu noszącego nazwę Prestel. Wiele krajów skorzystało z oferty m.in. RFN, Holandia, Szwajcaria, USA i Hongkong. Inne kraje, jak np. Francja, Finlandia, Austria doskonalili własne rozwiązania. Obecnie większość krajów świata używa systemy informacyjne typu wideotekst (tabele 1 i 2). W tabelach pominięto te kraje, o których informacje szczegółowe podano w dalszej części artykułu.

WIELKA BRYTANIA

Teoretyczne prace badawcze w tej dziedzinie zostały podjęte w 1970 r. przez centrum badawcze poczty brytyjskiej pod kierownictwem Sama Fedidy. W ramach tych prac określono główne warunki decydujące o wdrożeniu techniki wideotekstu. Dotyczyły one, zarówno strony sprzętowo-programowej, jak eksploatacyjnej. Na podstawie wyników tych badań przystąpiono do intensywnych prac projektowo-programowych i konstrukcyjnych [12], [16], które pozwoliły na wykonanie pierwszej wersji sprzętowo-programowej systemu wideotekst. Została ona zaprezentowana podczas międzynarodowej konferencji informatycznej zorganizowanej w 1975 r. w londyńskim hotelu Heathrow. W rok później rozpoczęto pierwszą próbną eksploatację dla 40 przedsiębiorstw w Wielkiej Brytanii. Zebrane przez pocztę brytyjską doświadczenia eksploatacyjne pozwoliły na rozszerzenie zastosowania systemu wideotekstu na 800 gospodarstw domowych i biur (1978).

Początek ogólnie dostępnej eksploatacji systemu PRESTEL w Wielkiej Brytanii przypada na wrzesień 1979 r., kiedy poczta brytyjska uczyniła tę usługę telekomunikacyjną powszechnie dostępną i postawiła do dyspozycji użytkownikom systemu PRESTEL 160 000 stron wideotekstu. W celu zebrania większych doświadczeń eksploatacyjnych postanowiono przetestować system PRESTEL

w sześciu publicznych bibliotekach w Londynie, Birmingham i Norfolk. Jako bazę informacyjną wybrano informacje komunalne, które podzielono na następujące grupy:

- usługi socjalne,
- sprawy osobowe i rodzinne,
- ochronę zdrowia i ochrona środowiska,
- oświata,
- sprawy mieszkaniowe, planowanie rozwoju miasta i regionu,
- sprawy prawne,
- czas wolny,
- informacje lokalne,
- informacje rady miejskiej,
- ruch drogowy, instytucje publiczne, środki przekazu itp.

W trakcie tego eksperymentu pracownicy bibliotek zbierali informacje o częstotliwości korzystania z systemu i wybranych grup informacji, o problemach obsługi systemu przez nieprzeszkolonych użytkowników, o ocenie działania systemu przez użytkowników, o grupach informacji, które powinny się znaleźć w systemie itp. Ten test systemu PRESTEL trwał jeden rok i umożliwił rozszerzenie jego zakresu informacyjnego o nowe grupy informacji, które były najczęściej wymieniane przez użytkowników. Do tych grup informacji należały:

- finanse (indeksy cen, kursy walut, informacje podatkowe, prognozy gospodaroz, kursy akcji itp.),
- informacje przedsiębiorstw,
- oferty pracy,
- informacje sportowe,
- połączenia lotnicze i kolejowe,
- prognozy pogody,
- informacje rządowe,
- nowości ze świata itp.

Użytkownicy systemu PRESTEL wymieniali najczęściej jako zalety tego systemu aktualność informacji, atrakcyjność jej udostępniania oraz przyspieszenie dostępu do informacji.

Kolejne lata przyniosły stały, acz mniejszy od przewidywanego, wzrost liczby użytkowników systemu, nadawców informacji, stron wideotekstu iostępów do bazy wideotekstu [21]. W tabelicy 3 przedstawiono dane o systemie PRESTEL dla grudnia 1984 i czerwca 1985 r.

Tabela 3. System PRESTEL

Wyszczególnienie	Grudzień 1984 r.	Czerwiec 1985 r.
Liczba użytkowników	50 000	59 000
Procentowy udział użytkowników indywidualnych	44	45
Procentowy udział użytkowników profesjonalnych	56	55
Liczba stron wideotekstu	330 000	337 000
Tygodniowa liczba komunikatów umieszczonych w systemie	83 000	103 000
Liczba komputerów zewnętrznych	21	65

Dane wskazują na wzrost liczby wywoływanych stron (o 60%) i liczby użytkowników (o 18%). Po sześciu latach od rozpoczęcia publicznej eksploatacji system PRESTEL zaczął przynosić zyski.

REPUBLIKA FEDERALNA NIEMIEC

W Republice Federalnej Niemiec, podobnie jak w Wielkiej Brytanii, wdrażaniem techniki wideotekstu zajęła się poczta, która skorzystała z doświadczeń brytyjskich i zakupiła w 1976 r. licencję systemu PRESTEL oraz jego wyposażenie sprzętowe, m.in. komputer GEC 4082. Przez cztery lata trwały prace nad rozpracowaniem pakietu PRESTEL, przygotowaniem sprzętu i zaprojektowaniem próbnego zastosowania w dwóch wytypowanych regionach: w obszarze Düsseldorf/Neuss i w Berlinie Zachodnim. Dla obu tych terenów eksperymentu przewidziano udział po 2 000 gospodarstw domowych i po 1000 przedsiębiorstw handlowo-przemysłowo-usługowych, które miały być użytkownikami systemu wideotekstu [9]. Jednocześnie od 1978 r. trwały prace nad gromadzeniem odpowiedniej liczby nadawców informacji oraz ich przygotowaniem do współpracy z systemem wideotekstu, zwłaszcza w zakresie tworzenia sformatowanych stron wideotekstu. Zainteresowanie nadawców informacji tą techniką było nadspodziewanie duże, 640 nadawców przygotowało na potrzeby systemu około 60 000 stron. Eksperyment eksploatacyjny dla systemu przewidziany był na 3 lata, w trakcie których zbierano odpowiednie doświadczenia eksploatacyjne i poszerzono bazę informacyjną. Najważniejsze grupy nadawców informacji oraz zakresy informacyjne systemu wideotekstu w RFN przedstawiają się następująco [17]:

- handel wysyłkowy (udostępnianie katalogu towarów, reklama sprzedaży okazji, przyjmowanie zamówień na podstawie wyświetlonego formularza, realizacja zapłaty za zrealizowane zamówienie przez księgowanie z konta klienta itp.),
- firmy ubezpieczeniowe (wprowadzanie danych o klientach, dokumentowanie warunków umowy, wprowadzanie meldunków o szkodach itp.),
- przedsiębiorstwa turystyczne (informacje o wycieczkach, rezerwacja miejsc itp.),
- branża informacyjna - gazety, wydawnictwa, agencje informacyjne (informacje o sprzedaży, kupnie, ofertach pracy itp.),
- banki (prowadzenie tzw. telekont, realizacja przekazów, przysyłanie czeków, dostarczanie wyciągu z konta, informacje i porady itd.),

W trakcie próbnej eksploatacji systemu wideotekstu w RFN rozbudowano go o dodatkową funkcję, której nie miał system PRESTEL - możliwość połączenia komputerów użytkowych z siecią komputerową systemu wideotekstu za pośrednictwem publicznej sieci przesyłania danych np. DATEX [14]. Było to pierwsze sprzężenie komputerów użytkowników tzw. komputerów zewnętrznych z siecią wideotekstu w skali światowej. To rozwiązanie techniczne zostało przyjęte przez Wielką Brytanię i oferowane jest w ramach licencji systemu PRESTEL innym krajom [10]. Dołączenie komputerów zewnętrznych do systemu wideotekstu spowodowało istotne poszerzenie obszaru zastosowań, zwłaszcza dotyczyło to funkcji transakcyjnych. Największy udział w realizacji sprzężenia systemu wideotekstu z komputerami zewnętrznymi mają banki, firmy ubezpieczeniowe, branża turystyczna, ośrodki obliczeniowe i branża komputerowa. Najbardziej znane zastosowania użytkowników komputerów zewnętrznych to system telekont bankowych, systemy zamówień handlowych, systemy rezerwacji biur podróży, system zamawiania lekarstw oraz systemy zamawiania części samochodowych i elektronicznych. Należy przy tym zwrócić uwagę na fakt, że komputer zewnętrzny eksploatowany jest z reguły przez co najmniej kilku użytkowników. W RFN-owskim systemie wideotekstu na 133 komputerach zewnętrznych eksploatowane są 632 zastosowania [8]. Jako potencjalny rynek dla techniki wideotekstu w RFN przewiduje się następujące dziedziny: branża ubezpieczeń (350 000 agentów), handel hurtowy (90 000 przedsiębiorstw), handel żywnością (60 000 przedsiębiorstw), sprzedaż samochodów (15 000 salonów samochodowych), handel detaliczny (270 000 obiektów), turystyka (20 000 organizatorów), rzemiosło (600 000 warsztatów) i apteki (17 000). Ponadto oczekuje się dalszego wzrostu liczby telekont, których we wrześniu 1985 r. było w RFN 28 tysięcy. Jako interesujące przykłady zastosowań można wymienić:

- udostępnienie przez Deutsche Institut für Medizinische Dokumentation und Information (DIMDI) od 1.10.85 swoich zbiorów danych dla użytkowników systemu wideotekstu zorganizowanych w tzw. grupie zastrzeżonego użytkownika. Grupa zastrzeżonego użytkownika to zamknięty krąg

użytkowników dysponujący takimi samymi uprawnieniami dostępu do określonych zbiorów informacji. W ten sposób członkowie DIMDI uzyskują dostęp do 33 krajowych i międzynarodowych baz danych zawierających około 56 miliardów znaków z zakresu medycyny, stomatologii, weterynarii, onkologii, toksykologii, psychologii i farmakologii, nauk rolniczych itp. [7]

- Eksperymentalne zastosowanie systemu wideotekstu w rolnictwie
 - system BALIS (Bayerisches Landwirtschaftliches Informationssystem). System BALIS dostarcza rolnikom informacji o sytuacji rynkowej, cenach, pogodzie, środkach ochrony roślin oraz udostępnia programy dialogowe z zakresu kalkulacji rolniczej. Liczebność stron wideotekstowych systemu BALIS wynosiła podczas eksperymentu przeciętnie około 8 000. W ciągu każdego miesiąca rejestrowano średnio 17 000 wywołań stron [2].
- Wyposażenie przez firmę Bosch wszystkich 900 punktów usługowych w terminale edytorskie wideotekstu firmy Blaupunkt do komunikacji z 50 punktami hurtowej sprzedaży i centrum handlowym firmy Bosch w Karlsruhe. Używane będą one do realizacji zamówień, dysponowania częściami zamiennymi, informowania o zapasach magazynowych, udzielania informacji o usługach dla klientów w formie dialogu z systemem wideotekstu [6].
- W podobny sposób firma Telefunken (branża radiowo-telewizyjna) połączyła swoje przedstawicielstwa w liczbie 6700 z centralą w Hannoverze. Jest to największa grupa zastrzeżonego użytkownika w RPN-owskim systemie wideotekstu. Główne zadania tego systemu to przekazywanie meldunków o sprzedaży i stanach magazynowych oraz zamawianie części zamiennych [23].
- Odmienny od poprzednich przykładów zastosowań jest system "TELEAUSKUNFT", który ma pełnić funkcję elektronicznej książki telefonicznej zawierającej informacje o numerach telefonów 24 milionów abonentów telefonicznych w RPN [22]. Ma on składać się z trzech centrów obliczeniowych w ESSEN, Frankfurtie i Norymberdze. Każde z tych centrów będzie wyposażone w dwa komputery bez danych IBM firmy GEI i dwa komputery VAX-11/785. Te trzy centra będą ze sobą sprzężone. W trakcie obsługi zapytania użytkownika nastąpi automatyczne przełączenie do odpowiedniego centrum obliczeniowego, które zawiera informacje o szukanym abonencie. Cała baza informacji o abonentach będzie podzielona na trzy części i obsługiwana przez odpowiednią centralę. System TELEAUSKUNFT ma być dostępny dla wszystkich użytkowników od 1986 r.
- Przykładem zastosowania techniki wideotekstu w dziedzinie usług kulturalnych jest system rezerwacji biletów "RESTEX" współpracujący z publiczną siecią wideotekstu w RPN [11]. System RESTEX został opracowany przez firmę Siemens na bazie komputerowego systemu informacji kulturalnej i sprzedaży biletów THEVIS (Theaterkarten Verkaufs und Informationssystem) wdrożonego we Frankfurcie nad Menem. System THEVIS zaprojektowany został dla dialogowej sprzedaży biletów przez sieci terminali. System RESTEX stanowi nadbudowę nad systemem THEVIS i umożliwia współpracę z systemem rezerwacji użytkownikom systemu wideotekstu. Składa się on z następujących modułów: informacje stacjonarne, moduł rezerwacji, moduł zarządzania, moduł finansowo-księgowy.

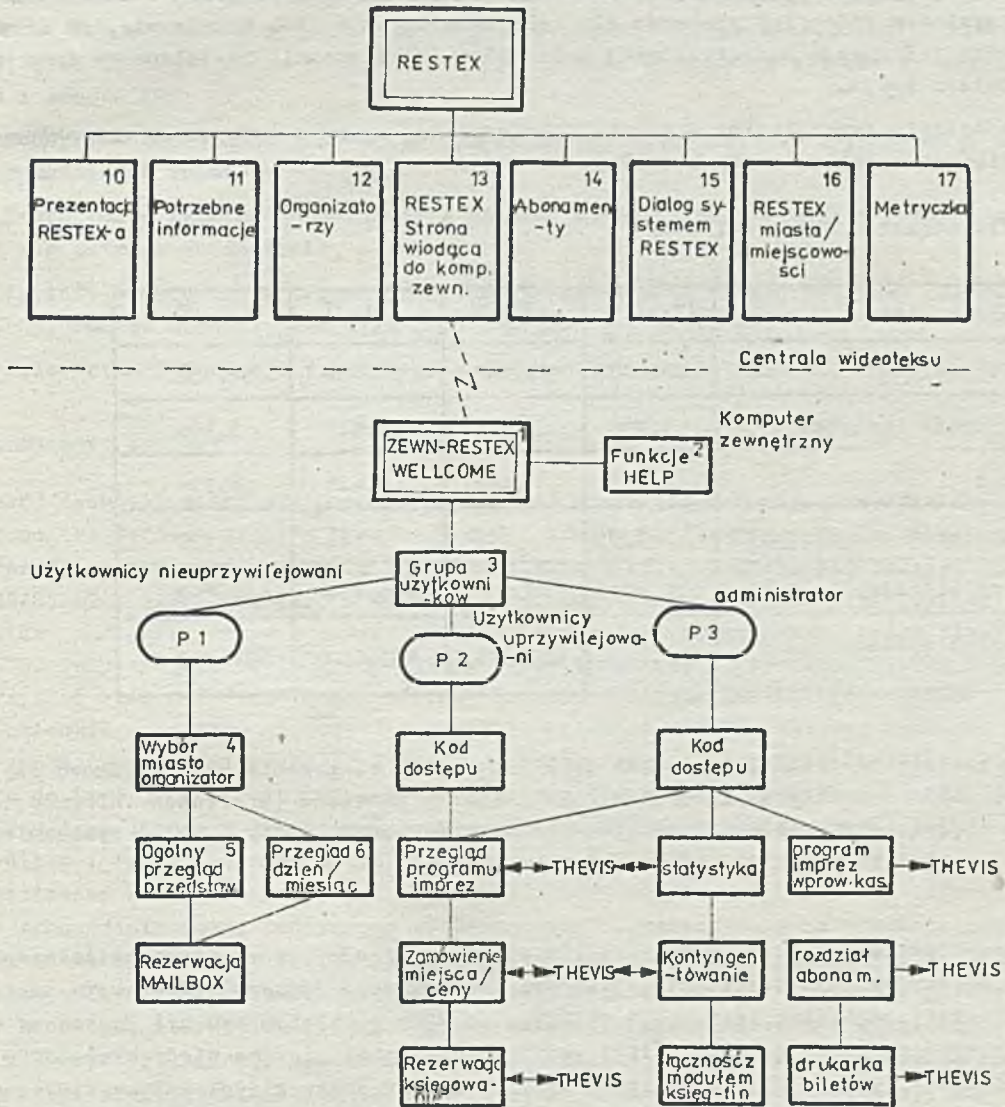
Strukturę systemu RESTEX przedstawia rys. 1.

Moduł informacji stacjonarnych przechowuje w centrali wideotekstu dane, które nie zmieniają się zbyt często i udostępnia je użytkownikom:

- agencje koncertowe,
- salony wystaw,
- punkty przedsprzedaży,
- informacje o abonentach,
- warunki rezerwacji,
- aktualne informacje o koncertach itp.

Moduł rezerwacji współpracuje z systemem THEVIS i oprócz rezerwacji (sprzedaży) biletów udziela informacji o aktualnym programie imprez kulturalnych i wolnych miejscach na te imprezy z podziałem według agencji i salonów wystawowych. Moduł zarządzania ma za zadanie realizację następujących funkcji:

- ustalenie programu imprez i cen,
- prowadzenie statystyki sprzedaży i
- opracowywanie abonamentów,
- stanów kasowych.
- udostępnianie,



Rys. 1. System RESTEX

Ostatni z modułów, finansowo-księgowy, umożliwia poszczególnym miejscom powstawania kosztów czyli salonom wystawowym, agencjom koncertowym itd. realizując tygodniowych i miesięcznych uzgodnień bilansów.

Prezentację wybranych, bardzo zróżnicowanych przykładów zastosowań techniki wideotekstowej zakończymy charakterystyką systemu informacji Berlina Zachodniego. Obejmuje on około 1000 stron wideotekstu udostępnianych mieszkańcom miasta [8]. Informacje podzielone są na 8 grup:

- polityka i gospodarka
- usługi i doradztwo,
- oświata i nauka,
- imprezy,
- turystyka i komunikacja,
- Berlin w liczbach (informacje statystyczne o Berlinie Zach.)
- komunikaty
- zamówienia

System informacyjny w Berlinie Zachodnim można traktować jako poligon doświadczalny przed opracowywaniem podobnych systemów dla kolejnych miast w RFN. Wydaje się, że struktura takiego systemu informacji wideotekstowej może być w dużym stopniu powielana na inne miasta w prawie dowolnym kraju.

Na zakończenie przedstawimy w formie tabelarycznej wybrane informacje charakteryzujące rozwój techniki wideotekstu w RFN w 1985 r.

Tabela 4 . Wideotekst w RFN - rok 1985

Tyszcogólnienie	31.05	30.06	31.07	31.08
Liczba użytkowników	27.877	29.147	30.532	32.532
Liczba oferentów informacji	3.708	3.755	3.840	3.905
Liczba stron	4.115	4.197	4.426	4.521
Liczba komputerów zewnętrznych	103	113	121	130
Liczba stron wideotekstu	635.973	646.980	669.119	695.089
Liczba wywołań systemu w miesiącu	460.022	483.975	503.693	581.738

Rozwój zastosowań techniki wideotekstu w RFN w 1985 r. przebiegał stosunkowo szybko, dotyczyło to, zarówno liczby użytkowników, jak i liczby nadawców (oferentów informacji), liczby stron wideotekstu, liczby komputerów zewnętrznych oraz liczby wywołań systemu wideotekstu.

FRANCJA

Odmianą drogą niż Wielka Brytania i RFN wybrała Francja, która postanowiła samodzielnie stworzyć własny system wideotekstu. Standard francuskiego systemu wideotekstu nosi nazwę ANTIOPÉ, natomiast sam system nosi nazwę TELETEL. Od 1981 r. system ten był testowany eksperymentalnie w sześciu gminach wokół Vélizy pod Paryżem. Zainstalowano wtedy około 3000 terminali u użytkowników, którzy mieli możliwość wyszukiwania w bazie wideotekstu zawierającej informacje od przeszło 100 nadawców. Nadawcy ci należeli do trzech branż: instytucje publiczne, branża informacyjna (gazety, czasopisma, wydawcy itp.), gospodarka (banki, przedsiębiorstwa przemysłowe i turystyczne, domy sprzedaży wysyłkowej). Głównymi obszarami informacyjnymi systemu TELETEL w tej fazie eksperymentu były:

- informacje gazetowe,
- informacje encyklopedyczne,
- przepisy prawne,
- porady praktyczne,
- program kin i teatrów,
- czasy pracy urzędów,
- informacje turystyczne,
- informacje bankowe i prowadzenie kont.

W 1982 r., równoległe do prowadzonego eksperymentu z systemem TELETEL, wdrożono w Rennes system wideotekstu spełniający rolę elektronicznej książki telefonicznej. Już pierwsze doświadczenia z tym systemem wskazywały na jego pozytywną ocenę (wyeliminowanie druku książek telefonicznych, szybka aktualizacja, łatwość wyszukiwania itp.). Rozwój tego zastosowania przebiegał wyjątkowo szybko, zwłaszcza z tego powodu, że francuskie ministerstwo telekomunikacji (DGT - Direction Générale des Télécommunications) dostarczało nieodpłatnie terminale użytkownikom. Terminale te są stosunkowo proste i składają się z małego biało-czarnego telewizora o przekątnej 20 cm i klawiatury z około 50 znakami. W połowie 1985 r. liczba tych terminali, noszących nazwę Minitel, wynosiła 800 000, przy czym 500 000 użytkowników otrzymało je nieodpłatnie [4]. Wolumen danych systemu "elektroniczna książka telefoniczna" wynosi

25 miliardów znaków. Wydajność systemu pozwala na jednoczesną obsługę 6000 zapytań i umożliwia dopisanie lub aktualizację 50 000 pozycji w zbiorze. Typowym zastosowaniem wideotekstu we Francji jest informacja dla rolnictwa, ukierunkowana głównie na eksport do Stanów Zjednoczonych i krajów EWG:

- ⊗ system Telagri - zamówienia i sprzedaż wysyłkowa produktów rolnych i informacji technicznych o maszynach rolniczych,
- ⊗ system Technitel - informacje związane z różnymi uprawami oraz zapasami artykułów żywnościowych dla potrzeb zarządzania,
- ⊗ system Agrinfo - informacja przeznaczona dla farmerów, obejmująca prognozy pogody, usługi gminne, informacje marketingowe oraz przepisy prawne i księgowe,
- ⊗ system Telecoop - informacje przeznaczone dla spółdzielni rolniczych.

STANY ZJEDNOCZONE AMERYKI

Rozwój techniki wideotekstu w USA przebiegał nieco inaczej niż w Europie Zachodniej. Nie wdrożono tam jednego systemu o zasięgu ogólnokrajowym, lecz równolegle liczne prywatne firmy wdrażały systemy wideotekstu w różnych obszarach działalności. Najbardziej znane z nich to GRASSROOTS, VIEWTRON, KISS i GATEWAY [20]. Dopiero na rok 1987 przewidziany jest start systemu ogólnokrajowego o nazwie TRINTEX, który jest opracowywany przez firmy: IBM, CBS i SEARS. Przy projektowaniu architektury sieci komputerowej systemu TRINTEX IBM zamierza wykorzystać własne doświadczenia zebrane podczas realizacji sieci komputerowej dla zachodnioniemieckiego systemu wideotekstu o nazwie Bildschirmtext. Ekspertci uważają, że w zakresie rozwoju techniki wideotekstu Stany Zjednoczone mają co najmniej dwuletnie opóźnienie w stosunku do Europy Zachodniej. Z wymienionych wcześniej amerykańskich systemów wideotekstowych o zasięgu lokalnym przedstawimy system GRASS ROOTS, który obejmuje swoim działaniem stany Winnipeg i Manitoba. System ten świadczy usługi dla gospodarczych organizacji rolniczych. Podstawowa baza informacyjna systemu GRASSROOTS zawiera 50 000 stron informacji dotyczących prowadzenia farm, poczynając od zastosowania pestycydów, a na ochronie wód kończąc. Zawiera on nawet wykazy farm przeznaczonych na sprzedaż lub do wdzierżawienia. System dostarcza także informacji rynkowych i cenowych (aktualizowanych co 15 minut) z giełdy Winnipeg Commodity Exchange, wszystkich głównych giełd artykułów żywnościowych oraz giełd metali szlachetnych w Ameryce Północnej. System GRASSROOTS świadczy również usługę o nazwie World Weatherwatch, która oferuje automatycznie aktualizowane dane o pogodzie, opadach, temperaturze, wilgotności gleby. Weatherwatch dostarcza prognoz dla Ameryki Północnej generalnie oraz w szczególności dla regionów równinnych i prerii w USA i w Kanadzie, a także dla lokalnych obszarów poszczególnych upraw w stanie Manitoba. Korzystne doświadczenia z eksploatacji systemu Grassroots spowodowały tworzenie dalszych systemów lokalnych o podobnym przeznaczeniu np. Grassroots California, który wystartował w 1984 r. w San Joaquin Valley w Kalifornii [19].

Pozostałe systemy lokalne wideotekstu w USA ukierunkowane są głównie na obsługę biznesu, obrotu towarowego, marketingu itp., czyli głównie użytkowników profesjonalnych.

Podsumowując rozwój zastosowań techniki wideotekstu w Wielkiej Brytanii i w Republice Federalnej Niemiec można zauważyć szereg podobieństw. Po pierwsze, identyczna baza sprzętowo-programowa: jeden system o rozbudowanej architekturze i centralnej bazie stron wideotekstu. Następnie zestaw informacji przewidzianej dla szerokiego kręgu użytkowników o dużej różnorodności, pochodzący od wielu nadawców informacji. Kolejną cechą jest włączenie się użytkowników profesjonalnych, którzy usprawniają swoją działalność przez tworzenie grup zastrzeżonego użytkownika i pozwalają filiom, agenturom, punktom sprzedaży na komunikację z centralą i realizację funkcji transakcyjnych oraz szybkie uzyskiwanie informacji. Jako ostatnią znaczącą wspólną właściwością jest możliwość przesyłania informacji w ramach systemu wideotekstu pomiędzy dowolnymi użytkownikami - tzw. poczta elektroniczna [2].

Obecnie Francja prowadzi zdecydowanie w skali światowej, jeśli chodzi o liczbę użytkowników systemu wideotekstu, zawdzięcza to w dużej mierze akcji nieodpłatnego przekazywania użytkownikom systemu "elektroniczna książka telefoniczna" terminali Minitel. Oprócz informacji telefonicznej użytkownicy systemu mogą korzystać ze zbiorów innych nadawców informacji przy uwzględnieniu ograniczeń sprzętowych terminala Minitel (mały ekran, brak koloru itp.). Liczba nadawców informacji nie jest tak duża jak w Wielkiej Brytanii i Republice Federalnej Niemiec - w 1985 r. było 500 nadawców informacji [15].

Literatura

- [1] Arditti J.C.: Frankreich - Antiope und Télétel, W: Bildschirmtext. Facetten eines neuen Mediums. R. Oldenbourg, München Wien 1980.
- [2] Balis-Abrufe Tag und Nacht. Btx Praxis 1985 nr 7-8
- [3] Bildschirmtext Aktuell 1985 nr 127
- [4] Bildschirmtext Aktuell 1985 nr 131
- [5] Bildschirmtext Aktuell 1985 nr 132
- [6] Bildschirmtext Aktuell 1985 nr 134
- [7] Bildschirmtext Aktuell 1985 nr 136
- [8] Bildschirmtext als Bürgerservice. Eine Initiative aus Berlin. Presse und Informationssamt des Landes. Berlin 1985.
- [9] Danke E.: Bildschirmtext als Element des Telekommunikationsnetzes. W: Bildschirmtext. Facetten eines neuen Mediums. R. Oldenbourg, München Wien 1980.
- [10] Das ist Bildschirmtext. Entscheidungshilfen für den Einsatz in der geschäftlichen Kommunikation, Bildschirmtext-Anbieter-Vereinigung. Berlin Zach. 1985.
- [11] Erenli A.: Bildschirmtext für Reservierungsarbeiten der Dienstleistungsanbieter Theater, Oper, Stadien, Konzertveranstalter usw. ONLINE83, 6 Europäische Kongressmesse für Technische Kommunikation. Düsseldorf 1983.
- [12] Martyn J., Sullivan C.: Britische Erfahrungen mit Videotext (PRESTEL) W: Bildschirmtext. Facetten...
- [13] Papst A.: Systemy tekstu ekranowego - Charakterystyka i przegląd zastosowań w wybranych krajach Europy zachodniej. Biuletyn Techniczno-Informacyjny MERA 1984 nr 3/4.
- [14] Papst A.: Systemy wideotekstu - sprzęt i zastosowania. Techniki Komputerowe 1986 nr 1.
- [15] Progris Bildschirmtext-Report. Btx-Systeme für professionellen Einsatz. Ausgabe August 1985. PROGRIS Projektgruppe Informationssysteme GmbH 1985.
- [16] Rupp E.: Bildschirmtext, Technik-Nutzung-Marktechancen, R. Oldenbourg München 1980.
- [17] Schmitz K.M.: Bildschirmtext-Beschäftigungspolitische Probleme eines neuen Fernmeldedienstes. W: Bildschirmtext Facetten ...
- [18] Signale aus den Unternehmen. Btx Praxis 1985 nr 9
- [19] SVIPA Newsletter 1984 nr 35
- [20] SVIPA Newsletter 1985 nr 43
- [21] SVIPA Newsletter 1985 nr 44
- [22] Tele-Auskunft: schlüsselfertiges System von DEC und GEI Btx Praxis 1985 nr 6
- [23] Telefunkon kommt mit 6700 Händler. Btx Praxis 1985 nr 9
- [24] Leksykon techniki. Hi-Fi i Video. WKŁ: Warszawa 1985.

dr inż. Henryk MALYSIAK
 mgr inż. Halina NOWAK
 dr inż. Bolesław POCHOPIEN
 mgr inż. Piotr STRÓŻYNA

Instytut Informatyki Politechniki Śląskiej
 Gliwice

Sterownik* pamięci dyskowych MERA 9425/9450 dla systemów mikrokomputerowych RTDS-8/ComPAN-8

Praca zawiera opis sterownika dysków twardych MERA 9425/9450 w systemie mikrokomputerowym RTDS-8/ComPAN-8. Realizacja sterownika oparta jest na układach mikroprocesorowego systemu segmentowego 3000. Umożliwia on dwukierunkową transmisję danych w kanale DMA mikrokomputera.

Wprowadzenie

Systemy operacyjne, translatory, biblioteki programów i podprogramów użytkowników wymagają stosowania pamięci zewnętrznych o dużej pojemności. Wymagania te mogą być spełnione przez pamięci dyskowe. W Polsce jest produkowana obecnie kasetowa pamięć dyskowa MERA-9425/9450 o pojemności 5 lub 10 Mbajtów (o pojedynczej lub podwójnej liczbie ścieżek). Jednostka tej pamięci jest wyposażona w stały dysk oraz wymienną kasetę.

Zasadniczym problemem jest stworzenie sterownika wraz z oprogramowaniem umożliwiającego realizację dwukierunkowej transmisji bloków danych między systemem mikrokomputerowym i jedną lub wieloma jednostkami pamięci dyskowej.

W obszarze zainteresowań autorów pracy znalazł się problem realizacji sterownika pamięci dyskowej MERA-9425/9450 [5] dla potrzeb krajowych systemów mikrokomputerowych RTDS-8/ComPAN-8 [6,7].

Rozważano różne możliwości realizacji sterownika. Zdecydowano się na zastosowanie mikroprocesorów segmentowych ze względu na szybkość transmisji danych, koszt, niezawodność i dobre dostosowanie możliwości mikroprocesora z punktu widzenia listy instrukcji do realizacji zadań, a ponadto rozmiar mikroprogramu [3].

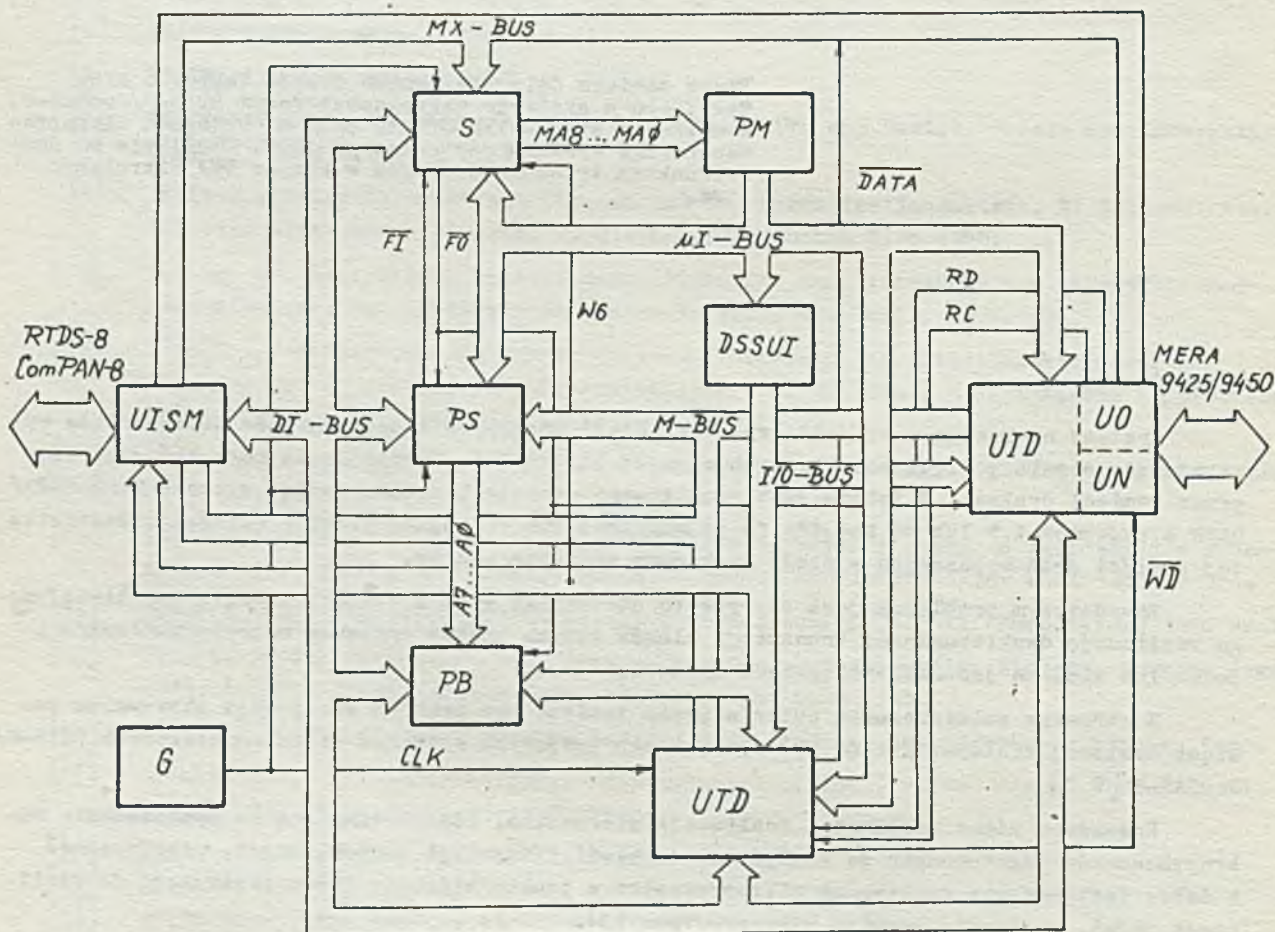
* W IMX używa się nazwy "jednostka sterująca" lub "kontroler".

Konstrukcja sterownika

Ogólne założenia funkcjonalne sterownika

Przy realizacji projektu założono, że sterownik powinien umożliwiać dwukierunkowe przesyłanie danych między systemem mikrokomputerowym RTDS-8 (ComPAN-8) i pamięcią dyskową MERA-9425/9450, zapewniająco w szczególności:

- współpracę z systemem RTDS-8 (ComPAN-8) w kanale DMA,
- wybór jednostki dyskowej i głowicy,
- wyszukiwanie wybranego cylindra (ustawienie głowicy nad zadanym cylindrem),
- powrót głowicy do ścieżki zerowej po nieprawidłowej operacji wyszukiwania cylindra,
- wybór trybu transmisji (tryb transmisji deklaruje m.in. wielkość sektora - 128, 256, 512 słów ośmiobitowych),
- odpowiednią reakcją na wystąpienie błędu,
- odczyt statusu sterownika i jednostki dyskowej,
- odczyt pola adresowego sektora,
- zapis pola adresowego sektora,
- zapis pola danych sektora,
- ochronę pamięci przed zapisem.



Rys. 1.

Ponadto założono, że:

- w sterowniku operuje się na fizycznych adresach sektorów,
- konwersja adresów logicznych na fizyczne odbywa się programowo w systemie RTDS-8/ComPAN-8.

Analiza różnych możliwości rozwiązania sterownika przesądziła o przyjęciu do realizacji wersji mikroprocesorowej z zastosowaniem bipolarnych mikroprocesorów segmentowych serii 3000 [1,2].

Wszystkie operacje sterownika są inicjowane przez system mikrokomputerów RTDS-8 (ComPAN-8) przez podanie kodu operacji i parametrów. Na podstawie kodu operacji generowany jest przez procesor sterownika adres początku mikroprogramu realizującego daną operację. Po zakończeniu realizacji mikroprogramu operacji sterownik przechodzi do stanu oczekiwania na realizację następnej operacji. Po zakończeniu większości operacji sterownik wysyła status do systemu RTDS-8/ComPAN-8 informujący o przebiegu ich realizacji (np. sygnalizacja błędów). Operacja zainicjowana przez RTDS-8/ComPAN-8 nie może być przerwana w sposób programowy. Przerwanie realizacji operacji możliwe jest jedynie sygnałem zerowania systemowego (INIT).

Podział sterownika na bloki i omówienie ich funkcji

Schemat blokowy sterownika przedstawiono na rys. 1. W jego skład wchodzi następujące bloki funkcjonalne:

- generator (G),
- procesor segmentowy (PS),
- sekwenter (S),
- pamięć mikroprogramu (PM),
- dekodery sygnałów sterujących układami interfejsu (DSSUI),
- pamięć buforowa (PB),
- układy interfejsu systemu mikrokomputerowego (UISM),
- układy interfejsu dysków (UID),
- układ transmisji danych (UID),
- układ nadajników (UN),
- układ odbiorników (UO).

Procesor segmentowy zawiera cztery układy 3002. Jego zadaniem jest przetwarzanie danych, generowanie adresu dla pamięci buforowej oraz pośredniczenie w wymianie danych pomiędzy blokami funkcjonalnymi sterownika. Rejestry robocze procesora R0, R1, ..., R9, T stanowią pamięć notatnikową. Przeznaczenie tych rejestrów wraz z akumulatorem przedstawia tabela 1.

Rejestr	Przeznaczenie
R0 CODE	Kod operacji dyskowej
R1 CYLINDER	Nr cylindra
R2 SECTOR	Nr sektora (zanegowany)
R3 BUFADR	Rejestr adresowy pamięci buforowej
R4 HEAD	Nr jednostki i nr głowicy
R5 LICZ0	Licznik
R6 LICZ1	Licznik
R7	Nie wykorzystany
R8 STATUS	Status sterownika - rejestr błędów
R9 MODE	Opis transmisji
T	Rejestr pomocniczy
A0	Akumulator

Sekwenter zawiera jednostkę sterowania mikroprogramu (3001), rejestr kodu operacji oraz dwa multipleksery warunków. Zadaniem sekwentera jest określenie adresu następnej mikroinstrukcji na podstawie pola adresowego bieżącego mikrorozkazu i kodu operacji (dla skoków JPC), wybranych sygnałów stanu sterownika oraz wartości sygnału na wyjściu wskaźników F0 (dla skoków JFX). Wejście wskaźników F1 połączone jest z wyjściem przeniesienia procesora. W tabeli 2 zestawiono sygnały stanu sterownika.

Tabela 2. Sygnały stanu sterownika

Sygnał	Znaczenie	Wejście układu 3001
<u>TRG</u>	Gotowość RTDS-8 do odbioru (tor sterowania)	PX6
<u>HRC</u>	Gotowość sterownika do odbioru bajtu z RTDS-8 (tor sterowania)	
<u>TRD</u>	Gotowość RTDS-8 do odbioru (tor danych)	
<u>RRD</u>	Gotowość sterownika do odbioru bajtu z RTDS-8 (tor danych)	
<u>ADD-INV</u>	Błędny adres cylindra (dla SM)	
<u>SEC</u> SEKTOR	Impuls początku sektora	PX7
<u>DAT</u> DATA	Gotowość układu transmisji danych	
<u>ATT</u> ATTEN	Koniec operacji szukania lub błąd operacji szukania	
<u>ADD-ACC</u>	Przyjęty adres (dla SM)	

PX6, PX7 - oznaczają wejścia elementu 3001, których stan wpływa na modyfikację adresu następnej mikroinstrukcji,

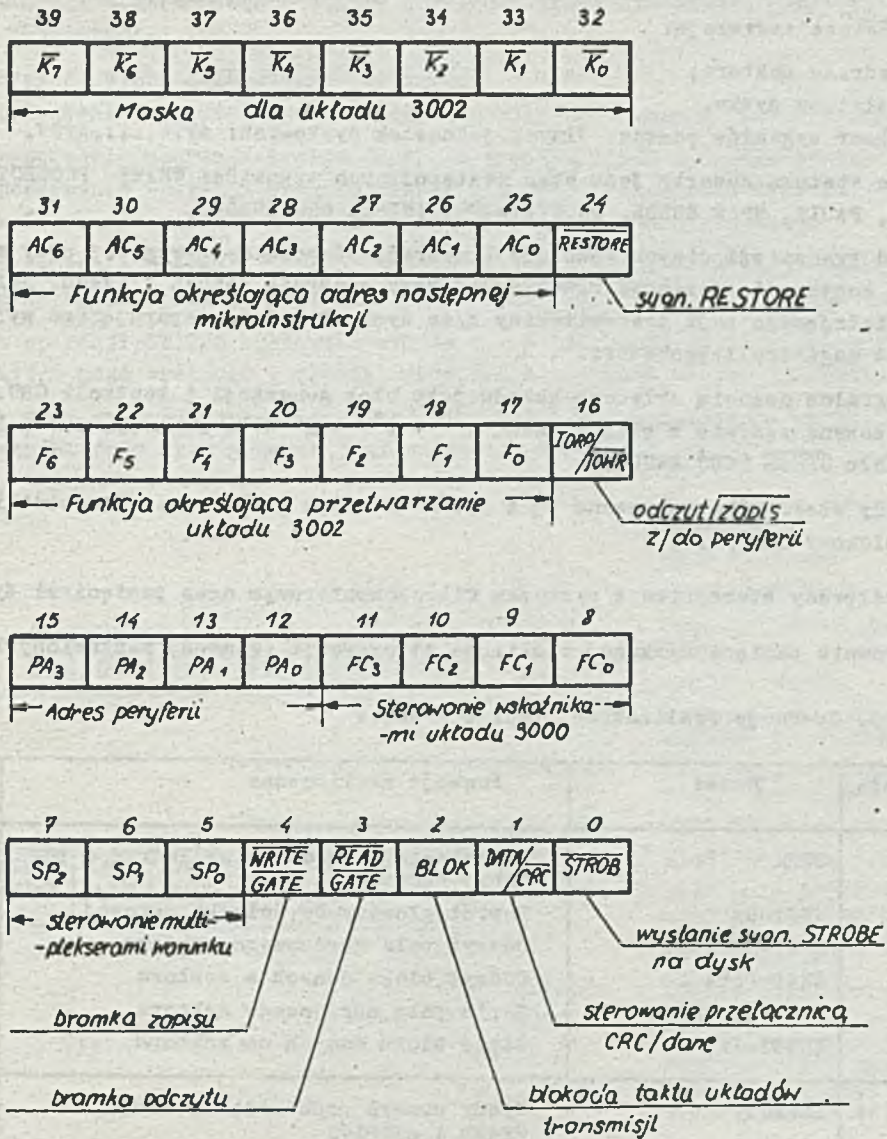
SM - oznaczają wersję pamięci MERA-9450 dla komputerów SM4 (produkcji ZSRR).

Pamięć mikroprogramu adresowania jest bezpośrednio przez sekwenster. Organizacją pamięci mikroprogramu narzuca format słowa adresowego generowanego przez sekwenster. Adres składa się z 5-bitowego adresu wiersza i 4-bitowego adresu kolumny. Mechanizmy tworzenia adresu następnej mikroinstrukcji są dość skomplikowane i adresacja poszczególnych mikroinstrukcji w razie wykorzystania sekwenstera 3001 jest niełatwa. Uwzględniając jednak fakt, że poszczególne wejścia sekwenstera mogą być sterowane, zarówno przez mikroprogram, jak też przez dodatkowe układy logiczne, zastosowanie sekwenstera 3001 stwarza projektantowi duże możliwości wyboru rozwiązania.

Sterownik widziany od strony mikrokomputera jest urządzeniem realizującym pewne elementarne operacje dyskowe inicjowane przez oprogramowanie mikrokomputera. Każda z tych operacji elementarnych realizowana jest przez odrębną procedurę mikroprogramową. Wybór procedury następuje na podstawie kodu operacji elementarnej wysłanego przez mikrokomputer do sterownika. W pętli głównej mikroprogramu następuje wprowadzenie kodu operacji do sekwenstera i rozgałęzienie do odpowiedniej procedury. Ponadto w pętli głównej ustawiane są wstępne wartości niektórych danych dla mikroprogramu. W czasie realizacji procedur operacji elementarnych powtarzane są sekwencje mikroinstrukcji, np. szukanie sektora dla operacji zapisu i odczytu danych lub pola adresowego. Przyjęto, że powtarzające się fragmenty zostaną zorganizowane w podprogramy wywoływane przez procedury. W rezultacie wyróżniono kilka mikroprogramów (szukaj sektor, ustaw parametry bloku danych, sprawdź pole adresowe, zapisz na dysk, odczytaj z dysku). Słowo mikroinstrukcji sterownika składa się z 40 bitów. Format mikroinstrukcji przedstawiono na rys. 2.

Dekoder sygnałów sterujących układami interfejsu ma za zadanie uaktywnienie strobów zapisu lub odczytu sygnałów interfejsowych (dysku, systemu RTDS, układów transmisji, pamięci buforowej) na podstawie pola adresu peryferii mikroinstrukcji.

Pamięć buforowa służy do zapamiętania zawartości sektora (pola danych lub pola adresu jednego sektora) wprowadzanej lub pobieranej do/z dysku. Adres pamięci buforowej jest generowany przez procesor, z tym, że dwa najbardziej znaczące bity A8 i A9 są ustawiane mikroprogramowo.



Rys. 2

Układy interfejsu systemu mikrokomputerowego. Wymiana informacji między sterownikiem a mikrokomputerem odbywa się po dwu torach:

- torze danych (dwukierunkowe przesyłanie bloków danych o żądanej długości),
- torze sterowania (przesyłanie słowa statusu do mikrokomputera oraz słów sterujących do sterownika).

Dane od strony systemu mikrokomputerowego RTDS-8/COMPAN-8 są przesyłane w trybie DMA. Słowa sterujące przesyłane są programowo.

Układy interfejsu dysków obejmują układy wejściowe i wyjściowe. Układy wyjściowe zawierają:

- rejestr wyboru jednostki dyskowej i głowicy,
- rejestr adresowy cylindra
- przerzutnik ochrony przed zapisem.

Informacje do układów wyjściowych są wysyłane z procesora sterownika.

Układy wejściowe zawierają:

- rejestr adresu sektora,
- rejestr statusu dysku,
- multiplekser sygnałów poszczególnych jednostek dyskowych: ATT4,...,ATT1.

W rejestrze statusu zawarty jest stan następujących sygnałów: WRITE PROTECT STATUS, UNIT READY, FAULT, SEEK ERROR, ON CYLINDER, INDEX, CRC ERROR.

Układ transmisji danych dokonuje konwersji równoległo-szeregowej przy zapisie danych do dysku i konwersji szeregowo-równoległej przy odczycie danych z dysku. Składa się z rejestru pamiętającego bajt transmitowany z/do dysku i bufora separującego wyjścia tego rejestru od magistrali procesora.

Integralną częścią składową układu jest blok generacji i kontroli CRC. Generacja CRC jest realizowana zgodnie z wielomianem: $x^{16} + x^{15} + x^2 + 1$. Kontrola CRC polega na generacji sygnału \overline{CRCER} (CRC ERROR).

Układy sterownika taktowane są z automatycznego generatora o częstotliwości 2,5 MHz - schemat blokowy na rys. 1.

Zasady współpracy sterownika z systemem mikrokomputerowym oraz pamięciami dyskowymi

Sterownik pamięci dyskowej realizuje 11 operacji (komend) zestawionych w tabeli 3.

Tabela 3. Operacje realizowane przez sterownik

Lp.	Grupa	Nazwa	Funkcje realizowane	Liczba bajtów
1		SEEK	Ustawienie głowicy na cylindrze o podanym numerze	2
2		RESTORE	Powrót głowicy do ścieżki zerowej	1
3	I	READ-ADDRESS	Odczyt pola adresowego sektora	2
4		READ-DATA	Odczyt bloku danych z sektora	2
5		WRITE-ADDRESS	Zapis pola adresowego sektora	2
6		WRITE-DATA	Zapis bloku danych do sektora	2
7		SELECT	Wybór numeru jednostki dyskowej, dysku i głowicy	2
8		STATUS	Odczyt słowa statusu	1
9		MODE	Ustalenie trybu transmisji	2
10	II	SET-W-PROTECT	Ustawienie ochrony przed zapisem	1
11		CLEAR-W-PROTECT	Kasowanie ochrony przed zapisem	1

Operacje grupy I nie mogą być wykonywane bez gotowości jednostki dyskowej. Wyjątek stanowi operacja RESTORE. Operacje grupy II wykonywane są bez względu na gotowość jednostki dyskowej. Po przesłaniu do sterownika ciągu bitów, który nie odpowiada żadnej z operacji wymienionych w tabeli 3 sterownik traktuje to jako operację typu NOP ("nie robi") i przechodzi do stanu oczekiwania na następny kod operacji.

Zainicjowanie operacji dyskowych realizowanych przez sterownik wymaga wysłania 1-5 słów sterujących (bajtów) - kodów operacji i ich parametrów (tab. 3). Cztery bardziej znaczące bity pierwszego bajtu zawierają kod operacji, a pozostałe bity bajtów zawierają parametry operacji. Operacje SEEK, RESTORE, SELECT, SET-W-PROTECT i CLEAR-W-PROTECT ustalają bezpośrednio stan odpowiednich linii interfejsu pamięci dyskowej. Po wykonaniu ope-

racji RESTORE i SEEK wysyłane jest przez sterownik do mikrokomputera słowo statusu pamięci dyskowej zawierające informację o stanie wybranych linii interfejsu pamięci. Operacja MODE ustala tryb transmisji:

- LL - długość bloku (128,256,512 bajtów);
- RDCRC - przerwanie operacji odczytu danych w wypadku błędu CRC pola adresowego;
- WRCRC - przerwanie operacji zapisu danych w wypadku błędu CRC pola adresowego;
- RDAF - przerwanie operacji odczytu danych w wypadku błędu pola adresowego (niezgodność z fizycznym numerem sektora, ścieżki, głowicy lub jednostki);
- WRAF - przerwanie operacji zapisu danych w wypadku błędu pola adresowego;
- CHECK - przerwanie operacji zapisu pola adresowego w wypadku błędu pola adresowego.

Po wykonaniu operacji STATUS sterownik wysyła w 1-6 kolejnych bajtach pełną informację o błędach, które mogą wystąpić w czasie wykonywania operacji zapisu lub odczytu.

Format słów statusu pamięci dyskowej i sterownika przedstawiono na rys. 3. Znaczenie poszczególnych bitów w tych słowach jest następujące:

a)	<table border="1" style="border-collapse: collapse; width: 100%;"> <tr> <td style="width: 12.5%;">0</td> <td style="width: 12.5%;">0</td> <td style="width: 12.5%;">0</td> <td style="width: 12.5%;">OC</td> <td style="width: 12.5%;">SE</td> <td style="width: 12.5%;">FA</td> <td style="width: 12.5%;">UR</td> <td style="width: 12.5%;">WPTD</td> </tr> </table>	0	0	0	OC	SE	FA	UR	WPTD	<ul style="list-style-type: none"> $\overline{OC}=1$ - głowica nie znajduje się na cylindrze SE=1 - błąd szukania FA=1 - błąd (FAULT) $\overline{UR}=1$ - brak gotowości jednostki dyskowej WPTD=1 - ochrona zapisu SECT ERR - błąd szukania sektora (nie ma sektora o podanym numerze) SYNC ERR - błąd synchronizacji (ścieżka niesformatowana) CRC ADD - błąd CRC pola adresowego CRC DAT - błąd CRC pola danych ADD ERR - błąd pola adresowego (niezgodność adresu zapisanego w polu adresowym sektora z adresem tego sektora) ADD INV - błędny adres cylindra FAIL - operacja nie została zakończona z powodu błędów SECT ERR, SYNC ERR, ADD INV oraz CRC ADD lub ADD ERR przy określonym trybie transmisji
0	0	0	OC	SE	FA	UR	WPTD			
b)	<table border="1" style="border-collapse: collapse; width: 100%;"> <tr> <td style="width: 12.5%;">1</td> <td style="width: 12.5%;">SECT ERR</td> <td style="width: 12.5%;">SYNC ERR</td> <td style="width: 12.5%;">CRC ADD</td> <td style="width: 12.5%;">CRC DAT</td> <td style="width: 12.5%;">ADD ERR</td> <td style="width: 12.5%;">ADD INV</td> <td style="width: 12.5%;">FAIL</td> </tr> </table>	1	SECT ERR	SYNC ERR	CRC ADD	CRC DAT	ADD ERR	ADD INV	FAIL	
1	SECT ERR	SYNC ERR	CRC ADD	CRC DAT	ADD ERR	ADD INV	FAIL			

Rys. 3.

Format sektora na dysku przedstawiono na rys. 4.

Rozszerzenie formatu sektora o dwa słowa synchronizacji poprzedzające pole adresowe i pole danych zwiększyło wiarygodność odczytywanej informacji.

Parametry operacji zapisu i odczytu z dysku (numery jednostki, dysku, -głowicy i ścieżki) powinny być zgodne z parametrami ostatnio wykonanych operacji SELECT i SEEK.

Podczas operacji WRITE-DATA wysłanie słów sterujących poprzedza transmisję torem danych bloku danych do pamięci buforowej. Po odszukaniu wybranego sektora oraz odczytaniu i sprawdzeniu jego pola adresowego dane przepisywane są z pamięci buforowej na dysk. Operację kończy wysłanie do mikrokomputera słowa statusu sterownika lub pamięci dyskowej.

Podczas operacji READ-DATA po odszukaniu wybranego sektora i kontroli jego pola adresowego dane przepisywane są z sektora do pamięci buforowej, a następnie po wysłaniu słowa statusu transmitowane są torem danych do mikrokomputera.

Jeśli wystąpi błąd pola adresowego operacje WRITE-DATA, READ-DATA i WRITE-ADDRESS mogą zostać przerwane.

a)

ROZBIEG	POLE SYNCHRO	POLE ADRESOWE	PRZERWA	POLE SYNCHRO	POLE DANYCH	POLE TOLERANCJI
47,6 μ s	36 μ s	19,2 μ s	46 μ s	36 μ s	825,6 μ s - 258 bajtów 1644,8 μ s - 516 bajtów	31 μ s

b)

73 bity zerowe	1 słowo ϕ CBH	2 słowo ϕ CBH
-------------------	-----------------------	-----------------------

c)

STATUS SEKTORA	NUMER JEDNOSTKI, DYSKU, GŁOWICY, ŚCIEŻKI	NUMER SEKTORA	CRC1	CRC2
----------------	--	---------------	------	------

d)

1 bajt	2 bajt	...	128 256 512 } bajt	CRC1	CRC2
--------	--------	-----	--------------------------	------	------

Rys. 4.

Operacje WRITE-ADDRESS i READ-ADDRESS wykonywane są w czasie formatowania i testowania dysku.

Zawartość pola adresowego po bezbłędnym zakończeniu operacji READ-ADDRESS jest również przesyłana torem sterowania. Przerwanie operacji zapisu lub odczytu następuje wówczas, gdy wystąpi błąd pamięci dyskowej, naruszenie ochrony zapisu, brak synchronizacji lub nieznanie sektora. Przyczyna przerwania określona jest w słowie statusu wysyelanym do mikrokomputera.

Oprogramowanie pomocnicze zastosowane przy przygotowaniu mikroprogramów sterownika

Tworzenie mikroprogramu dla sterownika twardych dysków ułatwia podział programów pomocniczych, które realizują następujące funkcje:

- symboliczne wprowadzenie mikroprogramu,
- sortowanie źródłowego zbioru mikroinstrukcji według adresów,
- symboliczny wydruk treści mikroprogramu,
- wydruk mapy zajętości pamięci mikroprogramu,
- generacja mikroprogramu binarnego.

Programy te zostały napisane w języku CBASIC, skompilowane i uruchomione w systemie RTDS-8. Wszystkie programy zapewniają wygodny, konwersacyjny tryb pracy. Ich wykorzystanie uwalnia projektanta mikroprogramu od konieczności pamiętania binarnych kodów mikroinstrukcji, pozwala na znaczną oszczędność czasu i uniknięcie błędów. Dodatkową zaletą jest umieszczenie mikroprogramu, zarówno w postaci źródłowej, jak i wynikowej w pamięci na dyskach elastycznych. Binarny kod wynikowy generowany przez oprogramowanie reprezentuje zawartość pamięci mikroprogramów i stanowi podstawę do zaprogramowania pamięci PROM [4].

Podsumowanie

Zrealizowane rozwiązanie sterownika umieszczono na pojedynczej karcie systemu ComPAN-8. Szybkość transmisji danych między mikrokomputerem ComPAN-8 a sterownikiem jest ograniczona szybkością kanału DMA mikrokomputera, gdyż operacja przesłania bajtu między pamięcią buforową a rejestrem toru danych oraz testowanie końca bloku wymaga realizacji 4 mikroinstrukcji (1.6 μ s). Zastosowanie kontroli cyklicznej umożliwia wykrycie 99.9985% błędów oraz wszystkich błędów, jeżeli liczba ioh jest nieparzysta.

Przyjęty zestaw operacji elementarnych pozwala na współpracę z czterema jednostkami pamięci dyskowej MERA 9425/9450 o interfejsach MERA-SYSTEM i SM EMC.

Przyjęcie mikroprogramowej realizacji operacji dyskowych pozwala na elastyczne zwiększenie i modyfikację funkcji sterownika (np. realizacja transmisji wielosektorowej, konwersja adresów logicznych na fizyczne, samotestowanie sterownika i dysku, reakcja sterownika na różne typy błędów). Ze względu na prostotę interfejsu sterownika, stanowiącego dla mikrokomputera dwa porty (programowy i DMA), możliwa jest jego implementacja dla innych systemów mikrokomputerowych.

Literatura

- [1] Rzymkowski K.: Mikroprocesory. ROINTE Energetyki i Energii Atomowej. Warszawa 1979.
- [2] Series 3000 Bipolar Microcomputer System. Katalog firmy INTEL, 1976.
- [3] Nowak H., Stróżyna P.: Realizacja sterownika twardych dysków z wykorzystaniem mikroprocesorów segmentowych. Zeszyty Naukowe Politechniki Śląskiej, seria Informatyka (w druku).
- [4] Nowak H., Stróżyna P.: Mikroprogramowanie segmentowych mikroprocesorów INTEL 3000 na przykładzie sterownika twardych dysków. Zeszyty Naukowe Politechniki Śląskiej, seria Informatyka (w druku).
- [5] Dokumentacja techniczna pamięci dyskowych MERA 9450, Warszawa 1984.
- [6] Dokumentacja techniczna systemu RTDS-8, Zabrze 1984.
- [7] Dokumentacja techniczna systemu ComPAN-8, Zabrze 1985.

Nowości techniczne

Przemysł elektroniczny USA w 1986 r. ze szczególnym uwzględnieniem rynku komputerowego

Czasopismo "Electronics" o roku w swym pierwszym numerze przedstawia prognozy na rozpoczynający się rok. Są one zwykle ściśle oparte na istniejących kierunkach i dlatego dane rzeczywiste nie odbiegają zbyt od przewidywanych.

Oceny na rok 1986 dokonywane są w tym raporcie na podstawie ankiet przeprowadzonych jesienią 1985 r., kiedy wyniki czwartego kwartału tego roku nie były jeszcze znane.

Ogólnie rok 1986 w elektronice USA charakteryzuje się powrotem do bardziej dynamicznego wzrostu po gorszym roku ubiegłym. Przewiduje się, że zapotrzebowanie na sprzęt będzie rosło około 2% szybciej niż w 1985 r., a zużycie elementów wzrośnie o więcej niż spadło w roku ubiegłym. Według obliczeń w r. 1986 nastąpi wzrost zużycia sprzętu elektronicznego o 13% osiągając wartość 132 mld dolarów (w porównaniu z 11% i 117 mld w r. 1985). Zużycie elementów na wzrosnąć o 12% do około 36 mld, podczas gdy w roku ubiegłym spadło ono o 7% do nieco ponad 32 mld.

Problemy, jakie widzą przed sobą wytwórcy sprzętu elektronicznego wynikają stąd, że ogólne wydatki na nowe zakłady i ich wyposażenie w St. Zjednoczonych mają spaść w 1986 r. o 1%. Wynika to z faktu, że rok 1985 był trzecim kolejnym rokiem rozwoju gospodarki po recesji z lat 1981-82, i choć w dziedzinie elektroniki mówimy o wzroście, to nie jest on zbyt wysoki w porównaniu z ubiegłymi latami.

W całym przemyśle elektronicznym przetwarzanie danych stanowić będzie w r. 1986 prawie połowę, ściśle 49% produkcji. Na drugim miejscu (19%) znajduje się elektronika użytkowa i tuż za nią łączność (18%). Elektronika przemysłowa wraz z produkcją półprzewodników stanowi 9% całości, a ostatnie miejsce (5%) zajmuje sprzęt pomiarowy i badawczy.

Przemysł komputerowy, o którym, zgodnie z zapowiedzią w tytule, będzie obszerniejsza relacja nieco później, charakteryzował się 11% wzrostem w 1985 r. do wartości 57,4 mld dolarów, przy czym wzrost w dziedzinie systemów komputerowych wyniósł 10% do wartości 28,1 mld. Wystąpiło pewne nasyconie komputerami, zwłaszcza w zakresie małych systemów, lecz już w czwartym kwartale 1985 r. wskaźniki poprawiły się i na 1986 r. przewiduje się wzrost o 14% do wartości 65,3 mld dolarów, co nie jest zbyt szybkim tempem w porównaniu do lat ubiegłych.

W dziedzinie łączności wzrost był nieco szybszy w 1985 r. i wyniósł 14%, do wartości 20,8 mld dol i taki sam ma się utrzymać w r. 1986 do wartości 23,6 mld.

Elektronika użytkowa charakteryzowała się w 1985 r. wzrostem o 12% do wartości 22,5 mld dolarów, m.in. w wyniku rozwoju telewizji stereofonicznej i opracowaniu bardziej nowoczesnych magnetowidów. W 1986 r. przewiduje się nieco niższy wzrost o 11% do wartości 24,9 mld oo spowodowane jest powolnym nasyconiem rynku.

Aparatura badawcza i pomiarowa, która w 1985 r. charakteryzowała się minimalnym wzrostem o niecałe 1%, ma w 1986 r. osiągnąć 12% do wartości 6,8 mld dolarów.

W dziedzinie elektroniki przemysłowej utrzymuje się kilkunastoprocentowy wzrost wynikający głównie z inwestycji w automatyzację produkcji. W r. 1985 wyniósł on 12% do wartości 7,6 mld dolarów, a na 1986 r. przewiduje się wzrost o 14% do wartości 8,7 mld. Jeśli chodzi natomiast o produkcję sprzętu do wytwarzania półprzewodników to po 4% spadku w 1985 r., w r. 1986 przewiduje się wzrost o 2% do wartości 2,5 mld dolarów. Przyczyną tego jest wciąż małe zapotrzebowanie na

elementy, których zużycie spadło o 17% w r. 1985 do wartości 12,4 mld dolarów. Obecnie zapasy zostały wyczerpane i na 1986 r. przewiduje się wzrost o 14% do wartości 14,3 mld, aczkolwiek będzie to wciąż poniżej poziomu z 1984 r. kiedy zużycie wyniosło 15 mld.

Przypatrzmy się teraz bliżej przemysłowi komputerowemu. Rok 1985 przyniósł znaczne zmniejszenie tempa wzrostu tego przemysłu. Średni wzrost wyniósł 11%, gdy w poprzednich latach sięgał on dwudziestu, co oznaczało znaczne przyhamowanie rozwoju, a co z kolei miało wpływ na rynek urządzeń peryferyjnych, przyspieszając rozwój urządzeń bardziej wydajnych. Inne jeszcze zmiany wynikły z rozwoju wewnętrznej struktury systemów, np. w r. 1986 można oczekiwać znacznego wzrostu zapotrzebowania na terminale ze względu na rozwój systemów dla wielu użytkowników i małych systemów. Jednocześnie większość firm znalazła się w trudnej sytuacji finansowej i ze względu na silną konkurencję wewnętrzną i zagraniczną zmalał zysk. Inne dziedziny przemysłu rozwijają się jeszcze wolniej i nie mogą przeznaczać znacznych sum na komputeryzację swych biur. To samo dotyczy banków. Przed dokonywaniem zakupów, powstrzymuje klientów niepewność dotycząca kierunków rozwoju sprzętu oraz ogromne ilości sprzętu zakupionego jeszcze w 1984 roku, zwłaszcza w dziedzinie komputerów osobistych i mikrokomputerów, które nie są w pełni wykorzystane ze względu na brak środków łączności i oprogramowania użytkowego. Większość komputerów osobistych zakupiona została przez instytucje, których kierownictwo zorientowało się po pewnym czasie, że nie przynoszą one oczekiwanych efektów. W rezultacie od drugiego kwartału 1985 r. zakupy zaczęły spadać. Tablica 1 podaje rzeczywiste i przewidywane wartości systemów i urządzeń w trzech kolejnych latach. Wartości te podane są w milionach dolarów.

Tabela 1

	1984	1985	1986
Sprzęt komputerowy ogółem	51.741	57.373	65.289
Systemy komputerowe ogółem	25.568	28.090	31.956
Komputery osobiste (do 500 dol.)	1.180	1.090	1.260
Mikrokomputery (5-20 tys dol.)	2.374	2.778	3.361
Minikomputery (20-100 tys dol.)	5.870	6.395	7.099
Superminikomputery (100-400 tys.dol.)	6.545	7.060	7.836
Duże komputery (400 tys-5 mln dol.)	8.290	8.870	9.897
Superkomputery	520	840	1.020
Skomputeryzowane stanowiska pracy	789	1.057	1.483
Podsystemy pamięciowe, ogółem	5.624	6.274	7.312
Pakiety dyskowe	657	709	813
Stacje dysków stałych, ogółem	2.240	2.533	3.152
14 cali	596	651	738
8 cali	810	895	1.037
5 1/4 cala	782	857	997
3 1/2 cala	52	130	380
Stacje dysków stałych lub kasetowych	685	760	730
Stacje dysków elastycznych ogółem	1.422	1.579	1.813
8 cali	605	672	758
5 1/4 cala	742	815	937
3 1/2 cala	75	92	118
Kasetowe pamięci magnetyczne	135	165	210
Szpulowe pamięci magnetyczne	485	528	594
Terminale, ogółem	6.834	7.459	8.417
Kineskopowe, ogółem	4.738	5.165	5.836
Graficzne, ogółem	1.251	1.367	1.545
Rastrowe, ogółem	1.056	1.172	1.348
Kolorowe	325	385	494
Monochromatyczne	731	787	854
Z lampą pamięciową	103	107	112
Wektorowe z regeneracją	92	88	85
Terminale do zdalnego wprowadzania danych	845	927	1.036
Urządzenia wejścia/wyjścia ogółem	5.930	6.630	7.821
Mikrofilmowe wyjścia komputerowe	465	512	557
Kodery informacji graficznej (digitizers), płyty graficzne, pióra świetlne	82	93	106
Magnetyczne czytniki znaków i cech	15	15	16
Optyczne czytniki znaków	675	720	795
Pisaki elektromechaniczne	563	712	897
Drukarki, ogółem	4.130	4.578	5.450
Szybkie wierszowe (ponad tysiąc w/min)	420	468	515
Średniej szybkości wierszowe (100-1000w/min)	1.140	1.270	1.495
Wolne szeregowe (poniżej 100 w/min)	2.570	2.840	3.440

Automatyzacja biur, ogółem	7.785	8.920	9.783
Sprzęt kopiujący	4.090	4.525	4.920
Elektroniczne maszyny do pisania	865	1.210	1.285
Systemy przetwarzania tekstów	2.830	3.185	3.578

Z tabeli wynika, że wartość sprzedanych komputerów osobistych spadła o 7% w 1985 r., podczas gdy zapotrzebowanie na mikrokomputery wzrosło o 17%. Na rok 1986 przewiduje się wzrost dla obu tych działów odpowiednio o 16 i 21%. Jeśli chodzi o inne rodzaje komputerów to w 1985 r. odnotowano tu wzrost, przy czym najniższy był dla dużych komputerów (7%), nieco większy dla superminikomputerów (8%), następnie minikomputerów (9%) i znacznie większy, bo 34% wzrost odnotowują skomputeryzowane stanowiska pracy. Największy przyrost 62% osiągnęły superkomputery. Na rok 1986 przewidywano przyspieszenie tempa wzrostu dla większości rodzajów wyrobów. Sprzedaż dużych komputerów, wśród których czołową rolę odgrywa IBM 3090, miała wzrosnąć o 12%, superminikomputerów i minikomputerów o 11%, natomiast wzrost produkcji superkomputerów miał wynieść tylko 21%, a największy przyrost przewidywano dla skomputeryzowanych stanowisk pracy (40%). Zainteresowanie przemysłu komputerami wyraża się m.in. przyjęciem Protokołu Automatyzacji Wytwarzania (Manufacturing Automation Protocol - MAP), który opracowany był głównie przez firmę General Motors Corp. umożliwiającą łączność pomiędzy urządzeniami przemysłowymi. Ponadto elektroniczny sprzęt biurowy traktowany jest jako sposób zwiększania wydajności.

Spadek zapotrzebowania na sprzęt w 1985 r. nie zahamował rozwoju rynku oprogramowania. Wartość obrotów na tym rynku wzrasta w tym okresie o 21% do 10,1 mld dolarów. Na rok 1986 przewidywano przyrost o 25% do wartości 12,6 mld, przy czym dla dużych systemów będzie on nieco niższy (20%) i wyniesie 3,66 mld dolarów, a dla małych i średnich obejmujących od 2 do 128 użytkowników o 24% do wartości 6,22 mld. Największy przyrost miało wykazać oprogramowanie do komputerów osobistych z pojedynczym użytkownikiem, a mianowicie o 34% do wartości 2,69 mld dolarów.

Jeśli chodzi o urządzenia peryferyjne to różnie to wyglądało w 1985 r. Wzrost sprzedaży stacji dysków sztywnych był wyższy (13%) niż elastycznych (11%). Powyższe wskaźniki na rok 1986 wynoszą 24 i 15%. Szczególny rozwój notują stacje małych dysków sztywnych, których ceny spadły, są one coraz powszechniej używane. Dotyczy to także innych urządzeń, których ceny spadły na skutek dużej konkurencji i wytwórcy mają trudności z obniżeniem kosztów. Mimo to wzrost sprzedaży urządzeń peryferyjnych w 1986 r. powinien być większy (15%) niż w 1985 r. (9%) i osiągnąć wartość 8,4 mld dolarów przy spadku cen ok. 10-12%. Spadek zysków ogranicza również prace badawcze. Innym zagrożeniem dla wytwórców amerykańskich jest konkurencja zagraniczna, korzystająca z tańszej siły roboczej. Natomiast czynnikami korzystnymi są, jak już wspomniano, wzrost zainteresowania systemami dla wielu użytkowników i sprzętem graficznym o dużej rozdzielczości.

Jeśli chodzi o krótką charakterystykę przemysłu łączności to odnotował on w r. 1985 również przyhamowanie rozwoju, wynikające z postawy nabywców oczekujących z zakupami na nowe rozwiązania. Trwają prace nad cyfrową siecią zintegrowanych usług (Integrated Services Digital Network ISDN), która łączyć ma przesyłanie dźwięku, danych, faksów i wizji. Wzrasta zastosowanie i obniża się koszt światłowodów. Zachodzą zmiany w systemach central telefonicznych, które przechodzą na technikę cyfrową i mogą działać z prędkością do 64 kbitów na sekundę i współpracować z aparatami telefonicznymi zawierającymi mikroprocesor. Użytkownicy central mogą stosować dostępne urządzenia peryferyjne aby realizować na nich przetwarzanie i redagowanie tekstów i pracę elektroniczną w swych systemach łączności biurowej. Rozwijają się też systemy łączności dźwiękowej, umożliwiające komputerowo sterowane przechowywanie i wymianę komunikatów dźwiękowych między dwoma użytkownikami znajdującymi się w dowolnym miejscu kuli ziemskiej. Wartość tych systemów wyniesie w 1986 r. 2,3 mld dolarów, z czego 1,9 mld w sprzęcie, przy czym rynek jest bardzo konkurencyjny. Na przykład przewiduje się sprzedaż 990 tys central typu Centrex firmy Bell za sumę 800 mln dolarów, co oznacza 9% wzrost. Umożliwiają one przekazywanie zarówno rozmów, jak i danych komputerowych.

Wspomniana cyfrowa sieć zintegrowanych usług do 1990 r. będzie obejmować ok. 10 mln linii tego typu. Dopóki jednak nie będzie w pełni cyfrowych połączeń dla danych, rozwija się rynek modemów, który w 1986 r. powinien wzrosnąć o ok. 20% osiągając wartość prawie 2 mld dolarów, przy czym modemy wolne mają większą dynamikę rozwoju (24%). Łącznie liczba modemów wzrosła do 3 mln w 1987 roku, przy czym modemy szybkie stanowią prawie 80% rynku. Modemy przystosowuje się do pracy w sieciach. Dynamika rozwoju multiplekserów maleje w r. 1986 prawie dwukrotnie w stosunku do roku poprzedniego (z 28 na 15%), przy czym obecnie szybciej rozwijają się układy z podziałem czasu, które stanowią jednak tylko 17% tego sprzętu. Najszybciej w całej łączności danych, a nawet całej łączności w ogóle, rozwijają się kontrolery sieci, aczkolwiek stanowią one tylko 11% urządzeń łączności danych. Dynamika ich rozwoju wynosiła aż 67% w r. 1985, a w r. 1986 powinna utrzymać się na poziomie 34%, przy czym najszybszy rozwój zanotowały sterowniki sieci Ethernet w r. 1985 (100%), w r. 1986 zaś sterowniki innych rodzajów sieci (49%).

Rynek fascimile odczuwa konkurencję w usługach poczty elektronicznej i ze strony wytwórców japońskich. Mimo to obroty w tej dziedzinie wzrosły o 12% w 1985 r., a w 1986 r. powinny wzrosnąć o ponad 8%.

Łączność na światłowodach właściwie rozpoczęła się w 1984 r. od kiedy firma AT&T ukończyła projekt Northeast Corridor łączący Boston z Waszyngtonem. W roku 1985, zainstalowano w USA ponad pół miliona mil (ponad 800 tys. km) kabli, a w r. 1986 przewiduje się instalację ponad miliona mil (1,6 mln km). Obecna technika pozwala na przenoszenie prawie 2 mln rozmów telefonicznych na pojedynczej wiązce kabli. W związku z tymi możliwościami, światłowodami interesuje się i telewizja i przemysł komputerowy i wojsko. Największy jednak udział w rynku światłowodowym ma telekomunikacja. Obecnie wynosi to 40%, a do 1990 r. wzrosła do 50. Rozwój światłowodów powoduje spadek ich cen. Przed czterema laty metr kabla światłowodowego kosztował 8 dolarów, a obecnie 50 centów, zaś koszt dzierżawy aparatu na światłowodzie spadł z 60 do 5 centów. Przewiduje się nawet, że w związku z rozwojem światłowodów zmaleje po 1990 r. liczba satelitów komunikacyjnych wystrzeliwanych na orbity. Przemysł telefoniczny zyskuje stosując światłowody, gdyż przesyła więcej rozmów po jednym kablu i na dłuższą odległość pomiędzy stacjami. Dla łączności światłowodowych odległość między tymi stacjami może wynosić 100 mil (160 km) podczas gdy dla kabli miedzianych stacje musiały być sytuowane pięciokrotnie gęściej.

Scharakteryzujemy teraz pokrótce sytuację w dziedzinie aparatury kontrolno-pomiarowej, gdzie jak powiedziano w roku 1985 nastąpił zastój spowodowany silną pozycją dolara, zahamowaniem produkcji sprzętu elektronicznego oraz redukcją programów badawczych. Wszystkie te czynniki nie będą oddziaływać tak silnie w 1986 r. W ramach poszczególnych działów produkcja sprzętu ogólnego użytku, takiego jak oscyloskopy, mierniki cyfrowe, generatory sygnałowe i analizatory widma wzrosła w 1985 r. o 7%, w porównaniu ze wzrostem o 17% rok wcześniej. Przyczyną tego była zarówno ogólna stagnacja w przemyśle elektronicznym, jak i nowe programy w przemyśle zbrojeniowym, a także konkurencja dostawców z Dalekiego Wschodu. W rezultacie wytwórcy amerykańscy obniżyli koszty wytwarzania obniżając w ten sposób udział firm zagranicznych na rynku amerykańskim. Jeszcze gorsza sytuacja panowała wśród wytwórców testerów układów półprzewodnikowych, gdzie wystąpił spadek automatycznej aparatury pomiarowej o 11% w stosunku do r. 1984. Na rok 1986 przewidziany jest tu wzrost o 5%, związany m.in. z opracowaniem nowych układów. W dziedzinie układów scalonych następuje bowiem obecnie przesunięcie od układów standardowych do wyspecjalizowanych dla określonych zastosowań. Te ostatnie stanowią obecnie mniej niż 20% wszystkich układów scalonych, ale do 1990 r. ich udział ma wzrosnąć do jednej trzeciej ogromnej wówczas produkcji półprzewodników o wartości 100 mld dolarów. Wzrasta też liczba przyrządów opartych na komputerach osobistych. Opracowanie ich rozpoczęła w 1981 r. firma Northwest Instruments Systems Inc., a obecnie produkuje je ponad 100 firm. I choć stanowiły one tylko nieco ponad 2% sprzętu ogólnego użytku w 1985 r. to tempo wzrostu było tu najszybsze i wynosiło 31% (na rok 1986 przewiduje się podobny wskaźnik 29,2%). Według przewidywań firmy Prime Data w r. 1989 wartość sprzedaży tych przyrządów osiągnie 0,5 mld dolarów, a więc ponad 4-krotnie przewyższy poziom z 1986 r. Przykładem mogą być tu przyrządy firmy Hewlett Packard (mierniki cyfrowe, generatory funkcji, oscyloskopy cyfrowe) sterowane przez HP 150 lub IBM PC.

Innym dobrze rozwijającym się działem aparatury pomiarowej są mikroprocesorowe systemy wspomaganie projektowania, które w 1985 r. stanowiły 18% aparatury ogólnej i wykazały 13% wzrostu, ale w 1986 r. przewiduje się prawie dwukrotne powiększenie tego tempa do 23%, a prognozy na 1988 r. podają wartość sprzedaży 1,3 mld dolarów, a więc o 40% więcej niż w r. 1986. Głównie dostawy tych systemów: HP, Intel, Tektronix i Motorola zmieniają architekturę oferowanych systemów czynią ją otwartą. Są one teraz kompatybilne z komputerem VAX firmy DEC, a w większości również z IBM PC. Tak więc w rzeczywistości dostawy tych systemów sprzedają emulatory, analizatory logiczne i oprogramowanie.

Przypatrując się nieco dokładniej elektronice użytkowej widzimy, że najdynamiczniej rozwijał się sprzęt wizyjny (wzrost o 19% w r. 1985 i 15% w r. 1986), który stanowi 55% całej elektroniki użytkowej. W ramach poszczególnych działów, największą dynamikę wykazywały adaptery płyt typu "compact" (odpowiednio 50% w r. 1985 i 38 w 1986), choć stanowiły one tylko nieco ponad 2% wartości aparatury dźwiękowej. Nie wytrzymują natomiast konkurencji z kasetami płyty wizyjne, których produkcja spadła (o 49% w r. 1985 i o 11 w 1986), a stanowią one już tylko poniżej 0,2% sprzętu wizyjnego.

Ceny sprzętu, zwłaszcza wizyjnego, spadają w tempie 5-7% rocznie. Rozwija się produkcja magnetowidów (wzrost o 37% w r. 1985 i o 19% w 1986, osiągając wartość 5,5 mld dolarów), przy czym najszybciej rozwijają się magnetowidy 8 mm (prawie trzykrotny wzrost w 1986 r.). Pojawiła się też kombinacja złożona z kamery i układu do zapisu wizji o nazwie "camorder" w cenie 1300-1800 dolarów, których sprzedano w 1985 r. 350 tysięcy. Z innych dziedzin spada sprzedaż kalkulatorów (o 4% w 1985 r. i o 6% w r. 1986), gier elektronicznych (o 25% w r. 1985 i 24% w r. 1986), a rośnie anten (odpowiednio 4 i 13%), zegarów i zegarków (od 2 do 10%), pieców mikrofalowych (17 i 14%) i urządzeń do odbierania rozmów telefonicznych (10 i 8%).

W dziedzinie elektroniki przemysłowej największy wzrost wykazują roboty (o 19% w r. 1985 i o 29% w r. 1986) stanowiące niespełna 6% tej elektroniki.

Wspomniano już o spadku w 1985 r. produkcji układów półprzewodnikowych. Wyniósł on dla układów scalonych, które stanowią 87% wszystkich półprzewodników 18%, dla elementów dyskretnych 8%, a dla podzespołów optoelektronicznych, stanowiących nieco ponad 2% całości, 29%. Wśród poszczególnych grup układów scalonych największy spadek o 26% w 1985 r. odnotowały pamięci stanowiące 23% produkcji obwodów scalonych, przy czym największy, bo ponad 3-krotny spadek nastąpił wśród operacyjnych pamięci dynamicznych dla kostek o pojemności 16 K bajtów, które były zastępowane kostkami o większej pojemności. Pamięci stałe odnotowały mniejszy spadek, bo tylko o 18,5%, a niektóre z nich, jak wymazywalne elektrycznie, nawet wzrost o 79%. Podobnie o 24% kształtował się spadek w dziedzinie mikroprocesorów i mikrokomputerów stanowiących prawie 20% produkcji układów scalonych, przy czym najśmiej (również prawie 3-krotnie) wystąpiło to dla sterowników układów peryferyjnych, natomiast np. 16-bitowe mikrokomputery jednokostkowe wykazały wzrost o 20%. Standardowe układy logiczne stanowiące wciąż ponad 24% układów scalonych wykazały spadek o 20,5%, przy czym najwięcej (28%) układy TTL, a układy CMOS zanotowały wzrost o 6%. Wśród elementów dyskretnych największy spadek (o 16%) wystąpił dla matryc diodowych, wzrosła natomiast o 11% wartość sprzedanych elementów z arsenu galu. Z układów optoelektronicznych największy spadek (o 41%) wykazały izolatory o sprzężeniu optycznym, na tym samym poziomie została zaś sprzedaż fotodiod.

Na rok 1986 przewidywano wzrost sprzedaży układów scalonych o 17%, przy czym znów największe zmiany obserwuje się w operacyjnych pamięciach dynamicznych, a mianowicie prawie trzykrotny wzrost kostek o pojemności 256 kbitów i 40% spadek kostek o pojemności 64 kbitów. Łączny wzrost układów pamięciowych ma wynieść 10%. Natomiast w dziedzinie mikroprocesorów i mikrokomputerów wzrost ma wynieść 22%, przy czym tym razem odwrotnie, najszybciej (prawie dwukrotnie) wzrasta sprzedaż sterowników do urządzeń peryferyjnych, a najwolniej (o 4%) - procesorów specjalnych. Średnio wartość standardowych układów logicznych wzrasta o 27%, przy czym najszybciej (o 58%) występuje to dla standardowych układów TTL, a najwolniej dla CMOS (17%). Elementów dyskretnych sprzedaje się w r. 1986 tylko o 3% więcej niż w r. 1985. Tym razem największe

zmiany są wśród tranzystorów wysokiej częstotliwości ($>1\text{GHz}$). Wartość tych tranzystorów o dużej mocy ($>1\text{W}$) wzrasta o 38%, a małej mocy maleje o 17%. Sprzedaż układów optoelektronicznych ma wzrosnąć w 1986 r. o 11%, przy czym największy wzrost (o 40%) ma być dla dyskretnych diod świecących w zakresie światła podczerwonego, natomiast nie zmienia się wartość sprzedanych fotodiod.

Te silne wahania rynku półprzewodników spowodowane były niedoborem elementów w 1983 r. po którym nastąpiło nadmierne zwiększenie produkcji, a jednocześnie zmniejszyły się zakupy z przemysłu komputerowego, który zużywa 41% światowej produkcji półprzewodników. Spowodowało to znaczny spadek cen, zwłaszcza układów pamięciowych, np. kostki dynamicznej pamięci operacyjnej o pojemności 64 kbitów staniały z 5 do 1,5 dolara w ciągu dwóch i pół roku, a kostki o pojemności 256 kbitów w 1985 r. w ciągu pół roku i wytwórcy ich mimo wzrostu produkują z 200 mln sztuk w 1985 r. do 500 mln szt. w r. 1986 nie mają wielkiego zysku. Dynamiczny wzrost wykazują układy łączności, służące zarówno do przesyłania danych, jak i rozmów telefonicznych. Wiąże się to też z rozwojem sieci lokalnych i łączy światłowodowych. Przewiduje się 30% roczny wzrost dla tych układów do końca dekady. Dobre perspektywy mają też układy konwersji danych, które znajdują zastosowanie w automatach motoryzacyjnej i cyfrowym przetwarzaniu sygnałów. Wartość tych układów osiągnie pół miliarda dolarów w końcu lat osiemdziesiątych. Ceny ich nie spadają zbyt szybko, gdyż są one złożone, a produkcja nie jest wysoka, w przeciwieństwie do pamięci czy mikroprocesorów. Wśród tych ostatnich, mimo postępów robionych przez układy 16- i 32-bitowe, mikroprocesory 8-bitowe wciąż stanowią większość (w 1985 r. 85%).

Wspomniano już o wysokim tempie rozwoju układów z arsenku galu. Są one sześciokrotnie szybsze od krzemowych ECL i 10-krotnie szybsze od CMOS. Przewiduje się, że 1992 r. wartość ich produkcji osiągnie 4 mld dolarów, a więc 20-krotnie więcej niż w r. 1985, kiedy to stosowano je głównie w złożonych systemach wojskowych i obronnych. Szczególnie zaawansowane są w tej dziedzinie firmy japońskie i ocenia się, że do końca wieku dostarczać one będą co najmniej połowę światowej produkcji.

W dziedzinie innych elementów sytuacja sytuacja wyglądała podobnie, z tym że po 26% wzroście w r. 1984, rok 1985 przyniósł obniżenie tempa wzrostu do 2%, z przyczyn analogicznych jak półprzewodników. Szacowany wzrost na 1986 r. wynosi 10,4% do wartości 21,5 mld dolarów. Największy udział mają tu łączówki (19,2%), których dynamika wzrostu była większa od przeciętnej (8% w r. 1985 i 12% w r. 1986), przy czym wśród poszczególnych rodzajów w r. 1985 największy przyrost (29%) notowały łączówki do pakietów, a w r. 1986 łączówki koncentryczne (27%), natomiast w ciągu obu tych lat największą dynamikę (54%) miały łącza światłowodowe, aczkolwiek stanowiły one tylko 2,4% wszystkich łączówek. Największy spadek (o 16%) odnotowały w 1985 r. obwody drukowane, których wartość wzrosła w 1986 r. o 14,5%, a najdynamiczniej rozwijały się przetworniki elektroniczne (wzrost odpowiednio o 36,9 i 37,4%), stanowiące tylko 6,3% wartości wszystkich elementów. Jeśli chodzi o konkretne elementy to największy spadek (o 30%) w r. 1985 wykazały przekładniki opóźnieniowe, a w r. 1986 kineskopy monochromatyczne (o 18%). Największy spadek (o 37%) w latach 1985-86 wykazały radiowe lampy odbiorcze. Największy wzrost natomiast (o 57%) wykazały w 1985 r. kable światłowodowe, a w r. 1986 (o 58%) elektroniczne przetworniki ciśnieniowe (łączny przyrost za lata 85-86 wyniósł tu 134%).

Wskaźniki te odzwierciedlają w pewnym stopniu zmiany zachodzące w technologii produkcji układów elektronicznych. Wzrasta udział układów o montażu powierzchniowym (w 1990 r. przeszło połowa układów będzie zawierała elementy montowane powierzchniowo). Wśród zasilaczy wzrasta udział bardziej wydajnych układów z przetwarzaniem.

Komputer obala reguły końcówek partii szachowych

Jeden z twórców systemu Unix, Kenneth L. Thompson z AT&T Bell Laboratories w Murray Hill interesował się już dawniej szachowymi programami komputerowymi. Opracował on m.in. program Belle, który pokonywał wszystkich z wyjątkiem arcymistrzów. Programy takie jednak, mimo wyraźnego postępu, nie miały wyraźnego wpływu na sposób, w jaki ludzie grają w szachy. Ostatnio zastosował on inne podejście, zupełnie różniące się od dotychczasowych programów używanych przez komputery do gry w szachy od początku do końca. Postanowił on mianowicie przeanalizować wszystkie możliwe sytuacje tzw. końcówek szachowych, gdy pozostaje pięć lub mniej figur.

Rezultaty przeszły wszelkie oczekiwania. Nie zostały one jeszcze w pełni opublikowane, ale badał je jeden z arcymistrzów, były prezes Amerykańskiej Federacji Szachowej, Artur Bisguier i stwierdził, że wiele przyjętych od wieków reguł dotyczących tych sytuacji, nie jest prawdziwych. Dla rozwiązania tego problemu Thompson zastosował tzw. analizę regresyjną. Jego komputer rozpatrywał każdą pozycję matową, a następnie grał partię wstecz. Jądrzem programu był tzw. generator jednego ruchu. Działając wstecz, program znajduje wszystkie możliwe poprzednie sytuacje i może stworzyć listę wszystkich położań, w których jedna strona zwycięży. Nie jest to proste, gdyż 5 figur może zajmować 121.110.528 różnych położań na szachownicy. Prześledzenie tych wszystkich sytuacji zajmuje komputerowi od dwóch do trzech tygodni. Człowiek, nawet arcymistrz, nie jest w stanie tego wszystkiego przeanalizować. Dlatego opracowywano różne logiczne strategie i stąd powstały różne reguły cytowane w podręcznikach szachowych, jak np. w opublikowanej po raz pierwszy w 1941 r. książce Reubena Fine'a "Podstawowe końcówki szachowe", która wciąż jest fundamentalnym dziełem na ten temat.

Otóż stwierdza się tam, że królowa jest bezradna przeciwko dwóm laufrom i taka sytuacja prowadzi do remisu. Tymczasem pełna analiza wykazała, że królowa pokonuje dwa konie w 89,7%, a dwa laufry w 92,1% sytuacji. Podobnie wobec zasady, że królowa może prawie zawsze zremisować przeciwko dwóm laufrom, podczas gdy w rzeczywistości wygrywa w 91,8% sytuacji. Trzecią fundamentalną regułą było, że królowa może prawie zawsze zremisować z królową i pionkiem, jeśli nie został on zbyt daleko przesunięty na szachownicy. Komputer znalazł tu znaczną przewagę dla strony z pionkiem, przy czym niektóre sytuacje obejmują więcej niż 50 ruchów, co podważa stosowaną dotychczas zasadę, że po 50 ruchach bez rezultatu przyjmuje się remis.

International Herald Tribune
z 86.09.04

Analiza komputerowa ułatwia zrozumienie pracy serca

Uozeni amerykańscy i kanadyjscy zastosowali złożoną analizę komputerową do modelowania pracy serca ludzkiego. Chodziło z jednej strony o lepsze zrozumienie różnicy pomiędzy normalnym i nienormalnym rytmem serca, prowadzącym często do nagłej śmierci, z drugiej zaś odtworzenie niewidocznych strumieni i wirów, jakie tworzy krew w komorach serca - przez zastosowanie metod komputerowych używanych w projektowaniu aerodynamicznym do poprawienia techniki sztucznych zastawek.

Badano serce w stanie dynamicznym, jako złożony, ruchomy system elektrycznych układów pobudzających, drgających mięśni i przepływów cieczy. Chciano wykorzystać zdobyte informacje do poprawienia leczenia chirurgicznego i farmakologicznego, które obecnie stosuje często metodą doświadczalną.

Głównym wynikiem tych badań było stwierdzenie, że ogólne zachowanie serca nie zawsze może być określone z danych dotyczących zachowania się poszczególnych elementów i procesów chemicznych. Najważniejsze dotychczasowe rezultaty dotyczą migotania, nieregularnego, gwałtownego bicia serca, na które corocznie umierają w USA setki tysięcy ludzi. W mniej więcej połowie tych przypadków migotanie powodowane jest blokadą arterii powodującą zamieranie mięśnia pompującego, przyczyna pozostałych przypadków była dotychczas nieznana.

W badaniach tych przyjęto zasadę tworzenia względnie abstrakcyjnych uproszczonych modeli, aby nadmiar informacji szczegółowych nie przesłonił istoty problemu. Jednak dla sprawdzenia zgodności takich modeli z rzeczywistością, potrzeba było więcej danych aniżeli te, które łatwo było uzyskać z badania pacjenta. Zwykle przy badaniach arytmii serca przykładano pojedynczą elektrodę dla znalezienia obszarów o nieregularnych parametrach elektrycznych. Elektrodę tę przesuwano z miejsca na miejsce kilkadziesiąt razy i wówczas chirurg miał pełny obraz. Dr R. Ideker z Duke University Medical Center zastosował metodę z przykładaniem jednocześnie 128 elektrod, które rejestrują zmiany parametrów elektrycznych, a komputer przetwarza je natychmiast w przestrzenny obraz, jako trójwymiarowe fale wewnątrz i dookoła serca. Migotanie polega na braku koordynacji mięśni sercowych, które zaczynają działać chaotycznie i nie pompują krwi. Stan taki jest na tyle stabilny, że trwa mimo okresowych sygnałów elektrycznych przychodzących z naturalnego regulatora rytmu serca. Również poszczególne komórki mięśni działają zupełnie normalnie w czasie migotania. Dlatego badanie ich nie wnosi i potrzebne jest podejście "globalne".

Czasami migotanie wydaje się pojawiać, gdy obok regularnego sygnału z węzłów naturalnego regulatora rytmu zaczynają przychodzić rytmiczne sygnały z ośrodków wtórnych. Wzajemne oddziaływanie i nakładanie tych sygnałów może spowodować załamanie się skoordynowanego działania. Trudno jednak wyjaśnić dlaczego te wtórne sygnały dominują. Być może, że te wtórne ośrodki są bardziej skutkiem aniżeli przyczyną migotania.

Modele matematyczne, uzyskane z zaburzeń pracy serca, mogą być również zastosowane do podobnych zaburzeń układu oddechowego. Ponadto badane są dokładne przebiegi czasowe okresu kurozenia się i rozszerzenia mięśni serca. Jest to istotne dla usprawnienia tradycyjnego postępowania przy migotaniu, a więc stosowania wstrząsów elektrycznych dla przywrócenia pracy serca. Wstrząs o niewłaściwym natężeniu lub w niewłaściwym momencie może spowodować ponowne migotanie.

Rozpoczęto nawet wszczepianie urządzeń przeciw migotaniu, podobnych do sztucznych rozruszników serca, z tym że oczekują one objawów kryzysu i wówczas dostarczają wstrząsów elektrycznych. Opisane badania pozwolą dokładnie określić wielkość i kształt posyłanych impulsów, które to parametry określano dotychczas jedynie doświadczalnie. Dr A. Winfree, biolog z University of Arizona, przewiduje, że urządzenia te będą mogły być obecnie przeprojektowane, wielokrotnie zwiększając swoją wydajność, a tym samym szansę powodzenia. To samo odnosi się do leczenia farmakologicznego. Radziecki badacz, W.S. Zykow, stwierdził ostatnio, że pewne lekarstwa w tej dziedzinie dają efekty odwrotne od spodziewanych.

Dalsze badania oparte są m.in. na modelu zaproponowanym jeszcze w 1983 r. przez tegoż dr Winfree, który to model okazał się bardzo przydatny. Prowadzą je takie ośrodki, jak Beth Israel Hospital w Bostonie i Uniwersytet w Montrealu (dr L. Glass), gdzie badane są mikroskopijne kropelki komórek z serca embrionów kuroząt. Mogą one być pobudzane z zewnątrz i w rezultacie uzyskuje się różne rytmy przypominające poprawne i nienormalne rytmy z klasycznej kardiologii. Okazało się np. że u poszczególnych pacjentów na każde uderzenie nienormalne przypada różna wielokrotność uderzeń normalnych, co będzie wyjaśnione na modelach matematycznych.

International Herald Tribune z 86.08.14

Eliminacja dokumentów papierowych z biur

Jedno z amerykańskich przedsiębiorstw ubezpieczeniowych, Home Saving of America w Los Angeles wprowadziło na szerszą skalę komputeryzację działu rachunków emerytów. Zamiast przekazywania dokumentów przekazywane są obrazy tych dokumentów z komputera na komputer, a przechowywane są one na dyskach optycznych o bardzo wysokiej pojemności, podobnych do tzw. dysków typu "compact" do odtwarzania dźwięku.

Systemy takie, nazywane systemami przetwarzania obrazów lub przetwarzania dokumentów, są coraz częściej stosowane w amerykańskich biurach. Na pokazie w San Francisco w maju 1986 r. ponad dwadzieścia firm prezentowało i oferowało takie systemy. Ocenia się, że obecnie działa około 4 tysięcy takich systemów, z czego wiele w Japonii. Liczba ta może wzrosnąć do pół miliona do roku 1990.

Systemy te weryfikują dokumenty, jak np. formularze emerytalne za pomocą skanerów, działających jak urządzenia faksimile i przechowują je na dyskach optycznych, z których każdy o średnicy np. 12 cali (30,5 cm) może zawierać równoważność 40-80 tys. arkuszy listowych. Jeśli zachodzi potrzeba zwiększenia pojemności tworzone są jednostki zawierające po 100 dysków, przypominające automat gramofonowy, a równoważne dokumentom papierowym, które wypełniłyby cały pokój.

Systemy takie stworzone są też do pamięci archiwalnych zastępujących mikrofilmy, lecz większość nowych zastosowań dotyczy przetwarzania obrazów, przy czym żądane dane mogą być wywołane do oddzielnych okienek na ekranie. Skracają one znacznie czas wyszukiwania poszczególnych danych. We wspomnianych indywidualnych rachunkach emerytów zmniejszyło to czas przetwarzania z dziesięciu do dwóch dni. Firma American Express Co. opracowuje system, który przesyłałby obrazy kart kredytowych ze sklepów do ośrodków obliczeniowych. Inne zastosowanie to przechowywanie dokumentacji technicznej, którą można w ten sposób przysyłać z biura projektów do fabryki. Znaczącym użytkownikiem takich systemów jest administracja wykorzystująca je np. do raportów podatkowych (pierwszy projekt we Fresno w Kalifornii) czy wyszukiwania patentów (Urząd Patentowy).

Przedsiębiorstwa zajmujące się tymi systemami są bądź małymi firmami jak Filent, która ponad dwukrotnie zwiększyła swe dochody w pierwszej połowie 1986 r. do 12 mln. dolarów, lub Alpharel specjalizująca się w dokumentacji technicznej, bądź też giganty, takie jak Minnesota Mining and Manufacturing Co., Eastman Kodak i IBM. Powstały pewne wątpliwości, czy dokumenty gromadzone na dyskach mają status prawny jak dokumenty na papierze, co wiąże się z trwałością zapisów komputerowych. Do spraw tych będzie się wracać po wprowadzeniu dalszych usprawnień technicznych w tym kierunku.

Intrernational Herald Tribune
z 86.09.03

System Unix dla superkomputerów firmy Cray

Od lutego 1986 r. firma Cray Research Inc. z Minneapolis oferuje nową wersję systemu operacyjnego firmy AT&T Co., znanego pod nazwą Unix, dla swej rodziny superkomputerów X-MP. W ten sposób system ten stał się de facto standardem dla superkomputerów. Cray stosowała już wcześniej Unix w swym ostatnim superkomputerze Cray-2, lecz czyniąc go standardem dla całej rodziny czyni ten system symbolem swego sprzętu. Czołowa pozycja firmy na rynku superkomputerów będzie miała wpływ na przyjęcie tego systemu przez innych wytwórców. Dotychczas wszystkie superkomputery miały własne systemy operacyjne.

Electronics Nr 1/86

Narzędzia ułatwiające prace nad sztuczną inteligencją na sprzęcie firmy DEC

Firma Composition Systems Inc. z Elmsford w stanie Nowy Jork oferuje dwa nowe narzędzia ułatwiające opracowywanie dużych systemów ekspertowych np. automatyzacji rozmieszczenia reklam w czasopiśmie. Pierwsze z nich, sprzedawane od lutego 1986 r., to Lisp Toolkit. Łączy ono język LISP stosowany w komputerach VAX z innym oprogramowaniem użytkowym firmy DEC, jak systemy

graficzne, a także z siecią DECnet i środowiskiem do opracowywania systemów ekspertowych ART (Automated Reasoning Tool - Zautomatyzowane Narzędzie Rozumujące) firmy Inference Corp. z Los Angeles. Drugie natomiast, dostępne od lipca tego roku, nosi nazwę Expert Toolkit. Składa się ono z pięciu modułów służących do tworzenia wielokrotnych, współpracujących systemów języka naturalnego. Oczekuje się, że obydwa te narzędzia przybliżą znacznie systemy sztucznej inteligencji do głównego rynku komputerowego.

Electronics nr 1/86

Nowa wersja IBM PC XT

Firma IBM ogłosiła 2 września 1986 r. parametry poprawionej wersji swego komputera osobistego typu XT. Wyposażony jest on w pamięć o zwiększonej pojemności (640 kilobajty pamięci operacyjnej w porównaniu z 512 kB w starszych modelach) i mikroprocesor Intel 80286. Pamięć zewnętrzna stanowi stacja dysków elastycznych o pojemności 1,2 Mbajta lub dysków sztywnych o pojemności 20 Mbajtów. Działa on w większości zastosowań trzykrotnie szybciej od wcześniejszych modeli. Własności jego są zbliżone do komputera AT, będącego najbardziej rozbudowanym z sieci komputerów osobistych IBM, lecz jest od niego tańszy.

Ocenia się, że w nowym komputerze zastosowano tańsze podzespoły i raczej nie jest on przełomowym osiągnięciem technicznym. Wprowadzenie go na rynek oznacza walkę IBM o utrzymanie swego udziału wśród wytwórców największych komputerów osobistych. Udział ten bowiem, zwłaszcza wśród mniejszych komputerów zmalał przez ukazanie się na rynku kompatybilnych systemów innych producentów.

International Herald Tribune z 86.09.03

Minikomputer Atari z pamięcią megabajtową

Na zimowym Pokazie Elektroniki Użytkowej (Winter Consumer Electronics Show) w Las Vegas Atari Corp. z Sunnyvale w Kalifornii pokazała nową wersję swego komputera osobistego 520ST, który pracuje standardowo z pamięcią operacyjną o pojemności 1 Mbajta. Dotychczas nawet IBM PC mógł działać najwyżej z 640 kbajtową pamięcią bez przepisywania oprogramowania. Według zapewnień firmy nowy komputer będzie kompatybilny ze starszymi wersjami i będzie kosztował mniej więcej tyle samo, tj. około tysiąca dolarów za wersję z ekranem kolorowym i jedną stacją dysków jednostronnych. "Stara" wersja 520 ST, zbudowana na mikrokomputerze Motorola 6800 z 512 kbajtową pamięcią, sprzedawana jest od połowy 1985 r. i nie miała wielkiej popularności ze względu na ograniczone oprogramowanie.

Electronics nr 1/86

Wspólny katalog obwodów scalonych

Umowa podpisana przez przedstawicieli firm Toshiba Corp. z Japonii, General Electric Co. z USA i Siemens AG z RFN przewiduje opracowanie wspólnego katalogu obwodów scalonych do sprzętu komputerowego. Przewiduje się, że umowa ta złagodzi tarca w międzynarodowym handlu półprzewodnikami.

Katalog obejmował ma układy scalone wykonywane częściowo na zamówienie (semicustomized) a stosowane w komputerach, w automatyzacji biur, łączności i motoryzacji. Na początek obejmuje on 160 pozycji, w których znajdują się obwody standardowe, pamięciowe i matryce programowane. Zgodnie z umową, każdy z partnerów wytwarzać będzie te układy, zapewniając kompatybilność i odpowiednią jakość.

Zapotrzebowanie na te obwody wzrasta gwałtownie i w tym roku oczekiwane jest zwiększenie sprzedaży o 80% do sumy 450 mln dolarów. Przewidywane jest rozszerzenie umowy o innych producentów.

International Herald Tribune z 86.08.08

Japończycy przenoszą produkcję kostek za granicę

Jeden z największych producentów elektronicznych w Japonii Sanyo Electric Co. zamierza do r. 1990 przenieść 70% produkcji komputerowych obwodów scalonych za granicę do Korei Południowej, Tajwanu i Malezji. Wartość tej produkcji ma osiągnąć około 2,3 mld dolarów. Spowodowane jest to m.in. umową pomiędzy Japonią i USA, w której Japonia zobowiązuje się wstrzymać eksport kostek po ocenach konkurencyjnych i otworzyć rynek dla producentów amerykańskich, a USA zaniechają wnoszenia do sądów spraw przeciwko firmom japońskim.

Rzecznik firmy Seiohi Endo powiedział, że decyzja ta spowodowana była wzrostem zapotrzebowania na półprzewodniki w krajach rozwijających się. Elementy te będą eksportowane na cały świat, w tym także do Japonii.

International Herald Tribune z 86.08.08

IBM i NCR w pierwszym półroczu 1986 r.

W drugim kwartale 1986 r. zyski firmy International Business Corporation osiągnęły 1,31 mld dolarów to jest 2,12 dol. na akcję. Jest to o 7,1% mniej niżeli w tym samym okresie ubiegłego roku (odpowiednio 1,41 mld i 2,3 dol. na akcję). Nastąpiło to mimo wzrostu dochodów z 11,43 mld dol. rok temu do 12,27 mld to jest o 7,3%. Uwzględniając wyniki pierwszego kwartału, zyski za pierwsze półrocze 1986 r. wyniosły 2,32 mld dolarów, to jest o 4% mniej niżeli rok temu (2,4 mld). Dochody natomiast wzrosły w tym samym okresie z 21,2 mld dol. w pierwszej połowie 1985 r. do 22,4 mld to jest o 5,6%. Zysk na akcję spadł z 3,91 dol. do 3,77 dol. Ten spadek zarobków nie był przewidywany przez prognostyków giełdowych. Po ogłoszeniu tych danych akcje IBM staniały na giełdzie w Nowym Jorku o 3 dolary do wartości 140,125 dol.

W przeciwieństwie do IBM firma National Cash Register może poszczycić się 18% wzrostem zysków w drugim kwartale 1986 r. do wartości 78,8 mln. dolarów w porównaniu z 66,7 mln w pierwszym kwartale. Zysk na akcję wzrósł z 67 do 80 centów. Dochody wzrosły z 1,03 mld dolarów w pierwszym kwartale do 1,17 mld, to jest o 13,5%. W pierwszej połowie 1986 r. czysty zysk NCR wyniósł 129,1 mln dolarów to jest o 17% więcej niż w analogicznym okresie ubiegłego roku (110,3 mln). Zysk na akcję w tym okresie zwiększył się z 1,1 do 1,3 dolara, wpływy zaś wzrosły o 13% z 1,87 do 2,13 mld dolarów.

Ocenia się, że IBM obejmuje ok. 40% dochodów i 70% zysków całego przemysłu komputerowego USA, który od końca 1984 roku wykazuje powolny wzrost. Prezes IBM, John F. Akers, powiedział, że bez usprawnień w inwestycjach trudno będzie zwiększyć zysk w całym 1986 r. Wskazał on negatywny wpływ reformy podatkowej w USA na finanse firmy. Powiedział, że mimo trudności w pierwszej połowie roku zapotrzebowanie na duże maszyny i pamięci produkowane przez IBM jest znaczne.

International Herald Tribune

1986.07.15

Dobre wyniki firmy Digital Equipment Corporation

Digital jest jedną z nielicznych dużych firm komputerowych, która w ciągu ostatnich kwartałów uzyskiwała korzystne rezultaty. Zyski przedsiębiorstwa w I kwartale 1986 r. zwiększyły się ponad dwukrotnie w stosunku do trzeciego kwartału 1985 do sumy 170 mln dolarów. Jest to wynik wprowadzania na rynek wciąż nowych wyrobów, związanych jednak z tradycyjnymi systemami DEC-a jak PDP-11 i VAX. Były to kolejno: pierwszy z drugiej generacji komputerów typu VAX, a mianowicie VAX 6800 w czwartym kwartale 1984, mikrokomputer MicroVAX II o tych samych funkcjach co większe komputery VAX w drugim kwartale 1985, rodzina Micro PDP-11 kompatybilna z systemami PDP-11 oraz nowy model 8600-VAX 8650 w czwartym kwartale 1985 r., komputery VAX 8800, 8200 i 8300 obejmujące największe i najmniejsze VAX-y drugiej generacji w pierwszym kwartale 1986, VAX 8500 - średni komputer tej generacji w II kwartale 1986 i komputer osobisty VAXmate oraz VAX 8700 i 8550 nieco bardziej rozbudowane komputery w III kwartale 1986.

Szpecially interesujące będą losy komputera osobistego DEC-a nazwanego VAXmate, którego parametry ogłoszono 4 września 1986. Stanowić ma on łącznik pomiędzy komputerami osobistymi kompatybilnymi z IBM PC i rodziną mikrokomputerów VAX. Poprzednia oferta DEC-a w tym zakresie, komputer osobisty Rainbow sprzed dwóch lat, zakończyła się niepowodzeniem. Stanowić będzie on ogniwo pomiędzy komputerami osobistymi, kompatybilnymi z IBM i DEC-owskimi minikomputerami VAX, pozwalając tym samym posiadaczom komputerów osobistych na natychmiastowe i proste uzyskiwanie danych z dowolnych odmian komputerów VAX. Digital ma nadzieję, że rozszerzy to zastosowanie VAX-ów w przedsiębiorstwach wykorzystujących IBM PC.

Jeden z założycieli firmy, 60-letni dziś Kenneth H. Olson uważa, że obecnie przedsiębiorstwa amerykańskie powinny najpierw kupować sieci komputerowe, a potem dodawać poszczególne urządzenia, jakie są do nich potrzebne. Dotychczas bowiem najczęściej kupowano dużo komputerów, a potem usiłowano je połączyć, co nie zawsze dawało pozytywne rezultaty. Teraz komputery powinny się traktować jak dawniej urządzenia peryferyjne i włączać je do sieci w miarę potrzeby. Rodzina VAX jest przykładem takiej oferty obejmującej maszynę od MicroVAX II za 20 tys. dolarów do VAX 8800 za milion. Na razie jednak osiągnięcia swe zawdzięcza DEC nie tyle sieciom, które się jeszcze nie upowszechniły, ale produktom przeznaczonym dla przemysłu i laboratoriów, które to dziedziny potrzebują aktualnie systemów komputerowych. Inną zaletą rodziny VAX jest jeden system operacyjny.

Dalszy rozwój przedsiębiorstwa związany będzie z rozwojem systemów sieci lokalnych i rozpowszechnieniem się tego kierunku wśród potencjalnych użytkowników.

International Herald Tribune z 1986.09.06

Sprawozdania

II Krajowa Konferencja "Informatyka w szkole"

Wałbrzych, 18-20 czerwca 1986

Konferencja była zorganizowana przez:

- Naczelną Organizację Techniczną - Rada Wojewódzka w Wałbrzychu,
- Zakład Elektronizacji Techniki Obliczeniowej w Świdnicy,
- Instytut Badań Pedagogicznych w Warszawie,
- Instytut Kształcenia Nauczycieli - Oddział Doskonalenia Nauczycieli we Wrocławiu,
- Kuratorium Oświaty i Wychowania w Wałbrzychu.

W konferencji uczestniczyli przedstawiciele szkół i instytutów, uczelni, instytucji związanych z kształceniem oraz przedsiębiorstw zajmujących się opracowywaniem i produkcją sprzętu komputerowego i oprogramowania.

Na konferencji wygłoszono wiele interesujących wykładów oraz komunikatów na temat, zarówno stanu obecnego informatyki w szkołach, jak również planowanych działań w najbliższej przyszłości. Dzielono się też informacjami z doświadczeń zagranicznych w tym zakresie (Austria, Czechosłowacja, USA).

Przedstawiciel Ministerstwa Oświaty i Wychowania, dyr. mgr Zb. Rogowski podał propozycję realizacji w resorcie oświaty i wychowania zadań wynikających z programu powszechnej edukacji informatycznej. Według tych zamierzeń lata 1986-87 to okres przygotowawczy do wdrożenia informatyki w szkolnictwie średnim. Szacowane koszty tych przedsięwzięć wyniosą około 50,7 mln zł.

Jednym z podstawowych zadań w tym zakresie jest szkolenie nauczycieli. Cel ten będzie zrealizowany przez zorganizowanie w każdym województwie pracowni wyposażonej w 10 minikomputerów (w pierwszym etapie przyjęto "Spectrum") z dwoma drukarkami i z dwoma jednostkami dysków elastycznych. Przyjęto też założenie, że elementów informatyki można uczyć jedynie w tych szkołach, w których jest minimum 5 mikrokomputerów. Dyr. Rogowski powiedział również, że do celów szkolnictwa średniego został wybrany minikomputer ELWRO - 800 Junior. W mikrokomputery te w pierwszej kolejności będą wyposażane ośrodki szkolenia nauczycieli i placówki badawcze. Podkreślił on również, że bardzo ważnymi zagadnieniami, które muszą być rozwiązane w okresie przygotowawczym są: wytwarzanie i ocena oprogramowania oraz przygotowanie stojących na dobrym poziomie podręczników, poradników przedmiotowych itp. pomocy szkolnych. Są to problemy również ważne jak wyposażenie szkół w sprzęt komputerowy. Muszą one być rozwiązywane równolegle z zapewnieniem szkołom pełnego zestawu sprzętu komputerowego. Jak wiadomo produkcja krajowa obecnie jest mała, dlatego trudności jeśli chodzi o sprzęt mikrokomputerowy (napędy miękkich dysków i drukarek) będą mogły być pokonane dopiero po zrealizowaniu specjalnego zamówienia rządowego.

Ważną tezą wystąpienia Zb. Rogowskiego było, że lepiej poświęcić więcej czasu na właściwe przygotowanie się do przeprowadzenia zajęć z informatyki na odpowiednim poziomie niż ryzykować popełnienie błędów metodycznych, organizacyjnych lub merytorycznych, na których w ostatecznym rachunku najwięcej straciłaby młodzież, otrzymując wiadomości dające fałszywy obraz współczesnym metod stosowania komputerów i metod informatycznych.

Wytypowany dla szkolnictwa mikrokomputer ELWRO - 800 Junior omówił doc. W. Cellary, a trzy wykonane laboratoryjnie na Politechnice Poznańskiej modele tego mikrokomputera były prezentowane w czasie konferencji. Doc. Cellary podkreślił, że ELWRO - 800 Junior został opracowany specjalnie jako mikrokomputer edukacyjny. Ma on następujące bloki funkcjonalne:

- mikroprocesor Z 80 A,
- stronicowana pamięć operacyjna (64kB RAM, 24 kB EPROM),
- układ kolorowej grafiki,
- układ generatora dźwięku,
- jednostkę lokalnej sieci komputerowej,
- jednostkę sterującą na dyskach elastycznych (z możliwością rezygnacji w wersji uproszczonej),
- jednostkę sterującą pamięcią kasetową (standardowy magnetofon kasetowy),
- układy wejścia/wyjścia pozwalające na dołączenie:
 - drukarki znakowej i graficznej,
 - manipulatora drążkowego (joystick),
 - pióra świetlnego,
 - układu "myszki",
 - innych niestandardowych urządzeń.

Minikomputer ten cechuje się otwartą strukturą pozwalającą na sprzętową rozbudowę o dodatkowe bloki funkcjonalne, np. dysk twardy, grafikę wysokiej rozdzielczości, rozbudowane syntezatory dźwięku itp. Układ grafiki zapewnia rozdzielczość 256 x 192 punktów na ekranie przy zestawie 16 kolorów oraz atrybutu migotania. Układ wyposażony jest w dwa wyjścia sprzętowe, do których można równolegle dołączyć dwa monitory.

Jedno, w standardzie RGB, pozwala na dołączenie monitora kolorowego lub przez koder systemu SECAM telewizora kolorowego. Drugie, w standardzie telewizji monochromatycznej, pozwala na uzyskanie 16 odcieni szarości na ekranie czarnobiałego monitora, lub przez modulator, na ekranie czarnobiałego telewizora. Bezpośredni dostęp do pojedynczych punktów ekranu umożliwia tworzenie rysunków oraz okienek dla równoczesnego wyświetlania kilku obrazów. Dla wyświetlania alfanumerycznego przewidziano dwa standardowe formaty: 24 linie po 32 znaki oraz 24 linie po 64 znaki. W obu formatach są litery polskie. Jednostka sterująca pamięcią na dyskach elastycznych zapewnia obsługę pamięci dyskowych 5 1/4 cala. Zapis z podwójną gęstością. Pojemność jednej dyskietki w zależności od zastosowanych napędów dyskowych wynosi od 175 kB do 800 kB.

Oprogramowanie rezydujące zawiera edytor i interpreter języka BASIC oraz programy sterujące pamięcią dyskową, magnetofonem kasetowym, lokalną siecią komputerową i drukarką graficzną. Wszystkie programy mikrokomputera Sinclair Spectrum są akceptowane przez ELWRO 800 - Junior. Można więc korzystać z bogatej biblioteki dla tego mikrokomputera. Junior jest wyposażony w dyskowy system operacyjny CP/OS w pełni kompatybilny z systemem CP/M V 2,2. Ten system operacyjny pozwala na stosowanie takich języków oprogramowania, jak LOGO, PASCAL, FORTRAN, C, MACROASSEMBLER, edytorów tekstowych, jak WORDSTAR, wielu programów użytkowych oraz dydaktycznych.

Mikrokomputery ELWRO 800 - Junior można łączyć w sieć lokalną JUNET zapewniającą współpracę do kilkudziesięciu mikrokomputerów. Możliwe jest przesyłanie obrazów, tekstów, programów oraz wybranych obszarów pamięci. Poszczególne komputery pracujące w sieci mogą mieć zróżnicowane uprawnienia do korzystania z niej, np. nauczyciel może korzystać z mikrokomputera uprzywilejowanego (nauczycielskiego) kopiować bez wiedzy uczniów zawartość ekranu wybranego mikrokomputera na własny ekran i rozesyłać programy do komputerów uczniowskich. Funkcje te nie są dostępne w komputerach uczniowskich, ale uczniowie za pośrednictwem sieci JUNET mogą korzystać z pamięci dyskowych i drukarki mikrokomputera nauczycielskiego.

Do sieci może być dołączony mikrokomputer ELWRO 800 jako jednostka dużej mocy. Można również przez wejście szeregowe (równoległe do wejścia/wyjścia na magnetofon) dołączyć mikrokomputery Spectrum i rozsyłać do nich programy edukacyjne.

Przewidywana cena mikrokomputera ok. 100.000 zł, a ELWRO reklamuje, że produkcja roczna od 1987 r. będzie wynosiła ok. 30.000 szt.

Innym ciekawym wystąpieniem, omawiającym zastosowanie komputerów w nauczaniu, aczkolwiek nie w szkole, był komunikat dr T. Jezierskiego z Zakładu Nauczania Języków Obcych przy przedsiębiorstwie EXBUD w Kielosach. Przedstawił on koncepcję szybkiego nauczania języków obcych z wykorzystaniem mikrokomputerów, jak również innych pomocy audiowizualnych. Ważną cechą stosowanego systemu nauczania było dobieranie grup z udziałem psychologa, jak również udział psychologa w całym nauczaniu. Stosując tą metodę większość słuchaczy uzyskuje w ciągu kilku miesięcy podstawową znajomość języka.

Wśród zasadniczych wystąpień na konferencji można było wyróżnić parę głównych nurtów. Jednym z nich było kształcenie i dokształcanie informatyczne kadry pedagogicznej. Jednym z podstawowych warunków kształcenia informatycznego młodzieży jest dobrze przygotowana i nie przypadkowa kadra nauczycieli, która podejmie się trudnego zadania nauczania elementów informatyki w szkole.

Chodzi tu również o nauczycieli dowolnych specjalności przygotowanych do obsługi komputera i przedmiotowego programowania na swoich lekcjach. Zagadnienie to zostało poruszone przez przedstawiciela Ministerstwa Oświaty i Wychowania, dyr. Z. Rogowskiego, który kształcenie nauczycieli uznał za jeden z głównych problemów edukacji komputerowej. Rok 1987 nazwał okresem przygotowawczym, ponieważ obecne braki sprzętowe oraz nieprzygotowana kadra pedagogiczna nie pozwalają wykorzystać komputerów w ogromnej większości szkół.

Dr inż. A. Czerwiński z Wyższej Szkoły Pedagogicznej w Opolu określił stan przygotowania kadry nauczycielskiej do realizacji programu powszechnej edukacji informatycznej. Wskazał zasadnicze źródła informatycznego przygotowania nauczycieli:

- ⊙ studia na kierunkach matematyka, fizyka, wychowanie techniczne,
- ⊙ studia informatyki IKN,
- ⊙ różne kierunki studiów technicznych oraz studia podyplomowe "matematyka z informatyką".

Jednakże na żadnym z tych kierunków nie występuje szkolenie w zakresie dydaktyki informatyki, ze względu na brak koncepcji takiej dydaktyki. Również brak sprzętu komputerowego na uczelni uniemożliwia poważne traktowanie przygotowania nauczycieli do prowadzenia zajęć z podstaw informatyki. Nauczyciele nie są obecnie przygotowani do wprowadzenia powszechnej informatyzacji w szkole. A. Czerwiński nie widzi też konieczności zróżnicowania kształcenia w zależności od rodzaju aktywności, z którą nauczyciele będą mieli do czynienia w swojej pracy. W związku z tym nauczyciele przygotowani do nauczania przedmiotu informatyka w szkole (w pierwszym etapie), powinni pochodzić głównie spośród nauczycieli dokształconych w ramach studiów podyplomowych pod hasłem "matematyka z informatyką" lub "fizyka z informatyką", czy to na Studium Informatyki IKN, czy na kursach szkoleniowych organizowanych przez IKN przy udziale IBP, COMSN, uczelnie wyższe itp.

Nauczyciele, których aktywność w sferze komputerowej skupi się jedynie na czynnym wykorzystywaniu komputera wraz z gotowym oprogramowaniem dydaktycznym, powinni być szkoleni w trakcie odbywania studiów na wszystkich kierunkach. Nauczyciele czynni zawodowo powinni być szkoleni w miarę potrzeb na specjalnych kursach podnoszenia kwalifikacji. Program takich kursów powinien być opracowany wspólnie przez: IKN, uczenie wyższe i COMSN. Zaproponowana przez A. Czerwińskiego organizacja kształcenia i dokształcania wymaga podjęcia badań nad optymalnymi programami tego typu kursów, dokonania odpowiednich zmian w nauczaniu na kierunkach nauczycielskich, zaopatrzenia, zarówno organizatorów kursów podnoszenia kwalifikacji jak i wyższe uczelnie w sprzęt komputerowy dostosowany do dydaktyki, powołanie kierunków matematyka, fizyka, wychowanie techniczne z informatyką.

W komunikacie drukowanym przez organizatorów w materiałach konferencyjnych w powyższej sprawie wypowiedział się też T. Colonka z IKN Kraków. Stwierdził on, iż umiejętności praktycznego posługiwania się komputerem powinien posiadać każdy nauczyciel, dlatego w ramach szkolenia na-

uczycieli należy dużo uwagi zwracać na ćwiczenia manualne, które są nie mniej ważne od podstaw teorii informatyki. Zwraca on też uwagę, że nauczyciel przystosowany do pracy z komputerem nie oznacza programistę, więc nauka programowania nie powinna być celem kształcenia nauczycieli. Elementy programowania są potrzebne jedynie po to, aby nauczyciele wiedzieli czego wymagać od komputera, jak myśleć algorytmicznie, jak ułożyć scenariusz programu dydaktycznego i jak przekazać swoje uwagi programiście.

Sprawa kształcenia nauczycieli, tak bardzo ważna, nie była jednak poruszana w wypowiedziach większej liczby prelegentów. Konferencja nie dała więc odpowiedzi na wiele konkretnych palących pytań w tej sprawie. Być może zapomniano, że to właśnie nauczyciel będzie wprowadzał komputer chętnie lub będzie go używał niechętnie, lub też będzie traktował go jako zło konieczne. Jeżeli dla nauczyciela komputer nie będzie atrakcyjny, nie będzie mu pomagał w prowadzeniu zajęć lub wyręczał w pracach administracyjnych, to nauczyciel będzie ograniczył swój czas pracy z komputerem. W konsekwencji spowoduje to, że znikomy będzie również kontakt uczniów z komputerem. Znane są również opory natury psychicznej, jakich doznaje spora grupa nauczycieli przed wprowadzeniem komputera na lekcje. Dlatego głosy obwieszczone, iż komputer w konsekwencji zmusi nauczyciela do lepszej pracy i większego wysiłku, bo łatwo skontroluje jego nieomyślność, nie są oczekiwaną zachętą dla sceptycznych pedagogów.

W pierwszej fazie komputerowej edukacji relacja komputer - uczeń - nauczyciel powinna wyraźnie podkreślić wagę i rolę tego ostatniego. Pamiętajmy, iż szkoła nie jest rewolucyjna a ewolucyjna i w tej ewolucji zawsze główną rolę odgrywał nauczyciel. Jemu to przede wszystkim należy pomóc dając do ręki komputer. Pomóc autentycznie i konkretnie. Nie wmawiać, że komputer wszystko może, tylko pokazywać na praktycznych przykładach możliwości zastosowania i wykorzystania. Powinno to odbywać się nie tylko na kursach doszkalających, ale również na lekcjach pokazowych przeprowadzanych systematycznie w ramach poszczególnych przedmiotów.

Jednym z kierunków takiej pomocy dla nauczycieli może być stosowanie komputerów jako pomocy w testowaniu wiedzy ucznia. Wprowadzić jeden z prelegentów gromko oświadczył, że stosowanie komputera do sprawdzania wiedzy uczniów nie jest właściwe i wręcz miałoby to być zgubne dla szkoły, lecz trudno znaleźć podstawy do takiego radykalizmu. Wydaje się, że takie wykorzystanie komputera przez nauczyciela jest dość naturalne. Z całą pewnością nie może to być jedyny sposób ale można w nim upatrywać możliwości odciążenia nauczycieli od rutynowych testów. System mógłby oceniać i sugerować uczniom materiał do przerobienia lub nawet ewidencjonować braki (wymagałoby to pewnej klasyfikacji materiału), gromadząc tym samym materiał np. dla nauczyciela do późniejszego dogłębnego i wszechstronnego sprawdzenia umiejętności ucznia, czy wpływają na zawartość kolejnego testu. Na uczelniach japońskich działają już takie systemy - brak jest jednak informacji o ich powszechności i możliwościach funkcjonalnych.

Innym poruszanym zagadnieniem był problem pozyskania oprogramowania edukacyjnego. Wydaje się, że w gronie zaangażowanych w sprawę przyjmuje się milcząco, że głównymi twórcami oprogramowania dydaktycznego będą nauczyciele. Drugiego dnia konferencji przedstawiono uczestnikom rozważania na temat narzędzi wspomagających pracę nauczyciela-programisty. W tymże gronie żywi się nadzieję także, że będą one masowo spływać od osób prywatnych głównie nauczycieli i instytucji. Chyba jednak oczekiwania te są nierealne. Trudno spodziewać się aby nauczyciel, na którego spada sama w sobie niemała dodatkowa praca związana z zaznajomieniem się z nowym narzędziem i z nowym materiałem miał jeszcze czas na wytwarzanie oprogramowania dydaktycznego, zwłaszcza, że na wytworzenie dobrego, spełniającego wszystkie wymagania oprogramowania dydaktycznego, jak dowodzą doświadczenia, trzeba dużego nakładu pracy i dużych umiejętności profesjonalnych programistów.

Reasumując: ze względu na istotne ograniczenie, jakim będzie bezwzględna konieczność spełnienia narzuconych na oprogramowanie dydaktyczne wymagań (np. język programowania, sposób pisanie programu, dokumentacja, serwis), przy utrzymaniu niskiej ceny, trudno jest oczekiwać powstanie większej liczby programów z innych nieprofesjonalnych źródeł.

Prawdopodobnie najlepszym na dzisiaj rozwiązaniem byłoby działanie mieszanych zespołów: programistów i dydaktyków, które opracowywałyby podstawowe zestawy programów dla poszczególnych przedmiotów. Zestawy takie byłyby uzupełniane adaptowanymi, w różnym zakresie, wartościowszymi produktami zagranicznymi, a także programami tworzonymi przez nauczycieli, uczniów i in. Dla działalności takiej potrzebny byłby jakiś standardowy zestaw narzędzi programowych ułatwiający pisanie programów dydaktycznych. Taki standardowy zestaw narzędziowy wchodziłby również w zakres wymagań na oprogramowanie dydaktyczne, oraz sam powinien odpowiadać osobnym wymaganiom.

W wypadku pozyskania oprogramowania od osób i instytucji nie związanych bezpośrednio z procesem nauczania pozostaje też do rozwiązania problem własności. Wydaje się, że właścicielem powinno być Ministerstwo Oświaty. To jednak nakładałoby na MOiW obowiązek ochrony takiego oprogramowania, co wymagałoby dużego wysiłku organizacyjnego. Zapewne byłoby to trudne, aczkolwiek z doświadczeń innych krajów np. W. Brytanii wynika, że zarządzanie oprogramowaniem i dokumentacją powinno być scentralizowane.

Kolejnym ważnym tematem poruszonym na konferencji było zagadnienie roli komputera w szkole.

Zdaniem niektórych prelegentów obecnie nie można sobie już wyobrazić szkoły bez komputera - jego rola jest ogromna i bezsporna. Jest to jedyne tak uniwersalne narzędzie nauczyciela, jakiego nie było dotychczas. Inni twierdzili, że komputery są urządzeniami niezawodnymi i łatwymi do opanowania, podkreślano przy tym, że ocena i realne możliwości przemysłu krajowego są ograniczeniem, jeśli nie nieistotnym to drugorzędnym. Stwierdzono również, że "oprogramowanie zrobimy sami bez większych trudności". Wreszcie: "Każde dziecko musi mieć swój komputer, no bo czyż można wyobrazić sobie naukę pisania, kiedy ma się tylko jedno pióro na całą klasę. A czemuż chce się uczyć obsługi komputera mając jeden komputer na kilkudziesięciu uczniów".

Do rzadkości należały, ale na szczęście w ogóle były, głosy zwracające uwagę, że są i będą stosowane ciągle rozwijające się inne urządzenia dydaktyczne, jak projektory, rzutniki, magnetowidy - niejednokrotnie lepiej spełniające rolę wizualizacji w procesie dydaktycznym niż obecnie trafiającej do szkół sprzęt komputerowy. Obecnie urządzenia te są tak rzadko wykorzystywane, że trudno mówić o jakiegokolwiek doświadczeniach społeczności nauczycielskiej z tymi klasycznymi już pomocami. Coraz częściej są one łączone z komputerem, stwarzając rozbudowane systemy dydaktyczne. Dyskutanci przypomnieli też, że duże rezerwy dydaktyczne znajdują się jeszcze poza tymi nowoczesnymi narzędziami, przede wszystkim w tym, czego się naucza. Podkreślano też, że zarówno liczba, jak i zakres stosowania komputerów w szkolnictwie będą zależne nie tylko od potrzeb szkolnictwa i od jego możliwości wchłaniania komputerów, ale w dużej mierze od możliwości gospodarczych i ekonomicznych kraju. Przy czym sytuacja nawet w wysoko rozwiniętych krajach kapitalistycznych nie odbiega tak bardzo od sytuacji w Polsce. Wprawdzie w lipcu 1985 r. na pokazie BBC mikro zorganizowanym w IMM, p. Edwardson z Wielkiej Brytanii sugerował, że optymalnym - z punktu widzenia dydaktyki nasyceniem jest 1 komputer na dwóch uczniów, ale skądinąd wiadomo, że w RFN, w szkołach I stopnia, pracuje się z komputerem w grupach kilkuosobowych (i to często tylko w starszych klasach). Ciągłe jesteśmy jeszcze na całym świecie w fazie eksperymentalnej. Nasza wiedza o tym czego i jak należałoby nauczać za pomocą komputera ciągle jeszcze jest znikoma.

Godna podkreślenia jest więc propozycja doc. Burewicza z Uniwersytetu im. A. Mickiewicza z Poznania prowadzenia systematycznych badań wpływu KWN na efektywność nauczania, bowiem tylko pozytywny wynik takich badań może być poważnym, przekonującym argumentem na rzecz szerokiego stosowania komputerów w dydaktyce. Tymczasem należałoby zaznajomić się gruntownie z wynikami badań prowadzonych w innych krajach, szczególnie w USA. Analiza tych badań skłania raczej do ostrożności. W USA mimo kilkudziesięciu lat eksperymentów i sprzyjających pod względem liczby sprzętu warunków, a także pomimo bezspornie dobrych warunków ekonomicznych tamtejszego szkolnictwa, nie można jeszcze mówić o powszechności KWN.

Zdaniem innych prelegentów oczywista jest jednak konieczność korzystania z komputerów w kształceniu zawodowym. Większość absolwentów szkół zawodowych, a też i znaczny procent absolwentów szkół ogólnokształcących podejmuje pracę zawodową po ukończeniu szkoły. W pracy tej coraz częściej będą korzystał z komputerów. Istotny wzrost produkcji sprzętu komputerowego, a co za tym idzie wzrost liczby zastosowań przewidywany jest za około 5 lat. Należy więc już teraz podjąć intensywne przygotowanie kadr odpowiednio wykształconych do korzystania z nowych narzędzi pracy. Według p. Edwardsona w Wielkiej Brytanii popełniono poważny błąd wprowadzając informatykę jako oddzielny przedmiot w nauczaniu, co zahamowało wprowadzenie komputerów do innych przedmiotów, zwłaszcza zawodowych. Błędu tego uniknięto w RFN, gdzie elementy informatyki wprowadzono bezpośrednio do przedmiotów zawodowych.

W ramach przygotowania do zawodu należałoby posługiwać się rzeczywistymi produktami sprzętowymi najczęściej wykorzystywanymi w gospodarce, są to np: bazy danych, "arkusze elektroniczne", a w technice elektronicznych takie systemy, jak projektowanie płytek drukowanych itp. Z ostatniego przykładu widać, że w szkołach zawodowych byłyby to często rzeczywiste systemy użytkowe.

Komputery dla szkół zawodowych, pomoce w lekcjach fizyki i chemii, czy zajęć technicznych, powinny mieć możliwość podłączania różnych innych urządzeń np. przyrządów pomiarowych, na przykład w Wielkiej Brytanii komputery BBC, w które wyposaża się tam szkoły, dostarczane są obecnie z interfejsem VELA umożliwiającym takie podłączenie.

Wielu dyskutantów zwracało uwagę, że w polskiej szkole komputerów od zaraz nie będzie. Ministerstwo Oświaty na szczeble widzi te wszystkie trudności i przewiduje rozpoczęcie stopniowego wprowadzenia KWN za około 2 lata. Mimo pewnej rezerwy czasowej można mieć jednak zastrzeżenia, czy zakładom ELWRO uda się uruchomić produkcję komputerów szkolnych w obiecaniej liczbie, a to z powodu konieczności importu elementów, których nikt w RWPG nie ma za dużo - dotyczy to zresztą i innych urządzeń, jak drukarki, dyski, klawiatury i monitory.

Niepokojące jest też pomijanie sprawy niskiej jakości sprzętu komputerowego przeznaczonego dla szkół. Jeśli nie podejmie się odpowiednich działań, to przy planowanej produkcji problem serwisu będzie nie do rozwiązania.

Należy wreszcie przypomnieć, że ze względu na dalekosiężne konsekwencje dydaktyczne (wymiar jest tu wieloletni) i ciężar finansowy (kilkadziesiąt miliardów zł) wprowadzenie komputerów do szkolnictwa nie może się nie udać - musi więc być rozważone dogłębnie i obiektywnie we wszystkich aspektach.

Opracowali:

W. Babcozenko

J. Pelc ;

A. Raff

Międzynarodowa Konferencja Naukowa "Problemy komputeryzacji
projektowania urządzeń elektroenergetycznych" Szklarska Poręba,
17-19 września 1986 r.

Organizatorem Konferencji był Instytut Elektroenergetyki Politechniki Wrocławskiej. Wzięli w niej udział, oprócz przedstawicieli krajowych ośrodków naukowych, przedstawiciele Technische Hochschule z Lipska. Referaty zgłosili też pracownicy Politechniki Kijowskiej, którzy jednak nie byli obecni na konferencji.

Prezentowane referaty zgrupowano w trzech działach: "modelowanie procesu projektowego", "optymalizacja w projektowaniu" i "szczegółowe algorytmy projektowe".

Szczególne ciekawa była pierwsza grupa referatów, gdzie dokonano różnych uogólnień procesu projektowania, zawsze pod kątem możliwości lub potrzeb komputeryzacji tegoż procesu.

Ciekawe, że zwracano uwagę na pewnego rodzaju opóźnienie uzelnii w przygotowywaniu absolwentów do praktycznego stosowania komputerów w przyszłym zawodzie projektanta. Stan ten poważnie opóźnia efektywne stosowanie komputerów w praktyce projektowej, gdyż jak wynika z referatu J. Bujko i inni - "dynamiczne wdrożenie metod i środków informatyki mogą spowodować jedynie ludzie umiejący swobodnie korzystać ze sprzętu komputerowego". Jediną drogą do zmiany istniejącego stanu upatrują autorzy we "włączeniu komputerów do procesu dydaktycznego".

W innym referacie zwracano uwagę, że raczej powolny rozwój zastosowań komputerów w projektowaniu urządzeń elektroenergetycznych wynika w dużej mierze z faktu, że prace obliczeniowe mają obecnie na ogół niewielki udział w całym procesie projektowym. Następnie wyjaśniono, że nie jest to immanentną cechą tego procesu projektowania, a raczej wynik dokonania niegdyś takich uproszczeń różnych zależności, aby można było wykonywać wszystkie czynności projektowe "ręcznie". Tak uproszczone postaci owych zależności zostały często zatwierdzone czy to jako Polskie Normy, czy też przepisy resortowe. Obecnie, gdy znikła przyczyna stosowania owych uproszczeń, możnaby za pomocą komputerów posługiwać się pełniejszymi formułami. Należy jednak przeprowadzić wczesniej modernizację tych przepisów.

W paru referatach, różnie ujmowany, zjawiał się problem związków sztucznej inteligencji z problematyką KWP. Problem ten następnie powracał parokrotnie w dyskusjach, np. Z. Kierzkowski zwracał uwagę, że obecnie w różnych systemach KWP "korzysta się z odwzorowania komputerowego" określonej dziedziny przedmiotowej oraz dąży się do realizacji "bezpośredniej komunikacji człowiek-komputer".

Natomiast Z. Szpuner i L. Tuzinkiewicz przedstawili koncepcję pewnego systemu KWP z elementami sztucznej inteligencji zwracając uwagę, że tego typu system "musi być wyposażony w mechanizmy adaptacyjne, pozwalające mu uczyć się sposobu postępowania na podstawie wcześniejszych doświadczeń".

W dyskusji poruszono też problemy stosowania mikrokomputerów do prac projektowych, wyposażenia krajowych biur projektowych w sprzęt komputerowy, przenoszenia oprogramowania itp. Osobnym dużym działem była prezentacja różnych konkretnych systemów oprogramowania ukierunkowanego na projektowanie urządzeń elektroenergetycznych.

Opracowanie:

dr inż. S. BONKOWICZ-SITTAUER .

Symposium:

"Przykłady zastosowania komputerowego wspomagania w budowie maszyn"

Symposium odbyło się w dniach 25-26 września 1986 r. w Józefowie k/Warszawy. Zorganizowane było przez Przemysłowy Instytut Maszyn Budowlanych BUMAR i Komitet Budowy Maszyn - PAN.

Wygłoszono 11 referatów - w większości dotyczących konkretnych zastosowań komputerów w projektowaniu konstrukcji maszyn. Przeważały referaty dotyczące obliczeń wytrzymałości konstrukcji maszyn mechanicznych. W tej grupie na uwagę zasługuje referat przygotowany przez zespół: M. Bieniek, J. Janek, A. Lewicki: "Rozwój systemów analizy statycznej i wytrzymałościowej układów prętowych" z OBR Dźwignie i Urządzeń Transportowych "Detroma" w Bytomiu, w którym zaprezentowano przeszło 25-letni (od 1960 r.) dorobek OBR-u w stosowaniu komputerów w projektowaniu. Omówiono kolejno opracowywane w OBR oprogramowanie dla KWP przybierające postać języków problemowych, czy systemów problemowych. Autorzy rozpoczęli od komputerów ELIOT i ZAM, aby poprzez etap cmo ODRA 1204 i minikomputera NOVA obecnie przejść do prac na minikomputerze SM-4. Doświadczenie takie doprowadziło ich do krytycznych refleksji na temat mozaiki sprzętowej w kraju i trudności w przenoszeniu oprogramowania, co znacząco zmniejsza korzyści wynikające z posiadanego doświadczenia.

Były też omawiane sposoby komputerowego wspomagania projektowania układów hydraulicznych (K. Grabowski i A. Rybioki: "Komputerowe wspomaganie projektowania układów hydraulicznych"), zespołów napędowych (J. Balcerowski: "Komputerowa analiza wytrzymałościowa i zmężeniowa zespołów napędowych"), czy transformatorów (W. Dudek: "Komputerowe wspomaganie projektowania w rozwoju transformatorów").

Organizatorzy zapewнили sporo czasu, zarówno referentom na wystąpienia, jak i na dyskusję. Dzięki temu, jak i w pewnym stopniu kameralnym warunkom spotkania, można było rozważyć bardzo dużo problemów ciekawych dla środowiska. Szczególnie interesującym nurtem było dyskutowanie polskiego modelu komputerowego wspomagania projektowania w budowie maszyn. Rozważano jak powinno się pracować, jak projektować konstrukcje, aby nie tyle dorównywały obecnie osiągnięciom światowym, ile były konstrukcjami nowoczesnymi jeszcze na kilka, kilkanaście czy kilkadziesiąt lat.

Opracowanie:

dr inż. Stanisława BONKOWICZ-SITTAUER

Cena zł. 260.-

ISSN 0239-8044