

Włodzimierz OGULEWICZ

Aleksander ŁATKA

Politechnika Śląska
Instytut Metrologii Elektrycznej i Elektronicznej

ADAPTACYJNY UKŁAD PRÓBKUJĄCY

Streszczenie. Opracowano i praktycznie wykonano układ do próbkowania sygnału napięciowego z automatycznie nastawianym krokiem próbkowania wg kryterium szybkości zmian sygnału wejściowego. Dzięki próbkowaniu nierównomiernemu uzyskano stały błąd próbkowania w zakresie pracy układu.

1. Wprowadzenie

Procesy fizyczne podlegające identyfikacji są zazwyczaj charakteryzowane ciągłymi w czasie przebiegami wielkości fizycznych. Przebiegom tych wielkości powinno się przyporządkowywać sygnały ciągłe.

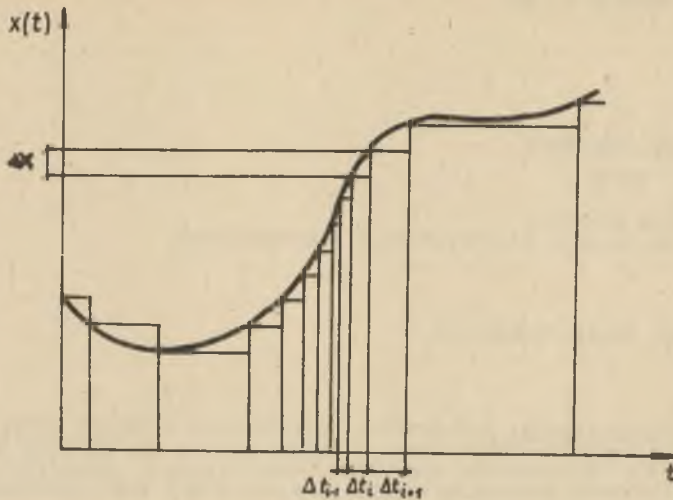
We współczesnej praktyce pomiarowej coraz częściej pomiary ciągłe w czasie zastępuje się pomiarami dyskretnymi, dokonywanymi w pewnych wybranych chwilach t_1 . Postępowanie takie można uzasadnić dużymi zaletami sygnału cyfrowego i urządzeń cyfrowych [1].

Stosowanie techniki cyfrowej zmusza jednak do dyskretyzacji pomiarów w czasie czyli próbkowania i do dyskretyzacji w poziomie, czyli kwantowania sygnału ciągłego.

Chcąc otrzymać sygnał cyfrowy będziemy przebieg $x(t)$ aproksymować krzywą schodkową o zmiennym okresie próbkowania Δt_1 . Przebieg powyższego postępowania przedstawiono na rysunku 1.

Przy próbkowaniu sygnału ciągłego powstaje zagadnienie wyboru czasu między dwoma sąsiednimi pomiarami Δt_1 lub, rozważając odwrotność okresu próbkowania, wyboru częstotliwości próbkowania f_p . Przyjmowanie długich okresów próbkowania prowadzi do dużych błędów dyskretyzacji, przyjęcie zaś krótkich okresów próbkowania prowadzi do skomplikowania, szybkiego zużycia i przeciążenia nadmierną ilością informacji urządzeń przetwarzających dane.

Przy próbkowaniu nierównomiernym, zależnym od szybkości zmian przebiegu wejściowego, dąży się do osiągnięcia stałego błędu próbkowania Δp , nie większego od kroku kwantowania Δx .



Rys. 1. Aproksymacja schodkowa dowolnego przebiegu przy zmiennym kroku próbkowania

Jeżeli scharakteryzuje się sygnał wejściowy za pomocą dwóch parametrów:

- maksymalnej szybkości zmian V_{\max}
- zakresu zmienności $A = X_{\max} - X_{\min}$

to błąd próbkowania możemy obliczyć wg zależności (1):

$$\Delta_p = V_{\max} \Delta t_{i \min} = V_x \Delta t_i = \Delta x \quad (1)$$

$\Delta t_{i \min} = \frac{1}{f_{p \max}}$ - minimalny okres próbkowania sygnału $x(t)$, równy odwrotności maksymalnej częstotliwości próbkowania.

V_x - szybkość zmian przebiegu.

Z równania (1) wynika ważny wniosek:

Aby zachować stały błąd próbkowania równy krokowi kwantowania Δx między szybkością zmian przebiegu V_x i częstotliwością próbkowania f_p musi zachodzić następujący związek:

$$V_x = \Delta x f_p, \quad (2)$$

który można wyrazić również w następujący sposób:

$$f_p = \frac{1}{\Delta x} \left| \frac{dx(t)}{dt} \right|, \quad (3)$$

Przy dyskretyzacji sygnału ciągłego występuje równocześnie z błędem próbkowania błąd kwantowania Δ_k , wynikający ze skończonej zdolności rozdzielczej przetwornika. Za parametr przyjmuje się maksymalny błąd kwantowania, który wystąpi, gdy wartość mierzonego sygnału pojawi się na brzegach przedziału kwantowania:

$$\Delta_k = \frac{1}{2} \Delta x = \frac{1}{2} \cdot \frac{A}{N}, \quad (4)$$

przy czym:

N - liczba przedziałów kwantowania,

A - maksymalny zakres zmienności przebiegu.

Całkowity maksymalny błąd dyskretyzacji Δ jest sumą błędów próbkowania, kwantowania i błędu aparaturowego (Δ_a):

$$\Delta = \Delta_p + \Delta_k + \Delta_a. \quad (5)$$

Błąd aparaturowy nie zależy od liczby poziomów kwantowania, a określa jedynie precyzję wyznaczenia przedziałów kwantowania. Błąd aparaturowy nie powinien przekraczać błędu kwantowania:

$$\Delta_a \leq \Delta_k. \quad (6)$$

Gdyby warunek (6) nie był spełniony, wówczas "rozmycie" granic przedziału kwantowania byłoby większe niż sam przedział. Nadmierne zwiększenie zdolności rozdzielczej przetwornika nie ma więc sensu, ponieważ niejednoznaczność wyniku przetwarzania przekroczyłaby wartość kroku kwantowania, a odczytany wynik byłby tylko pozornie dokładny.

Z zależności (5) przy spełnieniu warunku (3) wynika, że maksymalny błąd dyskretyzacji nie jest większy od dwukrotnego kroku kwantowania Δx :

$$\Delta \leq 2 \Delta x. \quad (7)$$

W rozważaniach o problemach próbkowania nierównomiernego nie można pominąć błędu dynamicznego dyskretyzacji. Błąd ten definiuje się jako różnicę wartości sygnału w chwili zakończenia pomiaru i wartości sygnału w chwili pojawienia się impulsu w celu dokonania pomiaru.

Błąd ten związany jest z czasem konwersji układu dyskretyzującego T_k . Przy spełnieniu warunku:

$$f_p \max \leq \frac{1}{T_k} \quad (8)$$

błąd dynamiczny jest nie większy od kroku kwantowania Δx .

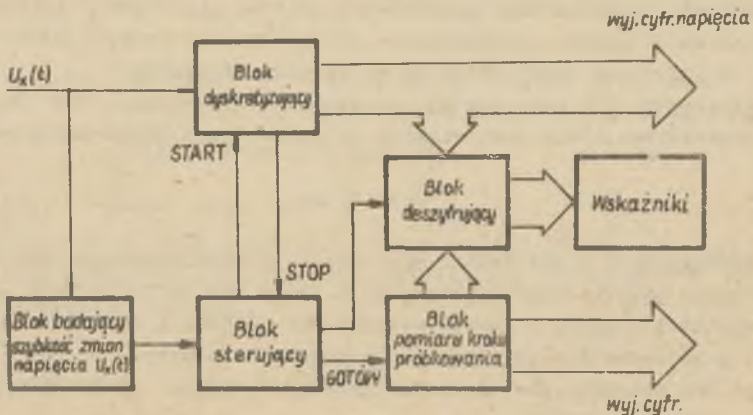
Aby uzyskać stały błąd próbkowania Δ_p należy badać szybkość zmian sygnału wejściowego i w zależności od tego ustalać okres próbkowania Δt_i zgodnie z zależnością (3). Z tego względu układ badający szybkość zmian napięcia przebiegu wejściowego musi zawierać układ różniczkujący oraz przetwornik napięcia na częstotliwość. Napięcie wyjściowe układu różniczkującego jest proporcjonalne do szybkości zmian przebiegu wejściowego. Przetwarzając to napięcie na częstotliwość otrzymamy kolejne impulsy START, powodujące przetworzenie sygnału analogowego na sygnał cyfrowy. Czas pomiędzy impulsami START odpowiada okresowi próbkowania i jest proporcjonalny do szybkości zmian przebiegu wejściowego.

Przy próbkowaniu nierównomiernym sygnału wejściowego pojawia się dodatkowo konieczność pomiaru okresu próbkowania, ponieważ musi istnieć możliwość odtworzenia przebiegu analogowego z próbek.

Metoda przetwarzania analogowo-cyfrowego powinna być dostosowana do złożonych wymagań, tzn. powinna cechować się dużą dokładnością i dużą szybkością przetwarzania.

2. Opis działania układu

Znajomość sposobu ustalania kroku próbkowania, fakt konieczności pomiaru okresu próbkowania i wybór metody przetwarzania analogowo-cyfrowego umożliwiają podanie funkcjonalnego schematu układu do próbkowania napięcia z krokiem próbkowania zależnym od szybkości zmian napięcia. Schemat blokowy obrazujący zasadę działania układu pokazano na rysunku 2.



Rys. 2. Ogólny schemat blokowy układu do próbkowania napięcia z krokiem próbkowania zależnym od szybkości zmian napięcia

Napięcie $U_x(t)$ podawane zostaje równolegle do bloku dyskretyzującego i bloku badającego szybkość zmian napięcia. Blok dyskretyzujący przetwarza wartość napięcia na równoważny sygnał cyfrowy w chwilach ustalonych przez

blok sterujący a zależnych od szybkości zmian napięcia wejściowego. Zmiana częstotliwość próbkowania związana jest z szybkością zmian sygnału wejściowego zależnością (3). Po zakończeniu konwersji na wyjściu bloku dyskretyzującego pojawia się sygnał cyfrowy mierzonego napięcia i sygnał STOP, mówiący o zakończeniu konwersji. Kolejne sygnały STOP podawane są poprzez układ sterujący do bloku pomiaru okresu próbkowania, który mierzy czas pomiędzy pojawiającymi się sygnałami i podaje na swoje wyjścia sygnał cyfrowy odpowiadający okresowi próbkowania. Sygnały cyfrowe napięcia i okresu próbkowania są podawane do bloku deszyfrującego. Po zdeszyfrowaniu wartości napięcia i okresu próbkowania wyświetlane są na wskaźnikach cyfrowych.

Układ do próbkowania z rys. 2 posiada dwa zakresy dla maksymalnej szybkości zmian wielkości mierzonej od 0 do 250 V/s i od 0 do 250 mV/s. Zmiana zakresu powoduje:

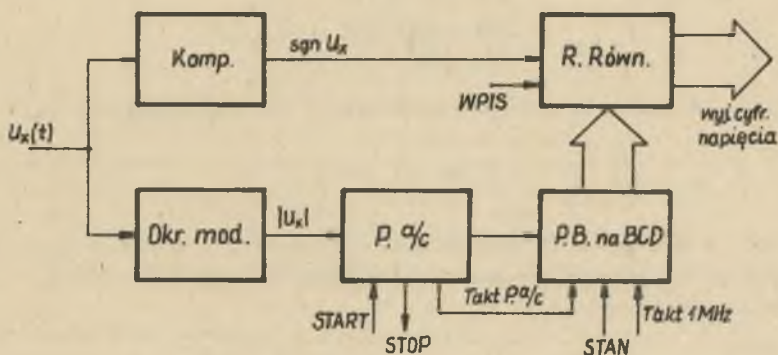
- przełączenie elementów pasywnych wejściowego filtra dolnoprzepustowego,
- przełączenie układu różniczkującego (zmiana stałych czasowych),
- przyłączenie dzielników częstotliwości układu badającego szybkość zmian napięcia wejściowego.

Celem dokonania szczegółowego opisu działania układu, całość układu podzielono na bloki, w których wyszczególniono mniejsze podukłady.

2.1. Blok dyskretyzujący

Blok dyskretyzujący zawiera: przetwornik analogowo-cyfrowy - (P.a/c), układ do określania modułu - (Okr.mod.), detektor przejścia przez zero - (komp.), przelicznik kodu binarnego na kod BCD - (P.B. na BCD), rejestr równoległy - (R. Równ.).

Sposób współpracy wymienionych podukładów przedstawiono schematycznie na rysunku 3.



Rys. 3. Blok dyskretyzujący

Zadaniem bloku jest próbkowanie napięcia wejściowego w chwilach wybranych przez układ badający szybkość zmian tego napięcia. Przedstawiony schematycznie (rys. 3) sposób pracy bloku ma na celu:

- skwantowanie przebiegu napięcia wejściowego,
- określenie znaku tego napięcia,
- zapamiętanie wartości próbki napięcia podanej w kodzie BCD przez czas równy okresowi próbkowania.

Z założonych wymagań pracy układu wynika, że układ powinien mierzyć maksymalne napięcie o wartości $U_{\max} = 10 \text{ V}$ i posiadać zdolność rozdzielczą $\Delta U = 10 \text{ m V}$. Stąd można wyliczyć, że całkowita liczba poziomów kwantowania N wynosi:

$$N = \frac{U_{\max}}{\Delta U} = \frac{10 \text{ V}}{10 \text{ m V}} = 1000. \quad (9)$$

Opierając się na szczegółowych opracowaniach metod przetwarzania a/c - [8], [9] - można stwierdzić, że najodpowiedniejszym przetwornikiem a/c dla realizowanego układu będzie przetwornik kompensacyjny wagowy.

Przetwornik a/c, pracujący w kodzie binarnym, powinien posiadać n bitów

$$2^n > N. \quad (10)$$

Z zależności (10) wynika, że do osiągnięcia żądanej zdolności rozdzielczej wystarczy dziesięciobitowy przetwornik a/c. Z zależności (2) lub (3) można wyznaczyć maksymalną częstotliwość próbkowania dla założonej maksymalnej szybkości zmian sygnału 250 V/s .

$$f_{p \max} = \frac{V_{\max}}{\Delta U} = \frac{250 \text{ V/s}}{10 \text{ m V}} = 25 \text{ kHz}. \quad (11)$$

Z warunku (8) można wyznaczyć ograniczenie na czas konwersji T_k :

$$T_k \leq 40 \mu\text{s} \quad (12)$$

W związku z tak wysokimi wymaganiami zastosowano w układzie monolityczny przetwornik kompensacyjny wagowy 4113 firmy Teledyne Philbrick o następujących parametrach [2]:

$n = 10 \text{ bit}$,

$U_{we} = 0 \div -10 \text{ V}$,

nieliniowość przetwarzania $\pm 1/2 \text{ LSB}$

maksymalny czas konwersji $T_k = 30 \mu\text{s}$

typowa częstotliwość generatora zegarowego $f_z = 455 \text{ kHz}$.

Układ do określania modułu zastosowano w celu dopasowania przetwornika a/c do napięcia wejściowego obu znaków z zakresu $\pm 10 \text{ V}$.

W celu określenia znaku napięcia wejściowego zastosowano detektor przejścia przez zero zrealizowany na wzmacniaczu operacyjnym pracującym w układzie z otwartą pętlą sprzężenia zwrotnego. Zrealizowany detektor jest bardzo czuły i posiada dużą rezystancję wejściową równą rezystancji wejścia różnicowego wzmacniacza operacyjnego.

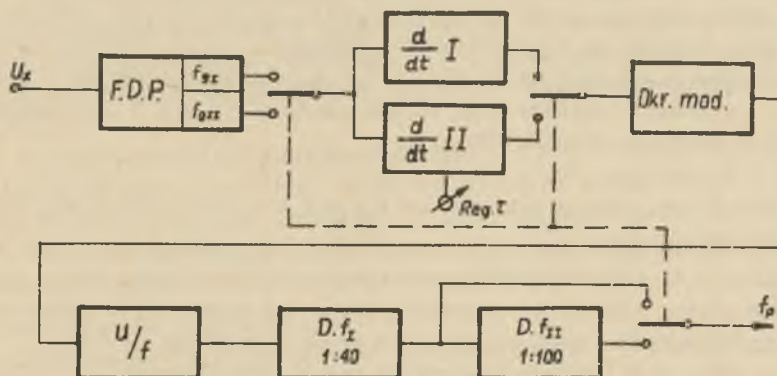
W celu dopasowania wyjścia przetwornika a/c do kodu wyjść cyfrowych całego układu powstała konieczność zrealizowania układu przeliczającego kod binarny (B) na kod dwójkowo-dziesiętny (BCD).

Dodatkowe wymaganie, jakie musi spełniać układ przelicznika binarnego na BCD, odnosi się do czasu konwersji układu dyskretyzującego. Czas przeliczania nie może zwiększać czasu konwersji. Z tego powodu zaproponowano przelicznik przeliczający bit po bicie kod binarny na kod BCD równocześnie z konwersją kolejnych bitów przetwornika a/c.

Na wyjściu układu dyskretyzującego umieszczono rejestr równoległy mający za zadanie zapamiętać przez okres próbkowania wartości napięcia otrzymanego w kodzie cyfrowym.

2.2. Blok badający szybkość zmian napięcia

Zadaniem bloku jest ustalenie częstotliwości próbkowania w zależności od szybkości zmian przebiegu wejściowego zgodnie z zależnością (3).



Rys. 4. Blok badający szybkość zmian napięcia

Zrealizowany blok zawiera: filtr aktywny dolnoprzepustowy - (F.O.P.), układ różniczkujący - ($\frac{d}{dt}$), układ do określania modułu - (Okr.mod.), przetwornik napięcia na częstotliwość - (U/f), dzielnik częstotliwości - (D.f.).

Schemat blokowy układu przedstawiono na rysunku 4.

Filtr oddziela sygnał użyteczny od szumów i zakłóceń, które występują na wejściu układu. Ze względu na konieczność uzyskania dużej impedencji wejściowej zastosowano filtr aktywny z dodatnim sprzężeniem zwrotnym.

Układ różniczkujący bada szybkość zmian napięcia wejściowego. Na wyjściu układu otrzymuje się sygnał napięciowy proporcjonalny do szybkości tych zmian.

Napięcie wyjściowe układu różniczkującego wyrazić można wzorem:

$$U_{wy} = - R C \frac{d U_{we}}{d t}, \quad (13)$$

przy czym $R C = \tau$ jest stałą czasową układu różniczkującego wynoszącą dla zakresu 250 V/s - 40 ms a dla zakresu 250 mV/s - 4 s.

Wartość napięcia wyjściowego układu do określania modułu jest proporcjonalna do szybkości zmian przebiegu wejściowego i nie zależy od kierunku tych zmian. Aby przetworzyć wartość tego napięcia na częstotliwość zastosowano przetwornik U/f 4705 firmy Feledyne Philbrick o następujących parametrach [2]:

napięcie wejściowe - 0 ÷ + 10 V
 częstotliwość wyjścia - 1 Hz ÷ 1 MHz
 maksymalna nieliniowość charakterystyki ± 0,05%
 obciążalność wyjścia - 10 bramek TTL.

Przetwornik napięcia na częstotliwość przy maksymalnej szybkości zmian sygnału wejściowego generuje na wyjściu przebieg prostokątny o częstotliwości 1 MHz. Maksymalna częstotliwość próbkowania wynosi 25 kHz. Ze względu na powyższe na wyjściu przetwornika U/f zastosowano dzielnik częstotliwości o stosunku podziału 1 do 40 dla zakresu 250 V/s i o stosunku podziału 1 do 4000 dla zakresu 250 mV/s.

2.3. B l o k p o m i a r u o k r e s u p r ó b k o w a n i a

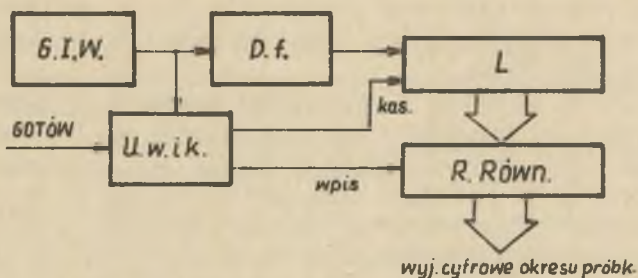
Aby zaistniała możliwość odtwarzania przebiegu analogowego z próbek przy próbkowaniu nierównomiernym, niezbędny jest układ umożliwiający pomiar czasu między sąsiednimi próbkami. Układ ten mierzy czas między chwilami otrzymania wyniku pomiaru napięcia dwóch sąsiednich próbek.

Zrealizowany blok zawiera: generator impulsów wzorcowych - (G.I.W.), dzielnik częstotliwości - (D.f.), licznik - (L), rejestr równoległy - (R.Rów.), układ zapisu i kasowania - (U.w. i k.).

Schemat blokowy układu przedstawiono na rysunku 5.

Generator impulsów wzorcowych generuje przebieg prostokątny o stałej częstotliwości $f_z = 5$ MHz. Dzielnik częstotliwości ma stosunek podziału 1 : 50. Licznik zlicza więc impulsy wzorcowe o częstotliwości 100 kHz. Ilość zliczonych impulsów jednoznacznie określa czas pomiędzy impulsami GOTÓW. Impulsy GOTÓW odpowiadają chwilom zakończenia pomiaru wartości na-

pięcia wejściowego przez przetwornik a/c. Ilość zliczonych impulsów jest równoważna okresowi próbkowania.



Rys. 5. Blok pomiaru okresu próbkowania

Rejestr równoległy przechowuje wynik pomiaru poprzedniego okresu próbkowania przez czas potrzebny do podania aktualnego okresu próbkowania.

Układ wpisu i kasowania jest układem sterującym pracą bloku pomiaru okresu próbkowania. Praca układu polega na wpisaniu do rejestru aktualnego wyniku pomiaru okresu próbkowania znajdującego się w liczniku i później - w skasowaniu licznika.

2.4. B l o k d e s z y f r u j ą c y

Praca bloku deszyfrującego uzasadniona jest tylko w przypadku pracy układu w zakresie szybkości zmian przebiegu wejściowego do 250 mV/s. Częstotliwość próbkowania jest wtedy nie większa niż 25 Hz, istnieje więc możliwość odczytu wartości próbek napięcia i okresu próbkowania z wyświetlaczy.

Wyjścia cyfrowe bloku dyskretyzującego i bloku pomiaru okresu próbkowania pracują w kodzie BCD. Układ deszyfrujący przekształca go na kod 7 segmentowego wskaźnika cyfrowego. W układzie zastosowano sekwencyjny sposób sterowania wskaźnikami segmentowymi, mający następujące zalety w porównaniu z układami wyświetlania statycznego:

- zmniejszenie poboru mocy,
- zmniejszenie liczby przewodów połączeniowych i wzrost niezawodności (mniejsza liczba połączeń).

Blok deszyfrujący zawiera dwa integralne układy: układ deszyfracji napięcia i układ deszyfracji okresu próbkowania.

2.5. B l o k s t e r u j ą c y

Blok sterujący ma za zadanie dopasowanie sygnałów do potrzeb poszczególnych układów zgodnie z logiką działania całości układu - rysunek 2.

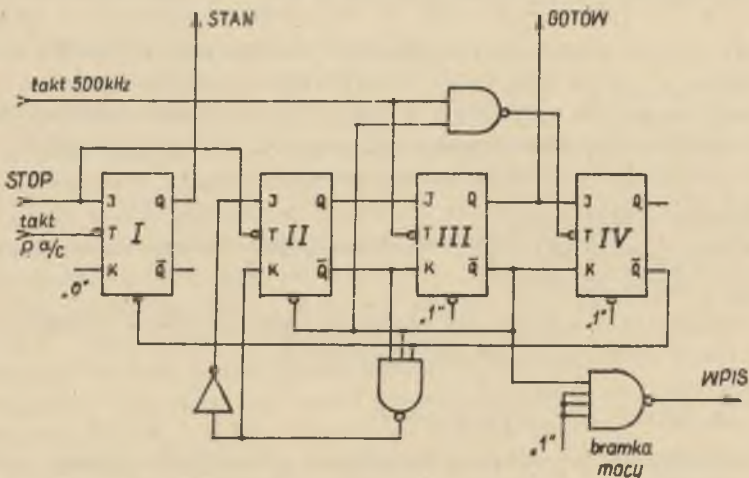
Na wyjściu bloku badającego szybkość zmian sygnału wejściowego otrzymujemy zmienną częstotliwość próbkowania. Impulsy STAR (w logice ujemnej), rozpoczynające konwersję bloku dyskretyzującego, muszą być ograniczone ze względu na czas trwania. Impulsy te nie mogą być krótsze od $0,1 \mu s$ i dłuższe od okresu impulsów zegarowych przetwornika a/c. Z powyższego względu zastosowano układ sterujący, który ogranicza szerokość impulsów zmiennej częstotliwości próbkowania.

Po zainicjowaniu konwersji sygnałem START generator impulsów zegarowych przetwornika a/c wytwarza 11 impulsów taktujących, po czym czeka na kolejny sygnał START. Pierwszy impuls taktujący jest impulsem organizacyjnym. Równocześnie z następnymi impulsami taktującymi na wyjściu szeregowym przetwornika a/c pojawiają się impulsy odpowiadające wartościom kolejnych bitów napięcia (od najstarszego zaczynając). Ponadto na wyjściu STOP przetwornika a/c w czasie trwania pierwszych dziesięciu impulsów taktujących panuje stan "1". W czasie jedenastego impulsu wyjście STOP przechodzi w stan "0", w którym pozostaje do czasu pojawienia się ponownego impulsu START.

Uwzględniając powyższe układ sterujący powinien:

- podawać impuls STAN do układu przelicznika kodu binarnego na kod BCD dopiero po pierwszym impulsie taktującym. Impuls STAN powinien trwać do zakończenia konwersji przetwornika a/c i czynności organizacyjnych układu. Impuls STAN może zakończyć się jedynie po impulsie GOTÓW (podanym do układu pomiaru okresu próbkowania) i impulsie WPIS (podanym do rejestru równoległego napięcia),
- wygenerować impuls GOTÓW i impuls WPIS po czasie nie mniejszym niż czas trwania impulsu taktującego, licząc od chwili zakończenia impulsu STOP.

Realizację powyższych założeń spełnia układ przedstawiony na rysunku 6.



Rys. 6. Układ sterujący

3. Pomiary. Wnioski z pomiarów

W celu sprawdzenia poprawności działania układu przeprowadzono następujące pomiary:

- 1) sprawdzenie poprawności ustalania okresu próbkowania,
- 2) sprawdzenie zakresu poprawnego ustalania okresu próbkowania,
- 3) sprawdzenie poprawności kwantowania,
- 4) sprawdzenie poprawności dyskretyzacji przebiegu przy założonym kryterium automatycznie nastawianego okresu próbkowania.

ad. 1. W celu sprawdzenia poprawności ustalania okresu próbkowania podano na wejście analogowe układu okresowy przebieg trójkątny o częstotliwości $f = 0,02$ Hz i amplitudzie $A = 0,987$. Stromość zadanego zbocza S takiego przebiegu można określić z zależności:

$$S = \frac{2A}{\frac{1}{2}T} = 4A f$$

(14)

$$S = 78,96 \text{ mV/s}$$

Odczytano 10 przypadkowo wybranych okresów próbkowania. Wartość zadanego stałego błędu próbkowania powinna wynosić 0,1% dla dowolnej stromości zbocza z dopuszczalnego zakresu szybkości zmian przebiegu wejściowego. Na podstawie otrzymanych wyników [11] można stwierdzić, że błąd próbkowania waha się w granicach $0,096\% \pm 0,1035\%$, co stanowi odchylenie od założonej wartości ok. $\pm 4\%$. Wartość średnia błędu próbkowania dla 10 pomiarów różni się od wartości zadanej tylko o 0,05%, co należy uważać za dopuszczalne.

Wahania poszczególnych wartości błędu próbkowania mogą wynikać z:

- nieliniowości przebiegu wejściowego,
- niesymetrii przebiegu wejściowego względem osi napięcia (różne stromości narastania i opadania napięcia),
- z przypadkowych procesów zachodzących w układzie próbkującym (wahania napięcia zasilającego, dryft napięcia niezrównoważenia wzmacniaczy operacyjnych itp.).

ad. 2. W celu sprawdzenia zakresu poprawnego ustalania okresu próbkowania podawano na wejście układu przebieg piłowy. Zmieniano szybkość narastania zbocza V_x . Z otrzymanych wyników [11] można wyciągnąć następujące wnioski:

Dla zakresu maksymalnej szybkości zmian przebiegu do 250 mV/s, układ próbkuje ze stałym błędem ($\delta_P \% = 0,1\%$) w zakresie zmian szybkości przebiegu od 10 mV/s do 250 mV/s. Poniżej tego przedziału układ próbkuje z błędem mniejszym - ustala się minimalna częstotliwość próbkowania.

Dla zakresu maksymalnej szybkości zmian przebiegu do 250 V/s układ próbkuje ze stałym błędem ($\delta_p \% = 0,1\%$) w zakresie zmian szybkości przebiegu od 1 V/s do 25 V/s (powyżej nie sprawdzano). Poniżej tego przedziału układ próbuje z błędem mniejszym - ustala się minimalna częstotliwość próbkowania dla tego zakresu.

Przyczyną ustalania się minimalnej częstotliwości próbkowania mogą być:

- szумы i zakłócenia na wejściu układu,
- szумы powstające w samym układzie do próbkowania,
- napięcia niezrównoważenia wzmacniaczy operacyjnych.

ad 3. W celu sprawdzenia poprawności kwantowania podawano na wejście analogowe układu napięcia stałe.

Otrzymane wyniki [11] świadczą o nieliniowości przetwarzania układu dyskretyzującego. Główną przyczyną nieliniowości jest układ do określania modułu. Świadczy o tym fakt powstawania większych błędów dla napięć dodatnich niż dla napięć ujemnych. Na podstawie otrzymanych wyników [11] można twierdzić, że maksymalny błąd przetwarzania a/c wynosi $\pm 0,2\%$.

ad. 4. W celu sprawdzenia poprawności dyskretyzacji przebiegu, przy założonym kryterium automatycznie nastawianego kroku próbkowania, podano na wejście układu przebieg sinusoidalnie zmienny, o częstotliwości 0,02 Hz i amplitudzie 1 V.

Mierzono okres próbkowania dla wybranych napięć i porównywano go z okresem próbkowania teoretycznie wyznaczonym dla przebiegu sinusoidalnego o amplitudzie 1 V i częstotliwości 0,02 Hz.

Na podstawie otrzymanych wyników [11] można twierdzić, że błąd próbkowania jest nie większy niż 0,105%. Zakładając, że maksymalny błąd przetwarzania napięcia jest nie większy niż $\pm 0,2\%$, można powiedzieć, że błąd całkowity dyskretyzacji dla podanego przebiegu sinusoidalnego nie przekroczył wartości $\pm 0,31\%$. Praktycznie oznacza to, że układ przetwarza sygnał analogowy na sygnał cyfrowy z błędem $\pm 0,31\%$. Wartość założona błędów wynosiła 0,2%.

4. Zastosowanie

Zrealizowany układ zastosowany może być wszędzie tam, gdzie zachodzi konieczność przekształcania przebiegu analogowego na sygnał cyfrowy (o ile przebieg analogowy mieści się w zakresie przetwarzania układu).

Zasadniczą zaletą układu jest zminimalizowanie ilości próbek przebiegu analogowego przy zachowaniu stałego błędu próbkowania.

Układ zastosowany może być przykładowo jako układ pośredniczący między rejestratorem XY a maszyną cyfrową. Przebieg analogowy z rejestratora będzie wczytany do pamięci maszyny cyfrowej, zajmując minimalną ilość komórek pamięci. Tak zapisany przebieg można odtworzyć z próbek z błędem nie

większym niż zadany ($\pm 0,31\%$). Układ może znaleźć również zastosowanie jako model laboratoryjny służący do obserwacji procesu nierównomiernego próbkowania wolnozmiennych sygnałów analogowych. Ponadto można jeszcze wspomnieć o możliwości zastosowania układu jako woltomierza cyfrowego napięcia stałego czy układu wykrywającego nieliniowość zbroczy przebiegów piłowych lub trójkątnych.

LITERATURA

- [1] Mańczak K.: Metody identyfikacji wielowymiarowych obiektów sterowania, WNT, Warszawa 1971.
- [2] Katalog firmy Teledyne Philbrick 1976.
- [3] Kulka Zb., Nadachowski M.: Linijowe układy scalone i ich zastosowanie, OIEJ, Warszawa 1973.
- [4] Misiurewicz P., Grzybek M.: Półprzewodnikowe układy logiczne, WNT, Warszawa 1975.
- [5] Pleńkoś J., Turczyński J.: Układy scalone TTL serii UCY 74 i ich zastosowanie, WKŁ, Warszawa 1976.
- [6] Hagel R.: Miernictwo dynamiczne, WNT, Warszawa 1975.
- [7] Szpakowski Z.: Układy scalone w zastosowaniach, WKŁ, Warszawa 1977.
- [8] Libura Al., Nadachowski M.: Przetworniki analogowo-cyfrowe, WNT, Warszawa 1973.
- [9] Sowiński A.: Cyfrowa technika pomiarowa, WKŁ, Warszawa 1975.
- [10] Fridrych Z.: K woprosu o nierównomierną dyskretizacji nieprzeriwnych sygnałów, IWUZ, Radiofizyka Nr 2/1960.
- [11] Ogulewicz Wł.: Praca dyplomowa, Zaprojektować i wykonać układ do próbkowania sygnału z automatycznym nastawieniem kroku próbkowania wg zadanego kryterium, Politechnika Śląska IMEIE Gliwice 1977 r. (nie publikowane).

САМОНАСТРАИВАЮЩАЯСЯ ИСПЫТЫВАЮЩАЯ СИСТЕМА

Р е з ю м е

Была разработана и практически построена система для испытывания сигнала с автоматически регулируемым шагом испытывания по критерию скорости изменений входного сигнала. Благодаря неравномерному испытыванию была получена постоянная погрешность испытывания в рабочем диапазоне.

AN ADAPTATIONAL SAMPLING CIRCUIT

S u m m a r y

A signal sampling circuit with a sampling step performed according to the input change rate criterion has been developed and constructed. A constant error value in the circuit operating range has been obtained due to irregular sampling.