

Leon LASEK

Edward JACHNIK

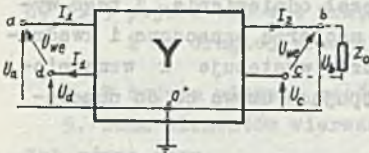
SYNTEZA UKŁADÓW ELEKTRONICZNYCH ZAWIERAJĄCYCH IDEALNE WZMACNIACZE OPERACYJNE

Streszczenie. W pracy przedstawiono podstawy syntezy układów elektronicznych opierając się na tzw. macierzy okrojonej. Podano własności macierzy okrojonej i jej postać znakową. Całość zakończono algorytmem, który opisuje sposób generowania układów elektronicznych o zadanej imitancji.

Wstęp

Jednym z bardziej skomplikowanych problemów syntezy układów elektronicznych jest generacja struktur układowych o zadanej imitancji. Problem ten nie został praktycznie rozwiązany. Niniejsza praca jest próbą rozwiązania tego problemu, jednakże klasę układów ograniczono do struktur, w skład których wchodzi elementy RC i idealne wzmacniacze operacyjne. Będą to układy, które można sprowadzić do postaci czwórnikowej jak na rysunku 1, realizujące imitancję $T(s)$.

$$T(s) = \frac{L(s)}{M(s)} \quad (1)$$



Rys. 1. Układ elektroniczny jako czwórnik

Fig. 1. Electronic circuit as four pole circuit

Zarówno licznik jak i mierznik imitancji (1) jest liniową kombinacją dopełnień algebraicznych macierzy admitancyjnej układu elektronicznego. Z pracy [1] wiadomo, że dowolną funkcję wymierną zmiennej zespolonej s można otrzymać przez połączenie źródeł sterowanych z beztransfornatorowymi elementami RC. Ponieważ każde źródło sterowane może być zbudowane na bazie wzmacniaczy operacyjnych i pewnej liczby rezystancji, to z tego wynika, że klasa układów, których syn-

tezę chcemy przeprowadzić, jest bardzo szeroka.

Idea syntezy oparta jest na dwóch twierdzeniach:

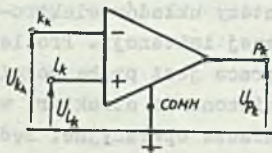
1. Określonej macierzy admitancyjnej Y odpowiada tylko jedna struktura układowa. Twierdzenie odwrotne jest również prawdziwe [2].

2. Macierz admittancejną Y układu elektronicznego, w skład którego wchodzi elementy RC i k wzmacniaczy operacyjnych idealnych tworzymy w ten sposób, że do macierzy Y wpisujemy tylko elementy pasywne RC. Natomiast wyznacznik i dopełnienia algebraiczne niezbędne do wyznaczenia imitancji $T(s)$ liczymy z zależności [3, 4]:

$$\Delta \dots, p_1(k_1+1_1), p_2(k_2+1_2), \dots, p_k(k_k+1_k), \quad (2)$$

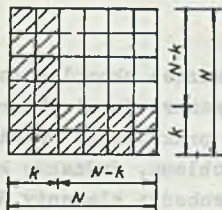
gdzie:

- p_1, \dots, p_k - są to numery węzłów wyjściowych wzmacniaczy operacyjnych (rys. 2),
 $k_1, \dots, k_k; 1_1, \dots, 1_k$ - odpowiednio numery węzłów wejść odwracających (-) i nieodwracających (+) wzmacniaczy operacyjnych.



Rys. 2. Numeracja zacisków wzmacniacza operacyjnego

Fig. 2. Pin arrangement of the operational amplifier



Rys. 3. Macierz okrojona

Fig. 3. The abridged matrix

Założmy obecnie, że układ elektroniczny ma N węzłów niezależnych oprócz węzła "0" (rys. 1), który uważamy za węzeł odniesienia. Z tego wynika, że macierz admittancejną układu Y jest macierzą oznaczoną i kwadratową rzędu N . Dodatkowo przyjęto, że w układzie występuje k wzmacniaczy operacyjnych, dla których obowiązuje następująca umowa co do numeracji zacisków:

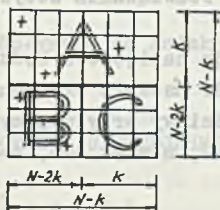
- pierwsze k numerów układu elektronicznego przypisujemy wejściom odwracającym fazę (-) lub tym wejściom nieodwracającym (+), których wejścia odwracające fazę połączone z węzłem odniesienia.
- ostatnie k numerów układu elektronicznego przypisujemy wyjściom wzmacniaczy operacyjnych w porządku, w jakim opisano ich wejścia odwracające fazę.

Zgodnie z definicją (2) wyznacznik i dopełnienia algebraiczne tworzące imitancję $T(s)$ obliczamy z macierzy o wymiarach $(N-k) \cdot (N-k)$ (rys. 3).

W dalszej części pracy tę część macierzy Y będziemy nazywali macierzą okrojoną. Macierz okrojona decyduje o własnościach układu elektronicznego [4].

Postać znakowa macierzy okrojonej

Postacią znakową macierzy okrojonej będziemy nazywali macierz utworzoną z macierzy okrojonej układu przez wpisanie w odpowiednie kratki znaku "+", gdy przynajmniej jedna admitancja w kratce ma znak + lub nie wpisujemy niczego, gdy suma admitancji w kratce jest mniejsza lub równa zeru. Ogólną postać znakową macierzy okrojonej przedstawiono na rysunku 4. Można ją podzielić na 3 charakterystyczne pola A, B, C.



Rys. 4. Postać znakowa macierzy okrojonej

Fig. 4. Sign form of the abridged matrix

Własności macierzy okrojonej

1. W każdym wierszu części A macierzy okrojonej może wystąpić tylko jeden "+".
2. Część B jest symetryczna względem głównej przekątnej tylko wówczas, gdy w żadnym wierszu części A ograniczonej kolumnami od $k+1$ do $N-k$ nie występuje "+".
3. "+" ($+Y_1$) na przekątnej głównej części B powoduje, że musi równocześnie wystąpić jeden z czterech przypadków:

- a) $(-Y_1)$ nie pojawi się w żadnej kratce macierzy okrojonej,
- b) $(-Y_1)$ pojawi się w dowolnym wierszu kolumny, w której wystąpił "+",
- c) $(-Y_1)$ pojawi się w dowolnej kolumnie wiersza, w którym wystąpił "+",
- d) (Y_1) pojawi się w 4 kratkach części B na przekątnej głównej jako $(+Y_1)$ i na drugiej przekątnej ze znakiem $(-Y_1)$.

4. W żadnym wierszu części C nie mogą wystąpić "+".
5. Suma elementów wiersza, w którym "+" nie występuje, jest mniejsza lub równa zeru.
6. Suma elementów wiersza, w którym wystąpił "+", jest większa lub równa zeru.
7. Suma elementów kolumny, w której występuje "+", jest większa lub równa zeru.
8. Suma elementów kolumny, w której nie występuje "+", jest mniejsza lub równa zeru.

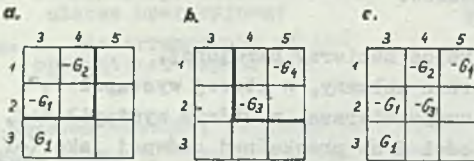
Algorytm syntezy oparty na macierzy okrojonej

1. Piszemy zależność na interesującą nas imitancję $T(s)$.
2. Ustalamy rozmiary macierzy okrojonej, a następnie wpisujemy do niej wartości admittancji zgodnie z jej własnościami i postacią znakową.
3. Wyznacznik i dopełnienia algebraiczne macierzy okrojonej powinny być takie, aby spełniały imitancję $T(s)$.
4. Na podstawie tak otrzymanej macierzy okrojonej rysujemy strukturę układu elektronicznego.

Tworząc macierz okrojoną możemy się dodatkowo kierować również innymi własnościami układu, np. aby współczynniki wrażliwości były minimalne lub liczba elementów była jak najmniejsza itp. Łatwo zauważyć, że ilość struktur, którą można w ten sposób wygenerować, jest bardzo duża, chociaż dla określonego N i k skończona. O wyborze ostatecznego rozwiązania decyduje projektujący.

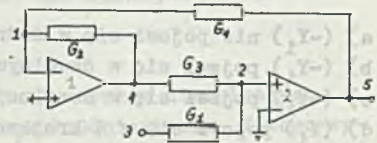
Przykład. Zbudować wzmacniacz, którego transmitancja napięciowa będzie funkcją rzeczywistą. Do syntezy założymy: $N=5$ oraz $k=2$. Macierz okrojona będzie miała rozmiary jak na rys. 5c. Jako węzeł wejściowy przyjmujemy $a=3$, $d=0$, a jako wyjście zacisk wyjściowy wzmacniacza 2, a więc $b=5$, $c=0$.
Transmitancja napięciowa

$$K_u = \frac{U_{wy}}{U_{we}} = \frac{\Delta_{35,41,52}}{\Delta_{33,41,52}}$$



Rys. 5. Macierz okrojona syntezywanego układu wzmacniającego

Fig. 5. The abridged matrix of the synthesized amplifier circuit



Rys. 6. Struktura wzmacniacza jako realizacja macierzy okrojonej z rysunku 5c

Fig. 6. The amplifier circuit as a realization of the abridged matrix shown at Fig. 5c

Dopełnienie Δ_{35} powinno być rzeczywiste. Jedną z możliwych postaci tego dopełnienia przedstawia rys. 5a. Drugie brakujące dopełnienie Δ_{33} również rzeczywiste przedstawiono na rys. 5b. Całkowitą macierz okrojoną podano na rys. 5c, a odpowiadającą jej strukturę układu elektronicznego na rys. 6.

LITERATURA

- [1] Kinariwala B.K.: Synthesis of active RC networks. Bell System Techn. I., September 1959, No 38 pp. 1269-1316.
- [2] Sigorskiy W.P., Pietrenko A.I.: Algoritmy analiza elektronnykh schjem. Tsechnika, Kijew 1970.
- [3] Lasek L., Witkowski J.J.: General approach to the analysis of networks having ideal operational amplifiers. Electronic Circuits and Systems, July 1977, vol 1, No 4.
- [4] Lasek L., Witkowski J.J.: Analiza układów elektronicznych. Skrypt Nr 1014, Gliwice 1981.
- [5] Jachnik E.: Synteza układów elektroniki. Praca dyplomowa. Instytut Elektroniki Politechniki Śląskiej. Gliwice 1981.

Recenzent: Doc. dr inż. Maria JASTRZĘBSKA

Wpłynęło do Redakcji 16.05.85 r.

СИНТЕЗ ЭЛЕКТРОННЫХ СХЕМ СОДЕРЖАЩИХ ИДЕАЛЬНЫЕ ОПЕРАЦИОННЫЕ УСИЛИТЕЛИ

Р е з ю м е

В настоящей статье представлены основы синтеза электронных схем основанного на т.н. обрезанной матрицы. Описаны свойства обрезанной матрицы и её знаковая форма. Работа закончена алгоритмом описывающим способ генерирования электронных схем с заданной схемной функцией.

ELEKTRONIC CIRCUITS DESIGN WITH IDEAL OPERATIONAL AMPLIFIERS

S u m m a r y

A method of electronic circuit design based on so called abridged matrix is presented in this paper. Properties of the abridged matrix and its sign form are given. An algorithm which describes the method of generation of the electronic circuits with required immittance is presented.

1. Аббревируемая матрица

В настоящей статье рассмотрены основы синтеза электронных схем с использованием идеальных операционных усилителей. В работе описан метод синтеза электронных схем на основе аббревируемой матрицы. Работа закончена алгоритмом описывающим способ генерирования электронных схем с заданной схемной функцией.