

Ieresa ZAJT

Zbigniew SZYMANKIEWICZ

Marek BRZEZIŃSKI

Antoni NOWAKOWSKI

PROGRAMOWA KOREKCJA WŁAŚCIWOŚCI METROLOGICZNYCH KOMPUTEROWO STEROWANEGO MIERNIKA ADMITANCJI TRANZYSTORÓW

Streszczenie. W artykule przedstawiono komputerowo sterowany miernik admitancji tranzystorów. Podano architekturę miernika w oparciu o jego schemat blokowy oraz opisano zastosowaną metodę pomiarową parametrów admitancyjnych tranzystorów. Omówiono podstawowe procedury kalibracji miernika oraz korekcji wyników pomiarowych, poprawiające jego właściwości metrologiczne.

1. WSTĘP

W Instytucie Technologii Elektronicznej Politechniki Gdańskiej opracowany został nowoczesny, komputerowo sterowany miernik admitancji tranzystorów o nazwie AMP4. Jest on przeznaczony do pomiaru parametrów admitancyjnych Y_{11} , Y_{12} , Y_{21} , Y_{22} tranzystorów bipolarnych n-p-n i p-n-p oraz pojemności tranzystorów polowych J-FET i MOS-FET jedno i dwubramkowych z kanałem typu n. Zakres mierzonych admitancji mieści się w przedziale od 0 do 400ms, a pojemności od 0,01pF do 1000pF. Pomiary wykonywane są na częstotliwości 1MHz z błędem podstawowym mniejszym od 2% w przedziale wartości 10% - 100% zakresu mierzonego parametru. Wartości napięć polaryzujących odpowiednie złącza mierzonego tranzystora U_{CE} , U_{CB} oraz U_{DS} są programowane w zakresie od 1V do 96V. Wymuszane wartości prądów kolektora lub drenu zawarte są w przedziale od 10μA do 128mA.

2. ARCHITEKTURA MIERNIKA

Schemat blokowy miernika AMP4 przedstawiony jest na rys.1. Tworzą go następujące bloki: generator sygnałów pomiarowych (GP), układy pomiarowe (PIU-DEI), sterowany komputerowo woltomierz całkujący napięcia stałego z

wejściem różnicowym (UC), komutator (KOM), układy polaryzacji tranzystorów (GEN) oraz zasilacz główny (ZAS). Blok sterownika procesów pomiarowych (SPP) steruje cyklem pomiarowym oraz pracą poszczególnych bloków miernika przez magistralę systemową. Połączony on jest przez szeregowy interfejs z komputerem nadrzędnym, którym jest komputer osobisty Amstrad CPC6128.

Komputer CPC6128 nadzoruje pracę sterownika i umożliwia automatyzację procesu pomiarowego, dokonuje obróbki wyników na podstawie informacji przesyłanych ze sterownika, jak również służy do interakcyjnej komunikacji operatora z miernikiem. Ponieważ miernik nie posiada wskaźnika wyników pomiarów oraz sygnalizatorów informujących o stanie i rodzaju pracy miernika, wszystkie te informacje przekazywane są operatorowi za pośrednictwem monitora ekranowego komputera CPC6128. Przykładowy widok ekranu, zawierający m.in. pola odczytowe wyniku pomiaru, pokazany jest na rys.2.

Miernik wyposażony jest w uniwersalną głowicę pomiarową realizującą zwarcia odpowiednich końcówek elementu mierzonego, a także doprowadzającą sygnały polaryzujące ten element. Wybór rodzaju mierzonego tranzystora i typu obudowy realizowany jest przez wymianę adaptera do głowicy pomiarowej oraz automatycznie przez zmianę konfiguracji komutatora, a wybór mierzonego parametru y realizowany jest przez mechaniczną i elektryczną zmianę komutatora głowicy pomiarowej.

Pomiary admitancji wykonywane są dla tranzystorów w układzie wspólnego emitera i mogą być przeliczone dla konfiguracji wspólnej bazy.

3. METODA POMIARU PARAMETRÓW ADMITANCYJNYCH TRANZYSTORÓW

Metoda pomiaru [1] polega na kompensacji prądu płynącego przez mierzoną admitancję a następnie na pomiarze składowych ortogonalnych wektorów napięcia i prądu na elemencie mierzonym i została szczegółowo omówiona w pracy [2]. Wyniki pomiarów służą do obliczeń parametrów admitancyjnych, których dokonuje komputer.

Układ pomiarowy mierzący parametry admitancyjne tranzystorów w oparciu o tę metodę tworzą dwie podstawowe sekcje: sekcja przetwornika prąd napięcie (rys.3) oraz sekcja pomiarowa (rys.4).

W stanie ustalonym słuszna jest następująca zależność

$$I_x = Y_x U_x = -U_0 / R_T, \quad (1)$$

gdzie sens stosowanych symboli wynika z rys.3. Ponieważ admitancje Y_x tworzą konduktancja i pojemność, czyli

$$Y_x = G_x + j\omega C_x, \quad (2)$$

to z powyższych zależności otrzymamy

$$G_x = -\frac{1}{R_r} \operatorname{Re} \left[\frac{U_o}{U_s} \right], \quad C_x = -\frac{1}{\omega R_r} \operatorname{Im} \left[\frac{U_o}{U_s} \right]. \quad (3)$$

Parametry C_x i G_x są wyznaczane w sekcji pomiarowej. Detektor fazoczuły wydziela, poprzez zmianę fazy sygnału odniesienia ($U_{ref} = 0^\circ, 90^\circ$), składową ortogonalną wektorów napięć U_o i U_s . Na rys.5 pokazane są wektory U_o i U_s oraz ich odpowiednie składowe a,b,c i d. Stosunek wektorów U_o/U_s można wyznaczyć na podstawie znajomości tych składowych z następującej zależności

$$\frac{U_o}{U_s} = \frac{a+jb}{c+jd} = \frac{ac+bd}{c^2+d^2} + j \frac{bc-ad}{c^2+d^2}. \quad (4)$$

Wobec tego składowe admitancji Y_x wynoszą

$$G_x = -\frac{1}{R_r} \frac{ac+bd}{c^2+d^2}, \quad C_x = -\frac{1}{\omega R_r} \frac{bc-ad}{c^2+d^2}. \quad (5)$$

Sekwencja pomiarowa dla miernika AMP4 pokazana jest na rys.6.

Po wydzieleniu przez detektor fazoczuły odpowiedniej składowej sygnału wejściowego, jest ona następnie przetwarzana na napięcie stałe i mierzona w układzie cyfrowego woltomierza całkującego. Wyniki pomiarów woltomierzem są przesyłane do komputera i po uwzględnieniu napięć niezrównoważenia otrzymanych w pierwszym i drugim kroku cyklu pomiarowego, na podstawie znajomości składowych a, b, c i d obliczane są wartości wielkości mierzonych G_x i C_x .

1. PROCEDURY KORYGUJĄCE WYNIK POMIARU

W praktyce, otrzymanie ostatecznego wyniku pomiaru, eksponowanego w polu odczytowym miernika, wymaga opracowania bardziej złożonego algorytmu obliczeniowego, niż przedstawia to wzór (5).

Zgodnie z sekwencją pomiarową pokazaną na rys.6, w każdym cyklu pomiarowym wyznaczane jest napięcie niezrównoważenia toru pomiarowego, dla napięcia referencyjnego w detektorze fazoczułym o fazie 0° i 90° . Tak więc uwzględniane są zmiany napięcia niezrównoważenia z pomiaru na pomiar. Zmierzone w dalszej części cyklu pomiarowego składowe a,b,c oraz d są później korygowane przez odjęcie (z uwzględnieniem znaku napięcia niezrównoważenia i fazy napięcia U_{ref}) napięć niezrównoważenia toru pomiarowego. Otrzymane w wyniku tej operacji wartości składowych ortogonalnych wektorów U_o i U_s będą dalej oznaczane jako a',b'c' oraz d'. W przypadku niektórych składowych są to znaczące korekcje. Przykładowo napięcie U_{0ref} (3mV) stanowi około 5,5% napięcia U_{90} (55mV), a w

przypadku pomiaru admitancji pustego gniazda, napięcie niezrównoważenia toru pomiarowego jest porównywalne z napięciem $U_{o,0}$ i $U_{o,\infty}$ (3,5-4mV).

W trakcie kalibracji miernika stwierdzono, że na wartość wyniku pomiaru wpływają elementy głowicy pomiarowej, admitancyjny charakter sprzężenia zwrotnego przetwornika I/U oraz różnica amplitud i występowanie niepożądanego przesunięcia fazowego między sygnałem U_o na wejściu detektora fazoczułego i sygnałem na admitancji mierzonej Y_x . W idealnym układzie pomiarowym przyjmuje się, że sprzężenie zwrotne stanowi czysta rezystancja R_p .

Do badania wpływu elementów głowicy pomiarowej na wynik pomiaru opracowano program symulacji komputerowej w oparciu o uniwersalny program analizy nieliniowej NAF-2. Przykładowy schemat analizowanego obwodu głowicy, przy pomiarze parametru U_{22} tranzystora w konfiguracji OE, pokazany jest na rys.7. Linia przerywaną otoczona jest część elementów schematu przedstawiających adapter. Początkowo badany był układ nie uwzględniający elementów adaptera. Rezystor R_p na tym schemacie reprezentuje sumę złożoną z rezystancji doprowadzenia sygnału z głowicy do przetwornika I/U oraz rezystancji wejściowej tego przetwornika. Okazało się, że prąd płynący przez R_p różni się od prądu płynącego przez rezystor dodatkowy R_d a więc i przez admitancję mierzoną. Zastępując tranzystor badany elementami wzorcowymi, przedstawiającymi sobą tylko rezystancję lub tylko pojemność określono współczynnik (liczba zespolona) korygujący wartość prądu płynącego przez rezystancję wejściową przetwornika I/U. Wyeliminowano w ten sposób wpływ elementów głowicy na wartość prądu wpływającego do przetwornika I/U, zgodnie z algorytmem (B) poprzez uwzględnienie odpowiednich wartości m_i i n_i .

Eksperymentalnie określony został wpływ admitancyjnego charakteru sprzężenia zwrotnego przetwornika I/U, przez porównanie sygnałów na wzorcowym elemencie mierzonym (będącym rezystancją wzorcową bądź pojemnością wzorcową) z sygnałem na wyjściu przetwornika. Elementy wzorcowe były umieszczane bezpośrednio między generatorem i przetwornikiem I/U z pominięciem głowicy pomiarowej. Określono tym sposobem wartość admitancji sprzężenia zwrotnego, dla wszystkich trzech zakresów pomiarowych, zastępując nią wartość konduktancji $1/R_p$.

Podobnie, przez porównanie sygnałów U_o na wejściu detektora fazoczułego i na admitancji mierzonej Y_x ustalono relacje amplitudowe i fazowe między tymi sygnałami.

Następnie zmierzono składowe a', b', c' oraz d' i wyznaczono wartość admitancji mierzonej, jako

$$Y_{xkal} = \frac{a' + jb'}{c' + jd'} \quad (6)$$

Znając admitancję wzorcową, obliczono współczynniki korekcyjne m_i i n_i ze wzoru

$$m_i + jn_i = \frac{Y_{xkal}}{Y_{wz}} \quad (7)$$

Współczynniki te wyznaczono dla wszystkich trzech zakresów pomiarowych.

Badania powtórzono z dołączoną głowicę pomiarową i określono współczynniki korekcyjne obejmujące łączny wpływ elementów głowicy (badany wcześniej metodą symulacji komputerowej), admitancyjnego charakteru sprzężenia zwrotnego przetwornika I/U oraz nieidentyczności sygnałów U_0 na wejściu detektora fazoczułego i na admitancji mierzonej. Algorytm obliczeniowy admitancji mierzonej przyjął teraz postać następującą

$$Y_{xp} = - (m_i + jn_i) \frac{a' + jb'}{a'' + jd''} \quad (8)$$

gdzie: m_i, n_i - współczynniki korekcyjne (indeks $i=1,2,3$ wskazuje, że zmieniają się one ze zmianą zakresu pomiarowego).

Ponadto po każdorazowej zmianie adaptera lub zmianie rodzaju mierzonej admitancji ($Y_{11}, Y_{12}, Y_{21}, Y_{22}$) dla uzyskania wysokiej precyzji pomiaru powinien być przeprowadzony pomiar admitancji pustego gniazda. Admitancja pustego gniazda obliczana jest zgodnie ze wzorem (8) i zapamiętywana jako Y_{gp} .

Admitancja mierzona jest wówczas wyznaczana ze wzoru

$$Y_{XK} = Y_{XP} - Y_{gp} \quad (9)$$

Wprowadzenie możliwości pomiaru admitancji Y_{gp} ma na celu eliminację wpływu wymienionych adapterów na wynik pomiaru, co ma szczególne znaczenie przy pomiarze pojemności na poziomie ułamka pF. Wpływ elementów adapterów na wynik pomiaru admitancji był sprawdzany również na drodze symulacji komputerowej w układzie pokazanym na rys.7. Potwierdzona została i tą drogą konieczność wprowadzenia pomiarów admitancji pustego gniazda i uwzględnianiu ich przy wyznaczaniu ostatecznej wartości admitancji mierzonej.

5. PODSUMOWANIE

Opracowano nowoczesny, uniwersalny miernik do pomiarów parametrów admitancyjnych tranzystorów. Dobre właściwości metrologiczne miernika uzyskano głównie dzięki odpowiednio opracowanej procedurze pomiarowej i wprowadzeniu algorytmów obliczeniowych korygujących niedokładności rzeczywistego układu pomiarowego i eliminujących wpływ niepożądanych czynników na wynik pomiaru. Takie rozwiązania problemów pomiarowych były możliwe dzięki zastosowaniu komputera jako integralnej części miernika. Równocześnie umożliwiło to interakcyjną komunikację operatora z miernikiem poprzez wykorzystanie monitora ekranowego jako pola odczytowego wyników pomiarów, sygnalizatora stanu oraz rodzaju pracy miernika a także do przekazywania stosownych komunikatów.

W pełni automatyczna może być także kontrola warunków polaryzacji badanego przyrządu, co umożliwia łatwe wyznaczenie parametrów admitancyjnych w funkcji automatycznie zmienianego punktu pracy.

Ponadto unikalną cechą miernika jest uniwersalna głowica, umożliwiająca łatwe pomiary wszystkich istotnych parametrów admitancyjnych oraz łatwą wymianę tranzystorów różnych typów i w różnych obudowach.

LITERATURA

- [1] Akiyama I., Ishiguro K.: A High-Speed .1-MHz Capacitance/Conductance Meter for Measuring Semiconductor Parameters. Hewlett-Packard Journal, June 1984, nr 6, s.12-15.
- [2] Zajt T., Szymankiewicz Z., Brzeziński M., Nowakowski A.: Komputerowo sterowany miernik admitancji tranzystorów. Zeszyty PIE, 1989, w druku.

MEASUREMENT PERFORMANCES SOFTWARE CORRECTION OF COMPUTER DRIVEN TRANSISTOR ADMITTANCE METER

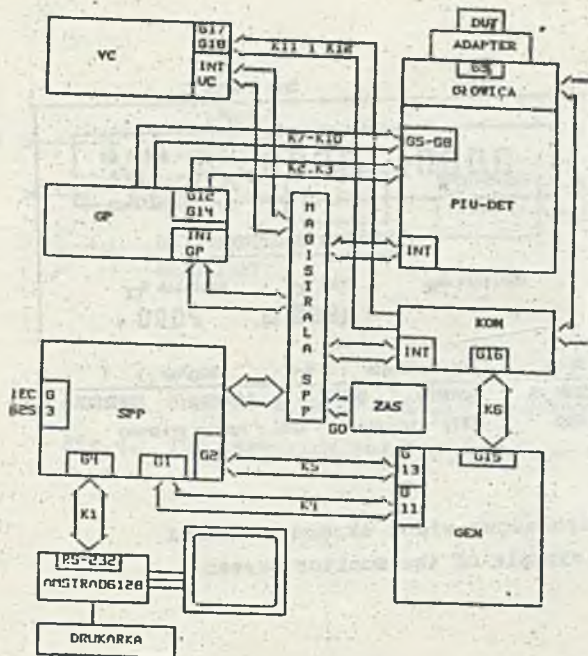
Summary

The computer driven transistor admittance meter AMP4 is presented. Basing on the block diagram of the meter its architecture and method of operation are shown. Basic procedures of calibration and correction of measurement results are discussed.

ПРОГРАММНАЯ КОРРЕКЦИЯ ЭЛЕКТРОМЕТРИЧЕСКИХ СВОЙСТВ УПРАВЛЯЕМОГО КОМПЬЮТЕРОМ ИЗМЕРИТЕЛЯ АДМИТАНСА ТРАНЗИСТОРОВ

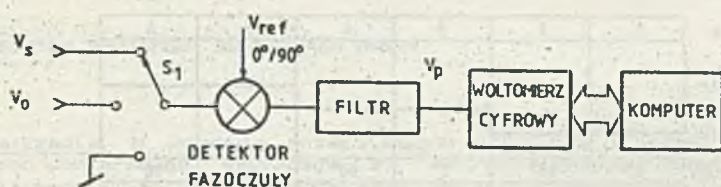
Резюме

В статье указан управляемый компьютером измеритель адмитанса транзисторов. Указана архитектура измерителя на основании его блок-схемы и описан примененный метод измерения параметров адмитанса транзисторов. Обсуждены основные процедуры калибровки измерителя и коррекции измерительных результатов, улучшающие электрометрические свойства измерителя.



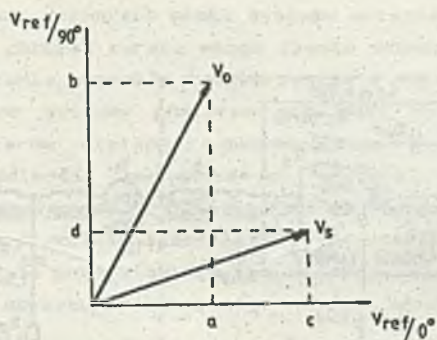
Rys.1. Schemat blokowy miernika AMP4

Fig.1. The measuring set AMP4 block diagram



Rys.4. Schemat blokowy sekcji pomiarowej

Fig.4. The measuring section schematic diagram



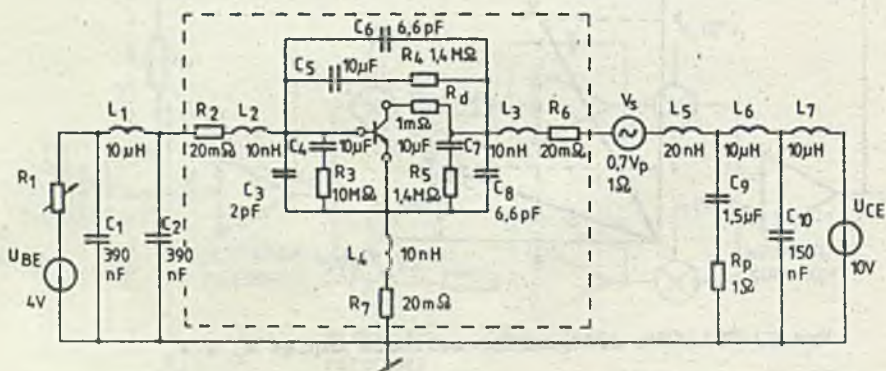
Rys.5. Składowe ortogonalne wektorów napięć V_o i V_s

Fig.5. Orthogonal parts of voltages V_o and V_s vectors

Krok	1	2	3	4	5	6
V_s						
S_1						
Faza V_{ref}	0°	90°	0°	90°	0°	90°
V_p	$V_{off/0^\circ}$	$V_{off/90^\circ}$	$V_{o/0^\circ}$	$V_{o/90^\circ}$		$V_{s/90^\circ}$
					$V_{s/0^\circ}$	

Rys.6. Sekwencja pomiarowa dla miernika AMP4

Fig.6. Sequention of measurement phases in AMP4

Rys.7. Schemat głowicy pomiarowej wraz z adapterem przy pomiarze admittancji Y_{22} tranzystora w układzie OEFig.7. The measuring head with a transistor adapter equivalent circuit for Y_{22} measurement