

Janusz GUZIK

Brunon SZADKOWSKI

POMIAR AMPLITUDY SYGNAŁÓW SINUSOIDALNYCH W UKŁADZIE Z
PRZETWORNIKIEM ILORAZOWYM TYPU ICL 7106

Streszczenie. W artykule przedstawiono koncepcję wyznaczania amplitudy sygnałów sinusoidalnych opartego na układzie wykorzystującym właściwości przetwornika ilorazowego typu ICL 7106. Przeanalizowano wpływ częstotliwości sinusoidalnego sygnału pomiarowego na poprawną pracę układu oraz zbadano przydatność zbudowanego układu do pracy w zakresie infraniskich częstotliwości ($f < 1$ Hz).

SINUSOIDAL SIGNAL AMPLITUDE MEASUREMENT

WITH USE OF CONVERTER LIKE A DIVIDER ICL 7106

Summary. The paper presents the idea of sinusoidal signal amplitude measurement based on the circuit used the divider properties of a divider converter like ICL 7106. The frequency influence and suitability of proposed circuit in the ultra-low frequency range ($f < 1$ Hz) have been analysed.

ИЗМЕРЕНИЕ АМПЛИТУДЫ СИНУСОИДАЛЬНЫХ СИГНАЛОВ

С ПРИМЕНЕНИЕМ ДЕЛЯЩЕГО ПРЕОБРАЗОВАТЕЛЯ ТИПА ICL 7106

Резюме. В статье представлена концепция измерения амплитуды синусоидальных сигналов с применением делителя типа ICL 7106. Анализируется влияние частоты на нормальную работу системы и изучается построенная система в диапазоне инфранизких частот ($f < 1$ Гц).

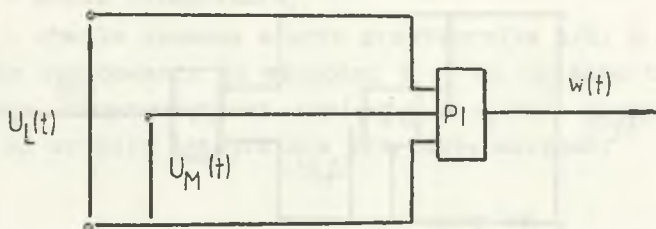
1. WPROWADZENIE

Komparacyjne metody pomiaru wymagają zazwyczaj zastosowania wskaźnika zera stanu komparacji sygnału mierzonego (np. napięcia U_x) i sygnału wzorcowego (odpowiednio - U_N), dla którego, stosując odpowiednie przeliczenia, wyznaczone są poszukiwane wielkości (np. immitancje [1]). Obserwacje zmian wskazań wskaźnika zera $\Delta U = U_x - U_N$ dla komparacji, np. w zakresie infraniskich częstotliwości, wymagają na ogół rejestracji przebiegu napięcia ΔU , często w zakresie co najmniej jednego lub więcej okresów analizowanego przebiegu. Znane algorytmy pomiarowe oceny amplitudy analizowanego przebiegu, realizowane powszechnie na drodze cyfrowej [2], [3], posiadają ogólnie podstawową wadę, a mianowicie ich dokładność jest ściśle związana z ilością próbek analizowanego przebiegu, a wynik pomiaru jest znany dopiero po czasie będącym sumą czasu pobrania próbek i czasu wykonania odpowiedniego algorytmu. Przy pracy w zakresie infraniskich częstotliwości może to oznaczać konieczność nieefektywnego czekania mikroprocesora, aż układy wstępnej obróbki sygnału (przetworniki S & H i A/C) zapewnią przesłanie do pamięci RAM mikroprocesora odpowiedniej liczby próbek, zebranych np. w otoczeniu charakterystycznych punktów przebiegu, jakim jest m.in. miejsce przebiegu przez wartość równą minimum (maksimum). W niniejszym artykule autorzy zaprezentowali inną koncepcję rozwiązania tego zagadnienia. Zakłada ona zbudowanie układu, który reagowałby na amplitudę sygnału sinusoidalnego (szczególnie o infraniskiej częstotliwości) bez konieczności oczekiwania na moment czasu, kiedy wartość chwilowa sygnału odpowiada jego amplitudzie. Bliższe omówienie zasady pomiaru amplitudy przedstawiono w p.2.

2. ZASADA POMIARU

Zasada pomiaru amplitudy sygnałów sinusoidalnych z wykorzystaniem przetworników typu ilorazowego PI (tu: ICL 7106) polega na tym, że na wejścia przetwornika podawane są dwa sygnały sinusoidalne $u_L(t)$, $u_H(t)$ o tych samych fazach, lecz różnych

amplitudach (rys.1), przy czym sygnał $u_L(t)$ jest sygnałem wejściowym dla wskaźnika zera, tj. $u_L(t) = \Delta u(t) = u_x(t) - u_M(t)$, natomiast sygnał $u_M(t)$ jest sygnałem odniesienia, powstałym z odpowiedniego przetworzenia sygnału $u_L(t)$, przy czym opisany dalej układ ARW zapewnia m.in. zachowanie identycznej fazy φ sygnałów $u_L(t)$ i $u_M(t)$.



Rys.1. Zasada pomiaru amplitudy sygnału $u_L(t)$ z wykorzystaniem przetwornika typu ilorazowego

Fig.1. Principle of signal $u_L(t)$ amplitude measurement with use of converter like a divider

Sygnał wyjściowy $w(t)$ przetwornika ilorazowego PI jest określony wówczas poprzez stosunek sygnałów wejściowych:

$$w(t) = k \frac{u_L(t)}{u_M(t)}, \quad (1)$$

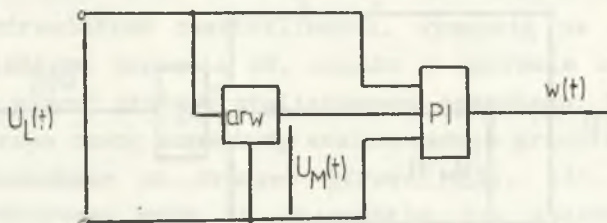
przy czym: $u_L(t) = A_L \sin(\omega t + \varphi)$,
 $u_M(t) = A_M \sin(\omega t + \varphi)$,
 k - stała przetwornika.

Jeśli przy tym dobrać wartość $A_M = \text{const}$, $0 < A_M \leq A_L$, to wówczas zależność (1) przybiera postać:

$$w(t) = k \frac{A_L \sin(\omega t + \varphi)}{A_M \sin(\omega t + \varphi)} = k \frac{A_L}{A_M} = \text{const}, \quad (2)$$

co oznacza, że sygnał wyjściowy $w(t)$ jest stały, niezależnie od zmian wartości chwilowych sygnałów $u_L(t)$ i $u_M(t)$, będąc przy

tym proporcjonalny do zmian amplitudy A_L sygnału $u_L(t)$. Zapewnienie warunku $A_M = \text{const}$ pozwalającego na bezpośredni odczyt mierzonej amplitudy A_L , można zrealizować stosując układ automatycznej regulacji wzmacnienia (ARW) wysterowany napięciem $u_L(t)$. Odpowiednio zmodyfikowany układ pomiarowy zamieszczono na rys.2.



Rys.2. Zmodyfikowany układ do pomiaru amplitudy sygnału $u_L(t)$
Fig.2. Modified circuit for signal $u_L(t)$ amplitude measurement

Na uwagę zasługuje fakt, że równanie przetwarzania (2) układu wg rys.2 jest niezależne od częstotliwości (pulsacji ω wg (1)) i nie ulega zmianie, jeśli przyjąć, że założenie pomijalnie małego poboru mocy przez przetwornik nie jest spełnione. Dobierając odpowiednio wartości k i A_M , np. $\frac{k}{A_M} = 10^{\pm n}$, gdzie n jest liczbą naturalną, równanie przetwarzania (2) układu przyjmuje ostatecznie postać:

$$A_L = 10^{\pm n} W. \quad (3)$$

Techniczna realizacja układu wg rys.2 może opierać się na wykorzystaniu przetworników ilorazowych dwojakiego typu:

- przetwornika A/C z podwójnym całkowaniem [4] (np. typu ICL 7106 [5] firmy Intersil),
- przetwornika zbudowanego na bazie analogowych układów mnożących [6] (np. typu AD 532 [7] firmy Analog Devices).

W dalszym ciągu przeanalizowano zastosowanie (w układzie wg rys.2) przetwornika A/C z podwójnym całkowaniem - zastosowanie przetwornika grupy (b) omówiono w oddzielnym opracowaniu.

Zasada działania przetwornika A/C z podwójnym całkowaniem sprowadza się do tego, że w czasie T_1 (I okres całkowania) sygnał wejściowy $u_L(t)$ jest przetwarzany przez wewnętrzny integrator, na którego wyjściu napięcie równe jest:

$$u(t + T_1) = \alpha \int_t^{t+T_1} u_L(t) dt, \quad (4)$$

gdzie: α - stała integratora,

t - chwila czasowa startu przetwornika A/C, $t \geq 0$.

W fazie wzorcowania (o długości T_2), na wejście tego samego integratora dołączane jest napięcie - $u_M(t)$, w wyniku czego napięcie na wyjściu integratora przyjmuje wartość:

$$u(t + T_1 + T_2) = u(t + T_1) - \alpha \int_{t+T_1}^{t+T_1+T_2} u_M(t) dt, \quad (5)$$

przy czym dla czasu $t+T_1+T_2$ napięcie $U(t+T_1+T_2) = 0$, a stąd wynika następująca równość:

$$\int_t^{t+T_1} u_L(t) dt = \int_{t+T_1}^{t+T_1+T_2} u_M(t) dt. \quad (6)$$

Parametrem wyjściowym dla tego typu przetwornika jest czas T_2 otwarcia bramki sterowanej sygnałem zegarowym o częstotliwości f_c i połączonej z licznikiem wskazującym N impulsów:

$$N = T_2 f_c. \quad (7)$$

Jeśli np. napięcia $u_L(t)$ i $u_M(t)$ są napięciami stałymi, $u_L(t) = A_L$, $u_M(t) = u_M$, to wówczas:

$$\alpha \int_t^{t+T_1} u_L(t) dt = \alpha A_L T_1, \quad (8)$$

$$\alpha \int_{t+T_1}^{t+T_1+T_2} u_H(t) dt = \alpha A_H T_2, \quad (9)$$

a stąd na podstawie wzorów (6) i (7):

$$N = f_C T_2 = f_C T_1 \frac{A_L}{A_H} = N_{\max} \frac{A_L}{A_H}, \quad (10)$$

gdzie: N_{\max} - maksymalna pojemność licznika wyznaczona dla czasu T_1 (fazy pomiaru); $N_{\max} = T_1 f_C$.

W rezultacie wynik przetwarzania N przetwornika A/C z podwójnym całkowaniem jest proporcjonalny do ilorazu wartości średnich sygnałów odpowiednio równych A_L i A_H . Jeśli dobierze się przy tym wartości N_{\max} i A_H , np. $\frac{N_{\max}}{A_H} = 10^{\pm n}$, gdzie n jest liczbą naturalną, równanie przetwarzania układu wg rys.2 przyjmuje ostateczną postać (por. równanie (3)):

$$A_L = 10^{\pm n} \cdot N. \quad (11)$$

3. WPLYW CZĘSTOTLIWOŚCI NA RÓWNANIE PRZETWARZANIA UKŁADU

Równania (10), (11) opisujące pracę przetwornika A/C z podwójnym całkowaniem jako przetwornika ilorazowego oparto na założeniu, że sygnały $u_L(t)$ i $u_H(t)$ są sygnałami stałoprądowymi. W rzeczywistości, przy przetwarzaniu sygnałów sinusoidalnych: $u_L(t) = A_L \sin(\omega t + \varphi)$ i $u_H(t) = A_H \sin(\omega t + \varphi)$ równanie (6) przybiera postać:

$$A_L \int_t^{t+T_1} \sin(\omega \xi + \varphi) d\xi = A_H \int_{t+T_1}^{t+T_1+T_2} \sin(\omega \xi + \varphi) d\xi. \quad (12)$$

Wykorzystując zaznaczone działania, uzyskujemy następującą równość:

$$\frac{A_L}{A_H} = \frac{\cos(\omega\xi + \varphi) \Big|_{t+T_1}^{t+T_1+T_2}}{\cos(\omega\xi + \varphi) \Big|_t^{t+T_1}} =$$

$$= \frac{\sin\left(\frac{\omega T_2}{2}\right) \cdot \sin\left[\omega(t+T_1) + \varphi + \frac{\omega T_2}{2}\right]}{\sin\left(\frac{\omega T_1}{2}\right) \cdot \sin\left[\omega t + \varphi + \frac{\omega T_1}{2}\right]} \quad (13)$$

Wprowadzając oznaczenia:

$$\vartheta = \omega t + \varphi + \frac{\omega T_1}{2}, \quad 0 < \varphi \leq 2\pi, \quad (14)$$

$$\Delta\vartheta = \frac{\omega}{2}(T_1 + T_2) = \frac{\omega}{2} T_{A/C}, \quad (15)$$

gdzie: $T_{A/C}$ - czas przetwarzania przetwornika A/C z podwójnym całkowaniem,

oraz rozwijając $\sin\left(\frac{\omega T_2}{2}\right)$ i $\sin\left(\frac{\omega T_1}{2}\right)$ w szereg Taylora z dokładnością do pierwszego wyrazu, równanie (13) przybiera postać:

$$\frac{A_L}{A_H} = \frac{T_2}{T_1} \left| \frac{\sin(\vartheta + \Delta\vartheta)}{\sin\vartheta} \right| = \frac{T_2}{T_1} \bar{\phi}(\vartheta, \Delta\vartheta), \quad (16)$$

przy czym funkcja $\bar{\phi}(\vartheta, \Delta\vartheta)$ jest funkcją korekcyjną, uwzględniającą sinusoidalny charakter zmian przebiegów napięć $u_L(t)$ i $u_H(t)$. Stąd, na podstawie równań (10) i (11), równanie przetwarzania układu wg rys.2 można opisać zależnością:

$$A_L = 10^{\mp n} N \bar{\phi}(\vartheta, \Delta\vartheta). \quad (17)$$

Nakładając na funkcję $\bar{\phi}(\vartheta, \Delta\vartheta)$ warunek, by

$$\bar{\phi}(\vartheta, \Delta\vartheta) \leq 1 + \varepsilon, \quad (18)$$

gdzie: ε - jest z góry zadany błąd wyznaczania wartości amplitudy A_L , uzyskuje się w efekcie równanie trygonometryczne:

$$\sin(\vartheta, \Delta\vartheta) \leq (1 + \varepsilon) \sin \vartheta, \quad (19)$$

którego przybliżonym rozwiązaniem jest:

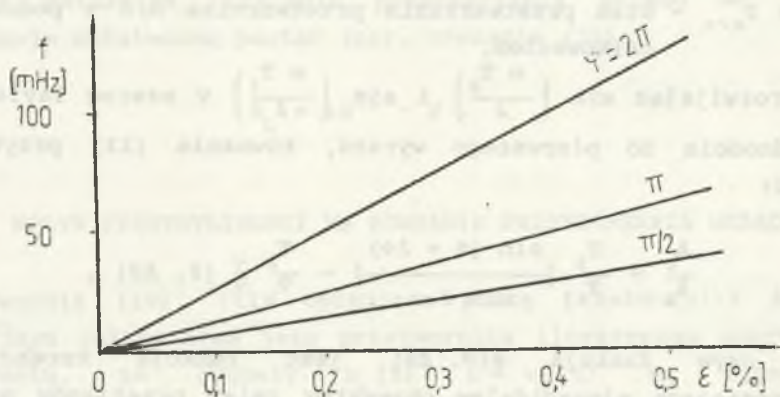
$$0 \leq \Delta V \leq \varepsilon V, \quad (20)$$

a stąd, po uwzględnieniu wzorów (14) i (15):

$$0 \leq f \leq \frac{\varepsilon \varphi}{T_{A/C} - 2 \varepsilon t - \varepsilon T_1}, \quad (21)$$

przy czym: $t \in < 0; \frac{1}{f} >$ i $\varphi \in (0 \text{ i } 2\pi >$.

Zależność (21) dla wybranych wartości błędów ε i kątów fazowych φ przedstawiono na rys.3.



Rys.3. Zależność częstotliwości f sygnału o mierzonej amplitudzie A_L w funkcji zadanego, maksymalnego błędzi pomiaru amplitudy ε

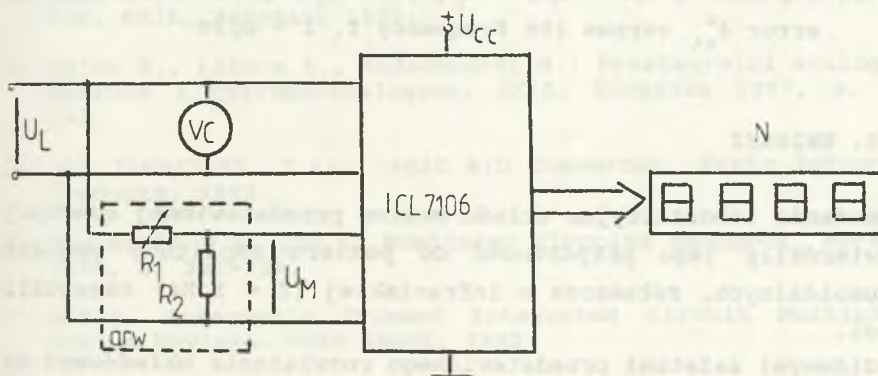
Fig.3. Dependence of frequency f measured amplitude signal A_L versus caused, maximal amplitude measurement error ε

Z rys.3 wynika, że dla zadanych parametrów przetwornika ($T_{A/C}$, T_1) i przyjętego maksymalnego (dla $t=0$ - por. równanie (21)) błędzi pomiaru ε amplitudy A_L sygnału, zakres możliwych do przetworzenia częstotliwości f tych sygnałów ulega proporcjo-

nalnemu rozszerzeniu w miarę wzrostu błędu pomiaru ϵ i osiąga wartość największą dla $\varphi = 2\pi$. Dalsze zmniejszanie wartości kąta fazowego φ powoduje odpowiednie, w przybliżeniu proporcjonalne, zmniejszanie się zakresu przetwarzanych częstotliwości f układu.

4. WYNIKI BADAŃ

Celem weryfikacji prawidłowości rozważań prowadzonych w pkt. 2 i 3 niniejszego artykułu, zbudowano układ pomiarowy wg koncepcji podanej na rys.2, wykorzystując jako przetwornik ilorazowy - przetwornik A/C z podwójnym całkowaniem firmy Intersil typu ICL 7106 [4], [5], modelując układ ARW przy pomocy dzielnika napięcia złożonego z dwóch rezystorów R_1 i R_2 , przy czym $u_M(t) = \frac{R_2}{R_1 + R_2} u_L(t)$ (rys.4).

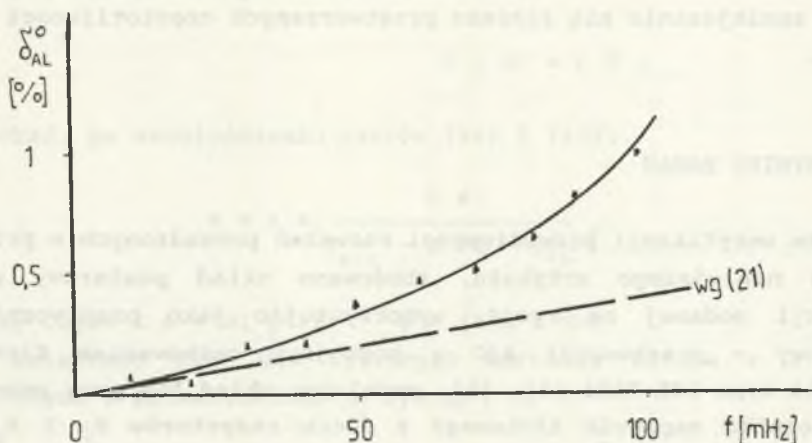


Rys.4. Schemat połączeń realizacji układu wg rys.2 na bazie ICL 7106

Fig.4. Schematic diagram of circuit realization according to Fig.2 based on ICL 7106

Błąd δ_{AL}° pomiaru amplitudy A_L sygnału $u_L(t)$ wyznaczono porównując wskazanie N układu ICL 7106 z wartością wskazywaną

przez woltomierz cyfrowy VC dla sygnału postaci $u_L(t) = A_L \sin \omega t$. Odpowiednią charakterystykę zamieszczono na rys.5.



Rys.5. Zależność błędu pomiaru δ_{AL}^0 sygnału $u_L(t) = A_L \sin \omega t'$ w funkcji jego częstotliwości f , $f = \frac{\omega}{2\pi}$

Fig.5. Dependence of signal $u_L(t) = A_L \sin \omega t'$ measurement error δ_{AL}^0 versus its frequency f , $f = \omega/2\pi$

5. WNIOSKI

Badania laboratoryjne układu według przedstawionej koncepcji potwierdziły jego przydatność do pomiaru amplitudy sygnałów sinusoidalnych, zwłaszcza o infraniskiej ($f < 1$ Hz) częstotliwości.

Głównymi zaletami przedstawionego rozwiązania układowego są:

- możliwość dokonywania pomiarów w czasie równym czasowi przetwarzania $T_{A/C}$ przetwornika ICL 7106, co oznacza, że do uzyskania wyniku pomiaru amplitudy sygnału A_L , zwłaszcza o infraniskiej częstotliwości, nie trzeba oczekiwać jednego lub kilku okresów mierzonego sygnału, co występuje przy zastosowaniu innych metod przetwarzania,
- liniowość i bezpośredni odczyt mierzonej amplitudy A_L sygnału, zwłaszcza o infraniskiej częstotliwości.

Podstawową wadą, ograniczającą zastosowanie przetwornika w szerszym zakresie częstotliwości sygnału, jest konieczność spełnienia na bieżąco równości (6) (lub w szczególności - (12)). Wydaje się, że tę wadę można będzie wyeliminować dzięki implementacji dwóch dodatkowych układów próbkująco-pamiętających (S & H) załączanych w jednakowych chwilach czasowych t , tożsamych z chwilą startu przetwornika ilorazowego. Można pokazać, że wówczas równanie przetwarzania (6) daje się sprowadzić do postaci określonej wzorami (10) i (11).

LITERATURA

1. Szadkowski B.: Pomiary immitancji dielektryków w zakresie infraniskich częstotliwości. Raport z pracy BK-323/RE-2/91, Instytut Metrologii i Automatyki Elektrotechnicznej, Politechnika Śląska, grudzień 1991.
2. Wiszniewski A.: Algorytmy pomiarów cyfrowych w automatyce elektroenergetycznej. WNT, Warszawa 1990, s. 61-78.
3. Oppenheim A.V., Schafer R.W.: Cyfrowe przetwarzanie sygnałów. WKiŁ, Warszawa 1979.
4. Kulka Z., Libura A., Nadachowski M.: Przetworniki analogowo-cyfrowe i cyfrowo-analogowe. WKiŁ, Warszawa 1987, s. 227-232.
5. ICL 7106/7107. 3 1/2 Digit A/D Converter. Maxim Integrated Products, 1992.
6. Sheingold D.H. (Ed.): Nonlinear Circuits Handbook, Norwood, 1976, s. 281-336.
7. AD532. Internally Trimmed Integrated Circuit Multiplier. Analog Devices. Data Sheet. 1992.

Recenzent: prof. dr hab. inż. Zygmunt Kuśmierk

Wpłynęło do Redakcji 15 marca 1994

Abstract

The paper presents the idea of sinusoidal signal amplitude measurement based on the divider. The output signal $w(t)$ of a divider is defined by the relation (1) $w(t) = k \frac{u_L(t)}{u_H(t)}$. To secure the constant amplitude signal value $u_H(t)$, the direct reading possibility of a measured amplitude signal $u_L(t)$ is obtained, in accordance with formula (2). In the paper as the divider used the A/D converter with double integration like ICL 7106 of Intersil. The converter equation is generally described by dependence (6), which in spectacular case can be lead to a form by formula (16). The equation (16) is satisfied with some error ϵ , dependent on the frequency f of a measured signal (see Fig.3). In order to confirm the suitability of proposed circuit to work in ultra-low frequency range ($f < 1$ Hz) the model as on Fig.4 have been constructed. The results of models investigation are placed on Fig.5. The further, possible circuits modifications, limited the error ϵ of amplitude signal measurement are indicated.