ZESZYTY NAUKOWE POLITECHNIKI ŚLĄSKIEJ 1996
Seria: ELEKTRYKA z.147 Nr kol.1319

Marian HYLA
Marcin KASPRZAK
Kazimierz GIERLOTKA
Tadeusz RODACKI

MIKROPROCESOROWY REGULATOR WSPÓŁBIEŻNOŚCI NAPĘDÓW - REALIZACJA PRAKTYCZNA

Streszczenie. Artykuł zawiera opis cyfrowego regulatora współbieżności napędów z mikrokontrolerem jednoukładowym Intel 80C51GB. Przedstawiono strukturę układu regulacji oraz wymagania dotyczące regulatora. Omówiono realizację sprzętową i programową. Współdziałanie regulatora z napędami przemysłowej taśmy montażowej zobrazowano oscylogramami oraz omówiono powstałe problemy i sposób ich rozwiązania. Wnioski zawierają najistotniejsze wskazówki projektowe.

THE MICROPROCESOR DRIVE'S CONCURRENCY CONTROLLER - PRACTICAL REALIZATION

Summary. The description of the digital drive's concurrency controller based on single-chip microcontroller Intel 80C51GB the article consists. The structure of control system and requirements regarded to controller have been presented. The hardware and software realization have been discused. The Controller and the industrial assembly belt co-operation have been depicted on oscillograms, problems and its solve means have been discused. Conclusions include some important design instructions.

1. WPROWADZENIE

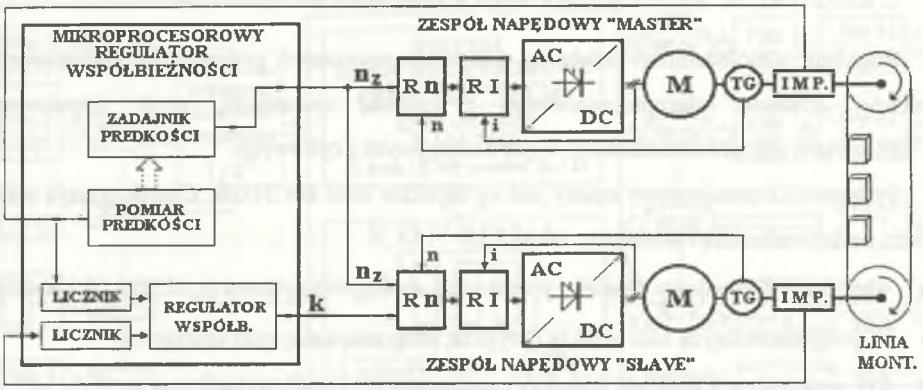
W Zakładzie Napędu Elektrycznego i Energoelektroniki IETiP prowadzone są prace związane z wykorzystaniem mikrokontrolerów jednoukładowych do sterowania urządzeń energoelektronicznych i układów napędowych. Opracowano między innymi cyfrowy regulator uniwersalny (ciśnienia, poziomu cieczy...) [1] sterownik prostownika trójfazowego [2], sterownik trójfazowego falownika napięcia (MSI) [3], sterownik falownika prądu dla napędów z silnikiem asynchronicznym [4] oraz sterowniki tranzystorowych przekształtników DC/DC. Część tych układów [1, 3] z dużym powodzeniem wdrożono do produkcji seryjnej.

Regulator współbieżności napędów zaprojektowano i wykonano na specjalne zamówienie, przy następujących zasadniczych wymaganiach technicznych:

- utrzymywanie współbieżności silników napędowych taśmy montażowej o długości kilkudziesięciu metrów, łagodny rozruch,
- wysoka niezawodność i odporność na zakłócenia *(EMI)*,
- zapewnienie ciągłego pomiaru *(on line)* niewspółbieżności napędów,
- wykrywanie zwiększonych oporów ruchu i zacięć linii z jednoczesną sygnalizacją ostrzegawczą i samoczynnym awaryjnym zatrzymaniem.

W celu realizacji przedstawionych wymagań wybrano, sprawdzony we wcześniejszych pracach wdrożeniowych, system z mikrokontrolerem jednoukładowym Intel 80C51GB. Zastosowanie powyższego kontrolera pozwoliło spełnić wymagania odnośnie do niezawodności, funkcjonalności oraz ceny regulatora.

Na rysunku 1 przedstawiono schemat układu napędowego z cyfrowym regulatorem współbieżności. Taśma montażowa o długości kilkudziesięciu metrów napędzana jest w dwóch przeciwległych końcach silnikami prądu stałego o mocy około 4 kW. Przeniesienie napędu odbywa się za pomocą wielostopniowej przekładni zębatej współpracującej z ogniwami łańcucha ciągnącego. Prędkość lini wynosi ok. 2 m/s. Silniki zasilane są z tyrystorowych przekształtników typu SIMOREG firmy Siemens. Każdy z napędów (*MASTER i SLAVE*) pracuje z zewnętrzną pętlą prędkościowego sprzężenia zwrotnego z tachoprądnic *TG* oraz z wewnętrzną pętlą prądowego sprzężenia zwrotnego. Dla regulatora współbieżności dostępne są sygnały z przetworników obrotowo-impusowych *IMP* zamontowanych na wałach obu silników.



Rys. 1. Schemat blokowy układu napędowego z regulatorem współbieżności

Fig. 1. Block diagram of drive system with digital concurrency controller

Zadaniem regulatora współbieżności jest takie sterowanie prędkością napędów MASTER i SLAVE, aby droga kątowa przebyta przez oba silniki od chwili synchronizacji była jednakowa.

Przy założeniu bezpoślizgowych przekładni oraz identyczności wszystkich ogniw łańcucha ciągnącego, taki układ regulacji powinien zapewnić jego równomierny rozkład na całej długości.

Regulator zadaje identyczną prędkość $\mathbf{n_z}$ (zadaną) dla obu napędów. Droga kątowa wykonana przez oba silniki określana jest na podstawie zliczania impulsów z przetworników obrotowo-impulsowych. Na tej podstawie obliczana jest również prędkość napędów. Porównując przebytą drogę kątową przez napędy MASTER i SLAVE regulator wypracowuje sygnał korekcyjny prędkości zadanej **k** dla napędu SLAVE, utrzymując błąd drogi (niewspółbieżność napędów) na wartości równej zero.

Dodatkowe, istotne wymagania stawiane układowi regulacji to:

- możliwość przełączenia w tryb pracy ręcznej (np. w wypadku awarii regulatora),
- cyfrowy pomiar prędkości linii,
- możliwość synchronizacji punktu zerowej niewspółbieżności napędów,
- możliwość wprowadzania maksymalnej dopuszczalnej niewspółbieżności dla celów sygnalizacji stanów awaryjnych,
- zapamiętanie i odtworzenie niewspółbieżności napędów oraz parametrów nastawianych po przerwach produkcyjnych i wyłączeniu zasilania regulatora.

2. REALIZACJA REGULATORA WSPÓŁBIEŻNOŚCI

Regulator współbieżności składa się z trzech separowanych galwanicznie podstawowych bloków: systemu mikroprocesorowego z konsolą operatorską, wejść impulsowych i formowania sygnału oraz układów wyjść analogowych i cyfrowych.

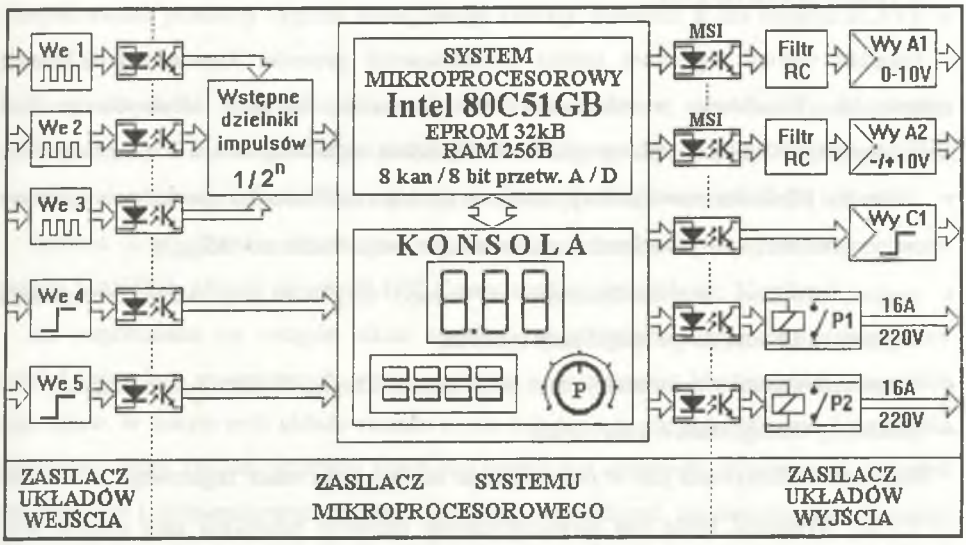
System mikroprocesorowy oparty jest na układzie Intel 80C51GB. Charakteryzuje się on dużą funkcjonalnością i posiada m. in. [6,7,8]:

- wbudowny 8-kanałowy 8-bitowy przetwornik analogowo-cyfrowy (t_p=208μs / 8 kanałów),
- 48 programowalnych linii wejścia - wyjścia, programowalny port szeregowy,
- trzy wewnętrzne 16-bitowe liczniki - czasomierze o czterech trybach pracy,
- dwa zespoły liczników programowalnych PCA *(Programmable Counter Arrays)* a w tym: zespół szybkich wyjść cyfrowych, modulator szerokości impulsów, układ ponownego startu *(watchdog timer)*,
- możliwość współpracy z zewnętrzną pamięcią programu o pojemności do 521 kB,
- 256 bajtów wewnętrznej pamięci RAM; 15 źródeł przerwań (wewnętrznych i zewnętrznych),
- możliwość pracy z rezonatorem 16 MHz,
- obszerną listę instrukcji arytmetyczno-logicznych łącznie z mnożeniem i dzieleniem stałoprzecinkowym liczb ośmiobitowych.

W systemie regulatora procesor współpracuje z pamięcią programu EPROM 32kB oraz pamięcią EEPROM dla parametrów regulacji i błędu niewspółbieżności. Konsola operatora zawiera klawiaturę, wyświetlacze, potencjometr nastawczy i wskaźniki sygnalizacyjne.

System μP separowany jest od zewnętrznych układów Wejścia-Wyjścia łączami transoptorowymi. Zapewnia to wysoką odporność układu na zakłócenia zwiększając jednocześnie jego niezawodność.

Układy wejść impulsowych *We1-We3* przystosowane są do współpracy z przetwornikami obrotowo-impulsowymi *IMP*. Każdy z torów wejściowych zawiera filtr przeciwzakłóceniowy, ogranicznik napięcia wejściowego oraz układ formowania impulsów z komparatorem o kilkuwoltowej histerezie. Łączem transoptorowym sygnał podawany jest do układu dzielników impulsów systemu μP. Odkłócenie i prawidłowa detekcja sygnałów impulsowych decydują o poprawności funkcjonowania układu regulacji. Jest to szczególnie istotne przy znacznych odległościach transmisji sygnału w obrębie silnych zakłóceń elektrycznych.



Rys. 2. Schemat blokowy cyfrowego regulatora współbieżności

Fig. 2. Block diagram of digital concurrency controller

Taka sytuacja wystąpiła w omawianym układzie - zastosowanie przewodów z uziemionymi ekranami oraz poprawnie zaprojektowanego układu wejścia okazało się skuteczne. Alternatywnym rozwiązaniem było stosowanie łączy światłowodowych. Wejścia cyfrowe *We4-We5* współpracują z układem sterowania taśmy montażowej.

Wartości prędkości zadanej i korekcji przesyłane są z poziomu systemu μP łączem transoptorowym z wykorzystaniem techniki modulacji szerokości impulsów (PWM 11 kHz, rozdzielczość 1/256). Stała czasowa filtrów dolnoprzepustowych $T_F=1ms$. Sygnał prędkości zadanej $\mathbf{n_Z}$ *(Wy A1)* wynosi 0-10 V, a sygnał korekty **k** *(Wy A2)* wynosi -10 do +10 V.

Dwustanowe wyjście cyfrowe *Wy C1* współpracuje z układem sterowania taśmy. Przekaźniki *P1* i *P2* służą do sygnalizacji awarii i sterowania urządzeniami zewnętrznymi.

Regulator wymaga trzech oddzielnych, separowanych galwanicznie napięć zasilania. Zastosowano zasilacze z przetwornicą wysokiej częstotliwości i transformatorem o małych pojemnościach międzyuzwojeniowych. Zapewniają one wysoką odporność na zakłócenia sieciowe.

3. OPROGRAMOWANIE

Program obsługi regulatora oprócz standardowych procedur komunikacji z konsolą operatorską (klawiatura, wyświetlacze) oraz konwersją wartości binarnych na kod BCD zawiera procedury charakterystyczne dla regulatora współbieżności, a między innymi:

- pomiaru prędkości rzeczywistej taśmy oraz niewspółbieżności (wskazanie cyfrowe w centymetrach lub procentach dopuszczalnej niewspółbieżności ΔS_{max}),
- zapisu aktualnej niewspółbieżności do pamięci EEPROM przy każdym zatrzymaniu napędów oraz odczytu po inicjalizacji systemu,
- ustawienia punktu synchronizacji oraz Samoczynnej Korekcji Punktu Synchronizacji,
- procedury obsługi stanów awaryjnych.

Regulacja wykonywana jest w podprogramie obsługi przerwania zegarowego z okresem $t_i = 15$ ms. Sygnałem błędu jest niewspółbieżność napędów rozumiana jako różnica dróg kątowych silnika MASER i SLAVE ($\Delta S = S_m - S_S$). W celu uniknięcia obliczeń na liczbach kilkubajtowych i zmniejszenia pojemności liczników drogi, błąd drogi obliczany jest jako suma błędów z przedziałów czasu t_i.

$$\Delta S_n = S_{Mn} - S_{Sn} = \sum_{i=1}^{n}(S_{Mi} - S_{Si}) \tag{1}$$

Zastosowano algorytm regulacji typu PI z nieliniową częścią proporcjonalną P oraz dwustrefową częścią całkującą I. Ośmiobitowa wartość korekcji **k**, wyliczona w każdym kroku regulacji, jest wpisywana do bufora modulatora szerokości impulsów (PWM). Synchronizacja odbywa się przez wpisanie wartości zero do bufora błędu drogi ΔS. Korekcja punktu synchronizacji jest wpisaniem liczby różnej od zera - wartość jej odpowiada drodze liniowej (np. w cm), o którą ma zostać "naciągnięty lub zluzowany" łańcuch ciągnący taśmy montażowej.

4. PRÓBY RUCHOWE I WYNIKI POMIARÓW

Ze względów ekonomicznych (przerwy produkcyjne), wstępne testy regulatora przeprowadzono na modelu napędu wykorzystującym przetworniki napięcie/częstotliwość. Nastawy regulatorów zweryfikowano doświadczalnie w trakcie prac rozruchowych, bezpośrednio na obiekcie. Regulator utrzymywał współbieżność napędów MASTER i SLAVE.

Zarejestrowano przebiegi sygnału analogowego korekty prędkości **k** dla napędu SLAVE w stanach zaburzeniowych.

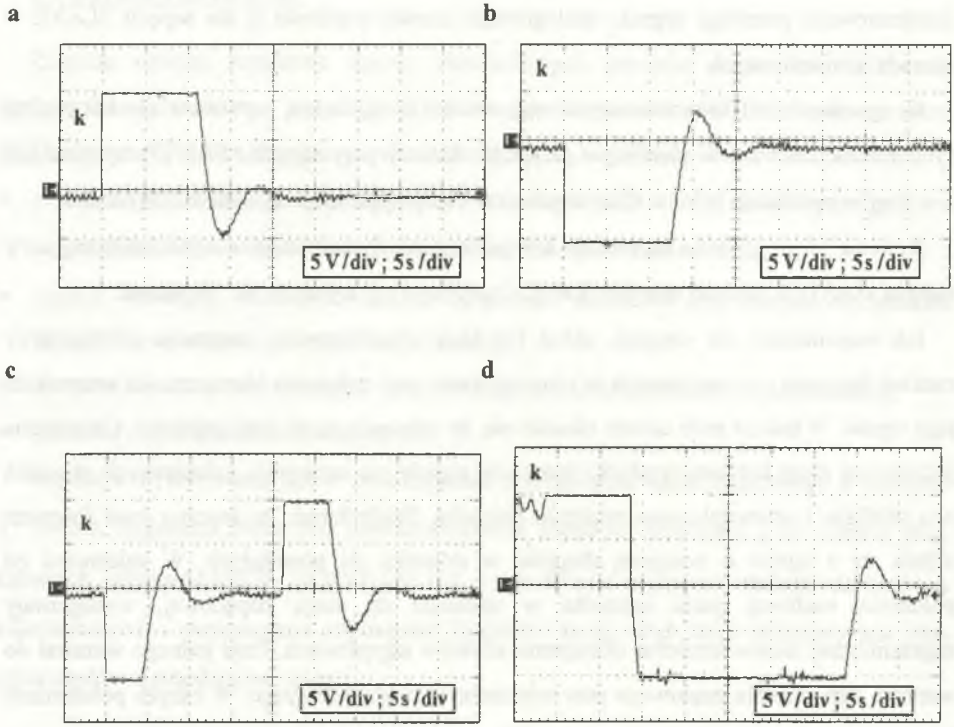
Na rysunkach 3a i 3b przedstawiono odpowiedzi **k** regulatora, wywołane korektą punktu synchronizacji o 5 cm. W pierwszym przypadku łańcuch przy napędzie *SLAVE* przyspieszono, a w drugim opóźniono o 5 cm. Czas regulacji w obu przypadkach wynosił ok. 20 sekund.

Rysunek 3c przedstawia odpowiedź **k** regulatora na dwusekundowe wyłaczenia: najpierw napędu MASTER, później napędu *SLAVE*. Czasy regulacji wynosiły ok. 10 sekund.

Jak wspomniano na wstępie, układ regulacji współbieżności zapewnia równomierny rozkład łańcucha i powstających w nim naprężeń przy założeniu identyczności wszystkich jego ogniw. W trakcie prób układu okazało się, że założenie to nie jest spełnione. Utrzymanie jednakowej drogi kątowej przebytej przez oba napędy nie zapewniło jednakowych obciążeń obu silników i równomiernego rozkładu łańcucha. Stwierdzono, że znaczny jego fragment składa się z ogniw o mniejszej długości w stosunku do pozostałych. W zależności od położenia wadliwej partii łańcucha w stosunku do stacji napędowej, występowały naprzemienne, nierównomierne obciążenia silników napędowych. Prąd jednego wzrastał do wartości ograniczenia prądowego przy minimalnym prądzie drugiego. W innych położeniach łańcucha silniki obciążały się równomiernie.

Aby wyeliminować stany, w których jeden z silników przejmuje całe obciążenie taśmy (nieprawidłowy rozkład naprężeń w łańcuchu), wprowadzono do oprogramowania regulatora funkcję Samoczynnej Korekcji Punktu Synchronizacji. Wejście jednego z silników w strefę ograniczenia prądowego, ogranicza jego moment napędowy. Powoduje to rozsynchronizowanie napędów (ΔS różne od zera) i "nasycenie" części całkującej regulatora współbieżności. Jest to sygnałem do przeprowadzenia korekcji punktu synchronizacji o wartość zapewniającą równomierny naciąg łańcucha. Przez cały czas kontrolowana jest wartość niewspółbieżności względem pierwotnego punktu synchronizacji.

Na rysunku 3d przedstawiono przebiegi sygnału **k** przy samoczynnej korekcji. W celu uniknięcia przypadkowych zadziałań, zastosowano 10-sekundową zwłokę od chwili nasycenia integratora. Korekta synchronizacji wynosiła 12 cm i była dobrana doświadczalnie. Czas regulacji wyniósł około 30 sekund.



Rys. 3. Oscylogramy sygnału korekty prędkości **k** w stanach nieustalonych

Fig. 3. Transient states oscyllograms of the speed correction signal **k**

5. WNIOSKI

Na podstawie wcześniejszych doświadczeń z mikroprocesorowymi układami regulacji oraz prób ruchowych regulatora współbieżności sformułowano następujące wnioski:

- Jeśli to możliwe, należy stosować separację galwaniczną systemu mikroprocesorowego od pozostałej części układu sterowania. Zapewnia to odporność układu na zakłócenia zwiększając jego niezawodność. Zastosowanie zasilaczy z przetwornicą wysokiej częstotliwości i transformatorem o małych pojemnościach międzyuzwojeniowych wydaje się być konieczne.
- Aby zapewnić poprawną pracę regulatora, w przypadku występowania silnych zakłóceń sygnału z przetworników obrotowo-impulsowych, należy rozważyć możliwość zastosowania łączy światłowodowych.

- Jak wynika z treści artykułu, utrzymywanie współbieżności nie zawsze prowadzi do poprawnego funkcjonowania układu napędowego. Alternatywnym rozwiązaniem jest zastosowanie dodatkowych sprzężeń zwrotnych od prądów silników, co dodatkowo skomplikowałoby układ regulacji.
- Pomiary wykazały, że Automatyczna Korekta Synchronizacji zapewnia poprawną pracę układu. Wartość koniecznej poprawki jest zależna od nastawy ograniczeń prądowych silników. Niżej ustawionym ograniczeniom odpowiadają mniejsze nierównomierności naprężeń łańcucha i mniejsza wartość wprowadzanej korekty. Korekta jest natomiast wykonywana częściej.
- Prędkość taśmy w przedstawionym układzie zadawana jest sygnałem n_Z. W celu zapewnienia dokładnej prędkości linii, możliwe jest wprowadzenie dodatkowej pętli prędkościowego sprzężenia zwrotnego (rys.1., strzałka przerywana). Taki nadrzędny regulator prędkości powinien być bardzo wolny i działać jedynie korekcyjnie na zadajnik prędkości.
- Wprowadzenie rozruchu z nastawialną stromością narastania prędkości zadanej n_Z zmniejszyło możliwość zerwania łańcucha ciągnącego.

LITERATURA

1. Kasprzak M., Biskup T.: Uniwersalny regulator cyfrowy wielkości wolnozmiennych do współpracy z falownikami napięcia i prądu. V Sympozjum Podstawowe Problemy Energoelektroniki, Gliwice-Ustroń 15-18.03.1993, materiały konferencyjne str. 494-501.
2. Kaczmarczyk Z., Biskup T.: Sterownik prostownika z mikrokontrolerem Intel 80C51GB. Przegląd Elektrotechniczny 1994, z.7.
3. Biskup T.: Zastosowanie mikrokontrolera Intel 80C196KC do sterowania falownikiem napięcia 80 kVA. Nowoczesne metody sterowania w energoelektronice i napędzie elektrycznym, Łódź-Dobieszków 8-10.12.1993, materiały konferencyjne s. 52-58.
4. Nowak A.: Mikroprocesorowy sterownik falownika prądu z diodami odcinającymi do zasilania silnika asynchronicznego. Praca dyplomowa magisterska, Gliwice 1994.
5. Gierlotka K., Biskup T.: Application of the Load Speed Observer in the Control System of the Drive with Elastic Joint, International Conference on Electrical Drives and Power Electronics, EDPE'94, The High Tatras, Slovakia, 18-20.10.1994, s.465-470.

6. INTEL: 8 bit embedded controller handbook. 1991
7. INTEL: Embedded controler aplications handbook. 1991
8. Rydzewski A.: Mikrokomputery jednoukładowe MCS-51. WNT, Warszawa 1992
9. WÓJCIAK A.: Mikroprocesory w układach przekształtnikowych. WNT, Warszawa 1992

Recenzent: dr hab. inż. Maciej Tondos

Wpłynęło do Redakcji dnia 15 lipca 1995 r.

Abstract

Digital concurrency controller of two drives of the assembly belt is presented in the paper. The controller ought comply with the next main operational requirements:

- concurency and soft start of the two motors driving the assembly belt several hundred meters long,
- high reliability and electromagnetic interference insensitivity,
- concurency measurement on line,
- detection and signalling of the excessive frictional drags and jamming of the assembly belt,
- automatic emergency stoppage of the belt.

Microcontroller Intel 80C51GB has been applied in the concurrency controller. The drive system is presented in Fig. 1. Two dc motors, are fed from thyristor converters. The control system of each drive (MASTER and SLAVE) contain the inner loop of the current control and the outer loop of the speed control. Signals from the rotary-impulse converters are connected to input of the microprocessor based concurrency controller. The two output signals of the concurrency controller are:

- speed reference n_z for both drives,
- speed correction k for SLAVE drive, ensuring concurrency of the both motors.

The block diagram of the concurrency controller is presented in Fig. 2. The microprocessor unit contain Intel 80C51GB microcontroller with 256 B RAM memory and 32 kB EPROM memory. All inputs and outputs of the controller are separated with the transoptors. All inputs contain filters, voltage limiters and systems of impulse shaping with comparators. Output signals (speed reference n_z and speed correction k) are sent to analogue devices by pulse width

modulation (PWM) unit of the microcontroller. It is used proportional and digital (PI) algorithm of the concurrency control.

Results of the test of the assembly belt working with presented concurrency controller, measured in disturbance states of the drive, are presented in Fig. 3. In all tests the currency controller gave the zero value of the steady state error of the motors inconcurrency.