2 1974

P. 2229 944

prace Instytutu Maszyn Matematycznych

rok XVI



2 1974

P. 2229 74

prace

Instytutu Maszyn Matematycznych

Tadeusz SINKIEWICZ

MODELE EKSTREMAINE ELEMENTÓW PRZEŁĄCZAJACYCH I ICH ZASTOSOWANIE DO MODELOWANIA DYNAMIKI SIECI PRZEŁĄCZAJĄCYCH

Praca doktorska napisana pod kierunkiem doc. Romualda Marczyńskiego

(Inferner abor) ARMEND'S READY, INCINE LECTION (INCINCTA Later of and

Rok XVI

Warszawa 1974

Copyright © 1974 - by Instytut Maszyn Matematycznych Poland Wszelkie prawa zastrzeżone

Komitet Redakcyjny

Bartłomiej GŁOWACKI, Andrzej KOJEMSKI, Roman KULESZA (red. naczelny) Włodzimierz MARDAL (z-ca red. naczelnego), Jan RELUGA

> Sekretarz Redakcji: Romana NITKOWSKA Redaktor Techniczny: Maria KOZŁOWSKA

Adres Redakcji: Instytut Maszyn Matematycznych Branżowy Ośrodek INTE Warszawa, ul. Krzywickiego 34 tel. 21-84-41 w. 431

Druk IMM z. 44/75 n. 400 egz. pap. piśm. kl. III g. 70. G P-II-1435/68

681.322.004.141 681.325.65.001.57.001.13

Prace IMM Zeszyt 2 ⓒ 1974.11

> MODELE EKSTREMAINE ELEMENTÓW PRZEŁĄCZAJĄCYCH I ICH ZASTOSOWANIE DO MODELOWANIA DYNAMIKI SIECI PRZEŁĄCZAJĄCYCH

> > Tadeusz SINKIEWICZ Prace złożono 24.05.1974

Omówiono obecnie stosowane modele elementów przełączających oraz metody analizy i modelowania dynamiki sieci przełączających.

Podano modele ekstremalne elementów sieci przełączających, uwzględniające zarówno funkcyjne jak i inercyjne własności bezstykowych elementów sieci przełączających w powiązaniu z fizycznymi parametrami pracy tych sieci. Określono zasady konstruowania modeli sieci przełączających oraz podano algorytm modelowania. Wprowadzono algebrę pięcioelementową, pozwalającą opisać procesy przełączania sieci. Na podstawie podanego modelu i wprowadzonej algebry skonstruowano automaty pozwalające w sposób wygodny modelować dynamikę przełączania sieci za pomocą EMC.

Zamieszczono przykłady programów (w języku Algol) i wyniki modelowania typowych sieci przełączających zrealizowanych w półprzewodnikowej technice statycznej.

Spis treści

1. WSTEP

- 1.1. Wprowadzenie
- 1.2. Sformulowanie problemu i szkic jego rozwiązania

| 2. | OBECNY STAN BADAŃ |
|--------|--|
| 2.1. | Modele elementów sieci przełączających |
| 2.2. | Dynamika sieci przełączających |
| 2.3. | Modelowanie urządzeń cyfrowych |
| 2.4. | Modelowanie dynamiki sieci przełączających |
| | |
| 3. | ELEMENTY SIECI PRZEŁĄCZAJĄCYCH I ICH MODELE |
| 3.1. | Przyjęte definicje |
| 3.2. | Proces przełączania i parametry pracy |
| 3.3. | Klasa rozpatrywanych elementów i ich parametry |
| 3.4. | Statyczne parametry przelączania |
| 3.5. | Modele ekstremalne |
| 3.5.1. | Model elementów przełączających |
| 3.5.2. | Liniowe elementy ekstremalne |
| 3.5.3. | Przedziały czasowe nieokreślonych wartości zmiennych |
| 3.5.4. | Przedziały stałych wartości zmiennych i chwile graniczne |
| 3.5.5. | Wymierne elementy ekstremalne |
| 3.5.6. | Ekwiwalentna transformacja liniowa |
| 3.5.7. | Przełączanie częściowe |
| 3.5.8. | Model elementów łączących |
| 3.5.9. | Ocena własności modeli ekstremalnych |
| 4. | DYNAMIKA SIECI PRZEŁĄCZAJĄCYCH |
| 4.1. | Wymagania realizacyjne i definicje |
| 4.2. | Ryzyka i wyścigi w sieciach asynchronicznych |
| 4.3. | Próbkowanie sieci przy pełnym przełączaniu elementów |
| 4.4. | Próbkowanie sieci przy częściowym przelączaniu elementów |
| | Losda drygwygi siswwoisius lings i (for |
| 5. | MODELOWE SIECI PRZEŁĄCZAJĄCE |
| 5.1. | Definicje i oznaczenia |
| 5.2. | Algebry automatów M |
| 5.3. | Automaty L |
| 5.4. | Automaty W |
| 5.5. | Automaty D |
| 5.6. | Programowanie automatów M |
| 5.7. | Przykłady zastosowań |
| 6. | PODSUMOWANIE |

7. DODATKI

D.1. Tablica reprezentantów zmiennych

D.2. Ekstremalne parametry przełączania elementu NAND

D.3. Modelowanie w systemie projektowania wspomaganym maszyną

D.4. Wybrane tabulogramy

8. WYKAZ PODSTAWOWYCH OZNACZEŃ

9. CYTOWANA BIBLIOGRAFIA

1. WSTEP

1.1. Wprowadzenie

W ostatnich latach obserwuje się szybki rozwój metod i środków automatyzacji projektowania i wytwarzania urządzeń cyfrowych. Jedną z podstawowych przyczyn burzliwego rozwoju tych metod była konieczność budowy w możliwie krótkim czasie dużych systemów cyfrowych, które w wielu przypadkach warunkowały powodzenie prestiżowych przedsięwzięć na skalę państwową. Sytuacja taka wystąpiła np. w USA po podjęciu decyzji budowy systemu obrony przeciwrakietowej, a w innym przypadku decydowała o szybkości realizacji programu lotów kosmicznych [52]. Rozwój środków automatycznego projektowania ma również podłoże ekonomiczne i stanowi istotny atut w walce konkurencyjnej firm produkujących urządzenia cyfrowe. Wobec szybkiego rozwoju przemysłu elektronicznego w PRL obserwuje się wzrost zainteresowania tymi zagadnieniami w kraju.

Charakterystyczną cechą współczesnych tendencji konstrukcyjnych w dziedzinie urządzeń (systemów) cyfrowych jest dążenie do ich miniaturyzacji osiąganej drogą wprowadzania modułów o coraz większym stopniu integracji. Obecna praktyka projektowania takich modułów [71] wymaga rozwiązywania zagadnień syntezy dla sieci przełączających o wielkościach rzędu 200-300 zmiennych wejściowych, 200-300 funkcji (wyjść) i 1000-1500 zestawów zmiennych, dla których funkcja jest określona. Podane wielkości winny być uwzględnione w opracowywanych metodach projektowania. Ponadto metody projektowania powinny być przydatne dla szerokiej klasy elementów, uwzględniać ograniczenia wynikające z realizacji fizycznej urządzenia i zapewniać możliwość optymalizacji rozwiązań przy różnych kryteriach. Należy stwierdzić, iż do chwili obecnej nie opracowano wydajnych metod syntezy spełniających powyższe wymagania, wobec czego do uzyskania efektywnych i nadających się do realizacji technicznej sieci przełączających, w praktyce konstrukcyjnej trzeba korzystać z różnorodnych kombinacji metod analizy, aproksymacji i heurystyki. Duża pracochłonność związana z problemami projektowania praktycznie wyklucza możliwość ich sensownego ręcznego rozwiązywania, co stanowi istotny czynnik stymulujący rozwój metod projektowania automatycznego.

Formalne metody syntezy mogą być zastosowane tylko przy określonej idealizacji parametrów elementów sieci przełączających. W przypadkach kiedy idealizacja ta nie może być przyjęta, lub kiedy zasady projektowania nie mogą być podane explicite, projektowanie prowadzone jest metodami intuicyjnymi, co stwarza potrzebę późniejszego dokładnego sprawdzenia otrzymanego w ten sposób projektu. W pierwszej kolejności należy sprawdzić zgodność działania sieci z zakładanym przy projektowaniu algorytmem przełączania, następnie może być przeprowadzana ocena rozwiązań alternatywnych, optymalizacja projektu pod względem szybkości, niezawodności, ilości sprzętu itp.

Uniwersalnym narzędziem do wykonania tych wszystkich czynności jest modelowanie, które wykazuje swoją przydatność w połączeniu z konwencjonalnymi metodami projektowania i jest nieodzownym składnikiem systemu projektowania automatycznego.

Współczesna technika mikrominiaturyzacji narzuca konieczność szczegółowego i uciążliwego sprawdzania poprawności projektu na każdym etapie jego realizacji, gdyż błąd popełniony na niższym etapie projektowania w przypadku zautomatyzowanej produkcji z reguły nie może być poprawiony na wyższym etapie projektowania i cały cykl projektowania należy powtarzać od

- 6 -

początku. Koszt wyprodukowania modułu w technice wielkiej integracji jest tak duży, iż przed jego wykonaniem konstruktor musi mieć całkowitą pewność co do poprawności projektu. Z tego względu ekonomicznie uzasadnione staje się opracowanie takich metod kontroli poprawności projektu, które praktycznie eliminują możliwość wystąpienia błędów.

Przeprowadzanie optymalizacji projektu, wprowadzanie modyfikacji i uzupełnień wymagają wielokrotnych cykli sprawdzania projektu. Jest to żmudna i uciążliwa "praca kancelaryjna", która przy ręcznej realizacji, według ocen podawanych w literaturze [52], może zajmować 70-90% czasu projektantów, szybko powoduje znęczenie i stanowi główną przyczynę powstawania błędów. Zautomatyzowanie tych czynności za pomocą odpowiednich programów modelujących odciąża projektantów, pozwala na szybkie i poprawne nanoszenie zmian w całej dokumentacji, umożliwia stosowanie najnowszych rozwiązań funkcjenalnych i technik realizacyjnych, co w sumie decyduje o szybszej i tańszej realizacji projektu.

Należy jednak zaznaczyć, iż istniejące metody analizy i modelowania dynamiki sieci przełączających nie zawsze pozwalają zbadać interesujące projektanta własności sieci, co wynika z przyjmowanych w tych metodach uproszczeń i idealizacji parametrów modelowanych elementów. Przykładowo podary, iż idealizacja parametrów czasowych elementów w stosowanych obecnie metodach modelowania sieci przełączających na poziomie elementów nie pozwala w większości przypadków uzyskać odpowiedzi na tak istotne parametry rzeczywistych sieci przełączających jak. czas trwania i rodzaj procesu przejściowego przy przełączaniu sieci lub określić charakter oddziaływania zmiany warunków eksploatacji urządzenia na jego niezawodność dynamiczną.

Wynika to przede wszystkim z faktu, iż modele dynamiki przełączania elementów sieci przełączających konstruowane są z reguły w sposób formalny, nie poparty analizą fizycznych procesów przełączania tych elementów. Prace [15], [74], w których zwrócono uwagę na specyfikę procesów przełączania elementów bezstykowych i oparte na nich metody modelowania nie uwzględniają wielu istotnych własności elementów przełączających, co w rezultacie prowadzi do określania warunków poprawnej pracy sieci ze znaczną redundancją, nie zawsze konieczną w praktycznej realizacji.

Wykrywanie ryzyk w asynchronicznych sieciach przełączających w przeważającej większości zrealizowanych programów modelujących przeprowadzane jest przy zastosowaniu jednostronnie limitowanych modeli opóźnień przełączania elementów, co nie jest równoznaczne z występowaniem wyścigów krytycznych w odpowiednich fizycznych sieciach przełączających. Najdokładniejszy spośród stosowanych model dwustronnie limitowanych opóźnień przełączania w wielu przypadkach również nie jest wystarczający, gdyż nie daje możliwości modelowania procesów częściowego przełączania elementów.

Z przeglądu literatury i oceny metod modelowania sieci przełączających na poziomie elementów wynika, iż opracowane dotychczas metody są mało przydatne do stosowanych obecnie metod projektowania lub dają zbyt pesymistyczną ocenę warunków poprawnej dynamiki przełączania sieci dla aktualnie wykorzystywanych technik realizacyjnych.

W wielu przypadkach projektant pozbawiony jest zatem narzędzia pozwalającego określić rzeczywiste parametry dynamiczne zaprojektowanego urządzenia do chwili jego realizacji i zbadania prototypu.

Taki stan rzeczy zadecydował o podjęciu tematu niniejszej pracy, zawierającej próbę wyjaśnienia szeregu problemów dotychczas nie uwzględnianych przy konstruowaniu modeli elementów przełączających oraz prezentację opracowanych algorytmów i metod modelowania dynamiki sieci przełączających, które pozwoliłyby dokładniej określić charakter procesów przełączania i uzyskać pełne charakterystyki dynamicznych własności sieci na podstawie rzeczywistych parametrów zastosowanych elementów fizycznych.

1.2. Sformulowanie problemu i szkic jego rozwiązania

Zagadnienie, które chcemy rozwiązać polega, ogólnie rzecz biorąc, na znalezieniu metody pozwalającej określić zachowanie sieci przełączającej o znanym stanie wewnętrznym, do której wejść doprowadzane są określone sygnały sterujące. Pod pojęciem zachowania może być rozumiany szeroki krąg zagadnień analizy dynamiki przełączania sieci. W szczególności mogą to być zagadnienia stabilności procesu przełączania, określenie harmonogramu sygnałów wyjściowych lub wyznaczenie minimalnego opóźnienia przełączania sieci.

W pracy rozpatrywane są sieci przełączające wykonane z bezstykowych elementów przełączających typu potencjałowego, o ustalonej topologii i skończonej liczbie wejść i wyjść. Zakłada się, że elementy sieci mają dwa stany stabilne, pracują poprawnie i znane są graniczne wartości ich parametrów przełączania.

Zachowanie sieci przełączającej o \mathcal{M} wejściach i \mathcal{Q} wyjściach określać będziemy poprzez wyznaczenie zbiorów binarnych wartości zmiennych wyjściowych $Y(t_w)$ w kolejnych chwilach $t_w(w = 1, 2, ...)$. Zadaniem naszym jest więc podanie metody znajdowania ciągu

$$Y(t_1), Y(t_2), \dots, Y(t_w), \dots, Y(t_p)$$

gdzie $Y(t_w) = \{y_1(t_w), y_2(t_w), \dots, y_n(t_w)\}, 1 < w \le p,$ dla sieci o znanym stanie wewnętrznym w chwili t

$$Q(t_o) = \left\{ q_1(t_o), q_2(t_o), \dots, q_{\psi}(t_o) \right\}$$

i zadanym ciągu zbiorów wartości binarnych zmiennych wejściowych

$$X(t_{0}), X(t_{1}), \dots, X(t_{w}), \dots, X(t_{p-1}),$$
$$X(t_{w}) = \{x_{1}(t_{w}), x_{2}(t_{w}), \dots, x_{\mathcal{H}}(t_{w})\}.$$

gdzie

Symbolem φ oznaczono liczbę elementów sieci przełączającej. Dłuzość ciągu wyjściowego $Y(t_w)$ wyznacza wartość p, określająca koniec danego cyklu badań. Reguła ta stanowi zbiór warunków decyzyjnych, po spełnieniu których zakończony zostaje aktualnie realizowany cykl badania sieci.

Interesują nas przypadki, dla których nie opracowano wygodnych dla użytkownika metod analitycznych pozwalających określić zachowanie sieci, wobec czego zachowanie to będzie określane metodą modelowania dla modelu sieci, nazywanego w pracy modelową siecią przełączającą (MSP).

Szukając odpowiedniej metody modelowania starane się uzyskać metodę zapewniającą dużą wierność odtwarzania procesów dynamiki przełączania sieci, przy zachowaniu możliwości określenia parametrów wprowadzanych modeli na podstawie parametrów pracy sieci i fizycznych parametrów elementów rzeczywistych sieci przełączających. W rachubę wchodziły wyłącznie metody mające praktyczną użyteczność dla stosowanych obecnie technik realizacyjnych i zapewniające dostateczną efektywność modelowania w systemach projektowania wspomaganych maszyną.

Wyczerpujące opracowanie tak postawionego problemu wymagało rozwiązania następujących zadań:

- usystematyzowania dotychczasowego dorobku w rozpatrywanej dziedzinie i wprowadzenia niezbędnych pojęć,
- określenia dynamicznych własności elementów przełączających rozpatrywanej klasy na podstawie fizycznych parametrów pracy tych elementów,
- zdefiniowania modeli typowych elementów sieci przełączających rozpatrywanej klasy i określenia własności tych modeli,
- podania zasad konstruowania modeli sieci przełączających,
- opracowania algorytmów modelowania dynamiki przełączania sieci,
- określenia zasad programowania proponowanych algorytmów i zakresu ich stosowania w praktyce projektowania urządzeń cyfrowych,

 sprawdzenia poprawności i użyteczności opracowanych algorytmów i metod na przykładach realnych sieci przełączających.

Podamy krótką charakterystykę proponowanej metody, a następnie naszkicujemy przyjętą w pracy kolejność rozwiązywania problemów z nią związanych.

Na skutek istniejących w praktyce rozrzutów parametrów rzeczywistych elementów sieci nie jest możliwe dokładne określenie chwil, w których następują zmiany binarnych wartości ich zmiennych wyjściowych. Ze skończoną dokładnością mogą być również określone chwile, w których zachodzą zmiany wartości binarnych zmiennych wejściowych rzeczywistych sieci przełączających.

Ponieważ dążymy do otrzymania możliwie dokładnego obrazu zachowania sieci, wyznaczać będziemy przedziały czasowe, w których wejściowym i wyjściowym zmiennym sieci mogą być przyporządkowane w pierwszej kolejności wartości określone, następnie przedziały, w których mogą zachodzić jednokrotne zmiany wartości określonych i przedziały, w których zmienne mają wartości nieokreślone. Rozwiązanie postawionego zadania wymaga zatem wyznaczenia przedziałów czasowych, w których zmiennym sieci można przypisać:

- jedną z dwu wartości określonych, przyporządkowanych ustalonym wartościom binarnym (1,0),
- jedną z dwu wartości częściowo określonych, przyporządkowanych jednokrotnym zmianom wartości określonych,
- wartość nieokreśloną, którą można utożsamiać z dowolną wartością logiczną.

W konstruowanym w pracy modelu sieci jej elementy zastąpione zostają odpowiednimi modelami (automatami), a zmienne logiczne stają się zmiennymi pięciowartościowymi. Modelowa sieć przelączająca ma tę samą liczbę wejść ("M) i wyjść (") co sieć rzeczywista, natomiast liczba automatów (φ^*) tej sieci nie musi być równa liczbie elementów (φ) sieci rzeczywistej. Skonstruowanie modelowej sieci przełączającej (spełniającej określone wymagania) praktycznie równoznaczne jest z wyznaczeniem algorytmu realizacji odwzorowania:

$$\mathbb{R} \left[\mathbb{Q}^{*}(\mathbf{t}_{\mathbf{i}}) \right] : \mathbf{X}^{*} (\mathbf{t}_{\mathbf{i}}) \Longrightarrow \mathbf{Y}^{*}(\mathbf{t}_{\mathbf{i+1}}),$$

gdzie: $X^*(t_i) - M - wymiarowy wektor zmiennej wejściowej dla chwili$ $<math>t_i$, $Q^*(t_i) - \varphi^*$ - wymiarowy wektor zmiennej wewnętrznej dla chwili t_i , $Y^*(t_{i+1}) - \eta$ - wymiarowy wektor zmiennej wyjściowej dla chwili t_{i+1} , $R[Q^*(t_i)] - odwzorowanie, którego parametrem jest <math>Q^*(t_i)$.

Odwzorowanie R $[Q^*(t_1)]$ realizowane jest rekurencyjnie w ohwilach t_i (i = 0, 1, 2,...), kolejno dla wszystkich automatów modelowej sieci przełączającej. Otrzymywane w ten sposób ciągi: $Y^*(t_1)$, $Y^*(t_2)$,..., $Y^*(t_p)$ pozwalają określić interesujące nas aspekty zachowania sieci. Koniec cyklu modelowania (p^*) wyznacza zmodyfikowana reguła stopu.

Istotną cechą proponowanej metody modelowania jest zastosowanie nowego rodzaju ekstremalnych modeli elementów sieci przełączających, zdefiniowanych w ciągłej przestrzeni parametrów pracy. Określone w ten sposób modele ekstremalne pozwalają modelować procesy przełączania z uwzględnieniem wzajemnych powiązań pomiędzy wielkościami fizycznymi przekształcanymi podozas przełączania rzeczywistych elementów sieci przełączających, czego nie są w stanie zapewnić aktualnie stosowane metody modelowania, a co może stanowić użyteczne narzędzie kontroli i optymalizacji parametrów dynamicznych projektowanej sieci przełączającej. Zdefiniowane w proponowany sposób modele ekstremalne dają ponadto możliwość modelowania procesów częściowego przełączania elementów, które mogą zachodzić w realnych sieciach przełączających, a nie znalazły odzwierciedlenia w żadnej z dotychczas zrealizowanych metod modelowania.

W pierwszej kolejności (rozdział 2) omówiono stosowane modele elementów sieci przełączających oraz podstawowe metody modelowania dynamiki urządzeń cyfrowych. W rozdziale tym scharakteryzowano również zagadnienia stabilności sieci asynchronicznych, które w wielu przypadkach rozwiązywane są metodami modelowania.

Modele ekstremalne wprowadzone zostały w trzecim rozdziale pracy po usystematyzowaniu niezbędnych pojęć i określeniu podstawowych własności rozpatrywanej klasy elementów przełączających. W rozdziale tym podano własności modeli ekstremalnych i określono zasady konstruowania modeli liniowych pozwalających zwiększyć efektywność modelowania cyfrowego.

Czwarty rozdział pracy poświęcony jest zagadnieniom dynamiki sieci przełączających, ze szczególnym uwzględnieniem ryzyk w sieciach asynchronicznych. Wprowadzono pojęcie nieznieksztażcającego próbkowania sieci przełączającej, sformużowano wiele własności sieci przełączających zrealizowanych z elementów ekstremalnych, co pozwala wyznaczyć długość taktu modelowania.

Próbę jednolitej klasyfikacji istniejących metod modelowania sieci przełączających z zastosowaniem formalnego aparatu pojęciowego teorii automatów przeprowadzono w rozdziale piątym. Zdefiniowano tu również nowy rodzaj automatów, stanowiących formalizację wprowadzonych woześniej elementów ekstremalnych i opracowaną przez autora pięciowartościową algebrę przełączania, umożliwiającą znacznie dokładniejsze śledzenie charakteru i czasu trwania przejściowych procesów przełączania modelowanych sieci niż jest to możliwe do uzyskania za pomocą dotychczasowych metod modelowania sieci przełączających, opartych na logice dwu i trójwartościowej. W rozdziale piątym podano także procedury algolowskie, stanowiące programową realizację proponowanych algorytnów modelowania i przykłady zastosowań, stanowiących potwierdzenie poprawności podanych algorytmów i użyteczności proponowanej matody modelowania.

W dodatku 2 podano praktyczną ilustrację zasad konstruowania modeli ekstremalnych. Model ekstremalny skonstruowany został dla elementu NAND na podstawie ładunkowej teorii procesu przełączania elementów półprzewodnikowych.

Materiały zawarte w dodatku 3 ilustrują niektóre możliwości zastosowań proponowanej metody modelowania w systemie projektowania wspomaganym maszyną.

Wybrane tabulogramy programów modelowania i danych zebrano w dodatku 4. Dostępność translatorów języka Algol, w którym realizowano programy, i łatwość proponowanego sposobu uzyskiwania formalnego opisu sieci przełączających pozwalają na bezpośrednie wykorzystanie opracowanej metody w praktyce.

2. OBECNY STAN BADAN

2.1. Modele elementów sieci przełączających

Precyzja, z jaką możemy określić parametry czasowe elementów fizycznych sieci przełączających ma istotne znaczenie przy wyznaczaniu zachowania sieci. Jak zaznaczono we wstępie, w praktyce nie mamy możliwości dokładnego określenia wszystkich dynamicznie zmieniających się wartości parametrów elementów sieci przełączającej. Przy badaniu dynamiki sieci przełączającej. jej elementy zastąpione zostają modelami, których dokładność (adekwatność) uzależniona jest przede wszystkim od sposobu definiowania opóźnienia elementu.

W literaturze spotyka się różne metody określania parametrów czasowych i różne sposoby idealizacji opóźnień elementów sieci przyjmowane przy konstruowaniu ich modeli.

Dla określenia efektywnej wartości opóźnień napotykanych na drodze propagacji sygnału, w przypadkach gdy nie jest możliwe przypisanie składowych opóźnienia całkowitego poszczególnym elementom sieci przełączającej, stosuje się [36] pojęcie opóźnień rozproszonych (stray delays). Wprowadzone w różnych pracach założenia upraszczające polegają na przypisywaniu opóźnień wybranym fizycznym elementom sieci przełączających,. z jednoczesnym pominięciem opóźnień wnoszonych przez inne elementy sieci.

W niektórych pracach [15] opóźnienia przypisywane są wyłącznie przewodom łączącym, przy założeniu zerowego opóźnienia elementów przełączających. W innych przypadkach [63] uwzględniane są tylko opóźnienia elementów przełączających, przy pominięciu opóźnień wnoszonych przez połączenia. Niektórzy autorzy [11], [15] łączą opóźnienia z wejściami elementów przełączających, inni [40] dołączają je do wyjść lub rozpatrują opóźnienia zarówno na wejściach jak i na wyjściach elementów [44].

Różny jest także stopień idealizacji opóźnień elementów przełączających stosowany zarówno do analizy ryzyk, jak i do modelowania procesów przełączania. W najprostszych przypadkach [9] stosowany jest model elementu przełączającego o stalej wartości opóźnienia, niezależnie od kierunku przełączania. Istotne rozszerzenie tego modelu opóźnienia stanowi model uwzględniający graniczne wartości opóźnień. Jest to tak zwane opóźnienie dwustronnie limitowane, dla którego określona jest wartość maksymalna i różna od zera wartość minimalna. W modelach tego typu można posługiwać się bezpośrednio wartościemi: minimalną i maksymalną [22], wartością minimalną i dodatnią. tolerancją określającą dopuszczalny rozrzut wartości opóźnień [8], [62], [65] lub wartością nominalną i symetryczną tolerancją, określającą przedział rozrzutu opóźnień. Pojęcie opóźnienia limitowanego dwustronnie stosowane jest do analizy sieci. przełączających w pracach [36], [38], [43].

Przy bardziej szczegółowym określaniu opóźnień elementów [32] ich wartości mogą być uzależniane od obciążenia na wyjśolu, nachylenia zbocza sygnału wejściowego, temperatury itp. Interesujący sposób określania opóźnień elementów sieci przełączanych sygnałami impulsowymi zaproponowano w [12]. Metoda podana w [12] umożliwia uwzględnienie różnych wartości opóźnień elementów dla dodatnich i ujemnych zboczy przełączających.

Omówione modele są modelami deterministycznymi, konstruowanymi według zasady najgorszego przypadku, w których nie jest rozpatrywany charakter rozkładu prawdopodobieństwa opóźnień wewnątrz przedziału tolerancji.

Stochastyczny charakter rozrzutu wartości opóźnień elementów przełączających uwzględniono w [2], [29] przy szacowaniu opóźnień sygnałów w sieciach przełączających.

Wiele stosowanych w literaturze definicji, procedur analizy i syntezy sieci przełączających zależy bezpośrednio od przyjmowanych uproszczeń i sposobu przypisania opóźnień rozproszonych poszczególnym elementom sieci przełączającej. Niejednolite traktowanie tych zagadnień stanowi niekiedy przyczynę nieporozumień i błędów [36], na przykład może prowadzić do sprzecznych ocen stabilności sieci.

Podamy kilka przykładów różnorodnego traktowania opóźnień (unbounded delay) zarówno dla elementów przełączających jak i połączeń, nie nakładając jednocześnie żadnych ograniczeń na rodzaj opóźnienia. Unger analizuje zachowanie się sieci asynchronicznych [68], zakładając iż występujące w nich opóźnienia są jednostronnie limitowane wartością maksymalną. Minimalna wartość opóźnienia jest równa zeru, a na rodzaj opóźnienia (p. 3.1) nie nakłada się żadnych ograniczeń.

W teorii sieci przełączających o działaniu niezależnym od opóźnień elementów [44] przyjmuje się, że opóźnienia połączeń są równe zeru, natomiast opóźnienia elementów przełączających mają charakter inercyjny, a ich wartości są skończone lecz nieokreślone. Przyjmowanie założeń nie uwzględniających specyfiki procesów fizycznych towarzyszących przełączaniu rzutuje bezpośrednio na ograniczenia stosowania metod otrzymywanych przy tych założeniach. Należy jednak stwierdzić, iż przyjęcie założeń bardziej realistycznych z fizycznego punktu widzenia w wielu przypadkach znacznie komplikuje zagadnienia analizy i syntezy sieci przełączających. Odnosi się to szczególnie do dużych sieci przełączających, których analiza staje się możliwa dla bardziej realistycznych założeń jedynie po zastosowaniu elektronicznych maszyn cyfrowych.

2.2. Dynamika sieci przełączających

Poprawna, to jest zgodna z zamierzeniami projektanta kolejność przełączania elementów sieci przełączającej obok poprawności funkcjonalnej stanowi podstawowy warunek prawidłowej realizacji fizycznej sieci przełączającej. Zachowanie określonej kolejności przełączania elementów nie jest istotne w kombinacyjnych sieciach przełączających i jest stosunkowo łatwo rozwiązywalne dla sekwencyjnych sieci synchronicznych przez wybór odpowiednich ciągów zegarowych.

Uwagę skupimy na sieciach asynchronicznych, znacznie trudniejszych do realizacji w porównaniu z sieciami synchronicznymi.

W sekwencyjnych sieciach asynchronicznych, wobec braku zegara synchronizującego, uzyskanie poprawnej sieci wymaga dokładnego uwzględnienia opóźnień we wszystkich drogach rozchodzenia się sygnałów przełączających od momentu podania sygnałów wejściowych do momentu osiągnięcia przez sieć nowego stanu stabilnego.

Sieć ma r y z y k o dla określonego sygnału przełączającego, jeżeli w procesie przełączania na dowolnym wyjściu sieci mogą pojawiać się przez krótki okres czasu (w sieciach kombinacyjnych) lub wystąpić w sposób trwały (w sieciach sekwencyjnych) wartości niezgodne z algorytmem przełączania.

W klasycznej teorii sieci przełączających rolę tego algorytmu dla sieci kombinacyjnych spełnia tablica prawdy (truth table), a dla sieci sekwencyjnych tablica przejść (flow table).

Obecność ryzyka w sieci przełączającej świadczy o możliwości wystąpienia różnych wartości opóźnień w poszczególnych trajektoriach propagacji tych samych sygnałów przełączających [43]. W procesie przełączania sieci z ryzykiem mamy do czynienia ze zjawiskiem tak zwanego w y ś o i g u sygnałów przełączających, od wyniku którego uzależnione są sekwencje sygnałów na wyjściach sieci przełączającej.

Klasyfikację i charakterystykę ryzyk w sieciach asynchronicznych oraz metod ich usuwania podano w p. 4.2, gdzie przeprowadzono również próbę ujednolicenia terminologii dotyczącej tych zagadnień. W tym rozdziale ograniczymy się do podania podstawowych wyników prac poświęconych metodom wykrywania i usuwania ryzyk.

Zagadnieniom wykrywania i usuwania ryzyk oraz projektowania asynchronicznych sieci przełączających bez ryzyk poświęcono wiele prac [11], [23], [70], [74]. W większości z nich rozpatrywane są sieci przełączające o małej liczbie zmiennych wejściowych, których działanie opisywane jest tablicą przejść, przy założeniu zmiany wartości jednej zmiennej wejściowej. W pracach tych przyjmowane są mniej lub bardziej idealizowane definicje opóźnień elementów sieci przełączających (patrz p. 2.1), często znacznie odbiegające od realnych opóźnień sygnałów w fizycznych sieciach przełączających.

Jednocześnie wiadomo, że dosyć często, szczególnie w tak zwanych układach nawiasowych (factored circuits), realne opóźnienia elementów fizycznych sieci przełączających wykluczają możliwość wystąpienia wyścigów krytycznych i many w tym przypadku do czynienia z ryzykiem pozornym [69], nie naruszającym poprawności przełączania sieci.

W pracy [74] podano metodę wykrywania ryzyk w sieciach kombinacyjnych przy zmianie tylko jednej zmiennej wejściowej, którą w pracy [15] rozszerzono dla sieci sekwencyjnych z jednoczesną zmianą wartości wielu zmiennych wejściowych. W obydwu pracach wykorzystano algebrę trójelementową i model jednostronnie limitowanej wartości opóźnień. Metody podane w pracach [74] i [15] pozwalają wykrywać ryzyka w sieciach przełąozających o dużej liczbie zmiennych, nie dając jednak odpowiedzi na rzeczywiste przebiegi procesów przełączania w fizycznych sieciach przełączających, jak też nie pozwalają określić wartości opóźnień, niezbędnych do likwidacji wyścigów krytycznych.

Lerner [38] podał zasadę wykrywania ryzyk pierwszego rzędu (p. 4.2) w asynchronicznych sekwencyjnych sieciach przełąozających, budowanych z elementów o dwustronnie limitowanych wartościach opóźnień, dla przypadku zmiany wartości zmiennych na pojedynczych wejściach i wyjściach sieci. W pracy [43] rozwinięto to zagadnienie dla ryzyk wyższych rzędów, zachowując analogiczne ograniczenia odnośnie ilości jednocześnie zmieniających się wartości zmiennych wejściowych i wyjściowych. Wykrywanie ryzyk przeprowadza się w pracy [43] za pomocą tablioy przejść, a następnie określa się się wartości zmiennych odpowiedniej fizycznej sieci przełączającej. Likwidacja wyścigów krytycznych przeprowadzana jest za pomocą opóźnień, umieszczanych w obwodach sprzężeń zwrotnych.

Do badania stosowanych w praktyce dużych sieci przełączających metody podane w pracach [38] i [43] nie mogą być wykorzystane w sposób bezpośredni ze względu na żmudny i nieprzystosowany do realizacji maszynowej proces śledzenia trajektorii sygnałów przełączających. W dużych sieciach przełączających przeważnie nie są spełnione również założenia ograniozające liczbę zmiennych wejściowych (tablice przejść) oraz ograniczenie do jednej zmiennej liczby jednocześnie zmieniających się wartości zmiennych wejściowych i wyjściowych. W pracy [36] przeprowadzono wnikliwą dyskusję metod analizy ryzyk powstających przy propagacji sygnałów przełączających w sieciach asynchronicznych, w kontekście stosowanych w literaturze różnych idealizacji opóźnień elementów sieci, przełączających. Autor pokazał, iż wykrywalność ryzyk w sieciach przełączających jest ściśle uzależniona od przyjmowanych definicji rodzajów i wartości opóźnień elementów tych sieci.

2.3. Modelowanie urządzeń cyfrowych

Jak wykazują doświadozenia przodujących firm zachodnich. [52], przy obecnym tempie rozwoju elektroniki, zastosowanie maszyn cyfrowych zarówno do projektowania jak i do sterowania produkcją stało się koniecznością.

Dotychczas nie został opracowany w pełni zautomatyzowany system projektowania urządzeń cyfrowych [4], a aktualnie działające systemy projektowania mogą być określone jedynie jako systemy projektowania wspomaganego maszyną. Wynika to przede wszystkim z faktu, iż wiele zagadnień projektowania, przykładowo zagadnienia analizy i syntezy sieci przełączających, można rozwiązać metodami analitycznymi tylko dla stosunkowo prostych przypadków, wskutek czego przy projektowaniu systemów cyfrowych stosowane są różnorodne metody projektowania, w dużej mierze oparte na intuicji i doświadczeniu projektantów. Nawet dla niezbyt złożonych przypadków znane obecnie analityczne metody projektowania sieci przełączających [50] uwzględniają tylko funkcjonalne własności sieci przełączających przy całkowitym pomijaniu ich parametrów czasowych w przypadku sieci kombinacyjnych lub przy określonej idealizacji tych parametrów w przypadku sieci sekwencyjnych.

W rezultacie tak przeprowadzonej syntezy otrzymuje się sieć przełączającą, która realizuje zadany algorytm przełączania tylko przy spełnieniu określonych warunków. Warunki te należy sprawdzać dla konkretnych realizacji fizycznych, a jednocześnie wiadomo, iż uwzględnienie parametrów czasowych realnych elementów przełączających nie jest łatwe nawet w przypadku prostych sieci przełączających. Efektywne rozwiązanie tych zagadnień nawet dla stosunkowo dużych sieci przełączających zapewniają metody modelowania cyfrowego, stanowiące nieodzowną część większości systemów projektowania wspomaganych maszyną [7], [27], [52], [58].

Wieloletnie doświadczenia zespołów projektujących systemy elektroniczne [35] wskazują na wielokrotny wzrost czasu i kosztów realizacji nowych systemów, zwiększający się w miarę wzrostu wielkości tych systemów w przypadkach, gdy projektowanie przeprowadza się z pominięciem modelowania. Jedynie dla małych systemów elektronicznych koszty te są porównywalne lub nawet niższe (dla bardzo małych urządzeń) w odniesieniu do metod projektowania wykorzystujących modelowanie.

Zastosowanie modelowania w systemie projektowania uwalnia projektantów od wielu mechanicznych, żmudnych prac korektorskich i weryfikacyjnych, stanowiących źródło większości pomyłek [52]. Modelowanie pozwala przeprowadzić optymalizację urządzenia poprzez porównanie kilku wariantów projektu. Skraca się czas uruchamiania urządzenia, gdyż oddzielenie przez aparat modelowania błędów projektowania od błędów produkcyjnych ułatwia lokalizację jednych i drugich. Stosowanie modelowania w systemach projektowania wspomaganego maszyną wymaga jednak inwencji projektantów, którzy powinni określać interesujący ich zakres badań, gdyż sprawdzenie złożonego urządzenia dla wszystkich możliwych kombinacji danych nie jest możliwe ze względu na ograniczoną pojemność pamięci operacyjnej maszyny modelującej i limitowany czas modelowania.

Modelowanie urządzeń cyfrowych przeprowadzane jest na różnych poziomach, zależnie od etapu projektowania, w którym jest ono wykorzystywane. W literaturze [18], [52] przyjęto dzielić proces projektowania dużych urządzeń (systemów) elektronicznych na trzy podstawowe etapy różniące się stopniem detalizacji opisu urządzenia (systemu):

- projektowanie systemowe
- projektowanie logiczne
- projektowanie techniczne

Celem projektowania systemowego jest otrzymanie ogólnej struktury blokowej projektowanego systemu lub urządzenia. Punkt wyjścia stanowią w tym przypadku charakterystyki zagadnień, do rozwiązywania których ma być wykorzystywany projektowany system lub urządzenie i ogólne techniczne parametry systemu. Modelowanie na tym etapie projektowania ma na celu ustalenie podstawowych kierunków przepływu informacji i zależności czasowych systemu w funkcji parametrów systemowych. Zalety modelowania stają się szczególnie widoczne w przypadkach opracowywania złożonych systemów charakteryzujących się równoległą pracą wielu urządzeń, których efektywne wykorzystanie zależy od właściwej organizacji przesłań zbiorów informacji i prawidłowego wykorzystywania kanałów i pamięci buforowych [28], [51].

Funkcjonowanie modelowanych bloków określane jest za pomocą działań realizowanych w tych blokach (rozkazów, mikrooperacji, czynności sterowania), a uzyskana informacja ma charakter statystyczny. W tym przypadku mogą być stosowane języki modelowania Simscript [28], [41], GPSS [17], SOL [31], SIMULA [14]. Możliwości wykorzystania modelowania w omawianym etapie projektowania naświetlono w pracach [3], [51]. Interesującą koncepcję budowy hierarchicznych modeli systemu podano w pracach [47] i [73], natomiast trudności realizacyjne, związane z praktyczną realizacją takich modeli omówiono w pracy [48].

Ocenę funkcjonalnego projektu urządzenia przeprowadza się za pomocą programów modelujących przepływ informacji w urządzeniu na poziomie przesłań rejestrowych. Urządzenie opisywane jest w tym przypadku za pomocą języka Iversona, języka przesłań rejestrowych [59] lub innego podobnego [72], a symulacja umożliwia wybranie bloku funkcjonalnego najlepiej spełniającego wymagania systemu.

W wyniku projektowania logicznego, które może być realizowane metodami o różnym stopniu formalizacji i mechanizacji [3] otrzymywane są schematy funkcjonalne poszczególnych bloków systemu wraz z zasadami ich współdziałania i sterowania. Informację wejściową dla projektowania logicznego stanowią algorytmy funkcjonowania (przełączania) bloków i parametry techniczno-eksploatacyjne zastosowanych środków realizacyjnych.

Modelowanie przy projektowaniu logicznym przeprowadzane jest na poziomie równań logicznych [37], [64] lub na poziomie elementów przełączających (bramek) [25], [54], [65], [66]. W przypadku modelowania na poziomie równań logicznych rozpatrywane są wyłącznie ustalone wartości zmiennych logicznych, takt modelowania odpowiada z reguly taktowi zegarowemu symulowanej maszyny, a modelowanie polega na repetycyjnym rozwiązywaniu równań logicznych dla kolejnych chwil czasowych. Programy symulacyjne tego typu umożliwiają drukowanie harmonogramów czasowych w postaci ciągów zerojedynkowych [21], [37], i ewentualną sygnalizację możliwości wystąpienia wyści-54 gów krytycznych, gdy w tym samym takcie następuje jednoczesna zmiana wartości logicznych na dwu lub większej liczbie wejść elementu przełączającego [20], [51]. W celu przyśpieszenia procesu modelowania stosuje się [64] grupowanie równań logicznych w taki sposób, że rozwiązywane są tylko równania odpowiadające realizacji określonych sygnałów sterowania oraz przekształca się równania logiczne do postaci równań zapisanych w języku maszyny, łatwiejszych do realizacji programowej.

W przypadku gdy modelowanie przeprowadza się na poziomie elementów przełączających, stosowana jest algebra dwuelementowa [66] [67] lub trójelementowa [27], [65], a elementarny kwant czasu jest mniejszy lub w przybliżeniu równy wartości opóźnienia pełnego przełączania elementu. Zależnie od celów modelowania stosowane są różne modele opóźnień elementów (patrz p. 2.1).

Celem projektowania technicznego jest w pierwszej kolejności uzyskanie schematów elektrycznych i określenie technologii wytwarzania elementów lub zespołów elementów sieci przełączających, a następnie określenie rozwiązań konstrukcyjnych urządzenia i zasad jego montażu. W przypadku kiedy nie są określone rozwiązania układowe, za pomocą modelowania można prowadzić badania zachowania się elementów fizycznych sieci przełączających, w postaci sieci połączonych elementów elektronicznych: tranzystorów, diod, kondensatorów, oporników itp. Modelowanie przeprowadza się metodami analogowymi lub cyfrowymi dla bardzo małych przedziałów czasowych, a konstruktorzy z reguły interesują się charakterem przejściowych procesów przełączania i wartościami opóźnień pełnego przełączania.

W niektórych przypadkach autorzy starają się łączyć w jednym programie różne poziomy modelowania. W pracy [20] modelowanie na poziomie równań logicznych przeprowadzane jest dla określonych rodzajów maszyn, natomiast metoda podana w pracy [65] pozwala łączyć modelowanie na poziomie równań logicznych z modelowaniem na poziomie elementów przełączających.

Dalej rozpatrywane będą metody modelowania na poziomie elementów przełączających, w aspekcie ich zastosowań do projektowania urządzeń (systemów) cyfrowych. Zainteresowania nasze skupione zostaną na wewnętrznej organizacji procesu modelowania przy założeniu, iż informacja określająca strukturę logiczną modelowanej sieci znajduje się w pamięci maszyny. Schemat logiczny może być wprowadzony do pamięci maszyny modelującej bezpośrednio przez projektanta za pomocą języka formalnego, najwygodniejszego dla przyjętej organizacji procesu projektowania, np. za pomocą języka Lotis [56], OSSII [26], Algol [25] lub języków stanowiących modyfikacje Algolu [10], [25], [51] oraz innych. W systemach projektowania wspomaganych maszyną niezbędne informacje o strukturze logicznej modelowanego urządzenia uzyskuje się w drodze ekstrakcji i przetworzenia danych z podstawowego pliku informacji [54].

2.4. Modelowanie dynamiki sieci przełączających

W pierwszej kolejności rozpatrzymy metody idealizacji charakterystyk czasowych elementów i sieci przełączających, stosowane w praktyce modelowania dynamiki sieci przełączających.

W najprostszym przypadku [21], w modelowanej sieci ogranicza się liczbą warstw logicznych sieci kombinacyjnych dla zadanego czasu propagacji (taktu zegarowego) sygnału przełączającego. Model opóźnienia jednostronnie limitowanego zastosowano w pracy [45]. Ten sam model w połączeniu z programowym wykrywaniem ryzyk stosowany jest w pracach [27], [57]. Stałe wartości opóźnień elementów z ewentualną możliwością ich zróżnicowania, zależnie od kierunku przełączania, zastosowano w pracy [66], natomiast w zależności od obciążenia elementu w pracy [58], a w zależności zarówno od obciążenia elementu jak i rodzaju sygnału przełączającego w pracy [32]. W pracy [46] przewiduje się możliwość nadawania różnych wartości jednostronnie limitowanym opóźnieniom elementów wewnątrz pól rozrzutów opóźnień elementów sieci przełączających. Do wybierania konkretnych wartości opóźnień proponuje się wykorzystywać generatory liczb przypadkowych. Autor nie podaje jednak oszacowania czasu modelowania dla tego przypadku.

Należy sądzić, iż ze względu na dużą liczbę możliwych kombinacji wartości opóźnień, które należy sprawdzić do uzyskania wysokiego poziomu ufności otrzymywanych rezultatów, efektywność modelowania realizowanego w podany sposób będzie szybko spadać wraz ze wzrostem liczby elementów sieci przełączającej.

Model opóźnienia dwustronnie limitowanego zastosowano w pracy [65]. Modelowanie procesów częściowego przełączania i związanej z tym zmiany parametrów czasowych elementów umożliwia jedynie model przyjęty w pracy [25].

W żadnej z wymienionych metod modelowania nie uwzględnia się w sposób bezpośredni wartości opóźnień wnoszonych przez połączenia elementów przełączających.

We wszystkich zrealizowanych programach, w rezultacie modelowania mogą być uzyskiwane harmonogramy czasowe wartości sygnałów na interesujących projektanta wyjściach modelowanej sieci.

W niektórych programach wprowadzone zostały środki kontroli poprawności projektu. Przykładowo może być badana zgodność uzyskiwanych w rezultacie modelowania przebiegów wyjściowych z oczekiwanymi [27], [45], sprawdzane zachowanie dopuszczalnej obciążalności elementów, z ewentualnym wydrukiem identyfikatorów elementów nieobciążonych w przypadku, gdy ich wyjścia nie są wyjściami sieci [21] lub sygnalizowanie możliwości wystąpienia wyścigów krytycznych [58].

Należy zwrócić uwagę, iż w większości zrealizowanych programów modelujących, ryzyka w sieciach przełączających wykrywane są przy zastosowaniu jednostronnie limitowanych modeli opóźnień [27], [57], co nie jest równoznaczne z występowaniem wyścigów krytycznych w odpowiednich fizycznych sieciach przełączających. Wykrywanie ryzyk przy wykorzystaniu modelu opóźnienia dwustronnie limitowanego omawiane jest tylko w pracaoh [65] i [25], a w żadnym z omawianych programów modelowania, za wyjątkiem podanego w pracy [25], nie uwzględniono procesów częściowego przełączania elementów. W rezultacie wyniki modelowania sieci przełączających otrzymywane za pomocą omawianych programów w wielu przypadkach mogą dać błędne wyobrażenie o rzeczywistych przebiegach sygnałów przełączających w realnych sieciach przełączających.

Programy modelowania realizowane są w większości przypadków [21], [25], [37], [46], [65] w językach algorytmicznych wyższych rzędów typu Algol, Fortran. Uzasadniane jest to łatwym korzystaniem z takich programów niezależnie od typu maszyny modelującej, chociaż wiąże się z obniżeniem efektywności modelowania w porównaniu z programami modelowania, realizowanymi w językach programowania niższego rzędu.

Większość programów przystosowana jest do modelowania dużych sieci przełączających, zawierających do kilku tysięcy elementów przełączających [7], [21], [45], [46], [65], [67], co narzuca określone wymagania odnośnie pojemności pamięci maszyny modelującej. W przypadku stosowania maszyn o niezbyt dużych pamięciach operacyjnych, modelowanie sieci przełączających realizowane jest z mniejszą efektywnością [61] na skutek konieczności wymiany informacji pomiędzy pamięcią zewnętrzną i operacyjną.

Istotnym czynnikiem określającym efektywność modelowania dużych sieci przełączających na poziomie elementów jest organizacja procesu modelowania. W programach modelujących, do najczęściej stosowanych środków zwiększania efektywności modelowania należą:

- metoda aktywnej ścieżki,
- metoda dynamicznej selekcji bloków,
- modelowanie równoległe,
- modelowanie funkcjonalne.

Metoda aktywnej ściøżki propagacji sygnałów przełączających polega na modelowaniu procesów przełączania w tak zwanych aktywnie przełączanych elementach sieci, z pominięciem elementów w danym momencie nie przełączanych. Według oszacowań podanych w literaturze [67] liczba jednocześnie przełączanych elementów w maszynie cyfrowej waha się w granicach 1 ÷ 20% i z reguly jest mniejsza od 5% ogólnej liczby elementów maszyny. Jeżeli nie zachodzi konieczność wymiany informacji z pamięcią zewnętrzną, szacunkowo można przyjąć (wg [67]), iż modelowanie tą metodą przeprowadzane jest w czasie trzykrotnie krótszym, w porównaniu z modelowaniem realizowanym bez żadnych środków przyśpieszania procesu.

Metoda aktywnej ścieżki została zastosowana po raz pierwszy do modelowania sieci neuronowych [55], jej różnorodne aspekty omówiono w [66], [67], a dzięki swoim zaletom jest stosowana w wielu praktycznie zrealizowanych programach modelowania [7], [41], [65]. Znacznie mniejszą efektywnością, w porównaniu z metodą aktywnej ścieżki, odznacza się w typowych przypadkach, m et o d a d y n a m i c z n e j s e l e k c j i b l ok ó w [45], polegająca na modelowaniu tylko tych (umownych) bloków sieci przełączającej, w których znajdują się aktualnie przełączane elementy. Porównawcza analiza efektywności modelowania przy wykorzystaniu obydwu podanych metod realizowanych za pomocą maszyn o niezbyt dużej pamięci operacyjnej (16k) przeprowadzona została przez autora w pracy [61].

M o d e l o w a n i e r ó w n o l e g ł e polega na jednoczesnym modelowaniu pracy sieci dla różnych wartości sygnałów wejściowych. Dokładniejsza analiza efektywności metody nie została w literaturze przeprowadzona. Najprostsze zestawienie z bezpośrednim sposobem modelowania przeprowadzone w pracy [65] pozwala sądzić, że skrócenie czasu modelowania przy zastosowaniu tej metody będzie wprost proporcjonalne do liczby jednocześnie badanych wektorów (kombinacji zmiennych) wejściowych. Praktyczne zastosowanie modelowania równoległego [51] ograniczone jest w zasadzie do zagadnień optymalizacji testów diagnostycznych.

W przypadku m o d e l o w a n i a f u n k o j o p a ln e g o elementy przełączające grupowane są w tak zwane bloki funkcjonalne. Po określeniu parametrów przełączania takich bloków program modelujący operuje tymi blokami na równi z innymi elementami sieci przełączających. Wydaje się, że zwiększenie efektywności może być w ten sposób osiągnięte dla stosunkowo prostych modeli elementów przełączających i niezbyt złożonych bloków funkcjonalnych. W przypadku bardziej złożonych elementów przełączających i rozbudowanych bloków funkcjonalnych, określenie parametrów czasowych uzyskanych modeli bloków funkcjonalnych może być bardzo skomplikowane, co niweczy uzyskanie oczekiwanych korzyści.

Metoda modelowania funkcjonalnego może być łączona z dowolną z pozostałych metod zwiększenia efektywności modelowania, natomiast za wzajemnie wykluczające się należy uznać metodę aktywnej ścieżki w odniesieniu do metody dynamicznej selekcji bloków lub metody modelowania równoległego.

Niezależnie od omówionych metod stosuje się [21] przyśpieszone sposoby wyznaczania wartości funkcji logicznych realizowanych przez modelowane elementy, polegające na wykorzystaniu zasady majoryzacji wartości funkcji przez określone wartości zmiennych wejściowych. Na przykład jeżeli chociaż na jednym wejściu elementu NAND sygnał logiczny ma wartość 0, to niezależnie od wartości sygnałów na pozostałych wejściach realizowana przez ten element funkcja logiczna ma wartość 1. Istotny wpływ na szybkość modelowania za pomocą programów, w których przeprowadzane jest przeszukiwanie list (np. funkcji logicznych lub elementów), ma uporządkowanie informacji w tych listach [51], [61].

Przyśpieszenie procesu modelowania uzyskuje się również pośrednio, udostępniając użytkownikowi możliwość wyboru reżimu modelowania [65] oraz przez wprowadzenie automatycznego porównywania uzyskiwanych wyników modelowania z przewidywanymi [21], [27], [45]. Nie bez znaczenia są również ułatwienia korzystania z programów modelowania, wprowadzane w programach dostosowanych do poziomu użytkowników lub projektantów niezbyt biegłych w programowaniu (praca [21]).

Podane metody zwiększenia efektywności modelowania mogą być zastosowane również w połączeniu z metodą modelowania proponowaną w niniejszej pracy, jednakże bardziej szczegółowe rozważania nie będą na ten temat przeprowadzane.

3. ELEMENTY SIECI PRZEŁĄCZAJĄCYCH I ICH MODELE

3.1. Przyjęte definicje

Opóźnienia sygnałów przełączających w realnych elementach fizycznych sieci przełączających są wynikiem skończonych szybkości procesów przełączania, polegających na przekształcaniu i zmianie wartości reprezentantów zmiennych dla tych elementów (p. 3.2). Opóźnienie elementu przy przełączaniu będzie mierzone przez nas począwszy od chwili naruszenia stabilnego stanu początkowego elementu, w jakim znajdował się on przed podaniem sygnału przełączającego. Proces przełączania elementu będziemy uważać za zakończony w chwili, w której element osiąga nowy stan stabilny, odpowiadający nowym statycznym wartościom sygnałów podawanych na jego wejścia.

Wartość o późnienia pełnego przełączania elementu, oznaczanego dalej symbolem T_p wyznacza długość przedziału czasowego, zawartego pomiędzy chwilą naruszenia początkowego stanu stabilnego elementu i chwilą osiągnięcia przez ten element nowego stanu stabilnego.

Przy wprowadzaniu kolejnych definicji posługiwać się będzieny pojęciem czasowej różnicy boolowskiej określonej następująco.

Jeżeli zmienna boolowska $x_i(t)$ jest funkcją czasu t o wartościach określonych w chwilach t_o , $t_o + \tau$, $(0 < \tau < \infty)$, to ozasową różnicę boolowską $\Delta_{x_i}^{t_o}$, zmiennej $x_i(t)$ dla chwil t_o , $t_o + \tau$ określa zależność

$$\Delta_{\mathbf{x}_{i}}^{\mathbf{t}_{0},\tau} = \mathbf{x}_{i}(\mathbf{t}_{0}) \cdot \bigoplus \mathbf{x}_{i}(\mathbf{t}_{0}+\tau). \quad (3.1)$$

Symbolem () oznaczono binarną operację różnicy symetrycznej (sumę modulo dwa).

Zmienna boolowska $x_i(t)$ ma ustaloną wartość logiczną w przedziale czasowym $\langle t_0; t_0 + T \rangle$, jeżeli $\bigwedge \bigwedge_{0 \leq T \leq T} \bigwedge_{i}^{t_0, T} = 0.$

Zmienna boolowska $x_i(t)$ reprezentuje sygnal przelączający w przedziale czasowym $\langle t_0; t_0 + T \rangle$, jeżeli $\bigvee \bigtriangleup_{t_0}^{t_0, T'}$ $0 \leq T' \leq T$ = 1. Dla sygnału przełączającego w przedziale czasowym $\langle t_0; t_0 + T \rangle$ musi zatem istnieć co najmniej jedna chwila t', w której zmienna $x_i(t')$ ma wartość nieokreśloną, to znaczy nie może być jednoznacznie przyporządkowana wartości boolowskiej^{M)}. Ponieważ dokładne wyznaczenie chwili t' nie zawsze jest możliwe, wprowadzimy pojęcie czasowego przedziału wartości nieokreślonej.

Przedziałem wartości nieokreślonej zmiennej $x_i(t)$ nazywać będziemy przedział ozasowy, w którym $x_i(t)$ ma wartość nieokreśloną.

W przypadku gdy binarna wartość zmiennej logicznej w interesującym nas przedziałe czasowym zmienia się tylko jeden raz, mamy w tym przedziałe do czynienia z jednokrotnym sygnałem przełączającym.

Jednokrotny sygnał przełączający o przedziale wartości nieokreślonej $\langle t_0; t_0 + \tau \rangle$ nazywać będziemy d o d a t n i m, jeżeli dla dowolnego τ_{ε} , $(0 < \tau_{\varepsilon})$ mamy x_i $(t_0 - \tau_{\varepsilon}) = 0$ i x_i $(t_0 + \tau_{\varepsilon} + \tau) = 1$ oraz u j e m n y m, jeżeli x_i $(t_0 - \tau_{\varepsilon}) = 1$ i x_i $(t_0 + \tau_{\varepsilon} + \tau) = 0$.

Należy zwrócić uwagę, iż procesy przełączenia elementu mogą przebiegać z różnymi szybkościami w zależności od kierunków przełączania, wobec czego wyróżniać będziemy przedziały wartości nieokreślonych dodatnich i ujemnych sygnałów przełączających,

Z tych samych względów możliwe są również różne wartości opóźnień pełnego przełączania elementów dodatnim i ujemnym sygnałem przełączającym, które dalej będą oznaczane odpowiednio symbolami τ_{po} i τ_{p1} .

Jeżeli $F(X) = F(x_1(t), x_2(t), \dots, x_m(t))$ jest boolowską funkcją logiczną m zmiennych, to jej czasową różnicę boolowską dla chwil t, t, t + T określa wyrażenie

^{*)} Klasyczna algebra Boole'a nie daje zatem możliwości prowadzenia dokładnej analizy dynamiki przełączania rzeczywistych sieci przełączających rozpatrywanej klasy.

$$\Delta^{o,T} F = F \left[x_1 (t_0), x_2(t_0), \dots, x_1(t_0), \dots, x_m(t_0) \right] \oplus F \left[x_1(t_0+T), x_2(t_0+T), \dots, x_1(t_0+T), \dots, x_m(t_0+T) \right] (3.2)$$

W przypadku gdy zmieniać się może wartość binarna tylko jednej, i-tej zmiennej wejściowej elementu, tj.

$$\begin{aligned} \mathbf{x}_{i}(\mathbf{t}_{o} + \tau) &= \mathbf{\bar{x}}_{i}(\mathbf{t}_{o}), & \bigwedge_{\substack{1 \leq j \leq m \\ j \neq i \\ \mathbf{t}_{o}, \tau}} \mathbf{x}_{j}(\mathbf{t}_{o} + \tau) &= \mathbf{x}_{j}(\mathbf{t}_{o}), \text{ stosować be-} \\ \end{aligned}$$

Wejście i elementu realizującego boolowską funkcję F (X) jest w e j ś c i e m a k t y w n y m w przedziale czasowym $\langle t_0; t_0 + T \rangle$ dla ustalonego zbioru binarnych wartości zmiennych wejściowych

$$\left\{ \mathbf{x}_{1}, \dots, \mathbf{x}_{i-1}, \mathbf{x}_{i+1}, \dots, \mathbf{x}_{m} \right\}, \text{ ježeli} \bigvee_{0 \leqslant \tau \leqslant \tau} \Delta_{1}^{t_{0}, \tau} \mathbf{F} = 1.$$

Wejście i elementu realizującego boolowską funkcję F(X)jest w e j ś o i e m b i e r n y m w przedziale czasowym $\langle t_0; t_0 + T \rangle$ dla ustalonego zbioru binarnych wartości zmiennych wejściowych

$$\{\mathbf{x}_1, \dots, \mathbf{x}_{i-1}, \mathbf{x}_{i+1}, \dots, \mathbf{x}_m\}$$
, jeżeli $\bigwedge_{0 \leq \tau \leq \tau} \Delta_i^{\tau_0, \tau}$ $F = 0$.

Sygnał przełączający podawany na wejście aktywne elementu nazywać będziemy aktywnym sygnałem przełączającym elementu, natomiast analogiczny sygnał podany na jego wejście bierne nazywany będzie biernym sygnałem przełączającym elementu.

A k t y w n y m s y g n a l e m o d o s o b n i o n y m elementu nazywać będziemy jednokrotny aktywny sygnał przełączający $x_i(t)$, o przedziale wartości nieokreślonej $\langle t_0; t_0+\tau \rangle$, $0 \leq \tau < \infty$, jeżeli w przedziale czasowym $\langle t_0 - \tau_{pu}; t_0 \rangle$, dla $0 < \tau_{pu}$ wszystkie zmienne wejściowe tego elementu mają ustalone wartości binarne. Symbol τ_{pu} oznacza opóźnienie pełnego przełączania (τ_{po} lub τ_{p1}), gdzie u = $x_i (\tau_o - \tau_{\epsilon})$ dla dowolnego τ_{ϵ} , $0 < \tau_{\epsilon} \leq \tau_{pu}$.

W pracy rozpatrywane są wyłącznie elementy o skończonym ozasie przełączania. Jeżeli przyjąć, że procesy przełączania elementu zostają zakończone po upływie opóźnienia pełnego przełączania elementu (t_{pu}), mierzonego od chwili podania na jego wejście ostatniego aktywnego sygnału przełączającego, to w chwili pojawienia się na wejściu elementu odosobnionego sygnału przełączającego, element ten znajduje się w stabilnym stanie statycznym.

W realnych elementach fizycznych sieci przełączających można wyróżnić dwa rodzaje opóźnień przełączania: opóźnienie inercyjne i opóźnienie czyste.

Działanie zarówno jednego jak i drugiego polega na przesuwaniu w czasie chwili zmiany binarnej wartości zmiennej wyjściowej elementu w odniesieniu do chwili zmiany binarnej wartości zmiennej na aktywnym wejściu elementu.

Różne są efekty działania wymienionych opóźnień przy krótkotrwałych zmianach binarnej wartości zmiennej na aktywnym wejściu elementu znajdującego się w stanie stabilnym. Istnienie opóźnienia inercyjnego (D_I) objawia się w tym przypadku brakiem reakcji na wyjściu elementu, natomiast jeżeli element ma tylko opóźnienie czyste (D_C) , każda zmiana binarnej wartości zmiennej na aktywnym wejściu elementu z pewnym opóźnieniem wystąpi na wyjściu tego elementu.

Szukając analogii w elektrotechnice można powiedzieć, iż opóźnienie inercyjne działa analogicznie do filtru dolnoprzepustowego, który obcina krótkotrwałe zmiany wartości logicznej (o czasie trwania mniejszym od D_I) na aktywnym wejściu elementu. Całkowite opóźnienie pełnego przełączania elementu D_{Σ} jest wynikiem łącznego działania opóźnienia inercyjnego i opóźnienia czystego.

Na rys. 1 podano graficzną ilustrację wpływu omawianych opóźnień na przebiegi sygnałów wyjściowych elementów przełączających. Założono, iż elementy mają tylko jedno wejście aktywne, na które w ohwili t₁ podawany jest aktywny sygnał odosobniony. Dla opóźnienia każdego typu podane zostały przebiegi ilustrujące działanie elementów przy różnym czasie utrzymywania na wejściu aktywnym nowej wartości zmiennej logicznej. Celem uproszczenia przyjęto, że wartości zmiennych podawane na wejścia x(t) oraz otrzymywane na wyjściach $F_D(x(t))$ zmieniają się w sposób skokowy. Rysunek 1 ilustruje typowy dla praktyki przypadek, w którym opóźnienia elementu przełączającego uzależnione są od kierunku jego przełączania $(D_{T1} \neq D_{T2})$.

Spośród elementów stosowanych do budowy sieci przełączających można wydzielić elementy. o zdecydowanie inercyjnym charakterze opóźnienia (np. elementy NOR, NAND realizowane w technice RTL, DTL, TTL), podczas gdy opóźnienia innych elementów wykazują wyraźną przewagę opóźnienia "czystego" (np. pasywna linia transmisyjna dopasowana na wejściu i wyjściu). W ogólnym przypadku każdy fizyczny element przełączający ma opóźnienie o charakterze kombinowanym, zawierającym składową inercyjną i składową "czystą". Wartości całkowitego opóźnienia pełnego przełączania elementu jak i jego składowych mogą być określane metodami empirycznymi lub dedukcyjnymi. Dla układów elektronicznych [1] szerokie zastosowanie znalazła metoda ładunkowego opisu procesów przełączania oraz tak zwane modele ekstremalne, które bada się przy granicznych wartościach parametrów pracy.

Przełączającej zachodzi w przypadku, gdy co najmniej dwa kolejne aktywne sygnały przełączające nie spełniają wymagań czasowych aktywnych sygnałów odosobnionych, tj. dopro-


Rys. 1. Reakcja elementow przełączających o różnym charakterze opóźnień na impulsy przełączające o różnej szerokości

a) element o opóźnieniu inercyjnym D_{I} (D_{I1}, D_{I2}) , b) element o opóźnieniu czystym D_{C} , c) element o opóźnieniu kombinowanym D_{Σ}

wadzane są do aktywnych wejść elementów w odstępach czasu mniejszych od całkowitego opóźnienia pełnego przełączania elementu. Wartości zmiennych wyjściowych przełączanego w ten sposób elementu mogą nie ulec zmianie, jednak w elemencie zachodzą procesy przełączania, w wyniku których naruszony zostaje stabilny stan elementu, do którego powrót możliwy jest po upływie określonego czasu, nazywanego dalej c z a s e m r e g e n e r a c j i e l e m e n t u.

Jeżeli do aktywnego wejścia elementu przełączającego przyłożymy ciąg sygnałów przełączających, wywołujących procesy częściowego przełączania, wówczas wskutek ładunkowego charakteru przełączania rozpatrywanej klasy elementów przełączających (szczególnie elementów półprzewodnikowych), po określonej ilości tego rodzaju sygnałów może nastąpić zmiana wartości zmiennej wyjściowej elementu. Mniejsza liczba sygnałów przełączania częściowego (niepełnego) może nie doprowadzić do zmiany wartości zmiennej wyjściowej, jednakże powoduje naruszenie stabilnego stanu elementu.

Dla określonych rodzajów elementów, na przykład elementów pamiętających, sygnały przełączania częściowego mogą doprowadzić do niezgodnego z projektowanym stanu stabilnego tych elementów. W elementach typu kombinacyjnego sygnały przełączania częściowego powodują jedynie chwilowe naruszenie stabilnego stanu wewnętrznego elementu, co na zewnątrz objawia się pozorną zmianą parametrów czasowych elementu przełączającego (np. zmniejszeniem się wartości opóźnień inercyjnych D_{I1}, D_{I2}). Dlatego też w przypadkach, w których może zachodzić przełączanie częściowe (p. 3.5.6) należy pamiętać o tym, że opóźnienie elementu można wyznaczać na podstawie parametrów pełnego przełączania nie wcześniej niż po upływie czasu regeneracji elementu.

3.2. Proces przełączania i parametry pracy

We wszystkich realnych elementach fizycznych sieci przełączających zachodzi przetwarzanie wielkości fizycznych, spełniających rolę nośników informacji. Wejściowe wielkości fizyczne przekształcane są w inne wielkości, reprezentujące wewnętrzny stan elementu, a te z kolei sterują wielkościami fizycznymi, reprezentującymi zmienne wyjściowe elementów. Ciągłą wielkość fizyczną, reprezentującą określoną zmienną logiczną x formalnego modelu elementu fizycznej sieci przełączającej nazywać będziemy r e p r e z e n t a n t e m tej zmiennej i oznaczać symbolem Gx.

Zmienne logiczne elementów sieci przełączających oznaczone będą symbolami x, y, q, przyporządkowanymi odpowiednio ich zmiennym wejściowym, wyjściowym i wewnętrznym, podobnie jak uczyniono to w p. 1.2. dla sieci przełączających. Do oznaczania reprezentantów zmiennych x, y, q używane będą odpowiednio symbole Gx, Gy, Gq.

Przykłady reprezentantów zmiennych wejściowych, wyjściowych i wewnętrznych elementów typowych technik realizacyjnych podano w dodatku 1.

W niektórych technikach realizacyjnych, pomimo podstawowych przekształceń reprezentantów zmiennych wejściowych wewnętrznych i wyjściowych, mogą ponadto zachodzić dodatkowe przekształcenia reprezentantów kolejnych zmiennych wewnętrznych lub reprezentantem zmiennej wewnętrznej może być dowolna z kilku równoważnych wielkości fizycznych. Ewentualności te zostały zaznaczone w dodatku 1 dla przekaźników, kriotronów i elementów realizowanych na rdzeniach o prostokątnej pętli histerezy.

Jeżeli wzajemne relacje pomiędzy reprezentantami poszczególnych zmiennych elementów sieci przełączających uda się zakodować w odpowiednich alfabetach, uzyskujemy możliwość traktowania elementów sieci przełączających jako automatów. Próba rozpatrywania zagadnień przełączania elementów w podany sposób przeprowadzona jest w dalszej części pracy.

Przyjmując, iż elementy sieci przełączających realizują poprawnie swoje funkcje dla ustalonych wartości reprezentantów zmiennych wejściowych, rozpatrzymy niektóre zagadnienia związane z dynamiką przełączania tych elementów.

Wprowadzimy pojęcie dynamicznych parametrów pracy i przestrzeni dynamicznych parametrów pracy, która może być traktowana jako rozszerzenie przestrzeni statycznych parametrów pracy, stosowanej w [60].

Dynamicznym parametrem pracy lub po prostu parametrem pracy nazywać będziemy zmienną Ψ_k , opisującą wielkość fizyczną k, jeżeli zmiana jej wartości powoduje zmianę dynamicznych własności elementów sieci przełączającej.

Rozróżniać będziemy techniczne i eksploatacyjne parametry pracy.

Techniczne parametry pracy odzwierciedlają określone cechy zastosowanych elementów konstrukcyjnych i przyjętej technologii ich produkcji, które w gotowym urządzeniu nie mogą być zmieniane, natomiast mogą podlegać procesom starzenia.

Eksploatacyjne parametry pracy określone są przez ozynniki zewnętrzne, które mogą być zmieniane po zrealizowaniu urządzenia i w trakcie jego eksploatacji. Szczególnie do parametrów eksploatacyjnych zaliczać będziemy: rodzaje i wartości obciążeń elementów sieci, temperaturę i wilgotność powietrza, wartości napięć zasilających itp.

Dalej rozpatrywane będą sieci przełączające o skończonej liczbie r parametrów pracy.

Zbiór wszystkich wartości parametru Ψ_k oznaczać będziemy symbolem Ψ_k , wobec czego dla dowolnej wartości i zmiennej Ψ_{ki} , gdzie k = 1, 2,... r, zachodzi $\Psi_{ki} \in \Psi_k$. Przestrzenią parametrów pracy Ω^{j} nazywać będziemy iloczyn kartezjański zbiorów wartości j parametrów pracy

 $\Omega^{\mathbf{j}} = \Psi_1 \times \Psi_2 \times \cdots \times \Psi_{\mathbf{j}}, \qquad \mathbf{j} \leq \mathbf{r}$ (3.3)

Jeżeli j = r przestrzeń nazywać będziemy pełną, natomiast jeżeli $1 \leq j \leq r$ przestrzeń nazywana będzie przestrzenią zredukowaną. Przestrzeń zredukowana określona jest dla ustalonych wartości znajdujących się poza nią r-j parametrów pracy.

Przestrzeń parametrów pracy $\Omega^{\frac{1}{2}}$ można interpretować geometrycznie jako j-wymiarową przestrzeń euklidesową, której punkty mają współrzędne o wartościach równych wartościom odpowiednich parametrów pracy.

Z definicji przestrzeni parametrów pracy wynika, że przestrzeń Ω^{j} jest zbiorem ciągłym wówczas, gdy zbiory wartości wszystkich j parametrów pracy są przedziałami ciągłymi. Jeżeli dysponujemy wyłącznie skończonymi liczbami wartości parametrów, co może wynikać na przykład z wymagań normalizacyjnych, przestrzeń Ω^{j} ma budowę nieciągłą i składa się z rozłącznych zbiorów jednoelementowych. W przypadkach, w których liczba parametrów pracy rozpatrywanej przestrzeni nie jest istotna, indeks j będzie w oznaczeniu przestrzeni pomijany.

Dla punktu pracy $\omega(a_1, a_2, \ldots, a_j) \in \Omega^j$, o ustalonych wartościach współrzędnych $\psi_1 = a_1, \quad \psi_2 = a_2, \ldots, \quad \psi_j = a_j,$ stosowany będzie skrócony zapis ω_{α} , gdzie α oznacza j-wymiarowy wektor wartości parametrów pracy.

Ponieważ w praktyce każda fizyczna sieć przełączająca realizowana jest przy określonych ograniczeniach wartości parametrów pracy, rozpatrywane będą wyłącznie ograniczone przestrzenie Ω_p^r , $(\Omega_p^j \in \Omega^j)$, w których dla dowolnej wartości i współrzędnej k punktu pracy $\omega_L \in \Omega_p^j$ obowiązuje nierówność

$$\Psi_{kpmin} \leqslant \Psi_{ki} \leqslant \Psi_{kpmax}$$
 (3.4)

 Ψ_{kpmin} - minimalna wartość parametru Ψ_{k} dla przestrzeni Ω_{p} Ψ_{kpmax} - maksymalna wartość parametru Ψ_{k} dla przestrzeni Ω_{p}

3.3. Klasa rozpatrywanych elementów i ich parametry

Przedmiotem naszego zainteresowania będą elementy sieci przełączających, spełniające podane niżej wymagania. Wymagania 1,2 definiują klasę rozpatrywanych elementów, a pozostałe narzucają ograniczenia na ich realizację fizyczną.

- Elementy są deterministyczne, tj. dla dowolnej chwili t istnieje jednoznaczne odwzorowanie wartości reprezentantów zmiennych przykładanych na wejścia elementu do chwili t w wartość reprezentanta zmiennej wyjściowej tego elementu w chwili t.
- 2. Elementy są nieautonomiczne, tj. procesy przełączania tych elementów nie mogą przebiegać niezależnie od wartości zmiennych wejściowych.
- 3. Elementy mają poprawne statyczne charakterystyki przenoszenia (omówione w p. 3.4) o nachyleniu (wzmocnieniu) w zakresie przełączania znacznie większym od 1.
- 4. Elementy mają jedno wyjście i skończoną liczbę wejść.
- 5. Ta sama wielkość fizyczna jest reprezentantem zarówno zmiennych wejściowych jak i zmiennych wyjściowych elementów.
- Procesy pełnego przełączania elementu opisywane są monotonicznymi funkcjemi czasu.

Znączna część elementów przełączających stosowanych w technice cyfrowej spełnia podane wymagania. Szczególnie są one spełnione dla większości szeroko stosowanych elementów decyzyjnych tranzystorowych technik statycznych. Elementy nie spełniające podanych wymagań w określonych przypadkach mogą być podzielone metodą dekompozycji na elementy składowe, odpowiadające tym wymeganiom.

Wymaganie 2 wyklucza z zakresu naszych zainteresowań elementy generacyjne i pamiętające w przypadkach, gdy ich dekompozycja nie pozwala uzyskać elementów o podanych własnościach.

Każdej przestrzeni parametrów pracy Ω_p przyporządkowany jest jednowymiarowy zbiór G_q wartości reprezentanta G_q oraz zbiór G_{xy} wartości reprezentantów Gx, Gy. Zgodnie z wymaganiem 5 zbiór G_{xy} określimy w następujący sposób^{*})

 $\begin{aligned} & \mathsf{Gx:Gxymin} \leq \mathsf{Gx} \leq \mathsf{Gxymax} \\ & \bigcup \left\{ \mathsf{Gy:Gxymin} \leq \mathsf{Gy} \leq \mathsf{Gxymax} \right\} \quad (3.5) \\ & \mathsf{gdzie} \ \mathsf{Gxymin}, \ \mathsf{Gxymax} \ - \ \mathsf{ekstremalne} \ \texttt{wartości reprezentantów} \\ & \mathsf{Gx, Gy \ dla \ rozpatrywanej \ przestrzeni} \\ & \Omega_p \cdot \end{aligned}$

Kolejne wartości reprezentantów zmiennych elementów rozpatrywanej klasy mogą być określone za pomocą ciągłych funkcji czasu, co dla dostatecznie małych przedziałów czasowych pozwala opisać działanie tych elementów odwzorowaniami rekurencyjnymi typu

$$f_{A}(\tau) : \Omega_{p} \times G_{q}(t) \times G_{x}(t) \Rightarrow G_{q}(t + \tau)$$
(3.6)
$$f_{B} : \Omega_{p} \times G_{q}(t) \Rightarrow G_{y}(t)$$
(3.7)

The duschestrand

gdzie: $G_q(t)$ - zbiór wartości reprezentanta stanu G_q elementu w chwili $t, (G_q(t) \subset G_q),$

> $G_x(t)$ - zbiór wartości reprezentantów zmiennych wejściowych Gx elementu w chwili t, $(G_x(t) \subset G_{xy})$,

Gy(t) - zbiór wartości reprezentanta zmiennej wyjściowej Gy elementu w chwili t, (Gy(t) c G xy)

Wielkości fizyczne reprezentujące zmienne x, y, q oraz ich wartości oznaczane są dla uproszczenia tymi samymi symbolami (Gx, Gy, Gq). $G_q(t+\tau)$ - zbiór wartości reprezentanta stanu elementu w ohwili t+ τ , $(G_q(t+\tau) \subset G_q)$,

Ω_n - zbiór punktów pracy,

 τ - przyrost czasu (parametr odwzorowania).

Wprowadzimy pojęcie czasowego przedziału stałych wartości wektora X(t) = = $(x_1 (t), x_2(t), \dots, x_m(t))$. W tym przedziale X(t) = CONST, gdzie CONST - wektor stały, m - liczba wejść elementu. (CONST = $\alpha_1, \alpha_2, \dots, \alpha_m$, gdzie $\alpha_i \in \{0, 1\}$ dla i = 1, 2, ..., m).

Zbiór takich przedziałów czasowych oznaczać będziemy symbolem T

$$\mathbf{T} = \left\{ (\mathbf{t}_{0}; \mathbf{t}_{0} + \tau) : \begin{array}{c} & \\ \mathbf{t}_{0} < \mathbf{t} < \mathbf{t}_{0} + \tau \end{array} \\ \mathbf{X}(\mathbf{t}) = \text{CONST} \right\}.$$
(3.8)

Zbiór T_{λ} przedziałów czasowych $\lambda: (t_0; t_0 + T_{\lambda})$ stałych wartości funktora F zdefiniujemy w sposób następujący

$$\mathbf{T}_{\lambda} = \left\{ \lambda : \frac{1}{\mathbf{t}_{0} < \mathbf{t} < \mathbf{t}_{0} + \mathbf{T}} \quad \mathbb{F} \left[\mathbf{X}(\mathbf{t}) \right] = \text{const} \right\}.$$
(3.9)

W przypadkach gdy interesować nas będzie określona wartość funktora F (równa u), korzystać będziemy z definicji

$$\mathbf{T}_{\lambda u} = \left\{ \lambda_{u} \in \mathbf{T}_{\lambda} : \frac{1}{\mathbf{t}_{o} < \mathbf{t} < \mathbf{t}_{o} + \mathbf{t}} F [\mathbf{X}(\mathbf{t})] = u \right\}, \quad (3.10)$$

gdzie u - indeks binarny (u $\in \{0, 1\}$), $\tau_{\lambda u}$ - długość przedziału czasowego λ_u , $(\lambda_u = (t_o; t_o + \tau_{\lambda u}))$.

Dla elementów rozpatrywanej klasy w przedziałach czasowych $\lambda_{i,j}$ odwzorowanie (3.6) możemy zapisać w postaci

$$f_{A}(\tau_{\lambda u}):\Omega_{p} \times G_{q}(t) \Rightarrow G_{q}(t + \tau_{\lambda u})$$
(3.11)
gdzie $\tau_{\lambda u}$ - długość przedziału czasowego λ_{u} .

Zależność (3.11) określa zbiory $\operatorname{Eq}(t) \subset \operatorname{Eq} w$ ograniczonych przestrzeniach parametrów pracy Ωp . Szczególnie procesy dynamiki przełączania mogą być rozpatrywane dla ustalonych wartości niektórych parametrów pracy, co jest uzasadnione występującą w praktyce znacznie wyższą szybkością procesów dynamicznego przełączania elementów, w porównaniu z szybkością zmian parametrów pracy.

Dla elementu o ustalonym punkcie pracy $\omega_{L} \in \Omega_{p}$ wartość reprezentanta Gq \in Gq w chwili t + $\tau_{\lambda u}$ określa zależność typu

$$Gq (t + T_{\lambda u}) = f_A^L [Gq (t), T_{\lambda u}, u]. \qquad (3.12)$$

Określimy punkty pracy $\omega_{l} \in \Omega_{p}$ odpowiadające przebiegom górnego i dolnego kresu reprezentanta stanu. Dla stabilnych stanów elementu punkty pracy ω_{\max}^{u} górnego kresu reprezentanta stanu zdefiniowane są następująco

$$\omega_{\max}^{u} = \omega_{l} : Gq = \sup_{\omega_{l} \in \Omega_{p}} Gq (u, \omega_{l}), \qquad (3.13)$$

gdzie u - indeks binarny przyporządkowany wartościom funktora F.

Analogicznie dla dolnego kresu reprezentanta stanu mamy

$$\omega^{u}_{\min} = \omega_{l}: Gq = \inf_{\omega_{l} \in \Omega_{p}} Gq (u, \omega_{l}). \qquad (3.14)$$

Dla każdego kierunku przełączania elementu możemy wyznaczyć skończone zbiory punktów pracy górnego i dolnego kresu reprezentanta stanu elementu stosując następujący tok postępowania.

W chwili t_o na wejście badanego elementu przykładamy skokcwy aktywny sygnał odosobniony. Przebieg zmian wartości reprezentanta stanu przełączanego elementu w funkcji czasu (t) uzależniony jest od jego punktu pracy (ω₁) i kierunku przełączania^{¥)}. Posługując się najwygodniejszymi metodami dedukcyjnymi lub empirycznymi możemy wyznaczyć wartości funkcji Gq (u,∞_l, t) dla t_o≤t≤t_o + ⁷_{pu}, gdzie u - indeks binarny kierunku przełączania.

Jeżeli dla ustalonej wartości u i różnych punktów pracy $\omega_{\rm l}$ wykonamy obliczenia lub wyznaczymy eksperymentalnie wartości reprezentanta stanu Gq w funkcji czasu, otrzymamy zbiór wartości (przebieg czasowy) funkcji Gq($\omega_{\rm l}$, t), gdzie $\omega_{\rm l} \epsilon \Omega_{\rm p}$ jest parametrem funkcji, a czas (t) mierzony jest zawsze od chwili t₀ = 0, w której element wysterowywany jest skokowym aktywnym sygnałem odosobnionym. Dysponując podanym zbiorem możemy dla każdej chwili t określić ekstremalne wartości reprezentanta Gq i odpowiadające tym wartościom punkty pracy $\omega_{\rm l}$. W praktyce, w podany sposób otrzymuje się skończoną liczbę punktów pracy górnego i dolnego kresu reprezentanta stanu $\omega_{\rm max}^*(\lambda_{\rm u}^1), \omega_{\rm min}^*(\lambda_{\rm u}^1)$ przyporządkowanych przedziałom czasowym $\lambda_{\rm u}^1, \lambda_{\rm u}^1$. Przedziały te mogą być zdefiniowane w sposób następujący

$$\lambda_{u}^{i} = \lambda_{u} \in \mathbb{T}_{\lambda u} : \bigwedge_{t \in \lambda_{u}^{i}} \bigcup_{\omega_{i} \in \Omega_{p}} \operatorname{Gq}(t) = \sup_{\omega_{i} \in \Omega_{p}} \operatorname{Gq}(u, \omega_{i}, t),$$

ieIn

$$J_{u} = \lambda_{u} \in T_{\lambda u} : \bigwedge_{t \in \lambda_{u}^{j}} \bigcup_{\omega_{j} \in \Omega_{p}} Gq(t) = \inf_{\substack{\omega_{j} \Omega_{p}}} Gq(u, \omega_{j}, t),$$

jeJ,

λ

(3.16)

(3.15)

gdzie: i, j - indeksy przedziałów czasowych stałych punktów pracy górnego i dolnego kresu reprezentanta Gq dla ustalonych wartości u.

*) Zgodnie z wymaganiem 3 dla elementów rozpatrywanej klasy możemy pominąć wpływ szybkości zmian reprezentanta zmiennej wejściowej elementu $\left(\frac{d Gx(t)}{dt}\right)$ Numeracja przedziałów czasowych (1, j) przeprowadzana jest niezależnie dla dodatnich i ujemnych sygnałów przełączających począwszy od chwili t_o, w której na wejście elementu podawany jest skokowy aktywny sygnał odosobniony do chwili, w której reprezentant stanu elementu przyjmuje nową wartość ustaloną.

Dla ustalonej wartości u zbiór punktów pracy

$$\Omega_{\text{pmaxu}} = \left\{ \omega^{\text{u}_{\text{max}}}, \begin{array}{c} \bigcup \\ \mathbf{i} \in \mathbf{I}_{u} \end{array} \right. \begin{array}{c} \overset{\bullet}{\text{max}} \left(\lambda_{u}^{\mathbf{i}} \right) \right\}$$
(3.17)

nazywać będziemy zbiorem maksymalnych punktów pracy, natomiast zbiór

$$\Omega pminu = \left\{ \omega^{u} min, \quad \bigcup_{j \in J_{u}} \omega^{*} min \ (\lambda_{u}^{j}) \right\}$$
(3.18)

nazywać będziemy zbiorem minimalnych punktów pracy.

Do praktycznego wykorzystania najbardziej pożądane byłoby znalezienie ekstremalnych punktów pracy $\omega_{MAX} \in \Omega_p, \omega_{MIN} \in \Omega_p,$ dla których w dowolnej chwili t zachodziłyby zależności

| $Gq(\omega_{MAX}, Gq(\omega_{MIN}, \omega_{MIN}))$ | t) = t) = | = | $\begin{array}{c} \max\\ \omega_{i}\epsilon_{i}\Omega_{p}\\ \min\\ \omega_{i}\epsilon\Omega_{p} \end{array}$ | $Gq(u, \omega_{\iota},$ | t) | 1 | (3.19) (3.20) |
|--|--------------|---|--|-------------------------|----|----------|------------------|
| | | = | | Gq (u, ω_{L} , | t) | itchez w | |

Możliwość znalezienia ekstremalnych punktów pracy ω_{MAX} , ω_{MIN} często uzależniona jest od wyboru właściwego podzbioru przestrzeni parametrów pracy Ωp . W przypadku gdy znalezienie punktów pracy spełniających warunki (3.19), (3.20) nie jest możliwe, należy rozpatrywać zbiory przebiegów reprezentantów stanu dla punktów pracy należących do zbiorów Ω pmaxu, Ω pminu.

Dla konstruowanych w p. 3.5 modeli ekstremalnych składowe wektora stanu (przy ustalonej wartości u) wyznaczane będą w ogólnym przypadku w sposób następujący

$$\bigwedge_{i \in I u} Gqumax(t) = Gq \left[\omega_{max}^{*}(\lambda_{u}^{i}), t \right],$$

 $\bigwedge_{j\in J_u} G_{qumin}(t) = G_q \left[\omega_{min}^*(\lambda_u^j), t \right].$ (3.22)

W dalszych rozważaniach, gdy nie będzie zależało nam na wyróżnieniu określonego kierunku przełączania, mówić będziemy o zbiorach ekstremalnych punktów pracy Ω pmax = $\underset{u \in \{0, 1\}}{\bigcup} \Omega$ pmaxu, Ω pmin = $\underset{u \in \{0, 1\}}{\bigcup} \Omega$ pminu oraz o wartościach Gqmax (t), Gqmin(t), określonych dla odpowiednich punktów pracy należących do tych zbiorów.

Z przyjętych definicji bezpośrednio wynika, że dla wartości reprezentanta stanu elementu określonego typu pracującego w dowolnym punkcie pracy $\omega_{1} \in \Omega_{p}$, dla dowolnego t zachodzi nierówność

 $Gqmin (t) \leq Gq (t) \leq Gqmax (t).$

Zależność (3.6) dla ustalonego punktu pracy $\omega_{i} \in \Omega p$ ma postać wzajemnie jednoznacznego przyporządkowania wartości reprezentantów Gq(t), Gy (t).

3.4. Statyczne parametry przełączania

Podamy istotne dla dalszych rozważań cechy odwzorowań sygnałów statycznych, realizowanych przez statyczne charakterystyki przenoszenia poprawnie skonstruowanych elementów sieci przełączających. Pod pojęciem s y g n a ł u s t a t y c zn e g o rozumieć będziemy wartość reprezentanta zmiennej wejściowej lub wyjściowej, nie ulegającą zmianie w przedziale czasu większym od opóźnienia pełnego przełączania elementu τ_p . W konsekwencji, wartości reprezentantów zmiennych wyjściowych elementów (sieci) określane są po zakończeniu przejściowych procesów przełączania tych elementów (sieci), a czas nie występuje jako parametr odwzorowań statycznych.

(3.23)

(3.21)

Charakterystyki przenoszenia poprawnie skonstruowanych elementów przełączających nazywane będą poprawnymi charakterystyki terystykami przenoszenia. Charakterystyki te spełniają wiele wymagań podanych w pracy [33]. W dalszych rozważaniach wykorzystamy te wyniki pracy [33], które mają znaczenie przy rozpatrywaniu procesów dynamiki przełączania.

Przyjmiemy, iż sygnał przełączający podawany jest przez cały czas na jedno aktywne wejście elementu, a w statycznej charakterystyce przenoszenia elementu odzwierciedlony jest wpływ stałych wartości reprezentantów zmiennych na pozostałych wejściach tego elementu.

Operator odwzorowania sygnałów statycznych, realizowanego przez statyczną charakterystykę przenoszenia elementu przełączającego oznaczany będzie symbolem $\mathbf{5}^{\mathbf{H}}$. Z b i o r e m p o p r a w n y c h c h a r a k t e r y s t y k p r z en o s z e n i a Z elementu przełączającego nazywać będziemy zbiór charakterystyk Si, dla których w przestrzeni parametrów Ω p spełnione są podane dalej warunki poprawnej transformacji sygnałów statycznych (analizowane w pracy [33]).

Dla odwzorowania realizowanego przez i-tą poprawną statyczną charakterystykę przenoszenia **Si** możemy napisać

$$S_{i} \in Z \implies \bigwedge_{G_{X}} S_{min}(G_{X}) \leq S_{i} (G_{X}) \leq S_{max}(G_{X})$$
(3.24)
$$S_{i} \in Z \implies \bigwedge_{G_{X}} S_{i} (G_{X}) \in G_{XY}$$
(3.25)

gdzie:

Si - operator odwzorowania realizowanego przez i-tą statyczną charakterystykę przenoszenia sygnałów statycznych elementu sieci przełączającej,

*) Dla uproszczenia zamiast "charakterystyka realizująca operator 5" będziemy niekiedy mówili "charakterystyka 5". $S_{\min}(G_x) = \inf_{Si\in Z} Si(G_x) - dolna graniczna charakterystyka przenoszenia w przestrzeni <math>\Omega p$,

 $S_{max}(G_x) = \sup_{Si \in Z} Si(G_x) - górna graniczna charakterystyka przenoszenia w przestrzeni <math>\Omega p$.

Jak wiadomo, zbiór statycznych charakterystyk przenoszenia sygnałów poprawnie skonstruowanych elementów sieci przełączających pozwala wydzielić w ciągłym, jednowymiarowym zbiorze wartości reprezentantów zmiennych x, y dwa rozłączne przedziały równowagi stabilnej Go, G1, określone następująco:

 $\mathbf{Go} = \{ \operatorname{Gx} \in \operatorname{Gx} : \operatorname{Gomin} \leq \operatorname{Gx} \leq \operatorname{Gomax} \} \cup \{ \operatorname{Gy} \in \operatorname{Gx} : \operatorname{Gomin} \leq \operatorname{Gy} \leq \operatorname{Gomax} \}$ (3.26)

 $\mathbf{G1} = \{ \operatorname{Gx} \in \operatorname{Gxy} : \operatorname{Gimin} \leq \operatorname{Gx} \leq \operatorname{Gimax} \} \cup \{ \operatorname{Gy} \in \operatorname{Gxy} : \operatorname{Gimin} \leq \operatorname{Gy} \leq \operatorname{Gimax} \}$ (3.27)

$$\mathbf{G}_0 \cap \mathbf{G}_1 = \emptyset. \tag{3.28}$$

gdzie: Gomin, Gomax, Gimin, Gimax - graniczne wartości reprezentantów Gx, Gy dla danej przestrzeni Ωp, Ø - zbiór pusty.

Elementy przełączające rogą mieć charakterystyki przenoszenia typu twierdzącego (operatorS) i negującego (operator?).

Dla odwzorowania wartości reprezentanta $Gx6(\Box o \cup \Box 1)$ realizowanego przez poprawną charakterystykę i przenoszenia Si6Z możemy napisać

 $\mathbf{S}_{\mathbf{i}} = \mathbf{S}_{\mathbf{i}} \Rightarrow \begin{bmatrix} \bigwedge \\ G_{\mathbf{x}} \in \mathbf{G}_{0} & \mathbf{S}_{\mathbf{i}} & (G_{\mathbf{x}}) \in \mathbf{G}_{0} \end{bmatrix} \land \begin{bmatrix} \bigwedge \\ G_{\mathbf{x}} \in \mathbf{G}_{1} & \mathbf{S}_{\mathbf{i}} & (G_{\mathbf{x}}) \in \mathbf{G}_{1} \end{bmatrix}, \quad (3.29)$ $\mathbf{S}_{\mathbf{i}} = 2\mathbf{i} \Rightarrow \begin{bmatrix} \bigwedge \\ G_{\mathbf{x}} \in \mathbf{G}_{0} & \mathbf{S}_{\mathbf{i}} & (G_{\mathbf{x}}) \in \mathbf{G}_{1} \end{bmatrix} \land \begin{bmatrix} \bigwedge \\ G_{\mathbf{x}} \in \mathbf{G}_{1} & \mathbf{S}_{\mathbf{i}} & (G_{\mathbf{x}}) \in \mathbf{G}_{0} \end{bmatrix}. \quad (3.30)$

W dalszej części pracy stosowane będą dla uproszczenia następujące oznaczenia:

| a | = | Gomin, | b | = | G | max, |
|---|---|--------|---|---|---|------|
| C | = | G min, | d | = | G | max. |

Dla podanych wielkości, w przypadku poprawnych charakterystyk przenoszenia, zachodzi nierówność

 $a \leq b < c \leq d$.

Na rys. 2 pokazano przedziały równowagi stabilnej Go, G1 dla zbioru charakterystyk przenoszenia typu twierdzącego.



Rys. 2. Statyczna charakterystyka przenoszenia elementu typu twierdzącego Ekstremalne wartości reprezentantów zmiennych obydwu przedziałów (a, b, c, d) wyznaczone są przez punkty przecięcia granicznych charakterystyk przenoszenia Smax, Smin z prostą równowagi Gx = Gy. Wartości maksymalne przedziałów Go, G1 wyznaczają punkty przecięcia charakterystyki przenoszenia Smax, z prostą równowagi, natomiast wartości minimalne tych przedziałów wyznaczają punkty przecięcia charakterystyki Smin z tą prostą.

Jak wynika z zależności (3.29), (3.30), odwzorowania sygnałów statycznych o wartościach leżących wewnątrz przedziałów równowagi statilnej Go, G1, realizowane przez charakterystyki SićZ, dają w rezultacie sygnały o wartościach pozostających wewnątrz tych przedziałów.

Dla
$$Gxe(Go \cup G_1)$$
 można zatem zapisać
 $Si \in Z \Longrightarrow \bigwedge_{GxeGo} Si (Gx) \in Go \cup G_1$ (3.31)
 $Si \in Z \Longrightarrow \bigwedge_{GxeG_1} Si (Gx) \in Go \cup G_1$. (3.32)

W praktyce, w sieciach przełączających mogą występować sygnały o niepełnej amplitudzie, tj. takie, których wartości nie należą do żadnego z przedziałów **G**o, **G**1.

Sygnały o wartościach leżących w pobliżu przedziałów Eo, 51, lecz nie wchodzące do przedziału równowagi niestabilnej mają tendencję zbliżania się i wnikania do wnętrza przedziałów Eo, E1, w miarę transformowania ich wartości przez statyczne charakterystyki przenoszenia kolejnych elementów.

Dla ustalonych podzbiorów poprawnych statycznych charakterystyk przenoszenia mogą być określone progowe wartości sygnałów wejściowych, które po przetransformowaniu ich w skończonej liczbie elementów uzyskają wartości znajdujące się wewnątrz przedziałów równowagi stabilnej. Wartości te, nazywane dalej progowymi, wyznaczają dwa rozłączne przedziały progowe **G**po, **G**p1.

| Gpo = | <gxymin;< th=""><th>Gxypo),</th><th>(3.33)</th></gxymin;<> | Gxypo), | (3.33) |
|---------------|--|---------------|--------|
| G p1 = | (Gxyp1; | Gxymax>, | (3.34) |
| GponE | $p_1 = \emptyset, ($ | GpouGp1)cGxy, | (3.35) |

gdzie: Gxypo, Gxyp1 - wartości progowe reprezentantów Gx, Gy odpowiednio dla przedziałów Gpo, Gp1.

Zbiory Gpo, Gp1 oznaczać będziemy symbolem G pu, gdzie u - indeks binarny (u $\in \{0, 1\}$).

Przyjmiemy również następujące przyporządkowanie

 $\mathbf{S}(\mathbf{u}) = \begin{cases} \mathbf{u} & \mathrm{dla} & \mathrm{Si} & \mathrm{typu} & \mathrm{S}, \\ \overline{\mathbf{u}} & \mathrm{dla} & \mathrm{Si} & \mathrm{typu} & \mathrm{c} \end{cases}$ (3.36)

Dla wejściowych sygnałów statycznych o wartościach znajdujących się wewnątrz przedziałów progowych (Gx S(Gpo UG pi)), w pracy [33] udowodniono, że jeżeli pomiędzy wartościami reprezentantów Gx, Gy istnieje zależność

 $Gy = Si(Gx), (Si \in Z), (3.37)$

to dla dowolnego u zachodzi implikacja

$$G_{\mathbf{x}} \in \mathbf{G} p_{\mathbf{u}} \Longrightarrow G_{\mathbf{y}} \in \mathbf{G} p \ \mathbf{H}(\mathbf{u}) , \qquad (3.38)$$

gdzie

u - indeks binarny, $(u \in \{0, 1\})$, Ep f(u) - przedział progowy określony zgodnie z (3.36).

Dowód przeprówadza się na podstawie geometrycznych własności odwzorowań sygnałów statycznych realizowanych przez statyczne charakterystyki przenoszenia 516 Z. Przytoczone twierdzenie można traktować jako teoretyczne uzasadnienie stosowanych w praktyce metod pomiarów odporności na zakłócenia półprzewodnikowych elementów przełączających [39].

Z podanego twierdzenia wynika, iż odwzorowania sygnałów statycznych znajdujących się w przedziałach Spo, Sp1, realizowane przez statyczne charakterystyki przenoszenia Si & Z, nie mogą w rezultacie doprowadzić do sygnałów nie należących do tych przedziałów. Wcześniej wskazaliśmy na inną cechę odwzorowań przeprowadzanych za pomocą statycznych charakterystyk przenoszenia, polegającą na wchłanianiu sygnałów statycznych leżących w pobliżu przedziałów równowagi stabilnej do wnętrza tych przedziałów.

Wymienione własności odwzorowań **S**i i parametry statycznych charakterystyk przenoszenia narzucone przez wymaganie 3 p. 3.3. pozwalają posługiwać się, dla rozpatrywanej klasy elementów, idealizowanym zbiorem statycznych charakterystyk przenoszenia **Z**.

Zbiór Z otrzymywany jest ze zbioru poprawnych charakterystyk przenoszenia Z drogą idealizacji jego charakterystyk granicznych.

Wartość reprezentanta Gy wyznaczana wg charakterystyk granicznych zbioru \mathbb{Z} jest stała dla Gx 6 (\mathbb{G} poU \mathbb{G} p1) i zmienia się skokowo przy przekraczaniu przez zmienną Gx wartości progowych Gxpo, Gxpi. Na rys. 3 podano graficzną ilustrację sposobu otrzymywania granicznych charakterystyk przenoszenia zbiorów \mathbb{Z} dla zbiorów \mathbb{Z} poprawnych statycznych charakterystyk przenoszenia typu twierdzącego i negującego. Wartości progowe Gxpo, Gxpi oznaczono na rysunku odpowiednio symbolami b_1 , c_1 .

3.5. Modele ekstremalne

3.5.1. Model elementów przełączających

Wprowadzimy pojęcie elementu ekstremalnego, stanowiącego model dynamiki przełączania elementów sieci przełączających określonego typu w przestrzeni parametrów Ω p. W pierwszej kolejności omówimy przyjęty sposób konstruowania elementu ekstremalnego dla elementów przełączających, możliwe realizacje inercyjnej części modelu i zasady wyznaczania jej parametrów.





Rys. 3. Aproksymacja poprawnych charakterystyk przenoszenia zbiorem Z

a) charakterystyki typu twierdzącego b) charakterystyki typu negującego

Zgodnie z przyjętą w p. 3.4 aproksymacją zbioru poprawnych statycznych charakterystyk przenoszenia Z idealizowanym zbiorem statycznych charakterystyk przenoszenia Z, statyczne sygnały wejściowe nie wchodzące do przedziału równowagi nie-

, c₁> nie zmieniają wartości sygnałów wyjśstabilnej ciowych elementów. W przyjętym dalej modelu elementu przełączającego zakładamy, iż sygnały te nie zmieniają również stanu wewnetrznego elementu. Odpowiada to takim realizacjom elementów przełączających, w których przebieg statycznych charakterystyk przenoszenia określają przede wszystkim obwody wejściowe elementów przełączających, a o własnościach inercyjnych elementów decydują obwody sterowane z obwodów wejściowych. Warunek ten z dobrym przybliżeniem spełniają elementy przelączające tranzystorowych technik statycznych, których obwody wejściowe wykonane są z elementów nieliniowych (np. diody) i charakteryzują się znacznie większymi szybkościami przełączania, w porównaniu z szybkościami przełączania obwodów wzmacniających.

W pracy posługiwać się będziemy dwuczęściowym modelem elementu przełączającego o strukturze pokazanej na rys. 4. Jest to zgodne z przyjętymi uproszczeniami i łatwym do przeprowadzenia rozdzieleniem na część logiczną i wzmacniającą wielu stosowanych w praktyce elementów przełączających.



Rys. 4. Struktura ekstremalnego modelu przełączania elementu przełączającego

W bezinercyjnej części modelu (elemencie ekstremalnym L) realizowana jest funkcja logiczna elementu. Element L ma m wejść i jedno wyjście. Własności logiczne elementu L określa funktor F modelowanego elementu (y(t) = F[X(t)]), a przedziały kwantowania reprezentanta zmiennej wejściowej wyznacza idealizowana statyczna charakterystyka przenoszenia modelowanego elementu.

Więcej uwagi poświęcimy inercyjnej części modelu (elementowi W), w której modelowane są fizyczne procesy przełączania, a szczególnie określane są graniczne wartości reprezentanta stanu modelowanego elementu.

Element ekstremalny W ma jedno wejście i jedno wyjście. Stan elementu W określa dwuwymiarowy wektor stanu, którego składowe przyporządkowane są reprezentantom Gqmax(t), Gqmin(t) wyznaczanym według zasad podanych w p. 3.3. Dla stanów stabilnych element ekstremalny W realizuje funkcję tożsamościową y = x.

Przystępując do dokładniejszego omówienia dynamicznych parametrów elementu W zauważmy, że dla interesującej nas klasy elementów czas jest parametrem przełączania tylko w przyporządkowaniu wartości reprezentanta Gq wartościom reprezentanta Gx (zgodnie z 3.6). Wartości reprezentantów Gq, Gy dla ustalonego punktu pracy przyporządkowane są sobie w sposób jednoznaczny i niezależny od czasu. Wobec tego dla punktu pracy $\omega_1 \in \Omega_p$ istnieje różnowartościowe odwzorowanie F¹qy wartości reprezentanta Gy w wartość reprezentanta Gq

$$Gq = F'qy (Gy).$$
 (3.39)

Dla ekstremalnych punktów pracy, należących do podzbiorów Ω pmax, Ω pmin, za pomocą odwzorowania (3.39) mogą być wyznaczone przedziały wartości reprezentanta Gq, stanowiące odpowiedniki przedziałów równowagi stabilnej i przedziałów progowych reprezentanta Gy

$$\begin{split} & \textbf{G}qo = \langle \textbf{G}qomin; \ \textbf{G}q \setminus b \rangle, \ \textbf{G}q1 = \langle \textbf{G}q \setminus c; \ \textbf{G}q1max \rangle, \quad (3.40) \\ & \textbf{G}qpo = \langle \textbf{G}qomin; \ \textbf{G}q \setminus b_1 \rangle, \ \textbf{G}qp1 = (\textbf{G}q \setminus c_1; \ \textbf{G}q1max \rangle, \quad (3.41) \\ & \textbf{g}dzie \quad \textbf{G}q \setminus \alpha \quad \text{oznacza wartość } \textbf{G}q \ wyznaczoną \ wg \ (3.39) \quad dla \\ & \textbf{G}y(t) = \alpha, (\alpha \in \{b, b_1, c, c_1\}). \end{split}$$

W rezultacie projektowania elementów fizycznych sieci przełączających w ograniczonej przestrzeni parametrów Ω_p , binarne wartości zmiennych przyporządkowane zostają określonym przedziałom wartości ich reprezentantów. Dla ustalenia uwagi przyjmiemy dla zmiennej x(t) i jej reprezentanta Gx(t) następujące przyporządkowanie

 $\bigwedge_{\omega_{t} \in \Omega p} G_{\mathbf{x}}(t) \in \mathbf{G}_{p0} \Longrightarrow \mathbf{x}(t) = 0$ $\bigwedge_{\omega_{t} \in \Omega p} G_{\mathbf{x}}(t) \in \mathbf{G}_{p1} \Longrightarrow \mathbf{x}(t) = 1.$ (3.42)

Zmienna x(t) ma wartość nieokreśloną jeżeli $Gx(t) \in (G xy - G po - G p1)$, to jest zachodzi warunek $b_1 \leq Gx(t) \leq c_1$.

Wyrażenia (3.42) ÷ (3.43) określają realizowane przez element L przekształcenie ciągłych wartości reprezentanta zmiennej wejściowej w dyskretne wartości logiczne. Zatem w przyjętym przez nas modelu ekstremalnym, element inercyjny W sterowany jest skokowo zmieniającymi się wartościami zmiennej F [X(t)] *).

Rzeczywisty element przełączający ma w chwili t stan stabilny, jeżeli

go

$$\begin{split} & (3.44) \\ & (3.4$$

Model ten odpowiada takim elementom, w których może być pominięta korelacja pomiędzy szybkością zmian reprezentanta Gx(t) i szybkością przełączania elementu (spełniających wymaganie 3 p. 3.3).

$$Qo(t) \Longrightarrow (F[X(t)] = 0) \land (Gqmin(t) = Gqomin) \land (Gqmax(t) = Gq \land b), \qquad (3.45)$$

$$Q_1(t) \Longrightarrow (F[X(t)] = 1) \land (Gqmin(t) = Gq \land 0) \land (Gqmax(t) = Gq max), \qquad (3.46)$$

gdzie Qo(t), Q1(t) - oznacza odpowiednio stan stabilnego zera i stabilnej jedynki.

Inercyjne własności rozpatrywanych przez nas elementów określa odwzorowanie (3.11). Wartości reprezentanta stanu Gq(t) elementu W dla przedziałów czasowych λ (wg 3.9) wyznaczane są zgodnie z zależnością (3.12), której konkretna postać zależna jest od typu elementu, punktu pracy i funkcji aproksymującej ekstremalne przebiegi Gq(t).

Element ekstremalny W ma dwie składowe stanu qmax(t), qmin(t), przyporządkowane odpowiednio funkcjom Gqmax(t), Gqmin(t). Zmienna wewnętrzna q(t) elementu ekstremalnego staje się w ten sposób funkcją dwu zmiennych

$$q(t) = f_{q}(qmax(t), qmin(t)),$$
 (3.47)

określoną w dwu przypadkach

myndogel w oo , na mae 1901 a

succount represented attaction

$$g(t) = \begin{cases} 0 \text{ dla } qmax(t) = qmin(t) = 0, \\ 1 \text{ dla } qmax(t) = qmin(t) = 1. \end{cases}$$
 (3.48)

Binarne wartości składowych stanu qmax(t), qmin(t) elementu ekstremalnego mają wartości określone tylko dla stabilnych stanów elementu wg (3.45), (3.46). W pozostałych przypadkach zmienna wewnętrzna q(t) elementu ekstremalnego ma wartość nieokreśloną. Analogicznie jak dla zmiennej q(t) wprowadzimy dwie składowe zmiennej wyjściowej elementu ekstremalnego ymax(t), ymin(t), które przyporządkujemy również przebiegom Gqmax(t), Gqmin(t). W ten sposób otrzymujemy funkcję typu

$$y(t) = fy (ymax(t), ymin(t))$$
 (3.49)

o wartości określonej w dwu przypadkach

$$y(t) = \begin{cases} 0 & dla ymax(t) = ymin(t) = 0, \\ 1 & dla ymax(t) = ymin(t) = 1, \end{cases}$$
 (3.50)

co może być zapisane również w następującej postaci $(Gqomin \leq Gqmin(t) < Gq b_1) \land (Gqomin \leq Gqmax(t) < Gq b_1) \Rightarrow y(t) =$ = 0 (3.51)

 $(Gq \ c_1 < Gqmin(t) \leq Gqmax) / (Gq \ c_1 < Gqmax(t) \leq Gqmax) \Rightarrow y(t) =$ = 1(3.52)

gdzie Eqpo, Eqp4 - przedziały progowe określone przyporządkowaniem (3.41).

Wartościom reprezentanta Gq; znajdującym się wewnątrz przedziału $\langle Gq \setminus b_1; Gq \setminus c_1 \rangle$ odpowiada nieokreślona wartość zmiennej y(t).

Zależności (3.51), (3.52) pozwalają przeprowadzać kwantowanie ciągłych wartości reprezentanta Gy na wyjściu elementu, dzięki czemu przekazywanie ciągłych wartości fizycznych pomiędzy elementami może być zastąpione przekazywaniem odpowiednich wartości zmiennych logicznych, co w istotnym stopniu pozwala zwiększyć efektywność modelowania za pomocą maszyn cyfrowych.

Na rysunku 5 pokazano przykładowe przebiegi zmiennych: wejściowych x(t), wewnętrznych q(t), wyjściowych y(t) i ich reprezentantów Gx(t), Gq(t), Gy(t) elementu ekstremalnego W, przełączanego skokowymi aktywnymi sygnałami odosobnionymi. Reprezentanci Gxmin(t), Gxmax(t) zmiennej wejściowej x(t) elementu ekstremalnego W zmieniają swoje wartości skokowo z minimalnych na maksymalne w chwili t_0 i z maksymalnych na minimalne w chwili t_7 . Wartości reprezentantów stanu rozpatrywanego elementu Gqmin(t), Gqmax(t) zaczynają zmieniać się natychmiast po zmianie wartości x(t). Na rysunku pokazano liniowe przebiegi zmian wartości ekstremalnych reprezentanta stanu Gq w funkcji czasu i odpowiadające im nieliniowe przebiegi ekstremalne reprezentanta zmiennej wyjściowej Gymin(t), Gymax(t). Wartości zmiennych q(t), y(t) określane są według woześniej przyjętych zasad.

Minimalna wartość inercyjnego opóźnienia rozpatrywanego elementu W dla dodatniego sygnału przełączającego wynosi $|t_1 - t_0|$, natomiast maksymalna wartość opóźnienia całkowitego dla tego sygnału wynosi $|t_5 - t_0|$.

W podanym przykładzie element W sterowany jest skokowym sygnałem przełączającym, co powoduje, że jego zmienna wyjściowa ma minimalne (dla ustalonych parametrów elementu W) długości przedziałów czasowych wartości nieokreślonych. Według oznaczeń przyjętych w punkcie 3.5.3 długość czasowego przedziału wartości nieokreślonej dodatniego sygnału przełączającego zmiennej y(t) wynosi tyo = $|t_5 - t_1|$ i odpowiednio ujemnego sygnału przełączającego ty = $|t_9 - t_8|$.

Zasady wyznaczania długości przedziałów wartości nieokreślonej zmiennej wyjściowej elementu W dla sygnałów wejściowych o różnej od zera długości przedziałów wartości nieokreślonej rozpatrywane są w p. 3.5.3.

3.5.2. Liniowe elementy ekstremalne

Przy konstruowaniu modeli elementów inercyjnych stosować będziemy liniowe elementy ekstremalne, dla których odwzorowanie (3.6) może być przedstawione w postaci zależności wektorowej

$$G_q(t+t) = G_q(t) + K \cdot X(t) \cdot t, \qquad (3.53)$$

gdzie Gq(t) - dwuwymiarowy wektor reprezentanta stanu w chwili t,

X(t) - wektor zmiennej wejściowej w chwili t,



Rys. 5. Graniczne przebiegi zmiennych i ich reprezentantów przy pełnym przełączaniu elementu W skokowym sygnałem przełączającym (Gomin = 0). K - dwuwymiarowy wektor kierunkowy.

Dla liniowych elementów ekstremalnych przeprowad ać będziemy liniową transformację współrzędnych reprezentanta stanu, połączoną z liniowym przekształceniem przestrzeni parametrów Ωp , inwariantnym względem ekstremalnych czasów przełączania. Rozpatrywać będziemy przedziały czasowe, w których zarówno K jak i X(t) są wektorami stałymi.

Załóżmy iż GqI(t) oznacza wektor reprezentanta stanu w chwili t w pierwotnym układzie współrzędnych, a GqII(t) analogiczny wektor w transformowanym układzie współrzędnych. Operator B transformacji współrzędnych jest wektorem o składowych typu

$$\frac{\alpha_1 + \alpha_2 t}{\alpha_3 + \alpha_4 t}, \qquad (3.54)$$

gdzie $\alpha_1, \alpha_2, \alpha_3, \alpha_4$ - wartości stałe dla rozpatrywanego przedziału czasowego.

Dla dowolnej chwili t tego przedziału możemy napisać

$$G_{qII}(t) = B \cdot G_{qI}(t) . \qquad (3.55)$$

W pierwotnym układzie współrzędnych obowiązuje zależność

$$G_{qI}(t + \tau) = G_{qI}(t) + KI \cdot X(t) \cdot \tau \qquad (3.56)$$

Analogicznie dla transformowanego układu współrzędnych mamy

$$G_{qII}(t+\tau) = G_{qII}(t) + K_{II} \cdot X(t) \qquad (3.57)$$

Wyznaczymy wektor K w nowym układzie współrzędnych. Dla wektorów reprezentanta stanu zachodzi związek

$$G_{qI}(t) = B^{-1} \cdot G_{qII}(t)$$
 (3.58)

gdzie B⁻¹ - operator przekształcenia odwrotnego do przekształcenia B. Podstawiając (3.58) do (3.56) otrzymujemy

 $B^{-1} \cdot G_{qII}(t + \tau) = B^{-1} \cdot G_{qII}(t) + KI \cdot X(t) \cdot \tau$ (3.59)

Po przekształceniu układu współrzędnych otrzymujemy $G_{gII}(t + \tau) = G_{qII}(t) + B \cdot KI \cdot X(t) \cdot \tau$ (3.60)

Porównując (3.60) z (3.57) mamy

$$KII = B \cdot KI$$
(3.61)

Jak zobaczymy dalej, przekształcenie układu współrzędnych w określonych przypadkach może zwiększyć efektywność modelowania dynamiki przełączania, realizowanego za pomocą maszyn cyfrowych.

W jednowejściowym elemencie ekstremalnym W sterowanym binarnymi wartościami logicznymi możemy posługiwać się jednowymiarowym wektorem X(t) = x(t), który jest odwzorowywany w dwuwymiarowy wektor stanu Gq(t).

Wartości składowych wektora reprezentanta stanu liniowego elementu ekstremalnego W dla stanów stabilnych pokrywają się z wartościami Gq (ω^{u} min), Gq (ω^{u} max) i stanowią liniową lub odcinkowo liniową aproksymację przebiegów Gq [ω^{*} max(λ^{1} u), t], Gq [ω^{*} min(λ^{1} u), t] dla procesu przełączania elementu.

W przypadku gdy interesują nas tylko opóźnienia pełnego przełączania, można stosować liniowy model ekstremalny o stałych wektorach K dla poszczególnych kierunków przełączania w całym zakresie zmian wartości reprezentanta Gq modelowanego elementu. Modelowanie procesów przełączania ozęściowego za pomocą tak skonstruowanego modelu obarczone będzie jednak dużym błędem.

Wyznaczanie wartości wektora Gq(t) liniowego modelu ekstremalnego jest równoznaczne z jednoczesnym modelowaniem dynamiki przełączania elementu w zbiorach maksymalnych (Ω pmax) i minimalnych (Ω_{pmin}) punktów pracy. 3.5.3. Przedziały czasowe nieokreślonych wartości zmiennych

Z rozważań przeprowadzonych w p. 3.5.1 wynika, że dla elementu ekstremalnego W przełączanego skokowymi aktywnymi sygnałami odosobnionymi mogą być wyznaczone minimalne przedziały ozasowe nieokreślonych wartości zmiennych q(t), y (t) tego elementu. W szczególności minimalne progowe przedziały czasowe nieokreślonych wartości zmiennej wyjściowej y(t) oznaczone symbolami J_0 , J_1 (odpowiednio dla dodatniego i ujemnego sygnału przełączającego), wyznaczają chwile przekraczania wartości progowych b₁, c₁ przez Gymax(t), Gymin(t).

Rozważny na przykładzie, w jeki sposób będą zmieniały się przedziały czasowe nieokreślonych wartości zmiennych wyjściowych kolejnych elementów ekstremalnych znajdujących się w stanie stabilnym w przypadku, gdy wyjście elementu ekstremalnego przełączanego aktywnym skokowym sygnałem odosobnionym połączone jest z aktywnym wejściem kolejnego elementu ekstremalnego.

Rysunek 6 ilustruje sposób wyznaczania opóźnień pełnego przełączania dla kilku szeregowo połączonych elementów ekstremalnych W, sterowanych dodatnimi i ujemnymi aktywnymi sygnałami odosobnionymi. Dla uproszczenia przyjęto, że wartości reprezentantów zmiennych wejściowych i wyjściowych zmieniają się liniowo w czasie.

Nie podano przebiegów zmiennej wewnętrznej q(t) elementu ekstremalnego i jej reprezentanta Gq(t). Minimalne opóźnienia progowe dla dodatniego i ujemnego sygnału przełączającego oznaczono na rys. 6 odpowiednio symbolami $T_{\rm o min}, T_{\rm 1 min},$ natomiast maksymalne opóźnienia progowe symbolami $T_{\rm o max},$ $T_{\rm 1 max}$. Wartość indeksu równa 1 oznacza ujemny sygnał przełączający, natomiast wartość 0 oznacza dodatni sygnał przełączający.

Dla przykładu podanego na rys. 6 przyjęto, że dodatni skokowy sygnał odosobniony (przebieg $x^{1}(t)$) podawany jest na wejście pierwszego elementu W w chwili t_{0} , a ujemny skokowy



Rys. 6. Sposób określania opóźnień ekstremalnych przy przełączaniu kolejnych elementów W aktywnymi sygnałami odosobnionymi (Gomin = O)

64

sygnał odosobniony w chwili t_5 . Zgodnie z rys. 6, na którym symbolem $x^2(t)$ oznaczono zmienną wejściową drugiego elementu, many^{*)}

$$v_0^1 = \langle t_1; t_3 \rangle,$$
 (3.62)

gdzie:

$$t_{1} = \max \left\{ t_{i} : \left[t_{0} < t_{i} < t_{5} \right] \land \left[x^{2}(t_{i}) = 0 \right] \right\},$$
(3.63)
$$t_{3} = \min \left\{ t_{i} : \left[t_{0} < t_{i} < t_{5} \right] \land \left[x^{2}(t_{i}) = 1 \right] \right\}.$$
(3.64)

Analogicznie możemy określić minimalny progowy przedział wartości nieokreślonych odosobnionego ujemnego sygnału przełączającego, otrzymywanego na wyjściu elementu ekstremalnego, po wysterowaniu jego wejścia skokowym sygnałem odosobnionym w chwili t₅

$$J_1 = \langle t_6; t_8 \rangle$$
, (3.65)

gdzie:

projektantiow

$$t_{6} = \max \left\{ t_{i} : [t_{5} < t_{i}] \land [x^{2}(t_{i}) = 1] \right\}, \qquad (3.66)$$

$$t_{8} = \min \left\{ t_{i} : [t_{5} < t_{i}] \land [x^{2}(t_{i}) = 0] \right\}. \qquad (3.67)$$

Długości przedziałów czasowych v_0^1 , v_1^1 pierwszego elementu ekstremalnego wynoszą odpowiednio

$$t_{v_0}^1 = |t_3 - t_1| \quad 1 \quad t_{v_1}^1 = |t_8 - t_6|.$$

Długości przedziałów czasowych wartości nieokreślonych zmiennych wyjściowych drugiego elementu ekstremalnego $\tau^2_{v_0}$, $\tau^2_{v_1}$ mogą być jednoznacznie określone na podstawie wyznaczonych parametrów progowych: $\tau^1_{v_0}, \tau^1_{v_1}, \tau_{omin}, \tau_{1min}, \tau_{omax}$; τ_{1max} .

W analogiczny sposób można określić parametry progowe dla reprezentantów zmiennych o nieliniowych przebiegach w funkcji czasu, pod warunkiem ich monotonicznego charakteru.

W rozpatrywanym przykładzie górne indeksy symboli określają kolejny numer odpowiedniego elementu W Zbiór progowych parametrów czasowych elementów ekstremalnych typu z, w przestrzeni Ω p oznaczać będziemy symbolem Θ z.

W dalszej części pracy przyjmujemy, że odwzorowanie

$$\Omega p \Rightarrow \Theta_{z} = \{\tau^{1}_{vo}, \tau^{1}_{v_{1}}, \tau_{omin}, \tau_{1min}, \tau_{omax}, \tau_{1max}\}, \quad (3.68)$$

gdzie oznaczenia elementów zbioru Oz są zgodne z rys. 6, może być przeprowadzone jednoznacznie dla dowolnego elementu sieci przełączającej metodami dedukcyjnymi lub empirycznymi [63].

W ostatnich latach coraz częściej ekstremalne wartości progowych parametrów czasowych pełnego przełączania (lub ich odpowiedników) podawane są w katalogach elementów (np. [13], [24] . Wartości te określane są dla typowych podzbiorów parametrów Ω p, co stanowi istotne ułatwienie dla projektantów urządzeń cyfrowych.

W obrębie tego samego urządzenia możliwe są realizacje fizycznych sieci przełączających z tych samych środków technicznych dla różnych podzbiorów przestrzeni parametrów pracy Ω p, zależnie od wymagań stawianych poszczególnym fragmentom sieci przełączającej.

Progowe parametry czasowe pełnego przełączania mogą być wykorzystane do badania dynamiki sieci przełączających, w których nie zachodzi częściowe przełączanie elementów. Przykładem takiego zastosowania może być przeprowadzona w pracy autora [62]. ocena szybkości rejestrów i określenie optymalnego rozwiązania rejestru pod względem szybkości przesuwania.

Zwiększenie bezwzględnej szybkości pracy sieci przełączających może być osiągnięte w rezultacie zastosowania elementów sieci przełączających o mniejszych wartościach nominalnych opóźnień przełączania i krótszych przedziałach wartości nieokreślonych sygnałów przełączających. Względna szybkość pracy sieci przełączających realizowanych z elementów o tych samych nominalnych wartościach opóźnień uzależniona jest od jakości elementów sieci, której często stosowanym miernikiem jest rozrzut wartości ich parametrów czasowych [62].

Należy zwrócić uwagę, że dla przedziałów czasowych nieokreślonych wartości zmiennych q, y:

$$v_y = \{t : y(t) = 6\}, \quad v_q = \{t : q(t) = 6\}$$
 (3.69)

zachodzi

$$v_y \subset v_q$$
, (3.70)

gdzie 6 oznacza nieokreślone wartości logiczne zmiennych y(t), q(t).

3.5.4. Przedziały stałych wartości zmiennych i chwile graniczne

Przy projektowaniu sieci przełączających istotne znaczenie ma dokładność określenia chwil (przedziałów) czasowych, w których następują zmiany wartości zmiennych q, y elementów sieci przełączających dla zadanych chwil zmian wartości zmiennych wejściowych x tych elementów. Projektanta logicznego nie interesują bowiem konkretne wartości reprezentantów Gq(t), Gy(t), lecz odpowiadające określonym przestrzeniom Ω p przedziały czasowe, w których nie ulegają zmianie wartości zmiennych q, y.

Wyznaczymy przedziały czasowe stałych wartości zmiennych q, y elementu ekstremalnego o monotonicznych przebiegach Gqmax(t), Gpmin(t) dla pełnego przełączania elementu.

Na rys. 7 pokazano przykładowe przebiegi Gqmax(t), Gqmin(t) elementu ekstremalnego W dla skokowych aktywnych sygnałów odosobnionych, przykładanych na wejście elementu w chwilach t_{o+} , t_{o-} .

Stan stabilny elementu ekstremalnego zostaje naruszony w chwili t_{o+}, gdyż po podaniu sygnału przełączającego nie są spełnione warunki przyporządkowania (3.45). Element osiąga



Rys. 7. Chwile graniczne i ekwiwalentna transformacja liniowa F~ przebiegów Gqmax(t), Gqmin(t) dla pełnego przełączania elamentu ekstremalnego W

ponownie stan stabilny w chwili t_c , w której zostaje spełniona zależność (3.46). Zmiana wartości y(t) w przedziale czasowym $< t_{o+}$; $t_c >$ następuje w chwilach t_{b1+} , t_{c1+} . Zmienna y(t) przyjmuje wartość nieokreśloną w chwili t_{b1+} , t_{c1+} . Zmienna y(t) przyjmuje wartość nieokreśloną w chwili t_{b1+} , natomiast w przedziale (t_{c1+} ; $t_c >$ dla Gqmax(t), Gqmin(t) spełnione są wymagania przyporządkowania (3.52), wg którego y(t) = 1. Zmiana wartości zmiennej x w chwili t_{o-} powoduje naruszenie stanu stabilnego elementu w przedziale $< t_{o-}$; $t_b >$ i zmianę wartości y(t) w chwilach t_{o1-} , t_{b1-} .

Chwile, w których zachodzą zmiany wartości logicznych (w zbiorze wartości $\{0, 1, 0\}$) zmiennych q, y elementu ekstremalnego W nazywane będą c h w i l a m i g r a nic zn y m i i oznaczane symbolem t_w.

Dla odosobnionych sygnałów przełączających dwie chwile graniczne pokrywają się z chwilami zmiany wartości zmiennej wejściowej, a pozostałe mogą być wyznaczone z żądaną dokładnością T_E na podstawie wartości Gqmax(t), Gqmin(t).

Posługując się oznaczeniami przyjętymi na rys. 7 możemy zdefiniować zbiór chwil granicznych t_{Ki} elementu W następująco:

 $\{\mathbf{t}_{\mathrm{Ki}}\} = \{\mathbf{t}_{\mathrm{o}}, \mathbf{t}_{\mathrm{o}-}, \mathbf{t}: [(\mathrm{Gqmax}(\mathbf{t}) \in \{\mathrm{GqNb}, \mathrm{GqNb}_{\mathrm{I}}, \mathbf{t}_{\mathrm{O}-}, \mathbf{t}: [(\mathrm{Gqmax}(\mathbf{t}) \in \{\mathrm{GqNb}, \mathrm{GqNb}_{\mathrm{I}}, \mathbf{t}_{\mathrm{O}-}, \mathbf{t}: \mathbf{t}_{\mathrm{O}-}, \mathbf{t}: \mathbf{t}_{\mathrm{O}-}, \mathbf{t}_{\mathrm{O$

Gq d) \vee ($Gqmin(t) \in \{Gq a, Gq c_1, Gq c_2\},$

(3.71)

gdzie: t_{o+}, (t_{o-}) - chwila podania dodatniego (ujemnego) skokowego sygnału przełączającego lub chwila początkowa przedziału wartości nieokreślonej aktywnego sygnału odosobnionego.

W przykładzie podanym na rysunku 7 mamy

 ${t_{Ki}} = {t_{0+}, t_{b1+}, t_{d}, t_{c1+}, t_{o-}, t_{c1-}, t_{b1-}, t_{b}}.$

Wymiernym elementem ekstremalny nym nazywać będziemy element ekstremalny w przypadku, gdy długości przedziałów czasowych wyznaczonych przez kolejne chwile graniczne tego elementu dla skokowego_dodatniego i ujemnego aktywnego sygnału odosobnionego tworzą zbiór liczb naturalnych różnych od zera. Zbiór ten oznaczać będziemy symbolem T_{σ} .

W praktyce, skonstruowanie wymiernych elementów ekstremalnych W jest zawsze możliwe, a wiążące się z tym ograniczenia mogą wynikać jedynie z wymagań dotyczących dokładności modelu.

Zgodnie z rozważaniami p. 3.5.4 i oznaczeniami chwil granicznych podanymi na rys. 7, zbiór T_z określony jest w sposób następujący

$$\mathbf{T}_{z} = \left\{ \left| \mathbf{t}_{b1+} - \mathbf{t}_{o+} \right|, \left| \mathbf{t}_{o1+} - \mathbf{t}_{b1+} \right|, \left| \mathbf{t}_{o1-} - \mathbf{t}_{o+} \right|, \left| \mathbf{t}_{b1-} - \mathbf{t}_{o1-} \right| \right\}$$
(3.72)

gdzie $|t_j - t_i|$ - długość przedziału czasowego o krańcach t_i (początek), t_i (koniec).

Zbiór T_z może być zdefiniowany również przy wykorzystaniu oznaczeń stosowanych w p. 3.5.3 (rys. 6)

 $\mathbf{t}_{z} = \left\{ \boldsymbol{\tau}_{\text{omin}}, \quad \boldsymbol{\tau}_{\text{omax}}, \quad \boldsymbol{\tau}_{\text{1min}}, \quad \boldsymbol{\tau}_{\text{1max}} \right\}.$ (3.72a)

Symbolem τ_z oznaczymy wspólny dzielnik liczb zbioru T_z , natomiast symbolem τ_{zmax} oznaczać będziemy największy wspólny dzielnik liczb tego zbioru. Każda liczba należąca do zbioru T_z jest zatem wielokrotnością liczb τ_z i τ_{zmax} .

W ustalonych przestrzeniach parametrów pracy Ωp skończonym zbiorom elementów sieci mogą być przyporządkowane skończone zbiory elementów ekstremalnych $\Pi = \{z_i: i=0, 1, ...\},$ gdzie z_i oznacza typ i elementu ekstremalnego (modelu o ustalonych wartościach parametrów).
M-wymiernymi elementami ekstremalnymi nazywać będziemy takie elementy ekstremalne, których chwile graniczne dla skokowego dodatniego i ujemnego aktywnego sygnału odosobnionego wyznaczają zbiór liczb naturalnych $T_{\pi} = \bigcup_{Z \in \Pi} T_{Z}$. Wspólny dzielnik liczb należących do zbioru T_{π} oznaczymy symbolem T_{π} , a największy wspólny dzielnik liczb tego zbioru symbolem T_{π} max^{*} Z przyjętych definicji bezpośrednio wynikają nierówności $T_{\pi} \leq T_{z}$ i $T_{\pi} \max^{<\tau}$ zmax^{*}

Wprowadzone pojęcia mają istotne znaczenie przy określaniu przedziałów (taktów) modelowania sieci przełączających, co stanowi przedmiot rozważań prowadzonych w dalszych częściach pracy.

3.5.6. Ekwiwalentna transformacja liniowa

W przypadkach gdy interesują nas wyłącznie wartości zmiennych logicznych, badanie procesów pełnego przełączania możemy prowadzić po wykonaniu e k w i w a l e n t n e j t r a n sf o r m a c j i l i n i o w e j F_{∞} funkcji Gqmax(t), Gqmin(t), zachowującej ekstremalne parametry czasowe pełnego przełączania. W rezultacie transformacji F_{∞} funkcje Gqmax(t), Gqmin(t) zostają zastąpione przebiegami liniowymi Gqmax(t), Gqmin(t). Otrzymujemy w ten sposób wektor $G_q(t)$ (p. 3.5.2), którego wartości (w przedziałach czasowych wyznaczonych przez kolejne chwile graniczne) mogą być wyznaczone wg (3.53) przy stałej wartości wektora K. Uzyskany w ten sposób model nazywać będziemy e k w i w a l e n t n y m l in i o w y m e l e m e n t e m e k s t r e m a l n y m.

Ekwiwalentna transformacja liniowa przeprowadzana jest oddzielnie dla przedziałów czasowych, wyznaczonych odpowiednimi chwilami granicznymi górnego i dolnego kresu reprezentanta stanu.

Przyjmując za początek układu współrzędnych chwilę, w której następuje skokowa zmiana wartości zmiennej wejściowej x, dla dodatniego sygnału przełączającego otrzymujemy

$$= \begin{cases} \frac{G_{qo}}{t} & t & dla \ 0 \le t \le t_{b1+} \\ & & (3.73) \end{cases}$$

Gqmax(t) =

Gq

$$o + \frac{Gq_1 - Gq_0}{t_d - t_{b1+}} (t - t_{b1+}) dla t_{b1+} < t < t_d$$

$$Gqmin(t) = \begin{cases} \frac{Gqo}{t_{o1+}} & t & dla \ 0 \le t \le t_{o1+}, \\ Gqo + \frac{Gq1 - Gqo}{t_o - t_{o1+}} (t - t_{o1+}) & dla \ t_{c1+} \le t \le t_c. \end{cases}$$
(3.74)

Analogicznie dla ujemnego sygnału przełączającego otrzymujemy

$$G\tilde{q}\min(t) = \begin{cases} Gq_1 - \frac{Gq_1 - Gq_0}{t} t & dla \ 0 \le t \le t_{b1-}, \\ Gq_2 - \frac{Gq_0}{t} & (3.75) \end{cases}$$

$$Gqo - \frac{Gqo}{t_b - t_{b1-}} (t - t_{b1-}) dla t_{b1} \leq t \leq t_b,$$

$$\begin{bmatrix} Gq1 - \frac{Gq1 - Gq0}{t} t & dla \ 0 \leq t \leq t_{c1-}, \\ c1- & (3.76) \end{bmatrix}$$

$$G\widetilde{q}\max(t) = \begin{cases} Gqo - \frac{Gqo}{t_a - t_{o1-}} (t - t_{o1-}) dla t_{c1-s} t \le t_a, \\ t_a - t_{o1-} \end{cases}$$

gdzie: t_{b1}, t_d, t_{c1+}, t_c, t_{c1-}, t_a, t_{b1-}, t_b - chwile graniczne według oznaczeń podanych na rys. 7.

Wartości Gqo i Gq1. wyznaczają dwa p o d z b i o r y g r a n i o z n e reprezentanta Gq w transformowanym układzie współrzędnych.

$$\begin{split} \vec{\Box} \vec{o} &= \left\{ \vec{Gq}(t); \quad 0 \leq \vec{Gq}(t) \leq \vec{Gqo} \right\}, \quad (3.77) \\ \vec{\Box} \vec{1} &= \left\{ \vec{Gq}(t): \quad \vec{Gqo} < \vec{Gq}(t) \leq \vec{Gq1} \right\}. \quad (3.78) \end{split}$$

dia dodebniego aygaalu przeigozającego operavacjeny

- 72 -

Zgodnie z przyjętym w p. 3.5.1 przyporządkowaniem, podzbiór Gö nazywać będziemy podzbiorem zera logicznego, a podzbiór Gi podzbiorem jedynki logicznej. W przekształconym układzie współrzędnych obowiązują przyporządkowania

 $[Gqmax(t) \leq Gqo] \land [Gqmin(t) \leq Gqo] \Longrightarrow y(t) = 0, \qquad (3.79)$ $[Gqo < Gqmax(t)] \land [Gqo < Gqmin(t)] \Longrightarrow y(t) = 1. \qquad (3.80)$

Przykład ekwiwalentnej transformacji liniowej F. monotonicznych funkcji Gqmax(t), Gqmin(t) dla pełnego przełączania elementu ekstremalnego W ilustruje rys. 7.

W prosty sposób przeprowadza się ekwiwalentną transformację liniową dla liniowych elementów ekstremalnych W o stałych wartościach wektora K (p. 3.5.2) w całym zakresie przełączania. W takich przypadkach transformacja sprowadza się do wyznaczenia współczynników zmiany skali, odpowiednio do przyjętych wartości Ggo, Gg1.

Ekwiwalentne liniowe elementy ekstremalne, w porównaniu z elementami ekstremalnymi w nieprzekształoonym układzie współrzędnych pozwalają uprościć programy modelowania i zwiększyć efektywność modelowania procesów przełączania za pomocą maszyn cyfrowych. Wynika to przede wszystkim z mniejszej liczby wartości reprezentanta Gq (trzy zamiast sześciu), z którymi porównywane są wartości współrzędnych reprezentanta stanu elementów ekstremalnych badanej sieci. Przeprowadzenie ekwiwalentnej transformacji liniowej (o odpowiednio dobranych parametrach operatorów B) pozwala ponadto stosować jednakowe wartości graniczne reprezentantów stanu różnych elementów ekstremalnych lub elementów ekstremalnych określonych w różnych podzbiorach Ω p.

3.5.7. Przełączanie częściowe

Częściowe przełączanie elementu zachodzi w przypadku, gdy zmiana wartości zmiennej wejściowej na aktywnym wejściu elementu następuje w chwili, w której stan elementu nie jest stabilny. Zgodnie z definicją stanu stabilnego (3.44) możemy zapisać, że przełączanie częściowe rzeczywistego elementu przełączającego (znajdującego się w punkcie pracy ω_l) na wejściu aktywnym j ma miejsce w przypadku, gdy istnieje chwila twokreślona w sposób następujący:

$$\mathbf{t}_{w} = \mathbf{t} : \bigcup_{\boldsymbol{\omega} \in \Omega_{p}} (Gq(\mathbf{t}) = F^{l} gy [Sij(Gxj(\mathbf{t}))]) \wedge (\frac{dGq(\mathbf{t})}{d\mathbf{t}} = 0), (3.81)$$

٨

gdzie Gxj(t) - wartość Gx w chwili t na wejściu j, Sij - aktualna oharakterystyka i przenoszenia elementu dla wejścia j.

Z przełączaniem częściowym elementu ekstremalnego W w przedziale (t_0 ; $t_0 + \tau >$, $0 < \tau$ mamy do czynienia w przypadku, gdy istnieje chwila t_w^* , określona wyrażeniem

$$\mathbf{t}_{\mathbf{W}}^{*} = \mathbf{t}: \bigvee_{\mathbf{t}_{o} < \mathbf{t} \leq \mathbf{t} + \mathbf{T}} (\mathbf{g}(\mathbf{t}) \notin \{0, 1\}) \land (\Delta^{\mathbf{t}_{o}})^{\mathbf{t} - \mathbf{t}_{o}} | \mathbf{F} = 1). \quad (3.82)$$

Badanie procesów przełączania częściowego realnych elementów jest możliwe w przypadku, gdy wartości reprezentanta stanu Gq tego elementu mogą być wyznaczone dla dowolnych przebiegów reprezentanta zmiennej wejściowej w funkcji czasu. W praktyce, ze względu na to, że złożone zależności otrzymywane są już dla pełnego przełączania, procesy przełączania częściowego rozpatrywane są wyłącznie po wprowadzeniu dużych uproszczeń.

Śledzenie procesów przełączania częściowego elementów ekstremalnych w sposób dokładny może być realizowane jedynie wówczas, gdy wartości Gqmax(t), Gqmin(t) mogą być dokładnie określone dla dowolnej chwili t, co wymaga stosowania aproksymacji nieliniowej, zwiększającej czasochłonność modelowania. Dla liniowych elementów ekstremalnych W procesy przełączania ozęściowego mogą być modelowane w sposób przybliżony z dokładnością, zależną od dokładności przebiegów Gąmax(t), Gąmin(t).

W przypadkach gdy mamy do czynienia z przełączaniem częściowym elementów pracujących w sieciach przełączających, badanie dynamiki przełączania takich sieci drogą modelowania wymaga uwzględnienia rozpatrywanych dalej w p. 4.3 warunków próbkowania niezniekształcającego.

3.5.8. Model elementów łączących

Przy analizowaniu dynamiki przełączania fizycznych sieci przełączających, pomimo opóźnień elementów przełączających, należy również uwzględniać opóźnienia wnoszone przez ich połączenia. W miarę wzrostu szybkości przełączania elementów przełączających i wzrostu wielkości systemów cyfrowych opóźnienia połączeń stają się porównywalne, a w przypadku połączeń długich niejednokrotnia przewyższają wartości opóźnień elementów przełączających.

Ze względu na trudności związane z przyporządkowaniem opóźnień rozproszonych poszczególnym elementom fizycznych sieci przełączających [36], uwzględniać będziemy dwa rodzaje połąozeń elementów: krótkie i długie.

Opóźnienia rozproszone połączeń krótkich będą utożsamiane z wewnętrznymi opóźnieniami rozproszonymi elementów przełączających, co znajduje odbicie w przyporządkowaniu parametrów tych połączeń odpowiednim przestrzeniom parametrów Ωp.

Łączne modelowanie opóźnień rozproszonych elementów przełąozających i ich połączeń krótkich odbywa się zatem w części W elementów ekstremalnych, a przekazywanie wartości zmiennych pomiędzy tymi elementami ekstremalnymi odbywa się bez opóźnień.

Połączenia długie realnych sieci przełączających traktowane będą jako oddzielne e l e m e n t y l ą c z ą c e. W przypadku sieci przełączających półprzewodnikowych technik statycznych połączeniem długim może być połączenie galwaniczne o parametrach przekraczających ekstremalne parametry połączeń krótkich dla przestrzeni Ωp lub dopasowana linia transmisyjna o dowolnej realizacji technicznej. Elementy łączące mają jedno wejście i jedno wyjście, a ich statyczne charakterystyki przenoszenia określa zależność Gy = Gx (rys. 2).

Ponieważ element łączący realizuje funkcję tożsamości logicznej, odpowiadający mu element ekstremalny pozbawiony jest części logicznej (elementu L), a zawiera wyłącznie część inercyjną (element W), o parametrach odpowiadających modelowanemu elementowi łączącemu w przestrzeni Ω p. Model elementu łączącego może zawierać ponadto element D, szeregowo połączony z elementem W. Element D modeluje wyłącznie "czyste" opóźnienie elementu łączącego.

3.5.9. Ocena własności modeli ekstremalnych

Kończąc omawianie modeli ekstremalnych podamy pokrótce ich zalety i wady rozpatrywane pod kątem przydatności wprowadzonych modeli do efektywnego modelowania dynamiki sieci przełączających. Do zalet elementów ekstremalnych nalęży zaliczyć:

- możliwość modelowania parametrów zarówno pełnego jak i częściowego przełączania elementów sieci przełączających z uwzględnieniem kierunku przełączania,
- możliwość uwzględnienia ekstremalnych wartości technicznych i eksploatacyjnych parametrów pracy elementów sieci przełączających, a tym samym powiązania parametrów modelu z parametrami projektowania technicznego elementów sieci przełączających,
- możliwość uzyskania dużej dokładności parametrów modelu drogą doboru odpowiednich funkcji aproksymujących charakterystyki przełączania,
- możliwość niezależnego modelowania własności funkcjonalnych, opóźnień "czystych" i opóźnień inercyjnych elementów sieci przełączających,

 łatwość programowania modeli ekstremalnych w językach algorytmicznych i wynikająca stąd możliwość szybkiej zmiany wartości ich parametrów w procesie modelowania.

Należy zaznaczyć, że parametry rozpatrywanych modeli mogą być określane z maksymalną dokładnością, możliwą do uzyskania na podstawie dostępnych ekstremalnych charakterystyk elementów. Dla parametrów pełnego przełączania dokładność tę można uzyskać w liniowych modelach ekstremalnych, co wynika ze sposobu ich konstruowania. Zastosowanie w elementach ekstremalnych nieliniowej aproksymacji ekstremalnych charakterystyk przełączania może być celowe tylko w nielicznych przypadkach, w których na pierwszy plan wysuwa się dokładność modelowania procesów przełączania częściowego.

Za wady modeli ekstremalnych należy uznać:

- wymaganą przez te modele większą pojemność pamięci maszyny i dłuższy czas modelowania w stosunku do analogicznych wartości dla prostszych modeli, staje się to szczególnie wyraźne w przypadku stosowania w modelu nieliniowej aproksymacji charakterystyk ekstremalnych,
- nieuwzględnienie w modelu stochastycznego charakteru rozkładu opóźnień przełączania rzeczywistych elementów przełączających,
- konieczność przeprowadzania dekompozycji przy konstruowaniu modeli elementów wielowyjściowych.

Ilustrację metody konstruowania liniowego modelu ekstremalnego stanowi przykład modelu ekstremalnego elementu NAND zamieszczony w dodatku 2. Przykład ten ilustruje zasady określania parametrów modelu i pozwala stwierdzić, że dla odpowiednio wybranej przestrzeni parametrów pracy można uzyskać przejrzystą interpretację fizyczną parametrów modelu.

Modele ekstremalne mogą być przedstawione w formie automatów, co w połączeniu z wprowadzoną w dalszej części pracy algebrą pięcioelementową pozwala modelować dynamikę sieci przełączających ze znacznie większą dokładnością, niż jest to możliwe do uzyskania za pomocą stosowanych metod modelowania.

4. DYNAMIKA SIECI PRZEŁĄCZAJĄCYCH

4.1. Wymagania realizacyjne i definicje

Rozpatrywane będą fizyczne sieci przełączające, spełniające następujące wymagania:

- sieci realizowane są z elementów spełniających wymagania p. 3.3,
- elementy sieci przełączającej połączone są poprawnie pod względem statycznym[#])
- 3. realizacja techniczna sieci przełączającej wyklucza przesłuchy zakłóceń i możliwość powstawania oscylacji,
- wyjścia elementów sieci nie mogą być łączone (zwierane) ze sobą^{met)}.

Podamy podstawowe określenia, stosowane dalej przy omawianiu dynamiki przełączania sieci przełączających.

Wejście i sieci przełączającej jest w e j ś c i e m a k t y w n y m sieci w przedziale czasowym $\langle t_0; t_0 + 7 \rangle$ dla zbioru ustalonych wartości zmiennych wejściowych $X = \{x_1, \ldots, x_{l-1}, x_{l+1}, \ldots, x_N\}, jeżeli$

 $\bigvee_{\substack{0 \leq \tau' \leq \tau \ j}} \bigvee_{\substack{j \ i}} \Delta_{i}^{t_{0}, \tau'} F_{j} = 1$, gdzie F_{j} oznacza funktor elementu j sieci przełączającej.

szczególnie zachowane są dopuszczalne w przestrzeni Ωp wartości przyłączalności wejściowych i wyjściowych

W przypadkach kiedy to zachodzi, należy wprowadzić fikcyjne elementy "zwierające" (DOT)

young interested a more sport of calendary of party

Wejście i sieci przekączającej jest wejściem biernym tejsieci w przedziale czasowym $< t_0; t_0 + T >$ dla zbioru ustalonych wartości zmiennych wejściowych X = $\{x_1, \dots, x_{i-1}, x_{i+1}, \dots, x_{N}\}$, jeżeli

05757 1

Sygnal przelączający podawany na wejście aktywne sieci przelączającej nazywać będziemy aktywnym sygnalem przelączającym sieci, natomiast analogiczny sygnal podawany na wejście bierne sieci nazywany będzie biernym sygnalem przelączającym sieci.

Aktywnym sygnałem odosobnionym sieci przełączającej w przedziale czasowym $\langle t; t + T_{UU} \rangle$ nazywać będziemy jednokrotny aktywny sygnał przełączający o przedziale wartości nieokreślonej U_{U} , jeżeli w chwili $t - T_{f}$ wszystkie elementy tej sieci przełączającej są w stanie stabilnym^{*}.

Wartość całkowitego opóźnienia przełą ozania sieci wyznacza długość przedziału czasowego $\langle t_0; t_1 \rangle$, gdzie t_0 - chwila podania na wejście sieci aktywnego sygnału odosobnionego, t_1 - chwila, w której zakończone zostają procesy przełączania wszystkich elementów sieci, to znaczy wszystkie elementy sieci znajdują się w stanie stabilnym.

4.2. Ryzyka i wyścigi w sieciach asynchronicznych

Jak zaznaczono w p. 2.2, uzyskanie stabilnej pracy sieci asynchronicznej wymaga przede wszystkim eliminacji ryzyk, warunkujących możliwość występowania wyścigów sygnałów przełączających. Zagadnienia eliminacji ryzyk rozpatrywane są

sdzie T_{E} - dowolne, $(0 < T_{E})$, T_{Nu} - długość przedziału czasowego, zgodnie z oznaczeniami p. 3.5.3 w literaturze z różnych punktów widzenia i przy różnych założeniach upraszczających, można przy tym zaobserwować dużą niejednolitość terminologii stosowanej przez poszczególnych autorów.

Ponieważ proponowaną w pracy metodę modelowania będziemy wykorzystywać do wykrywania ryzyk, konieczne staje się podanie podstawowych pojęć z tego zakresu, przeprowadzenie zwięzłej klasyfikacji ryzyk i wyścigów oraz przyjęcie terminologii obowiązującej w dalszych częściach pracy.

Ze względu na skutki, jakie mogą spowodować wyścigi sygnałów przełączających podzielono je w literaturze na dwie grupy:

• wyścigi krytyczne • wyścigi niekrytyczne

Wystąpienie w sieci sekwencyjnej wyścigu krytycznego, nazywanego również szkodliwym [69], może doprowadzić do uzyskania sekwencji wartości zmiennych wyjściowych, niezgodnych z zadanym algorytmem przełączania oraz do błędnego stanu stabilnego sieci.

Wyścigi niekrytyczne (nazywane również nieszkodliwymi) mogą doprowadzić do pojawienia się na wyjściu przełączanej sieci chwilowych wartości zmiennych niezgodnych z zadanym algorytmem przełączania, jednak końcowe wartości zmiennych wyjściowych uzyskiwane po zakończeniu przejściowych procesów przełączania są poprawne. W tak zwanych n i e p r a w i d ł ow y c h s i e c i a c h p r z ełą c z a jących, w których dopuszcza się chwilowe występowanie błędnych wartości zmiennych na wyjściach, a czas przebywania sieci przełączającej w stanie nieustalonym nie jest istotny, wyścigi niekrytyczne nie muszą być eliminowane.

W przypadku gdy zmiana wartości zmiennej zachodzi tylko na jednym wejściu sekwencyjnej sieci przełączającej, w sieci tej może występować ryzyko istotne, które dla określonych sekwencji wartości zmiennych wejściowych może doprowadzić do błędnego stanu stabilnego sieci. Ryzyko istotne występuje tylko w sieciach sekwencyjnych o co najmniej dwu pętlach sprzężenia zwrotnego i nie może być wyeliminowane poprzez zmianę realizacji funkcji logicznych. Jedynym sposobem wyeliminowania ryzyk tego typu jest włączanie do sieci przełączającej dodatkowych elementów opóźniających. Przyczyny powodujące powstawanie ryzyk istotnych mogą być usuwane we wcześniejszych etapach projektowania. W klasycznych metodach projektowania automatów eliminację ryzyk istotnych uzyskuje się przez odpowiednie kodowanie stanów automatu.

Odpowiednikiem ryzyka istotnego przy jednoczesnej zmianie wartości zmiennych na wielu wejściach sieci przełączającej jest ryzyko funkcyjne [15], które podobnie jak ryzyko istotne nie może być wyeliminowane drogą modyfikacji struktury logicznej sieci.

W sieciach przełączających realizujących algorytmy (funkcje) sekwencyjne pozbawione ryzyk istotnych (funkcyjnych) mogą wystąpić inne rodzaje ryzyk.

W przypadku gdy zmiany wartości zmiennych wejściowych zachodzą tylko na jednym wejściu sieci przełączającej, mogą w niej wystąpić

•ryzyka statyczne, •ryzyka dynamiczne.

W sieciach kombinacyjnych ryzyko statyczne może dla określonych zmian wartości zmiennych wejściowych, wywoływać chwilowe zmiany wartości zmiennych wyjściowych sieci, podczas gdy wartości ustalone (statyczne) zmiennych wyjściowych sieci pozostają niezmienione. W sieciach sekwencyjnych ryzyko statyczne może doprowadzić do błędnego stanu stabilnego sieci. Ryzyko statyczne może być wyeliminowane w wyniku zastosowania innej realizacji funkcji logicznych (np. przez wprowadzenie dodatkowych elementów przełączających) lub przez włączenie do sieci elementów opóźniających. Obecność ryzyka dynamicznego w sieci przełączającej może spowodować trzykrotną (lub więcej) zmianę wartości zmiennych wyjściowych sieci kombinacyjnych lub sekwencyjnych dla przypadków, w których algorytm przełączania przewiduje tylko jednorazową zmianę wartości tych zmiennych. Ryzyko dynamiczne może być usunięte poprzez inną realizację funkcji logicznych lub przez włączenie do sieci przełączającej dodatkowych elementów opóźniających.

W przypadku gdy zmiany wartości zmiennych wejściowych zachodzą jednocześnie na większej niż jeden liczbie wejść sieci przełączającej może ona zawierać r y z y k o l o g i c zn e, stanowiące odpowiednik ryzyka statycznego w sieciach przełączających, w których dopuszczalna jest zmiana wartości tylko jednej zmiennej wejściowej. Ryzyko logiczne może być wyeliminowane drogą modyfikacji struktury logicznej lub przez włączanie dodatkowych opóźnień. Ryzyka prowadzące do powstania wyścigów krytycznych w sieciach przełączających z jednoczesną zmianą więcej niż jednej wartości zmiennej wejściowej (ryzyka funkcyjne i logiczne) nazywane są również [15] M-ryzykami lub M-ryzykami statycznymi.

Ryzyka występujące przy jednoczesnej zmianie wartości wielu zmiennych wejściowych mogą być wyeliminowane tylko w niektórych przypadkach, co stanowi główną przyczynę dążenia do uzyskania w sekwencyjnych sieciach asynchronicznych takich reżimów pracy sieci, przy których zmiany wartości zmiennych wejściowych zachodzą kolejno na pojedynczych wejściach sieci przełączającej. Bezwyścigowa realizacja sieci przełączających z ryzykiem istotnym-lub funkcyjnym musi zawierać dodatkowe elementy opóźniające.

Jak wynika z podanego przeglądu - element opóźniający stanowi uniwersalne narzędzie do usuwania wszystkich rodzajów ryzyk.

Przy rozpatrywaniu podanych dalej przykładów ryzyk w asynchronicznych sieciach sekwencyjnych stosować będziemy pojęcia wprowadzone w [43]. I n i c j a t o r e m s y g n a ł u w sieci przełączającej nazwiemy element sieci, na wejście którego doprowadzany jest sygnał przełączający z zewnątrz rozpatrywanej sieci.

C z u j n i k i e m b ł ę d u nazywać będziemy element sieci przełączającej, w którym trajektoria sygnału przełączającego, biegnąca bezpośrednio od inicjatora sygnału, łączy się z trajektorią przechodzącą przez obwód sprzężenia zwrotnego.

Rząd ryzyka jest liczbą przebiegów trajektorii sygnału przez obwody sprzężeń zwrotnych od inicjatora sygnału do czujnika błędu.

4.3. Próbkowanie sieci przy pełnym przełączaniu elementów

Wprowadzimy pojęcie sieci próbkowanej mają na każdym stanowiącej modyfikację rzeczywistej sieci przełączającej lub jej modelu. Elementy R_i sieci próbkowanej mają na każdym wejściu włączony idealizowany jednowyjściowy element pamiętający P_{ij} (gdzie j - numer wejścia elementu R_i) o dwu wejściach i zerowym opóźnieniu przełączania. Jedno z wejść elementu P_{ij} (wejście sygnałowe) połączone jest z wyjściem elementu sterującego wejście j elementu R_i sieci rzeczywistej, natomiast pozostałe wejścia wszystkich elementów pamiętających P_{ij} (wejścia próbkujące) sterowane są i m p u l s a m i p r ó b k u j ą c y m i o zerowym czasie trwania. Element P_{ij} pamięta wartość logiczną podawaną na jego wejście sygnałowe w chwili ostatniego impulsu próbkującego.

Próbkowanie m sieci nazywać będziemy czynność polegającą na wysterowaniu impulsem próbkującym jednocześnie wszystkich wejść próbkujących elementów P_{ij} sieci próbkowanej, a chwilę, w której ten impuls został podany - chwilą próbkowania.

Próbkowanie nazywać będziemy synchronicznym, jeżeli długości przedziałów czasowych (przedziałów próbkowania) zawartych pomiędzy kolejnymi impulsami próbkującymi mają wartość stałą oraz a s y n c h r o n i c z n y m, jeżeli długości te ulegają zmianie.

Próbkowaniem n i e z n i e k s z t a ł c a j ą c y m dla zadanych sygnałów wejściowych nazywać będziemy taki sposób próbkowania, przy którym procesy przełączania sieci próbkowanej mogą różnić się od procesów przełączania sieci rzeczywistej o tych samych sygnałach wejściowych jedynie przesunięciem w czasie o stałą wartość t_e, mniejszą od długości przedziałów próbkowania.

Ustalenie zasad próbkowania niezniekształcającego sieci przełączających pozwoli nam przy modelowaniu pracy tych sieci zastąpić sygnały ciągłe sygnałami dyskretnymi o wartościach określonych tylko w chwilach próbkowania.

Z praktycznego punktu widzenia (ze względu na łatwość realizacji) najbardziej interesujące jest synchroniczne próbkowanie niezniekształcające, które może być realizowane w modelach sieci przełączających jedynie przy zachowaniu warunków zawartych w podanych dalej własnościach.

Przy formułowaniu własności modeli sieci przełączającej założono, że w modelach tych zachodzą wyłącznie procesy pełnego przełączania elementów ekstremalnych, a wszystkie elementy sieci do chwili (t_o) podania wejściowych sygnałów przełączających są w stanie stabilnym. Nie nakłada się ograniczeń na liczbę równocześnie przełączanych wejść sieci.

Własność 1

Synchroniczne próbkowanie niezniekształcające modelu sieci zawierającego elementy ekstremalne jednego typu i sterowanego skokowymi sygnałami odosobnionymi może być realizowane wtedy i tylko wtedy, gdy elementy ekstremalne modelu sieci są wymiernymi elementami ekstremalnymi.

Własność 2

Synchroniczne próbkowanie niezniekształcające modelu sieci zawierającego elementy ekstremalne różnych typów i sterowanego skokowymi sygnałami odosobnionymi może być realizowane wtedy i tylko wtedy, gdy elementy ekstremalne modelu sieci są T -wymiernymi elementami ekstremalnymi.

Dla dowodu obydwu własności wystarczy zauważyć, że chwile graniczne elementów ekstremalnych sieci wyznaczają przedziały czasowe o długościach wymiernych tylko przy spełnieniu warunków podanych w odpowiednich własnościach.

We własnościach 1 i 2 określone zostały konieczne i wystarczające warunki próbkowania dla skokowych sygnałów odosobnionych. W przypadku gdy model sieci utworzony jest z elementów ekstremalnych jednego typu, a wejściowe sygnały przełączające mają skończone długości progowych przedziałów wartości nieokreślonych, obowiązuje własność 3.

Własność 3

Zmienne wyjściowe elementów ekstremalnych modelu sieci przełączającej nie zmieniają swoich wartości³⁵⁾ w przedziałach czasowych (t_i, t_{i+1}), gdzie t_i = t_o + iT_{z1}, i = 0, 1, 2,..., jeżeli w chwili t_o na wejście sieci podany zostanie aktywny sygnał odosobniony, którego progowy przedział wartości nieokreślonej ma długość $T_{V_{11}}$, ($0 < T_{V_{11}}$), a T_{z1} jest wspólnym dzielnikiem elementów zbioru T_{z1}

 $\mathbf{T}_{z1} = \{\mathbf{T}_{\mathbf{v}u}\} \cup \mathbf{T}_{z} = \{\mathbf{T}_{\mathbf{v}u}, \mathbf{T}_{\mathrm{omin}}, \mathbf{T}_{\mathrm{omax}}, \mathbf{T}_{\mathrm{1min}}, \mathbf{T}_{\mathrm{1max}}\} \quad (4.1)^{\mathtt{HX}}$

Dowód własności można sprowadzić do wyznaczenia chwil, w których mogą zachodzić zmiany wartości zmiennej wyjściowej

w zbiorze wartości {0, 1, 5} , gdzie 5 - wartość nieokreślona.
 ^{NN)} oznaczenia wg p. 3.5

toots work soil advantagen with the toot

elementu ekstremalnego k badanej sieci. Łatwo stwierdzić, że chwile te w rozpatrywanym przypadku wyznaczają przedziały czasowe o długościach wymiernych z liczbami należącymi do zbioru T_{z1}.

Dla modeli sieci przełączających, w skład których wchodzą elementy ekstremalne o różnych wartościach parametrów obowiązują własności 4,5 otrzymane przy założeniu, że modele sieci zrealizowane są z w -wymiernych elementów ekstremalnych. Dowody własności 4 i 5 mogą być przeprowadzone na podstawie własności W -wymiernych elementów ekstremalnych.

Własność 4

Zmienne wyjściowe modelu sieci przełączającej nie zmieniają swoich wartości w przedziałach czasowych $(t_i; t_{i+1})$, gdzie $t_i = t_0 + i T_{\Pi}$, i = 0, 1, 2, ..., jeżeli w chwili t_0 do wejść sieci przykładane są skokowe sygnały odosobnione.

Własność 5

Zmienne wyjściowe modelu sieci przełączającej nie zmieniają swoich wartości w przedziałach czasowych $(t_i; t_{i+1})$, gdzie $t_i = t_0 + i T_{\pi}$, i = 0, 1, 2, ..., jeżeli w chwili t_0 na wejścia sieci podawane są sygnały odosobnione o długościach progowych przedziałów wartości nieokreślonych (τ_{vu}) równych T_{π} lub stanowiących wielokrotność τ_{π} .

Z własności 4 i 5 wynikają istotne wnioski, pozwalające wyznaczyć chwile niezniekształcającego próbkowania synchronicznego rozpatrywanych modeli sieci przełączających w przypadkach, gdy spełnione są warunki pełnego przełączania elementów ekstremalnych. Jeżeli elementy sieci znajdują się w stanie stabilnym i na wejścia sieci w chwili t_o podaje się skokowe sygnały odosobnione lub sygnały odosobnione o długościach przedziałów wartości nieokreślonych stanowiących wielokrotność τ_{Π} , to próbkowanie należy przeprowadzać w chwilach $t_i = t_0 + i \tau_{\Pi} + \tau_{\varepsilon}$, gdzie i - liczba naturalna, τ_{ε} - przesunięcie chwil próbkowania $(0 < \tau_{\varepsilon} < \tau_z)$ względem chwil, w których mogą zachodzić zmiany wartości zmiennych wyjściowych elementów sieci. Oczywistym jest, że maksymalną długość przedziałów synchronicznego próbkowania niezniekształcającego uzyskuje się dla $\tau_{\pi} = \tau_{\pi \max}$.

Jeżeli w modelu sieci wystąpią procesy częściowego przełączania elementów ekstremalnych, próbkowanie synchroniczne realizowane jest z dokładnością równą długości przedziału próbkowania i traci cechy próbkowania niezniekształcającego.

Podane własności mają zatem praktyczną użyteczność jedynie wówczas, gdy proces próbkowania (modelowania) prowadzony jest równolegle z wykrywaniem warunków częściowego przełączania elementów ekstremalnych. Rozwiązanie tego problemu umożliwia wprowadzona w dalszej części pracy algebra pięcioelementowa.

4.4. Próbkowanie sieci przy częściowym przełączaniu elementów

Jeżeli w sieci przełączającej zrealizowanej z ekwiwalentnych liniowych elementów ekstremalnych zachodzą procesy częściowego przełączania elementów, to chwile zmian wartości zmiennych y elementów sieci mogą nie pokrywać się z chwilami granicznymi (p. 3.5.3). Zachowanie warunku próbkowania niezniekształcającego wymaga więc stosowania próbkowania asynchronicznego lub zmiany długości przedziałów próbkowania synchronicznego.

Przełączanie częściowe elementu ekstremalnego W nie jest "zauważalne" dla elementów dołączonych do wyjścia tego elementu, jeżeli nie powoduje zmiany wartości jego zmiennej wyjściowej.

Dodatkowe chwile próbkowania określone zostaną zatem dla tych elementów ekstremalnych, których nowe wartości zmiennych wejściowych spowodowały zmianę wartości ich zmiennych wyjściowych, nie przełączając jednak rozpatrywanych elementów do nowego stanu stabilnego. Jest to równoważne utrzymywaniu na aktywnym wejściu elementu ekstremalnego nowej wartości logicznej w przedziale czasowym dłuższym od minimalnego opóźnienia inercyjnego elementu (dla przestrzeni Ωp), lecz krótszym od maksymalnego opóźnienia inercyjnego tego elementu.

Chwile t_{Kuv} , w których następuje zmiana wartości zmiennej wyjściowej ekwiwalentnych liniowych elementów ekstremalnych W (p. 3.5.6) mogą być w rozpatrywanym przypadku wyznaczone z zależności

gdzie:

-u

v

$$t_{Kuv} = t_{K}^{o} + \frac{G \tilde{q} uv (t_{K}^{o}) - G q o}{\partial G \tilde{q} uv (t_{K}^{o})}, \qquad (4.2)$$

$$t_{K}^{o} - chwila, w której zaistniały warunki częściowego przełączania elementu eks-tremalnego$$

- $\begin{array}{rcl} \operatorname{Gquv}(\operatorname{t}_{\operatorname{K}}^{\operatorname{o}}) & \operatorname{wartość} \operatorname{składowej} \operatorname{wektora} \operatorname{stanu} \operatorname{określo-} \\ & \operatorname{nej} \operatorname{przez} \operatorname{indeksy} \operatorname{u}, \operatorname{v}, \operatorname{dla} \operatorname{ohwili} \operatorname{t}_{\operatorname{K}}^{\operatorname{o}}, \end{array}$
 - $\begin{array}{rll} \partial G \widetilde{q} uv \left(t_{K}^{O} \right) & \text{ wartość pochodnej } d G \widetilde{q} uv (t) \ / dt \ w \ chwi-li \ t_{K}^{O} + \tau_{\varepsilon} \ , \end{array}$

 zmienna binarna równa wartości aktywnej zmiennej wejściowej w chwili t^o_K, stanowiąca zarazem indeks granicznego podzbioru reprezentanta stanu elementu

u = 0 dla Gqu (t) \in $\int o$ u = 1 dla Gqu (t) \in $\int f$

 indeks binarny określający składową reprezentanta stanu ekwiwalentnego liniowego elementu ekstremalnego
 v = 1 dla Gquv(t) = Gqumax(t)
 v = 0 dla Gquv(t) = Gqumin(t)

Według (4.2) mogą być wyznaczone chwile próbkowania w czterech możliwych przypadkach dla u = 0, 1 i v = 0, 1.

Jeżeli długość przedziału czasowego $|t_{Kuv} - t_{K}^{0}|$ dla t_{Kuv} wyznaczonego według (4.2) nie jest podzielna przez T_{z1} , to począwszy od chwili

$$t_{K}^{1}: \int_{G_{uv}^{1}(t_{K}^{1})\in \mathbb{G}\widetilde{u}} \left| \frac{G_{uv}^{2}(t_{k}^{1}) - G_{qo}}{\partial G_{uv}^{2}(t_{K}^{1})} \right| < \tau_{z1} \qquad (4.3)$$

- 89 -

próbkowanie synchroniczne pozostanie próbkowaniem niezniekształcającym jedynie pod warunkiem zmniejszenia długości przedziału próbkowania.

W praktyce, dla określonych warunków sterowania sieci zachowanie próbkowania niezniekształcającego, a tym samym i konieczność zmniejszenia długości przedziału próbkowania, może być nieistotne. Szczególnie dla sieci synchronizowanych impulsami zegarowymi minimalna długość przedziałów próbkowania będzie wyznaczana przez szerokość impulsów zegarowych.

5. MODELOWE SIECI PRZEŁĄCZAJĄCE

5.1. Definicje i oznaczenia

rain (alastyn) alasten - 96

Wprowadzone przez nas modele ekstremalne elementów sieci, przełączających mogą być w dogodny sposób opisane za pomocą pojęć teorii automatów. Elementy ekstremalne zostaną przedstawione w postaci automatów, których działanie przebiegać będzie w automatowych kwantach czasu, stanowiących odpowiedniki przedziałów czasowych niezniekształcającego próbkowania sieci złożonej z elementów ekstremalnych. Algorytmy przełączania automatów określone zostaną przy wykorzystaniu pięcioelementowej algebry przełączania, z równoczesnym wskazaniem ograniczeń automatów (stanowiących odpowiedniki dotychczas stosowanych modeli elementów przełączających) definiowanych za pomocą algebr dwu i trójelementowych. Nie będziemy rozpatrywać procesów fizycznych towarzyszących przełączaniu zakładając, iż modelowane sieci przełączające spełniają wymagania p. 4.1, a dla ich elementów mogą być konstruowane modele ekstremalne wg zasad podanych w p. 3.5.

Modele fizycznych sieci przełączających dla odróżnienia od sieci rzeczywistych nazywać będziemy m o d e l o w y m i sieciami przełączającymi ioznaczać symbolem MSP^{*)}.

Przy rozpatrywaniu modelowych sieci przełączających posługiwać się będziemy podaną niżej terminologią

- modelowa sieć przełączająca (MSP) zbiór automatów M o tym samym alfabecie strukturalnym połączonych ze sobą według ustalonych zasad
- automat M model fizycznego elementu przełączającego, dla którego określony jest stan początkowy, automatowy kwant czasu, zbiory zmiennych wejściowych, wyjściowych i stanów oraz relacje pomiędzy tymi zmiennymi
- wejścia (wyjścia) zewnętrzne MSP wejścia (wyjścia) nie połączone z żadnym wyjściem (wejściem) automatu M
- zmienne wejściowe MSP (automatu M) zmienne, których wartości podawane są z zewnątrz MSP (automatu M)
- zmienne wyjściowe MSP (automatu M) zmienne, których wartości wyprowadzane są na zewnątrz MSP (automatu M)
- zmienne wewnętrzne automatu M zmienne, których wartości określają aktualny stan automatu M
- alfabet strukturalny automatu M zbiór, w którym określone są zmienne wejściowe i wyjściowe automatu M
- alfabet stanów automatu M zbiór, w którym określone są zmienne wewnętrzne automatu M
- automatowy kwant czasu przedział czasowy, w którym nie ulegają zmianie wartości zmiennych automatu M
- stan automatu M zbiór wartości zmiennych wewnętrznych automatu M dla danego automatowego kwantu czasu

W systemie projektowania wspomaganym maszyną MSP można otrzymać w sposób zautomatyzowany na podstawie schematu logicznego zaprojektowanego przez człowieka lub uzyskanego w wyniku projektowania automatycznego.

- stan początkowy automatu M stan automatu M dla początkowego automatowego kwantu czasu
- <u>funkcja przejścia automatu M</u> odwzorowanie przyporządkowujące stan automatu M w dowolnym automatowym kwancie czasu wartościom zmiennych wejściowych i wewnętrznych stanom automatu M w poprzednim automatowym kwancie czasu
- <u>funkcja wyjścia automatu M</u> odwzorowanie przyporządkowujące wartości zmiennych wyjściowych automatu M wartościom zmiennych wewnętrznych (stanom) automatu w tym samym kwancie czasu
- automat M typu z automat M o wartościach parametrów przyporządkowanych wartości z.

Rozróżniać będziemy dwie grupy automatów M:

- automaty L^e o działaniu kombinacyjnym
- automaty W^e, D^e o działaniu sekwencyjnym.

Wartość indeksu e równa jest liczbie elementów algebry, w której określono automaty M.

Dalej rozpatrywane będą wyłącznie automaty o następujących własnościach:

- 1. automaty M mają jedno wyjście i nie więcej niż m wejść,
- 2. wyjście automatu M nie jest łączone z wejściem tego samego automatu.

Zgodnie z przyjętym w teorii automatów sposobem definiowania automatów, automaty M określimy jako uporządkowaną siódemkę

$$M = \{X, Y, G, N, F_{g}, F_{v}, G_{o}\}$$
(5.1)

gdzie:

- X zbiór wartości zmiennych wejściowych x(alfabet wejściowy) **)
- Y zbiór wartości zmiennych wyjściowych y (alfabet wyjściowy)
- *) Dla uproszczenia stosowane będą oznaczenia zmiennych x, y, q, chociaż zgodnie z p. 1.1 należałoby stosować symbole x*, y*, q*.

G - zbiór wartości zmiennych wewnętrznych g (alfabet stanów)

- N zbiór czasu automatowego (podzbiór liczb naturalnych określających kolejne automatowe kwanty czasu n)
- F_{g} zbiór funkcji przejść f_g określających odwzorowanie G x X \Longrightarrow G
- Fy zbiór funkcji wyjść fy określających odwzorowanie G⇒Y G_o - zbiór wartości początkowych zmiennych wewnętrznych g_o

Automaty M są deterministycznymi automatami działającymi w dyskretnym czasie z określonym alfabetem strukturalnym 1 zadanymi wartościami początkowymi zmiennych wewnętrznych (stanów). W ogólnym przypadku automaty M nie są automatami skończonymi, gdyż zbiór wartości zmiennych wewnętrznych (G) nie zawsze stanowi zbiór skończony.

5.2. Algebry automatów M

Wprowadzimy algebrę pięciowartościową \pounds_5 , która zadana zostanie przez zbiór pięciu elementów i realizowane na tym zbiorze trzy funkcje elementarne: jednoargumentową funkcję negacji (\hat{L}), dwuargumentową funkcję dodawania (\vee) i dwuargumentową funkcję mnożenia (\wedge).^{**})

Dla algebry d_5 mamy $d_5 = (\{0, 1, 2, 3, 4\}, \vee, \wedge, \neg,)$ (5.2)

Pięcioelementowy zbiór elementów algebry 1 stanowi równocześnie alfabet strukturalny automatów L⁵, W⁵, D⁵

$$X = Y = \{0, 1, 2, 3, 4\},$$
 (5.3)

sputate t pr 1.4 calebately storedad symbols of 19

Operacje algebry L₅ określają trzy podane niżej tabele

^{H)}Używane będą symbole V, A, stosowane poprzednio do oznaczania funktorów zdaniotwórczych dyzjunkcji i konlunkcji. $y = x_1 \vee x_2$

| x ₂ x ₁ | 0 | 1 | 2 | 3 | 4 |
|----------------------------------|---|----|---------|---|---|
| 0 | 0 | 1 | 10 1 10 | 3 | 4 |
| 1 | 1 | 1 | 2 | 2 | 4 |
| 3 | 3 | 23 | 3 | 3 | 4 |
| 4 | 4 | 4 | 4 | 4 | 4 |

 $y = x_1 \wedge x_2$

| xr | ×2 | 0 | | . 1 | 2 | . 3 | 4 |
|--|----|-----|----|-----|---|-----|---|
| 10 0 10 CA | 0 | • 0 | | 0 | 0 | 0 | 0 |
| | 1 | 0 | 18 | 1 | 3 | 3 | 1 |
| | 2 | 0 | | 3 | 2 | 3 | 2 |
| D. D | 3 | 0 | | 3 | 3 | 3 | 3 |
| | 4 | 0 | | 1 | 2 | 3 | 4 |

 $y = \overline{x}$

| x | 0 | 1 | 2 | 3 | 4 |
|--------------|---|---|---|----|---|
| anos y de la | | 2 | 1 | 3. | 0 |

Dla wprowadzonej algebry \pounds_5 obowiązują prawa:

| idempotentności | $x_1 \vee x_1 = x_1,$ | $x_1 \wedge x_1 = x_1$ |
|---------------------|---|---|
| przemienności | $\mathbf{x}_1 \vee \mathbf{x}_2 = \mathbf{x}_2 \vee \mathbf{x}_1,$ | $\mathbf{x}_1 \wedge \mathbf{x}_2 = \mathbf{x}_2 \wedge \mathbf{x}_1,$ |
| działania z ele- | A president for because 10 | |
| mentami O i 4 | $\mathbf{x}_1 \vee 0 = \mathbf{x}_1,$ | $x_1 \wedge 0 = 0,$ |
| | $x_1 \vee 4 = 4,$ | $\mathbf{x}_1 \wedge 4 = \mathbf{x}_1,$ |
| inwolucji . | $\overline{\mathbf{x}}_1 = \mathbf{x}_1,$ | and the set bearing and |
| łączności | $x_1 \vee (x_2 \vee x_3) =$ | $x_1(x_2 \wedge x_3) =$ |
| Hoyans Ing Jobotami | $= (\mathbf{x}_1 \vee \mathbf{x}_2) \vee \mathbf{x}_3,$ | $= (x_1 \wedge x_2) \wedge x_3,$ |
| de Morgana | $\overline{\mathbf{x}_1 \vee \mathbf{x}_2} = \overline{\mathbf{x}_1} \wedge \overline{\mathbf{x}_2},$ | $\overline{\mathbf{x}_1 \wedge \mathbf{x}_2} = \overline{\mathbf{x}}_1 \vee \overline{\mathbf{x}}_2,$ |
| gdzie x1, x2, x3 - | dowolne elementy alge | bry L ₅ . |

Algebra \pounds_5 nie jest strukturą, gdyż jak łatwo zauważyć nie zachodzi w niej prawo pochłaniania. Poza tym nie jest spełnione prawo rozdzielności.

Za pomocą jednego elementu algebry £5 może być zakodowana jedna z dwu określonych binarnych wartości logicznych, jedna z dwu wartości częściowo określonych i jedna wartość nieokreślona.

Przez częściowo określoną wartość logiczną rozumiemy dowolną ustaloną wartość logiczną dwuwartościowej algebry Boole'a lub jednokrotny sygnał przełączający (dodatni lub ujemny), natomiast przez wartość nieokreśloną rozumiemy dowolną wartość logiczną lub sygnał przełączający.

Poszczególne elementy algebry $f_5^{(m)}$ przypisywane są automatowym kwantom czasu i stanowią odwzorowanie ustalonych wartości logicznych lub sygnałów przełączających, które mogą występować w tych kwantach czasu, zgodnie z następującym przyporządkowaniem:

- 0,4 elementy algebry 15 przyporządkowane ustalonym wartościom logicznym (odpowiedniki wartości binarnych 0,1),
- 1 element algebry \$\overline{5}\$ odpowiadający ustalonym wartościom logicznym przyporządkowanym elementom 0,4 lub jednokrotnej zmianie wartości zmiennej z wartości początkowej przyporządkowanej elementowi 0 na wartość końcową przyporządkowaną elementowi 4,
- 2 element algebry I₅ odpowiadający ustalonym wartościom logicznym przyporządkowanym elementom 4,0 lub jednokrotnej zmianie wartości zmiennej z wartości początkowej, przyporządkowanej elementowi 4 na wartość końcową, przyporządkowaną elementowi 0,
- 3 element algebry d_5 , który można utożsamiać z dowolnym elementem zbioru $\{0, 1, 2, 4\}$.

^{*)} Dla uniknięcia dwuznaczności (np. przy określaniu wartości zmiennych elementów sieci) elementy algebry L₅ nazywane są również wartościami logicznymi

Należy zwrócić uwagę na różne przyporządkowanie elementów algebry \pounds_5 kwantom czasu, w których możliwe są wyłącznie jednokrotne sygnały przełączające (elementy 1 lub 2) i kwantom, w których możliwe jest wystąpienie wielokrotnych sygnałów przełączających (element 3).

Dla ilustracji podamy przykłady częściowo określonych wartości zmiennych wyjściowych realnych fizycznych elementów przełączających. Zmienna wyjściowa elementu NAND (dodatek 2) będzie miała wartość częściowo określoną w przedziale czasowym o długości równej opóźnieniu pełnego przełączania T_p po wysterowaniu tego wejścia aktywnym sygnałem odosobnionym.

Nieokreśloną wartość zmiennej wyjściowej otrzymamy po podaniu sygnału przełączającego na wejście niedopasowanej linii transmisyjnej.

Przykładem zastosowania algebry wieloelementowej, do opisu procesów przełączania może być praca [53], w której badanie dynamiki przełączania układów przekaźnikowych przeprowadzane jest za pomocą algebry sześcioelementowej, zdefiniowanej jednak przy założeniu odmiennej interpretacji od podanej wyżej.

Niech Q będzie przekształceniem zbioru elementów algebry \pounds_5 określonym w następujący sposób:

Q(0) = 0, Q(1) = 3, Q(2) = 3, Q(3) = 3, Q(4) = 4.

Przekształcenie q jest homomorfizmem algebry l_5 w algebrę trójelementową l_3 określoną dla zbioru elementów $\{0,3,4\}$ z operacjami logicznego dodawania, mnożenia i negacji, zdefiniowanymi w podanych niżej tabelach. Łatwo sprawdzić, że otrzymana algebra l_3 jest podalgebrą algebry l_5 , to jest algebrą o tych samych operacjach i zbiorze elementów zredukowanym do zbioru $\{0,3,4\}$.

wassend downstationing the detailed to an office there are

 $y = x_1 \vee x_2$

| x ₁ x ₂ | 0 | 3 | 1.000.40000 Ty 1861 of |
|-------------------------------|---|---|---------------------------|
| 0 | 0 | 3 | 4 |
| 3 | 3 | 3 | 4 |
| 4 | 4 | 4 | 4 |

 $y = x_1 \wedge x_2$

| x ₁ x ₂ | 0 | 3 | 4 |
|-------------------------------|---|-----|---|
| 0 | 0 | 0 | 0 |
| 3 | 0 | 3 | 3 |
| 4 | 0 | • 3 | 4 |

 $y = \bar{x}$

| x | 0 | 3 | 4 |
|---|---|---|---|
| у | 4 | 3 | 0 |

W algebrze \mathcal{L}_3 obowiązują prawa podane dla algebry \mathcal{L}_5 . Ponadto spełnione są prawa

pochłaniania $x_1 \lor (x_1 \land x_2) = x_1 \quad x_1 \land (x_1 \lor x_2) = x_1$ rozdzielności

 $x_1 \wedge (x_2 \vee x_3) = x_1 \wedge x_2 \vee x_1 \wedge x_3$ $x_1 \vee x_2 \wedge x_3 = (x_1 \vee x_2) \wedge (x_1 \vee x_3)$

Algebra d, wykorzystywana jest przez wielu autorów (np. [15], [27], [74]) do badania stanów przejściowych w sieciach kombinacyjnych i sekwencyjnych.

Usuwając ze zbioru elementów algebry d_3 element 3 otrzymujemy dwuelementową algebrę Boole a d_2 ze znanymi prawami.

Porównując trzy podane algebry można zauważyć, iż algebra 45 umożliwia najbardziej dokładny opis przejściowych procesów - 97 -

przełączania dzięki wprowadzeniu elementów 1, 2 stanowiących odwzorowanie częściowo określonych wartości logicznych, które w d_3 odwzorowywane są łącznie z wartościami nieokreślonymi w element 3. Algebra d_2 umożliwia badanie sieci przełączających tylko dla ustalonych wartości logicznych, a badanie procesów przejściowych za pomocą tej algebry wymaga dodatkowego aparatu formalnego [11].

5.3. Automaty L^e

Automaty L[®] są automatami kombinacyjnymi o-działaniu niezależnym od czasu. Wartości funkcji realizowanych przez te automaty wyznaczane są za pomocą tablic definiujących operacje logiczne odpowiednich algebr (p. 5.2).

Ze względu na to, iż w algebrze d_5 nie zachodzą prawa pochłaniania i rozdzielności (spełnione w d_3 i d_2), w przypadku elementów o złożonych funktorach należy przestrzegać, aby zapis realizowanej przez element funkcji logicznej w algebrze d_5 był adekwatny fizycznej realizacji elementu przełączającego, tj. zapis funkcji logicznej automatu L^5 musi w sposób jednoznaczny określać kolejność realizacji tych funkcji w rzeczywistym elemencie przełączającym. Za pomocą automatów L^5 mogą być zatem modelowane elementy przełączające, których funktory stanowią superpozycję funktorów logicznego dodawania, iloczynu i negacji.

Funktory automatów L^3 i L^2 mogą być określane za pomocą funkcji logicznych zdefiniowanych w p. 5.2, przekształcanych i upraszczanych zgodnie z prawami obowiązującymi w algebrach d_3 , d_2 .

5.4. Automaty W^e

Automaty W⁶ są automatami sekwencyjnymi z jednym wejściem ¹ jednym wyjściem o alfabecie strukturalnym identycznym z alfabetem strukturalnym automatów L^e. Automaty W^e rozpatrywane będą jako sekwencyjne automaty Moore'a.

W pierwszej kolejności rozpatrzymy automaty Funkcje przejścia f_{g1}^2 , f_{g2}^2 tych automatów określimy według zależności (3.73) - (3.76) opisujących działanie liniowych elementów ekstremalnych w przedziałach czasowych $t_{i+1} - t_i / \tau_{\pi}$, stanowiących odpowiedniki automatowych kwantów czasu. Wartościom Gqo, Gq1 ekwiwalentnego liniowego elementu ekstremalnego (p. 3.5.5) odpowiadają stałe automatu g°, g^{1} .

$$\mathbf{f}_{g1}^{2}: \mathbf{x}(\mathbf{n}) = 4 \Longrightarrow (\mathbf{g}(\mathbf{n}+1) = \mathbf{f}_{0} [\mathbf{g}(\mathbf{n}) + \delta_{0}^{h}(\mathbf{n})]), \qquad (5.4)$$
$$\mathbf{f}_{g2}^{2}: \mathbf{x}(\mathbf{n}) = 0 \Longrightarrow (\mathbf{g}(\mathbf{n}+1) = \mathbf{f}_{1} [\mathbf{g}(\mathbf{n}) - \delta_{1}^{h}(\mathbf{n})]), \qquad (5.5)$$

gdzie:

 $f_{0}(n) = \min(g(n), g^{1}),$ $f_1(n) = \max(g(n), 0),$ n - liczba porządkowa automatowego kwantu czasu,

 $\delta_{u}^{h}(n)$ - parametr automatu W^{2} w n-tym automatowym kwancie czasu^{X)}

h - indeks binarny przedziału E_h wyznaczający przyporządkowania:

u - binarny indeks kierunku przełączania ($u = \overline{x}(n)$).

Zbiór funkcji wyjść automatu W² zawiera dwa odwzorowania:

$$f_{\underline{y}1}^{2}: g(n) \in \mathbb{E}_{0} \Longrightarrow y(n) = 0, \qquad (5.6)$$

$$\mathbf{f}_{\mathbf{v}2}^{2} : \mathbf{g}(\mathbf{n}) \in \mathbf{E}_{1} \longrightarrow \mathbf{y}(\mathbf{n}) = 4.$$
 (5.7)

Automat W² znajduje się w n-tym kwancie czasu w stanie stabilnym jeżeli

$$g(n) = 0 \vee g'$$
. (5.8)

^{*)} odpowiednik pochodnej <u>d Gq(t)</u> elementu rzeczywistego dla kierunku przełączania określonego ^{dt}wartością u.

Automat W² stanowi odpowiednik modeli elementów fizycznych o stałych wartościach opóźnień pełnego przełączania.

Stan a u t o m a t u W^3 w kwancie czasu n wyznacza dwuwymiarowy wektor stanu $g_2(n) = (g_0(n), g_1(n))$.

Zbiór funkcji przejść automatu W^3 zawiera trzy odwzorowania określające wartości składowych wektora $g_2(n)$ dla kolejnego automatowego kwantu czasu.

$$f_{g1}^{3} : x(n) = 4 \Longrightarrow (g_{0}(n+1) = f_{0}[g_{0}(n) + \delta_{00}^{h}(n)], g_{1}(n+1)$$
$$= f_{0}[g_{1}(n) + \delta_{01}^{h}(n)], \qquad (5.9)$$

$$f_{g2}^{3} : x(n) = 3 \Longrightarrow (g_{0}(n+1) = f_{1} [g_{0}(n) - \delta_{10}^{h}(n)], g_{1}(n+1) = f_{0} [g_{1}(n) + \delta_{01}^{h}(n)]), \qquad (5.10)$$

$$f_{g3}^{3} : \mathbf{x}(n) = 0 \Rightarrow (g_{0}(n+1) = f_{1} [g_{0}(n) - \delta_{10}^{h}(n)], g_{1}(n+1) - g_{1}(n) = f_{1} [g_{1}(n) - \delta_{11}^{h}(n)]), \qquad (5.11)$$

gdzie: opiny longing aller and the second black and a second second second

Zbiór funkcji wyjść automatu W^3 tworzą odwzorowania: $f_{y_1}^3 : \bigwedge_h g_h(n) \in E_0 \Longrightarrow y(n) = 0,$ (5.12) $f_{y_2}^3 : \bigwedge_h g_h(n) \in E_1 \Longrightarrow y(n) = 4,$ (5.13) $f_{y_3}^3 : \bigwedge_h g_h(n) \notin E_h \Longrightarrow y(n) = 3.$ (5.14)

Dis unconstante 'oragis to possies to sent ornerselle die abledoumb

- g(n) = (0,0) stan stabilnego zera (odpowiednik zera binarnego),
- g(n) = (g¹, g¹) stan stabilnej czwórki (odpowiednik jedynki binarnej).

Automaty W³ są odpowiednikami modeli binarnych elementów przełączających o dwustronnie limitowanych wartościach opóźnień pełnego przełączania.

Automaty W⁵, w odróżnieniu od automatów W², dają możliwość śledzenia dopuszczalnych kierunków przełączania modelowanych elementów, co pozwala uzyskać w procesie modelowania dokładniejsze informacje o możliwych przebiegach procesów przełączania sieci przełączających.

Podstawę formalnego zapisu funkcji przejścia i wyjścia automatów W⁵ stanowią wymienione dalej własności elementów ekstremalnych W oraz podana w p. 5.2 interpretacja elementów algebry d₅.

- Przy dostatecznie długim utrzymywaniu ustalonej wartości logicznej na wejściu elementu ta sama wartość logiczna winna występować na jego wyjściu (tożsamość zmiennej wejściowej i wyjściowej dla stanów stabilnych).
- Przy ustalonych wartościach zmiennej wejściowej elementu na jego wyjściu może występować identyczna wartość ustalona lub jednokrotny sygnał przełączający o wartości końcowej równej wejściowej wartości ustalonej.
- 3. Różne wartości ustalone nie mogą pojawiać się na wyjściu elementu bezpośrednio po sobie.
- 4. Podanie na wejście elementu jednokrotnego sygnału przełączającego powoduje pojawienie się identycznego sygnału przełączającego na jego wyjściu wyłącznie w przypadku, gdy w chwili podania tego sygnału na wejście elementu znajduje się on w stanie stabilnym, odpowiadającym wartości począt-

kowej podawanego na wejście jednokrotnego sygnału przełączającego lub znajduje się w trakcie przełączania w kierunku zgodnym z wartością końcową podawanego na wejście jednokrotnego sygnału przełączającego.

5. Podanie na wejście elementu jednokrotnego sygnału przełączającego, o wartości początkowej niezgodnej z początkowym stanem stabilnym elementu, prowadzi do nieokreślonej wartości zmiennej wyjściowej.

Zasady określania wartości zmiennej wyjściowej automatu W^5 , przyporządkowanych ustalonym wartościom logicznym elementu W, są identyczne z zasadami obowiązującymi dla automatów W^3 . Do wyznaczania wartości 1, 2, przyporządkowanych częściowo określonym wartościom zmiennych wyjściowych elementów W, wprowadzimy nową zmienną j (je{0, 1, 2, 3, 4}), którą nazywać będziemy cechą sekwencji przełączana

Stan automatu W⁵ w kwancie czasu n wyznacza trójwymiarowy wektor $g_3(n) = (g_0(n), g_1(n), g(n))$. Funkcje przejścia automatu W⁵ określimy dla poszczególnych składowych wektora $g_3(n)$, podobnie jak przeprowadzano to dla automatów W³.

$$f_{g1}^{5} : x(n) = 4 \Longrightarrow (g_{0}(n+1) = f_{0}[g_{0}(n) + \delta_{00}^{h}(n)], g_{1}(n+1) = = f_{0}[g_{1}(n) + \delta_{01}^{h}(n)]), \qquad (5.15)$$

$$f_{g2}^{5} : x(n) \in \{1, 2, 3\} \Longrightarrow (g_{0}(n+1) = f_{1} [g_{0}(n) - \delta_{10}^{h}(n)],$$
$$g_{1}(n+1) = f_{0} [g_{1}(n) + \delta_{01}^{h}(n)], \qquad (5.16)$$

$$f_{g3}^{5} : x(n) = 0 \Longrightarrow (g_{0}(n+1) = f_{1} [g_{0}(n) - \delta_{10}^{h}(n)],$$
$$g_{1}(n+1) = f_{1} [g_{1}(n) - \delta_{11}^{h}(n)]). \qquad (5.17)$$

Oznaczenia funkcji, parametrów i indeksów w zależnościach $(5.15) \div (5.17)$ są identyczne z oznaczeniami stosowanymi w $(5.9) \div (5.11)^{34}$.

) Dla uproszczenia przyjęto również te same oznaczenia dla składowych $g_0(n), g_1(n).$

Wartości g(n+1) dla kolejnych automatowych kwantów czasu wyznaczają odwzorowania

$$f_{31}^{5}: \left[x(n) \in \{0,4\} \right] \land \left[x(n) = y(n) \right] \Longrightarrow \left[y(n+1) = x(n), \quad (5.18) \right]$$

$$f_{32}^{5}: \left[x(n) \in \{0,4\} \right] \land \left[x(n) \neq y(n) \right] \Longrightarrow \left[y(n+1) = \left\{ \begin{array}{c} 1 & \text{dla } x(n) = 4, \\ 2 & \text{dla } x(n) = 0, \end{array} \right\}$$

$$f_{33}^{5}: \left[x(n) \in \{1,4\} \right] \land \left[y(n) \in \{0,1\} \right] \Longrightarrow \left[y(n+1) = 1, \quad (5.20) \right]$$

$$f_{34}^{5}: \left[x(n) \in \{2,0\} \right] \land \left[y(n) \in \{4,2\} \right] \Longrightarrow \left[y(n+1) = 2. \quad (5.21) \right]$$
W pozostałych przypadkach $y(n+1) = 3.$

Wyrażenia (5.18), (5.19) w przytoczonej postaci formalnie nie są zgodne z definicją funkcji przejścia podaną w p. 5.1, jednakże będziemy posługiwać się nimi ze względu na ich prostotę i wygodę obliczeń.

Zbiór funkcji wyjść automatu W⁵ tworzą odwzorowania:

| $g_{y1} : h g_h(n)$ | $6 E_{0} \Longrightarrow y(n) = 0,$ | | (5.22) |
|---------------------|--------------------------------------|--|--------|
|---------------------|--------------------------------------|--|--------|

 $f_{y2}^{5}: \bigwedge_{h} g_{h}(n) \in E_{1} \Longrightarrow y(n) = 4, \qquad (5.23)$

| 15 33 | $: \bigwedge_{h} [g_{h}(n)]$ | E _h]^[; | (n) 6 | $\left\{1, 0\right\} \longrightarrow y(n) = 1,$ | (5.24) |
|----------|-------------------------------|---------------------|-------|---|--------|
| 5 | Λ - | dial 2 Contra | | 1 | |

$$\mathbf{f}_{\mathbf{y}4} : \bigwedge_{\mathbf{h}} [\mathbf{g}_{\mathbf{h}}(\mathbf{n}) \in \mathbf{E}_{\mathbf{h}}] \wedge [\mathbf{y}(\mathbf{n}) \in \{2, 4\}] \Longrightarrow \mathbf{y}(\mathbf{n}) = 2.$$
(5.25)

W pozostałych przypadkach y(n) = 3.

Działanie automatów W⁵ w kolejnych kwantach czasu według podanych funkcji przejścia i wyjścia jest zgodne z określonymi wcześniej własnościami (1-5) elementów ekstremalnych W.

Automatowe kwanty czasu, w których na wyjściu automatu W^2 następują zmiany wartości zmiennej wyznaczane są według podanych odwzorowań prawidłowo tylko przy zachowaniu warunku próbkowania niezniekształcającego. Wartości zmiennych wyjściowych ze zbioru {1,2,3} wyznaczane są wg formuł (5.18) ÷ (5.25) z opóźnieniem jednego automatowego kwantu czasu, co zmniejsza dokładność modelowania. Można tego uniknąć drogą modyfikacji funkcji przejścia i wyjścia polegającą na usunięciu funkcji przejścia f_{32} i wprowadzeniu dodatkowych warunków do odwzorowań f_{y3}^5 , f_{y4}^5 modelujących własności 2, 4 elementu W. Otrzymujemy w ten sposób odwzorowania f_{y5}^5 , f_{y6}^5 o postaci:

$$\mathbf{f}_{\mathbf{y}5}^{5} : \bigwedge_{\mathbf{h}} \left[\mathbf{g}_{\mathbf{h}}(\mathbf{n}) \in \mathbf{E}_{\mathbf{h}} \right] \wedge \left[\mathbf{x}(\mathbf{n}) \in \left\{ 1, 4 \right\} \right] \wedge \left[\mathbf{y}(\mathbf{n}) \in \left\{ 1, 0 \right\} \right] \Longrightarrow \mathbf{y}(\mathbf{n}) = 1, \quad (5.24a)$$
$$\mathbf{f}_{\mathbf{y}6}^{5} : \bigwedge_{\mathbf{h}} \left[\mathbf{g}_{\mathbf{h}}(\mathbf{n}) \in \mathbf{E}_{\mathbf{h}} \right] \wedge \left[\mathbf{x}(\mathbf{n}) \in \left\{ 2, 0 \right\} \right] \wedge \left[\mathbf{y}(\mathbf{n}) \in \left\{ 2, 1 \right\} \right] \Longrightarrow \mathbf{y}(\mathbf{n}) = 2. \quad (5.25a)$$

Zmodyfikowane w podany sposób funkcje wyjścia nie odpowiadają już definicji funkcji wyjścia automatu Moore'a.

Automat W⁵ ma dwa stany stabilne:

 $g_3(n) = (0,0,0)$ - stan stabilnego zera, $g_3(n) = (g^1, g^1, 4)$ - stan stabilnej czwórki.

Automaty W⁵ są odpowiednikami modeli elementów przełączających o dwustronnie limitowanych wartościach opóźnień pełnego przełączania, w których uwzględniono ponadto inercyjny charakter przełączania tych elementów.

Na rys. 8 pokazano przebieg zmiennych wejściowych, wyjściowych i składowych wektora stanu hipotetycznego automatu W⁵ dla różnych sekwencji zmiennych wejściowych. Wartości zmiennych g(n), $\mathfrak{z}(n)$ wyznaczane są według zmodyfikowanych funkcji przejścia i wyjścia : (5.18), (5.20), (5.21), (5.22), (5.23), (5.24a),(5.25a). Dla większej przejrzystości rysunku przyjęto małą długość automatowego kwantu czasu, w rezultacie czego zmiany wartości składowych g_u przedstawione są w sposób ciągły. Ponadto przyjęto, iż wartości parametrów automatu $\delta_{uv}^{h}(n)$ nie zależą od wartości indeksu h.

5.5. Automaty D^e

Automaty D^{θ} mają jedno wejście (x) i jedno wyjście (y). Stan automatu D^{θ} charakteryzuje parametr s = 1,2,..., $\phi, \phi + 1$



Rys. 8. Przebiegi czasowe wejściowych, wyjściowych i składowych wektora stanu automatu W² dla różnych sekwencji wejściowych Oznaczenia wartości zmiennych: 1 - 7772 2 - 3 - 8888 4 - 0 - ____ - 104 -

i \oint -wymiarowy wektor stanu G = (g₁, g₂,..., g_§, g_{§+1}). Rzeczywista wartość opóźnienia elementu sieci, którego modelem jest automat D⁰ wynosi $\oint \tau_n$, gdzie τ_n - rzeczywista długość automatowego kwantu czasu. Postać funkcji przejścia i wyjścia automatu D⁰ jest identyczna dla dowolnego e $\in \{2,3,5\}$.

Zbiór funkcji przejścia automatu D^e tworzą odwzorowania:

$$f_{s1}: s(n) < \phi + 1 = s(n) + 1,$$
 (5.26)

$$f_{s2}: s(n) = \phi + 1 \Longrightarrow s(n+1) = 1,$$
 (5.27)

$$f_{g1} : s(n) > 1 \left(g_{s(n)-1}(n+1) = x(n), \frac{1}{1 \neq s(n)-1} g_{1}(n+1) = g_{1}(n) \right), \quad (5.28)$$

$$f_{g2} : s(n) = 1 \Longrightarrow (g_{\phi+1}(n+1) = x(n), i \neq \phi+1 g_{i}(n+1) = g_{i}(n)), \qquad (5.29)$$

gdzie i - indeks bieżący (i = 1, 2,..., ϕ + 1).

Funkcję wyjścia automatu D⁶ określa odwzorowanie

$$f_{y} : y(n) = g_{g(n)}$$
. (5.30)

5.6. Programowanie automatów M

Przedstawiona metoda modelowania może być zaprogramowana w jednym z wielu języków formalnych pozwalających określić strukturę modelowanej sieci i algorytmy przełączania jej elementów.

Wybór języka programowania uzależniony jest od wielu czynników, z których istotne znaczenie ma zapewnienie możliwości włączenia programu modelowania do systemu projektowania wspomaganego maszyną. Przyjęte zasady programowania automatów M i metoda konstruowania programu modelowania przedstawione będą na konkretnych przykładach, z konieczności realizowanych w oderwaniu od systemu projektowania wspomaganego maszyną. Podane dalej przykłady programowania zrealizowano w języku Algol (implementacja Algol 1204) ze względu na powszechność stosowania tego języka, ułatwiającą praktyczne wykorzystanie opracowanego programu modelowania oraz dogodny sposób kodowania topologii sieci przełączających, możliwy do uzyskania przy zastosowaniu algolowskiego zapisu procedur.*)

Podane w pp. 5.3 \div 5.5 algorytmy działania automatów L⁵, W⁵, D⁵ zaprogramowane zostały w postaci procedur algolowskich: L5 (1, A, B, C), W5 (x, k), D5 (x, m). Tabulogramy wymienionych procedur podano na rys. 9, 10.

Procedura L5 stanowi odpowiednik funktora NAND (patrz dodatek 2) o trzech wejściach (A, B, C), oznaczonego kolejnym numerem 1. Operacje algebry L₅ określone są za pomocą tablic (mult, sum, neg), a wykonanie żądanej operacji (wyznaczenie wartości zmiennej wyjściowej funktora) polega na znajdowaniu odpowiednich elementów podanych tablic.

Procedura W5 stanowi programową realizację k-tego automatu W⁵ z wejściem x, czterema wartościami parametrów $\delta_{uv}(n)$ i przesunięciem chwil próbkowania $\tau_e = 0,5 \tau_z$ (patrz 3.5.5).

Algorytmy działania automatów D^5 zaprogramowane zostały wg. p. 5.5 w procedurze D5, której parametrami formalnymi są x, m, oznaczające odpowiednio wejście i kolejny numer automatu D^5 .

Kodowanie modelowej sieci przełączającej zbudowanej z automatów L⁵, W⁵, D⁵ polega na zastąpieniu parametrów formalnych 1, k, m, podanych procedur, odpowiednimi wartościami indeksów bieżących automatów L⁵, W⁵, D⁵ oraz na podstawieniu właściwych zmiennych w miejsce paremetrów formalnych A, B, C, x. W przypadku gdy nie wykorzystuje się wszystkich wejść automatu L⁵, w miejsce parametrów formalnych odpowiadających niewy-

Dla programu obowiązują inne oznaczenia od stosowanych w pracy. Wykaz podstawowych oznaczeń stosowanych w programie podano w tabulogramie programu zamieszczonego w dodatku 4
```
procedure L5(1, , B, C);
value 1; integer 1, A, B, C;
begin
integer P;
P:=mult[A,B];
yl[1]:=mult[P.C];
yl[1]:=neg[yl[1]];
end koniec procedury L5;
.procedure D5(x,m);
value m; integer x, m;
begin
Q[m, if S[m]=1 then T else S[m]-1]:=x;
NS[m]:=if S[m]=T then 1 else S[m]+1;
yd[m]:=Q[m,S[m]];
end koniec procedury D5;
procedure W5(x,k);
```

value k; integer x, k; <u>begin</u> <u>real</u> d00, d01, d10, d11; <u>real procedure</u> f1(Q); <u>value</u> Q; <u>real</u> Q; f1:= <u>if</u> Q<0 <u>then</u> 0 <u>else</u> Q; <u>real procedure</u> f0(Q); <u>value</u> Q; <u>real</u> Q; f0:= <u>if</u> Q>q1 <u>then</u> q1 <u>else</u> Q; d00:=10; d01:=20; d10:=20; d11:=6; <u>if</u> x=4 <u>then</u>

Rys. 9. Tabulogramy procedur L5 (l, A, B, C), D5(x, m) i pierwsza część tabulogramu procedury W5 (x, k)

begin

NSO[K]:=to(So[K]+400*4f): . NQ2[k]:=ro(Q0[k]+1.*+ d00*dt); N 1 [k] := f0(Q1 (k] + 401 + 4t); N23[K]:=ro(Q1(K]+1.4* do1* dt); end else if(x=1)V(x=2)V(x=3) then bertin NQO[k]:=f1(QO[k]-d10*dt); N22[k] := [1(20[k]-1."*d10*dt); NO1[k]:=CO(O1(k)+dO1*dt);N-33[k] :=f0(Q1(k]+1:5* d01* dt); end else berin NQD[k]:=f1(QO[k]-d10*dt); NQ2[K] := 11 (Q0[K]-1.5* 410* 4t); NQ1[k]:=f1(Q1[k]-d11*dt); NQ3[k]:=f1(Q1[v]-1.0*d1*dt); end; $\frac{1}{1}((x=0)\wedge(y[k]=0))\vee((x=n)\wedge(y[k]=k)) = \underline{then} \ nz[k]:=x \ \underline{else}$ $\frac{1}{2} (x^{-n}) \vee ((x^{-1}) \wedge ((z^{-1}) \vee (z^{-1})) \vee (z^{-1}))$ then $nz^{-1} = 1$ else ff (x=0) V((x=2) A((z(k)=2) V(z(k)=4))) then nz[k]:=2 else nz[k]:=3: if nz[k] =3 then ny[k] :=3 elne $\frac{1}{2} \left(\left(0 < HQ_2[k] \right) \land \left(HQ_2[k] < q 0 \right) \land \left((0 < HQ_3[k] \right) \land \left(q 0 > HQ_3[k] \right) \right) \right)$ then ny[k] := 0 else $\frac{11}{10} \left(\left(q_0 < H_2(k) \right) \wedge \left(H_2(k) < q_1 \right) \right) \wedge \left(\left(q_0 < H_2(k) \right) \wedge \left(H_2(k) < q_1 \right) \right)$ then ny[k] := k else $\frac{11}{10} \left(\left(0 \leq N \leq k \right) \wedge \left(N \leq k \leq k \right) \leq q_0 \right) \right) \wedge \left(\left(q_0 \leq N \leq j \leq k \right) \wedge \left(N \leq j \leq k \leq q_1 \right) \right) \vee$ $(((z[k]=1) \lor (z[k]=0)) \land (x=1) \lor (x=1))$ then ny[k]:=1 else $\frac{11}{2} \left(\left(\left(q0 < NQ2[k] \right) \land \left(NQ2[k] < q1 \right) \right) \land \left(\left(c < NQ3[k] \right) \land \left(NQ3[k] < q0 \right) \right) \right) \lor$ $(((z[k]=2) \lor (z[k]=1)) \land (x=2) \lor (x=0))$

then ny[k] := 2 else ny[k] := 3;

end koniec procedury W5:

Rys. 10. Druga część tabulogramu procedury W5(x, k)

korzystanym wejściom należy wpisać nazwę zmiennej, która przez cały czas modelowania ma wartość 4 (może to być zmienna fikcyjna).

Schemat blokowy programu modelowania sieci przełączającej uzupełniony dodatkowymi informacjami o zawartości poszczególnych fragmentów programu i czynnościach realizowanych podczas ich wykonywania (tekst w nawiasach) podano na rys. 11. Na rysunku tym zaznaczono

- część I (stałą)
- ozęść II (wymienną)

Część pierwsza wprowadzana jest do maszyny zawsze w tej samej postaci, natomiast część druga, zawierająca zakodowaną strukturę logiczną sieci ulega modyfikacjom, odpowiadającym modelowanym sieciom.

Za pomocą danych określa się liczby automatów L⁵, W⁵, D⁵ tworzących model sieci, liczbę i długość taktów modelowania, liczbę wejść i wyjść modelu sieci.

W zrealizowanych przykładach w postaci danych wejściowych wprowadzane są również tablice operacji algebry \mathcal{A}_5 i parametry q0, q1 automatów W⁵. Zmiana wartości parametrów automatów może być dokonywana wg zasad wprowadzania poprawek w Algolu 1204. Ostatnią grupę danych wczytywaną przed rozpoczęciem modelowania stanowią wartości wszystkich zmiennych określających stan początkowy sieci. W trakcie modelowania wczytywane są kolejne wartości zmiennych wejściowych wyrażone w pięciowartościowym alfabecie strukturalnym. Wyniki modelowania uzyskiwane podczas realizacji procedur umieszczane są w odpowiednich tablicach, których wymiary określają wartości zadeklarowanych wcześniej zmiennych globalnych, natomiast elementy tych tablic przyporządkowane są poszczególnym automatom zgodnie z kolejnością ich indeksów bieżących.

Wybrane tabulogramy programu i danych dla rozpatrywanych przykładów zamieszczono w dodatku 4.



Rys. 11. Schemat blokowy programu modelowania

- 110 -

5.7. Przykłady zastosowań

Celem sprawdzenia użyteczności proponowanej metody przeprowadzono modelowanie dynamiki przełączania czterech sieci przełączających zrealizowanych z elementów NAND, o schematach logicznych podanych na rys. 12. Zgodnie z zasadami konstruowania modeli, dla każdej sieci utworzono modelową sieć przełączającą zbudowaną z odpowiednich automatów M, którą następnie zakodowano w postaci sekwencji procedur algolowskich. Przykłady modelowych sieci przełączających dla dwu rozpatrywanych sieci pokazano na rys. 13.

Modelowanie prowadzono na EMC ODRA 1204 dla kilku zestawów parametrów δ_{uv} automatów W⁵ (patrz p. 5.4), odpowiadających różnym szybkościom przełączania modelowanych elementów NAND. W programie parametry te oznaczone są symbolami d00 \div d11.

| Numer ze- | Wartości parametrów pC/ns | | | | | | | | |
|-----------|---------------------------|-----|-----|-----|--|--|--|--|--|
| BURWU | d00 | d01 | d10 | d11 | | | | | |
| 1 | . 3 | 4 | 4 | 3 | | | | | |
| 2 | 4 | 12 | 2 | 1 | | | | | |
| 3 | 3 | 15 | 15 | 3 | | | | | |
| 4 | 1,5 | 2 | 4 | 3 | | | | | |
| 5 | 4 | 12 | 12 | 4 | | | | | |

Wartości parametrów wykorzystywane w przykładach modelowania zebrano w poniższej tabeli.

We wszystkich przypadkach przyjmowano q0 = 60pC, q1 = 120pC, a długość taktu modelowania wyznaczona zgodnie z p. 4.3 wynosiła 5 ns.

Omówimy pokrótce wybrane wyniki modelowania. Sieć kombinacyjna pokazana na rys. 12a zawiera M-ryzyko statyczne dla jednoczesnej zmiany wartości zmiennych x_1 , x_3 dla $x_1 = \overline{x_3}$ i $x_2 = x_4 = 1$ (4w d_5). Modelowanie wykazało, iż ryzyko to stanowi rzeczywiste niebezpieczeństwo w przypadku, gdy wartości pa-







Rys. 12. Schematy logiczne modelowanych sieci przełączających

rametrów δ_{uv} automatów W⁵ sieci należą do zestawu 1 lub 5. Niebezpieczeństwo fałszywego impulsu na wyjściu rozpatrywanej sieci nie istnieje dla zestawu parametrów nr 4, jeżeli długości progowych przedziałów wartości nieokreślonych zmiennych x₁, x₃ nie przekraczają 5 ns. Ze względu na symetrię układu otrzymany wynik jest poprawny dla dowolnego kierunku zmian wartości zmiennych x₁, x₃.





Rys. 13. Struktury MSP sieci przełączających przedstawionych na rys. 12a, 12d

| | | | Num AT | n J | + C L + | sabt | | |
|--------|-------|--------|---------|------------|---------|------|-----|-----|
| N | X1 | X2 | X3 | X 4 | Y1 | ¥2 | Y3 | ¥1 |
| U | 0 | 4 | 4 | .4 | 4 | 0 | 4 | 4 |
| 100 |) | 4 | 4 | 4 | 4 | 0 | 4 | 4 |
| 2 | 2 | 4 | 4 | 4 | 4 | 0 | 44 | 4 |
| 3 | (?) | 4 | (4) | 4 | 4 | 0 | 4 | 4 |
| 4 | 92 45 | 4 | 2 | 4 | 4 | 0 | 4 | 4 |
| 5 | 4 | . 4 | 9 | 4 | 4 | 0 | 4 | 4 |
| D | 4 | 4 | 0 | 4 | 4 | 0 | 4 | 4 |
| | 4 | 4 | 0 | 4 | 4 | -1 | ä | Ğ |
| - G | 4 | 4 | 0 | 4 | 2 | 4 | Y | Y |
| 10 | 4 | 4 | 0 | 4 | 0 | 4 | 4 | 4 |
| 11 | 4 | 4 | õ | 4 | ő | 4 | 4 | 4 |
| 12 | 4 | 4 | õ | 4 | õ | 4 | 4 | 4 |
| 13 | 4 | 4 | 0 | 4 | Ō | 4 | 4 | 4 |
| 14 | 4 | 4 | 0 | 4 | 0 | 4 | 4 | 4 |
| 15 | 4 | 4 | 0 | 4 | 0 | 4 | 4 | 4 |
| 15 | 4 | 4 | 0 | 4 | 0 | 4 | 4 | 4 |
| 17 | 4 | 4 | 0 | 4 | 0 | 4 | 4 | 4 |
| 18 | 4 | 4 | С | 4 | 0 | 4 | 4 | 4 |
| 19 | -4 | 4 | 0 | 4 | 0 | 4 | 4 | 4 |
| 50 | 4 | 4 | 0 | 4 | 0 | 4 | 4 | .4 |
| VNTK | 1 401 | 101 05 | ANTA | ST | FOI | 1 | T | |
| RITTAT | . 101 | * | TO DE D | ••• | 26. | - | 10- | |
| N | X1 | X2 | X3 | X 4 | Y1 | ¥2 | ¥3 | Y1 |
| | - | 1.5 | | 1 | 200 | | | |
| 0 | 0 | 4 | 4 | 4 | 4 | 0 | 4 | 4 |
| - | 0 | 4 | 4 | 4 | 4 | 0 | 4 | 4 |
| 2 | in | 4 | â | 4 | 4 | 0 | 4 | - 4 |
| 4 | Ĭ | 4 | 4 | 4 | 4 | 0 | 4 | 4 |
| - | | 4 | 12 | 4 | 4 | 0 | 4 | 4 |
| 6 | A | 4 | 0 | 4 | 4 | ő | 4 | 4 |
| Ť | 4 | 4 | 0 | 3 | 2 | 0 | 4 | 4 |
| | 4 | 4 | 0 | 4 | 2 | õ | 4 | 4 |
| 9 | 4 | 4 | 0 | 4 | 0 | õ | 4 | 4 |
| 10 | 4 | 4 | 0 | 4 | 10 | 1 | 4 | 4 |
| 11 | 4 | 4 | 0 | 4 | 0 | 1 | 4 | 4 |
| 12 . | 4 | 4 | 0 | 4 | 0 | 1 | 4 | 4 |
| 13 | 4 | 4 | 0 | 4 | 0 | 4 | 4 | 4 |
| 14 | 4 | 4 | 0 | 14 | 0 | 4 | 4 | 4 |

Rys. 14. Tabulogramy wyników modelowania sieci pokazanej na rys. 12a

- 4

a) dla zestawu parametrów nr 1

b) dla zestavu parametrów nr 4

ъ)

(nonework) a) a

Tabulogramy wyników modelowania rozpatrywanej sieci dla parametrów zestawu 1 i 4 zamieszczono na rys. 14. Na tabulogramach zaznaczono takty, w których następują zmiany wartości zmiennych wejściowych x_1 , x_2 oraz pierwszy takt modelowania, w którym na wyjściach y_1 , y_3 pojawiają się nieokreślone wartości zmiennej (3).

Na rys. 12b podano sohemat logiczny sieci przełączającej rozpatrywanej w [15]. Dla jednoczesnej zmiany wartości zmiennych wejściowych x_1 , x_3 metoda podana w [15] pozwala stwierdzić ryzyko logiczne na wyjściu y_2 i ry: yko funkcyjne na wyjściu y_3 . Modelowanie przeprowadzone na przykład dla pierwszego zestawu parametrów (tabulogram na rys. 15) wykazuje, iż ryzyka te stanowią niebezpieczeństwo przy jednoczesnej zmianie wartości zmiennych x_1 , x_3 z O na 1 (w dwuelementowej logice boolowskiej), natomiast nie spowodują zakłóceń na wyjściach przy jednoczesnej zmianie wartości x_1 , x_3 z 1 na 0. Fakt ten nie może być wykryty za pomocą metody przedstawionej w [15], która daje identyczny rezultat dla obydwu kierunków przełączania.

Przykład sekwencyjnej sieci przełączającej z ryzykiem zerowego rzędu zamieszczono na rys. 12c. Jest to schemat skorygowanego asynchronicznego licznika binarnego, zaczerpnięty z [40]. Modelowanie pracy licznika pokazuje, że dla określonych zestawów parametrów elementów przełączających istnieje niebezpieczeństwo niepoprawnej pracy licznika. Tabulogramy zamieszczone na rys. 16 dokumentują możliwość powstania przekłamań w liczniku zrealizowanym z elementów NAND o parametrach zestawu 5, podczas gdy zastosowanie elementów o parametrach zestawu 1 daje gwarancję zgodności procesów przełączania licznika z algorytmem przełączania określonym przez projektantów.

the distributions training towards to a state of an and the second state of the

| N | X1 | 75 | ×3 | ¥1 | ¥2 | Y.5 | Y 1 | 45 | |
|-----|-------|-----|--------|-------|-----|------|-------|-------|---------------|
| 13 | 2 | 4 | | 3.5 | | | | | |
| T | 2 | 4 | | | 4 | 4 | .1 | 4 | |
| ÷ | 0 | 4 | 2 | 4 | 4 | 4 | 4 | 4 | |
| 4 | 2 | 4 | 2 | 4 | 4 | 1 | d | 4 | |
| 4 | 2 | d | 1 | 10 | 4 | | A | 4 | |
| 5 | Ó | 4 | Ó | 1 | 4 | 4 | | 4 | |
| b | 4 | ۵ | 11 | - 31 | A | | 4 | A | |
| 7 | | 4 | | S 39. | 4 | | A | . 1 | 0517- |
| н | 4 | 6 | 4 | 4 | 4 | -1 | CALL. | 4 | - Lans |
| ч | 4 | 4 | 4 | 2 | . 2 | 2 | 2 | 2 | |
| 10 | 10:25 | 4 | 4 | 0 | 6 | 3 | 3 | R) | D CHO CO |
| 11 | 4 | 4 | 4 | 0 | 5 | 4 | 4 | - | |
| 12 | 1 | 4 | 1 | ° ° | 4 | 4 | 4 | 4 | |
| 150 | 4 | 4 | 1 | augus | 4 | 1000 | 4 | 4 | |
| 14 | 4 | 4 | 1 | õ | 4 | 4 | 4 | 4 | d or district |
| 15 | 4 | 4 | 4 | 2 | 4 | 4 | 4 | 4 | |
| 10 | 4 | 4 | 4 |) | 4 | 4 | 4 | 4 | |
| 17 | 4 | 4 | 4 | 5 | 4 | 4 | 4 | 4 | do vaa |
| 18 | 4 | 4 | 4 | 5 . | 4 | 4 | 4 | 4 | |
| 19 | 4 | 4 | 15000 | 3 | 4 | 4 | 4 | 4 | |
| 20 | 4 | 4 | 4 | 0 | 4 | 4 | 4 | 4 | ma to |
| 21 | 4 | 4 | 4 |) | 4 | 4 | 4 | 4 | |
| 22 | 4 | 4 | 4 | 0 | 4 | 4 | i. | 4 | |
| 23 | 4 | 4 | 4 | 0 | 4 | 4 | 4 | 4 | denty |
| 24 | 4 | 4 | 4 |) | 4 | 4 | -4 | 4 | |
| 25 | 4 | 4 | 4 | 0 | 4 | 4 | 4 | 4 | |
| 25 | 4 | 4 | 4 | С | 4 | 4 | 4. | 4 | |
| 27 | 4 | 4 | 1 | 0 | 4 | 4 | 4 | 4 | |
| 28 | 4 | 4 | 4 | С | 4 | 4 | 4 | 4 | |
| 24 | 4 | 4 | + | 0 | 4 | 4 | 4 | 4 | Sila R |
| 30 | (4) | 4 | (1) | 0 | 4 | 4 | Δ | 4 | 100 U |
| 31 |) | 4 | 2 |) | 4 | 4 | 4 | 4 . | |
| 22 | 0 | 4 | 0 | 0 | 4 | 4 | 4 | 4 | Indan |
| 33 | 0 | 4 | 2 |) | 4 | 4 | 4 | 4 | |
| 34 | 2 | 4 | 9 | 1 | 4 | 4 | 1933 | 4 | |
| 37 | 2 | 4 | 0 | 4 | 4 | 4 | 4 | 4 | |
| .30 |) | 4 |) | 4 | 4 | 4 | 4 | 4 | |
| 37 | 0 | 4 | 2 | 4 | 4 | 4 | 4 | 4 | |
| 38 | 0 | 4 . | 3 | 4 | 4 | 4 | 4 | 4 | |
| 39 | (1) | 4 | 0 | 4 | 4 | 4 | 4 | 4 | 1100 |
| 40 |) | a | 3 | + | 4 | + | d teo | Deal. | La CTE |
| 41 | 0 | 4 | ') | .4 | 4 | -1 | 4 | 4 | |
| 42 | 2 | 4 | 2 | + | 4 | 4 | - Co | 4 | |
| | 2 | 4 | 200 | 10,60 | 4 | 4 | how | 4 | ALETINAT |
| 64 | 5. | 4 | 2 | 4 | 4 | 4 | | 4 | |
| 42 | 3.4 | 4 | DAME I | 1450 | 4 | 4 | i. | 4 | |

-Intwise -

-INT SING

VIIG COBIO

ton sesta-

Rys. 15. Tabulogram wyników modelowania sieci pokazanej na rys. 12d dla zestawu parametrów nr 1

| WYN | IIKI | MC | DEL | OWA | NIA | SI | CI | 3 | 8) | | b) | W | (NIK | ΙМ | ODE | LOW | ANIA | SIE | CI | 3 |
|--|---|--|---|---|---|---|--|--|--|-------|-------|--|---|---|--|---|--|--|---|--|
| · · · · · · · · · · · · · · · · · · · | *1 *** *** | | V1 0 0 0 0 0 0 | ¥2 4 4 4 4 4 4 4 | Y3 4 4 4 4 4 4 4 | V4 0000000 | ¥5 444444444444444444444444444444444444 | Y6 4 4 4 4 4 4 | 10 1 10 1 10 1 10 1 10 1 10 1 10 1 10 1 | | | N OF NIA DO | ×1 4 4 4 4 2 | XX | 0 0 0 0 1 1 1 | Y2 4 4 4 4 4 4 6 0 0 | ¥3 4 4 4 4 4 4 4 4 | Y4 000000000000000000000000000000000000 | Y 5 4 4 4 4 4 4 4 4 4 4 | Y6 44 44 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 |
| 7 9 10 11 12 13 14 15 | 000000000000000000000000000000000000000 | 4- 11 F Q B 7 Q 4 | 1 1 4 4 4 4 4 4 4 | 2 2 4 3 4 4 4 4 | 444444444444444444444444444444444444444 | | N N N N N O O O O O | 4 4 4 5 4 4 4 4 4 4 4 4 4 4 | | | | 8 4 10 11 12 14 15 16 17 | 000000000000000000000000000000000000000 | | 3 1 4 4 4 4 4 4 4 4 4 4 4 4 | | 4 | 000000000000000000000000000000000000000 | 4 4 4 2 2 2 0 0 0 0 | 44 1 4 4 4 4 4 4 4 |
| 17 10 12 21 22 23 24 25 25 | 000000000000000000000000000000000000000 | 4 | 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 | 4 4 4 4 A 4 A 4 A 4 A 4 A 4 A 4 A 4 A 4 | 4 4 4 4 4 4 4 4 4 | 000000000000000000000000000000000000000 | 000000000000000000000000000000000000000 | 4 4 4 4 4 4 4 4 4 | | | | 10 17 20 20 20 20 20 20 20 20 20 20 20 20 20 | 00000000000 | | 8 4 4 4 E 4 4 5 | | 44 44 44 4 4 4 | | 000000000000000000000000000000000000000 | 4 |
| 27 28 30 31 32 32 34 35 | 00000000000 | 2 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 | | 4 | 44444444 | 000000000000000000000000000000000000000 | 000000000000000000000000000000000000000 | 44444444 | | | | 27 29 30 31 32 34 30 34 30 | 0000000000000 | | | 4444444444 | 444444444444444444444444444444444444444 | | | 444444444 |
| 37 37 38 37 40 41 42 42 42 44 | 00000000 | | | 4 4 4 4 4 4 4 2 2 | 4 | | 0 00 00 00 00 0 | 4 4 4 4 4 4 4 4 4 4 | | | | 37 38 39 40 41 42 43 44 44 | 000000000 | | 4 4 4 4 4 4 4 4 4 4 | 4 4 4 4 8 4 4 4 2 | 4.444444444 | 00000000000 | 0000000000000 | 4 |
| 47 47 47 47 51 51 51 51 51 51 51 51 51 51 51 51 51 | | | * | 233333333 | 2222333333 | 1 1 3 3 3 3 3 3 3 3 3 3 3 3 3 3 3 3 3 3 | 0113333333 | (mononon) | | | | 47 48 50 51 51 51 51 51 51 51 51 51 51 51 51 51 | 14 444 444444444 | 4 5 4 6 8 4 5 4 | 4 | N 00000000 | 4 4 4 4 4 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 | 001111444444444444444444444444444444444 | -0000000 | 4 |
| 55555 5555 555 555 555 555 555 555 555 | 4 | 4 1 <i>8</i> 1 <i>8</i> 4 4 4 4 4 4 | | ******** | **** | 333333333333 | 222222222222 | ****** | | | | 50 57 50 61 62 64 | 4444444444 | 4 8 8 8 8 8 8 8 8 8 8 8 8 8 8 8 8 8 8 8 | **** | 000000000000000000000000000000000000000 | 0000000000 | 4 | 111444444444444444444444444444444444444 | 444444444444444444444444444444444444444 |
| 55 | 4 Due | ž | 3 | 3 Ta) | 3 | 3 | 3 | 3 | - Ir Au | model | oveni | a si | eci | DO | kaza | uned | na | rvs | . 12 | L |

tys. 16. Tabulogramy wyników modelowania sieci pokazanej na rys.12c a) dla zestawu parametrów nr 5, b) dla zestawu parametrów nr 1

| WY | IKI | 400 | ELDY | ANIA | 515 | c1 + | | | uv | NIKI | 490 | EE0.2 | ANIA | SIE | CI 4 | |
|---|--|-----|------|------|---|--|---|--|---|--|-----|--|------|--|--|---|
| CINSTOCK CONTRACTOR CONT | × 000000000000000000000000000000000000 | X | | | 3 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 | 40000000000000000000000000000000000000 | D 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 | | 9 1 x 3 A 5 · / ********************************* | 00000000000000000000000000000000000000 | × | Y 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 7 00000000 | | ************************************** | 40000000000000000000000000000000000000 | 1 4 |

D

Rys. 17. Tabulogramy wyników modelowania sieci pokazanej na rys. 12d z różnymi wartościami opóźnień D dla zestawu parametrów nr 5

Modelowanie sekwencyjnej sieci przełączającej pokazanej na rys. 12d pozwala określić wartość opóźnienia D, eliminującą występujące w sieci ryzyko pierwszego rzędu dla $x_2 = 1$ (4 w d_5) przy zmianie wartości $x_1 \ge 0$ na 1. Tabulogramy wyników modelowania (rys. 17) ilustrują pojawienie się wartości nieokreślonej (3) na wyjściu elementu 4 (Y4) w przypadku, gdy w sieci może wystąpić wyścig krytyczny. Zachodzi to na przykład dla sieci budowanych z elementów o parametrach zestawów 1, 2, 4, 5 i nie zawierających opóźnienia D, lub w przypadku gdy wartość tego opóźnienia jest zbyt mała. Inne tabulogramy wyników modelowania rozpatrywanej sieci zbudowanej z elementów o parametrach zestawu 1 i 5 pokazują, że przy odpowiednich wartościach opóźnienia D na wyjściach elementów sieci nie występują wartości nieokreślone (3), zatem ekstremalne opóznienia sygnałów przełączających i stan końcowy sieci mogą być wyznaczone w sposób jednoznaczny.

Zajętość obszaru pamięci operacyjnej EMC ODRA 1204 po translacji programów we wszystkich podanych przykładach nie przekraczała 1600 słów. Średni czas realizacji jednego taktu modelowania sieci podanych na rys. 12c, 12d wraz z wprowadzaniem danych (taśma papierowa) i wyprowadzaniem wyników (drukarka wierszowa) wynosił około 0,5 s dla ciągów zawierających 40 ÷ 60 taktów modelowania.

6. PODSUMOWANIE

Zasadniczym celem pracy było opracowanie zasad i podanie metody konstruowania ekstremalnych modeli dynamiki przełączania realnych bezstykowych elementów przełączających, powiązanie parametrów modeli z fizycznymi parametrami pracy oraz pokazanie w jaki sposób modele te wraz z wprowadzoną pięcicelementową algebrą przełączania mogą być wykorzystane do modelowania dynamiki sieci przełączających. Szeroka tematyka poruszonych zagadnień skłoniła autora do omówienia niektórych problemów bezpośrednio wiążących się z proponowaną metodą modelowania i możliwościami jej zastosowań: wykrywaniem wyścigów krytycznych w sieciach przełączających i wyznaczaniem wartości opóźnień niezbędnych do ich likwidacji, zagadnień weryfikacji i optymalizacji projektów urządzeń cyfrowych przeprowadzanych metodami modelowania, szczególnie w systemach projektowania wspomaganych maszyną.

Przy wprowadzaniu aparatu formalnego starano się zapewnić łatwość praktycznej interpretacji stosowanych pojęć. W rezultacie uzyskano dostatecznie ogólną metodę modelowania, która może być zastosowana dla większości półprzewodnikowych technik statycznych, a po wprowadzeniu określonych modyfikacji również dla innych technik realizacyjnych.

Zaprogramowanie opracowanych algorytmów w Algolu pozwoliło uzyskać użyteczne programy modelowania, a interesujące wyniki modelowania typowych przykładów sieci kombinacyjnych i sekwencyjnych pozwalają przypuszczać, iż opracowana metoda może stanowić praktyczne narzędzie badania sieci przełączających.

Ze względu na zwiększoną w porównaniu z tradycyjnymi metodami czasochłonność modelowania, stanowiącą konsekwencję uwzględnienia w przyjętych modelach większej liczby parametrów przełączania, podana metoda będzie prawdopodobnie najbardziej przydatna do badania niezbyt dużych sieci przełączających. Należy jednak zaznaczyć, iż metoda pozwala badać dowolnie duże sieci przełączające, a praktyczne ograniczenia dotyczące jej stosowania wynikają jedynie z ograniczeń mocy obliczeniowej maszyn modelujących i czasu modelowania.

Zwiększenie efektywności modelowania podaną metodą może być uzyskane przez odpowiednią organizację procesu modelowania, zgodnie z możliwościami rozpatrzonymi w p. 2.4. Dla ułatwienia stosowania przyjętych w pracy zasad tworzenia programów modelujących należałoby wprowadzić niewielkie modyfikacje struktury programów modelowania podanej w p. 5.6 (np. stworzyć możliwość wprowadzania wszystkich parametrów modelowanej sieci w postaci taśmy danych). Ponadto programy należałoby dostosować do bardziej efektywnego kodowania danych wejściowych, na przykład wg metody przyjętej w [54].

Interesującym rozwinięciem niniejszej pracy byłoby zbadanie możliwości zastosowania przedstawionej metody modelowania do wyznaczania wielowymiarowych dynamicznych obszarów sprawności sieci przełączających, analogicznie do metody podanej w [60] dla parametrów statycznych.

Wobec przewidywanej w przyszłości powszechności danych statystycznych, ciekawym byłoby również zbadanie możliwości skonstruowania probabilistycznych modeli ekstremalnych, których wykorzystanie, wobec stale rosnących mocy obliczeniowych maszyn cyfrowych, wydaje się coraz bardziej realne.

Wprowadzenie probabilistycznej definicji parametrów modelu elementów przełączających i probabilistycznego opisu zjawisk przełączania sieci stwarza ponadto możliwość ciekawego rozwijania tematyki poruszonej w pracy. Szczególnie proces przełączania sieci może być rozpatrywany jako zbieżny proces stochastyczny, co między innymi pozwala przeprowadzać weryfikację hipotezy poprawności przełączania sieci dla różnych przedziałów ufności stacjonarnych rozkładów parametrów czasowych elementów przełączających.

Autor składa gorące podziękowania panu docentowi R. Marczyńskiemu za inspirowanie pracy i dużą pomoc okazywaną w trakcie jej realizacji. Wyrazy wdzięczności należą się dyrekcji Instytutu Maszyn Matematycznych za udostępnienie środków technicznych i życzliwe zainteresowanie prowadzoną pracą. Autor serdecznie dziękuje również kolegom z Instytutu Maszyn Matematycznych i Centrum Obliczeniowego PAN za pomoc przy uruchamianiu programów i cenne uwagi, które umożliwiły usunięcie wielu usterek pracy.

7. DODATKI

Dodatek 1. Tablica reprezentantów zmiennych

Reprezentanci zmiennych x, y, q różnych technik realizacyjnych

| Lp. | Typ elementów prze- łączających | Gx, Gy | Gq |
|-----|--|----------|--|
| 1 | przekaźniki | napięcie | strumień magnetyczny (siła elektromagne- tyczna) |
| 2 | elementy z lampami próżniowymi | napięcie | natężenie pola elek- trycznego |
| 3 | ferrytowe elementy magnetyczno-diodo- we | prąd | natężenie pola magne- tycznego (strumień magnetyczny) |
| 4 | ferraktory | napięcie | indukcja magnetyczna (strumień magnetyczny) |
| 5 | elementy tranzys- torowe | napięcie | ładunek bazy tran- zystora |
| 6 | elementy z dioda- mi tunelowymi | prąd | ładunek przestrzenny złącza diody |
| 7 | parametrony | napięcie | energia obwodu rezo- nansowego |
| 8 | kriotrony | pręd | natężenie pola magne- tycznego (oporność drutu bramki) |
| 9 | elementy segne- toelektryczne | napięcie | polaryzacja segneto- elektryczna |

Dodatek 2

Ekstremalne parametry przełączania elementu NAND

Dynamiczne parametry przełączania elementów półprzewodnikowych technik realizacyjnych w prosty i dogodny sposób mogą być określone metodami ładunkowej teorii przełączania elementów półprzewodnikowych.

Metodę ładunkowego opisu fizycznych procesów przełączania i zasady określania parametrów modelu ekstremalnego omówimy na przykładzie elementu NAND (rys. 1-D2) spełniającego wymagania p. 3.3. Równoległe włączenie na wejściu elementu k bramek diodowych o m wejściach umożliwia realizację funkcji boolowskiej typu

 $\mathbf{y} = \mathbf{x}_{11} \wedge \mathbf{x}_{1m} \vee \mathbf{x}_{21} \wedge \mathbf{x}_{2m} \vee \mathbf{x}_{k1} \wedge \mathbf{x}_{km} \quad (D2-1)$





Rys. 1-D2. Schemat ideowy

Rys. 2-D2. Przebiegi czasowe prądów i napięć

Oznaczenia ∧,∨ stosowane w pracy do oznaczania dyzjunkcji i koniunkcji jako symbole operacji rachunku zdań w zależności (D2-1) użyte zostały do oznaczenia boolowskich funkcji dysjunkcji i koniunkcji, co nie powinno jednak prowadzić do nieporozumień. Przy omawianiu procesów przełączania elementu NAND posługiwać się będziemy oznaczeniami stosowanymi w teorii ładunkowego przełączania elementów półprzewodnikowych [1], [16], [30], [6].

Zgodnie z powszechnie stosowanymi uproszczeniami przyjmujemy, iż element przełączany jest sygnałami skokowymi, co odpowiada takim realizacjom fizycznym, w których szybkość zmian wartości reprezentanta Gx jest większa od szybkości przełączania elementów [63]. Przy wprowadzaniu zależności pominiemy również wpływ pojemności montażu, rekombinacji nośników prądu w bazie tranzystora i opóźnień przełączania diod obwodu wejściowego. Stosownie do przyjętej terminologii w rozpatrywanym przykładzie reprezentantem zmiennej wejściowej i wyjściowej jest napięcie, a reprezentantem stanu jest ładunek bazy tranzystora.

Zależności otrzymane na podstawie ładunkowej teorii przełączania określają czasowe parametry przełączania tranzystora w postaci liniowych funkcji ładunku bazy, co stanowi określone uproszczenie, jednak jak wskazuje praktyka [63], [6] rezultaty uzyskiwane na podstawie tych zależności dostatecznie dokładnie odzwierciedlają rzeczywiste parametry przełączania zarówno dla tranzystorów stopowych, jak i dyfuzyjnych.

Przebiegi prądów i napięć dla idealizowanego przypadku skokowej zmiany napięcia na aktywnym wejściu elementu pokazano na rys. 2-D2. Zgodnie z rysunkiem przyjmijmy iż początkowo tranzystor znajduje się w stanie odcięcia.

Przyłożenie dodatniego skoku napięcia do aktywnego wejścia elementu powoduje wysterowanie bazy tranzystora prędem $I_{b1} = I_s - I_p$, co rozpoczyna proces włączania tranzystora.

Zgodnie z ładunkową teorią przełączania możemy zapisać

(D2-2)

 $Q_{wl} = Q_b + Q_{ve} + Q_{vc}$

- gdzie: Q_b ładunek jaki należy dostarczyć do bazy tranzystora dla wymaganego prądu kolektora,
 - Q ładunek przeładowania pojemności złącza emiterbaza,
 - Q_{ve} ładunek przeładowania pojemności złącza kolektorbaza.

Wartości ładunków występujących w (D2-2) mogą być wyznaczone z zależności

$$Q_{b} = T_{c} I_{k}, \qquad (D2-3)$$

$$Q_{ve} = \int_{Veb(wk)}^{Veb(wk)} dV_{eb}, \qquad (D2-4)$$

$$Q_{ve} = \int_{Veb(wk)}^{Veb(wk)} dV_{eb}, \qquad (D2-5)$$

$$Q_{ve} = \int_{Veb(wk)}^{C} C_{TC} dV_{eb}, \qquad (D2-5)$$

gdzie:

τ. - stała czasu kolektora,

I_k - prąd kolektora,

C_{TE} - pojemność złącza emiter-baza,

C_{TC} - pojemność złącza kolektor-baza,

V_{eb} - napięcie pomiędzy emiterem i bazą,

V_{ob} - napięcie pomiędzy kolektorem i bazą.

Całkowity czas włączania tranzystora określa zależność

$$\tau_{wk} = \frac{Q_{wk}}{I_{b1}}, \qquad (D2-6)$$

gdzie I_{b1} - prąd bazy w czasie włączania tranzystora.

Otrzynywana z zależności (D2-6) wartość T_{wł} określa (zdefiniowane w p. 3.1) opóźnienie pełnego przełączania elementu dodatnim sygnałem przełączającym.

W rozpatrywanym przypadku tranzystor przełączany jest do stanu nasycenia, tj. gromadzenie ładunku w bazie przebiega dalej po włączeniu tranzystora, w rezultacie czego ładunek zgromadzony w bazie jest większy od wartości Q_{wł} niezbędnej do włączenia tranzystora.

Wartość nadmiarowego ładunku bazy Q_{BX} tranzystora w stanie nasycenia może być wyznaczona z zależności

$$Q_{BX} = \tau_{s} (I_{b1} - I_{k}/\beta),$$
 (D2-7)

gdzie: T - stała czasu magazynowania,

 β - wzmocnienie prądowe tranzystora w rejonie aktywnym.

Gromadzenie ładunku nadmiarowego Q_{BX} w bazie odbywa się z inną szybkością niż gromadzenie ładunku Q_{wl} , co wynika z istotnej zmiany parametrów tranzystora w obszarze nasycenia. W elementach, których tranzystory przełączane są wyłącznie w rejonie aktywnym (bez nasycenia) układowo osiąga się warunek $Q_{BX} \cong 0$.

Proces wyłączania tranzystora rozpoczyna się od momentu przyłożenia ujemnego sygnału przełączającego do aktywnego wejścia elementu. Jeżeli przełączanie odbywa się ujemnym skokiem napięcia, to z chwilą jego przyłożenia do aktywnego wejścia elementu prąd bazy włączonego tranzystora zmienia swój kierunek na przeciwny, rozpoczynając usuwanie ładunków zgromadzonych w bazie i pojemnościach złącz tranzystora. Pełne wyłączenie tranzystora następuje w chwili gdy prąd wyłączający I_{bo} usunie z jego bazy ładunek

$$Q_{WYZ} = Q_{WZ} + Q_{BX} \qquad (D2-8)$$

W przypadku gdy tranzystor nie jest przełączany do stanu nasycenia, tj. Q_{BX} = 0 otrzymujemy

$$Q_{wyl} = Q_{wl} \qquad (D2-9)$$

Całkowity czas wyłączania tranzystora wyznaczają wartości ładunku wyłączania Q_{wył} i wyłączającego prądu bazy I_{b2}

Twy2

$$= \frac{q_{WV}}{I_{b2}}$$
(D2-10)

- 127 -

Dla ograniczonych przestrzeni parametrów Ωp można jednoznacznie określić stan elementu i wartość zmiennej wyjściowej, jeżeli znany jest punkt pracy elementu i ładunek Q(t) zgromadzony w bazie tranzystora.

Załóżmy, że w bazie tranzystora znajdującego się w stanie odcięcia znajduje się ładunek Q₀. Dla elementów NAND w całym zakresie przełączania tranzystora, tj. w rejonie aktywnym i w rejonie nasycenia, odwzorowanie (3.11) ma postać

$$Q (t_{ou} + T_{\lambda u}) = f_u [Q (t_{ou}), T_{\lambda u}], \qquad (D2-11)$$

gdzie: t_{ou} - początkowa chwila przedziału czasowego λ_u , u = F(X) - indeks binarny równy wartości funktora F elementu dla zbioru zmiennych wejściowych X, wyznaczający odpowiedni przedział czasowy λ_u (wg 3.10).

W aktywnym rejonie charakterystyk tranzystora obowiążują zależności

dla
$$u =$$

 $f_1[Q(t_{01}), T_{\lambda 1}] = \min[Q_w, (Q(t_{01}) + I_{b1} T_{\lambda 1})], (D2-12)$ dla u = 0

 $f_{o} \left[Q(t_{oo}), T_{\lambda o} \right] = \max \left[Q_{o}, \left(Q(t_{oo}) - I_{b2} \tau_{\lambda o} \right) \right], \quad (D2-13)$ gdzie $Q_{w} = Q_{o} + Q_{w2}.$

W obszarze nasycenia tranzystora $(Q(t) > Q_{yy})$ należy posługiwać się zależnościami dla u = 1

 $f_{1} \left[Q (t_{01}), T_{\lambda 1} \right] = \min \left[Q_{g}, (Q (t_{01}) + I_{b1} T_{\lambda 1}) \right], (D2-14)$ dla u = 0 $f_{0} \left[Q (t_{00}), T_{\lambda 0} \right] = \max \left[Q_{W}, (Q (t_{00}) - I_{b2} T_{\lambda 0}) \right], (D2-15)$

gdzie: Q_s - maksymalny ładunek bazy tranzystora w stanie nasycenia ($Q_s = Q_w + Q_{BX}$). Określimy ekstremalne punkty pracy dla procesów przełączania podzbioru elementów o identycznych parametrach pracy. Przestrzeń parametrów pracy rozpatrywanego elementu NAND została w naszym przypadku zredukowana do prądów włączania I_{b1} i wyłączania I_{b2}^{%)}.

Dla otrzymanej przestrzeni parametrów pracy w łatwy sposób mogą być określone ekstremalne punkty pracy $\omega_{\max}^{*}(\lambda_{u})$ $\omega_{\min}^{*}(\lambda_{u})$

| ω [*] max | (7.7) | = ω_{t} | (I _{b1} | = I _{b1max}) | $\wedge (I_{b2} = 0),$ | (D2-16) |
|--------------------|-------|----------------|--------------------|------------------------|------------------------|---------|
| ω [*] max | (20) | = @į | : (I _{b1} | $= 0) \wedge (I_{b2})$ | $2 = I_{b2max}),$ | (D2-17) |

$$\omega_{\min}^{*}(\lambda_{1}) = \omega_{i}: (I_{b1} = I_{b1\min}) \wedge (I_{b2} = 0)$$
 (D2-18)

$$\omega_{\min}^{*}(\lambda_{0}) = \omega_{l}: (I_{b1} = 0) \wedge (I_{b2} = I_{b2\min}).$$
 (D2-19)

Określimy podstawowe parametry elementu ekstremalnego, stanowiącego model elementu NAND, przy założeniu stałych wartości ładunków Q_o, Q_{wł}, Q_{BX} tranzystora, co odpowiada przyjęciu odpowiednio zredukowanej przestrzeni parametrów pracy.

Zgodnie z p. 3.5.1 model ekstremalny elementu przełączającego składa się z części L i W. Element ekstremalny L realizuje funkcję logiczną określoną wyrażeniem (D2-1). Wartości współrzędnych wektora reprezentanta stanu Gqmax(t), Gqmin(t) elementu W określają zależności (D2-12) - (D2-15), w których należy stosować odpowiednie współrzędne punktów pracy, według zależności (D2-16) - (D2-19).

Otrzymane w ten sposób zależności, wyznaczające przebiegi górnego i dolnego kresu reprezentanta stanu, są liniowymi funkcjami czasu w rejonie aktywnym i w obszarze nasycenia, zatem uzyskany został liniowy element ekstremalny o stałych

*) Redukcja współzależnych parametrów pracy może być przeprowadzana wg metod podanych w [60].

Dla takiego modelu ekstremalnego można w łatwy sposób przeprowadzić ekwiwalentną transformację liniową (patrz. p.3.5.6), a następnie skonstruować automat W⁶.

Dodatek 3

Modelowanie w systemie projektowania wspomaganym maszyną

Pokażemy kilka możliwości wykorzystania przedstawionej metody modelowania w systemie projektowania wspomaganym maszyną, przeznaczonym do rozwiązywania zagadnień projektowania logicznego i technicznego. Strukturę proponowanego systemu ilustruje schemat blokowy podany na rys. 1-D3.

W systemie przewidziano następujące pliki informacji:

Plik systemu – matematyczny opis struktury logicznej systemu, wymagania funkcjonalne, eksploatacyjne, niezawodnościowe, dopuszczalne koszty realizacji i obowiązujące standardy.

Plik mikroukładów – katalog mikroukładów z identyfikacją ich wyprowadzeń, kompletem charakterystyk logicznych, elektrycznych i niezawodnościowych, określeniem kosztów produkcji i zasad eksploatacji.

Plik pakietów – katalog schematów logicznych pakietów z charakterystykami elektrycznymi, mechano-klimatycznymi i niezawodnościowymi, określeniem kosztów produkcji, warunków pracy i zasad wykorzystania wraz z adnotacją gdzie pakiety te były stosowane.

Plik logiczny – matematyczny opis schematów funkcjonalnych systemu na poziomie mikroukładów.



Rys. 1-D3. Wykorzystanie modelowania w systemie projektowania wspomaganym maszyną

- 130 -

Plik teohniczny – pełny inżynierski opis systemu z podziałem na moduły konstrukcyjne, identyfikacją elementów konstrukcyjnych i ich rozmieszczenia w modułach.

Plik produkcyjny - kompletne dane techniczne do realizacji procesów technologiczno-produkcyjnych.

W rozpatrywanym przykładzie systemu projektowania wspomaganego maszyną modelowanie wykorzystane jest jako narzędzie analizy i korekty sieci przełączających, otrzymywanych w procesie projektowania.

W doskonalszych systemach projektowania programy modelowania mogą być wykorzystywane do rozwiązywania trudniejszych zagadnień, np. do określania zbioru dopuszczalnych rozwiązań przy dzieleniu schematów funkcjonalnych na moduły konstrukcyjne, z ewentualnym określeniem rozwiązań optymalnych lub do badania wpływu zmian parametrów pracy na przebieg procesu przetwarzania informacji.

W interesującym nas systemie projektowania, modelowanie metodą proponowaną w pracy może być wykorzystane w trzech, pokazanych na schemacie blokowym (rys. 1-D5), pętlach sprzężeń zwrotnych, w których mogą być przeprowadzane następujące korekty projektu:

- korekta (1) schematów funkcjonalnych
- korekta (2) podziału na pakiety
- korekta (3) rozmieszczenia pakietów i prowadzenia połączeń.

Rodzaje i liczba korekt mogą być ustalone przez projektanta. Zależnie od wykonywanej korekty wykorzystywane są różne reżimy modelowania. Realizacja korekty (1) przeprowadzana jest bez uwzględnienia kilku fizycznych parametrów realizowanej sieci przełączającej(szczególnie geometrycznych parametrów modułów konstrukcyjnych) i do jej wykonania mogą znajdować zastosowanie również metody modelowania na poziomie równań logicznych lub metody, w których stosowane są modele elementów o daleko posuniętej idealizacji parametrów czasowych. W sposób dokładny będą modelowane bloki funkcjonalne o ustalonej strukturze logicznej, w celu sprawdzenia poprawności projektu i uzyskania charakterystyk czasowych interesujących projektanta.

W pętli korekty (2), którą nazwiemy pętlą optymalizacji parametrów przybliżonych, może być przeprowadzona wstępna korekta podziału na moduły konstrukcyjne, na podstawie szacunkowych wartości parametrów czasowych elementów łączących, gdyż ich dokładne wartości nie są jeszcze znane na tym etapie projektowania.

W pętli korekty (3), którą nazwiemy pętlą optymalizacji parametrów realnych, może być przeprowadzona korekta rozmieszczenia pakietów i prowadzenie połączeń, na podstawie realnych parametrów fizycznych.

Wskazane zostały tylko niektóre praktyczne możliwości wykorzystania proponowanej metody modelowania w systemie projektowania wspomaganym maszyną. Szerokie możliwości wykorzystania podanej metody stwarzają np. zagadnienia weryfikacji testów lub automatycznego otrzymywania harmonogramów czasowych.

Dodatek 4

Wybrane tabulogramy

Tabulogramy zamieszczone w niniejszym dodatku stanowią ilustrację zrealizowanych programów modelowania sieci przełączających pokazanych na rys. 12 i omówionych w p. 5.7.

W znajdującym się na rys. 1-D4 tabulogramie pierwszej, stałej części programu modelowania (wg. rys. 11), procedury L5 (l, A, B, C), D5 (x, m), W5 (x, k) zaznaczono w sposób symboliczny. Pełne tabulogramy tych procedur zamieszczono w pracy na rys. 9, 10.

Kompletne tabulogramy drugiej części programu modelowania podano dla sieci przełączających pokazanych w pracy na rys. 12a i 12d (wariant sieci z opóźnieniem D). Tabulogram przed4 begin

integer K, k, L, l, M, m, N, I, dt, T, a, b;

comment a - liczba wejsc sieci

- b liczba wyjsc sieci
- K liczba automatow W5
- L liczba automatow L5
- M liczba automatow D5
- k,1,m indeksy biezace automatow W5, L5, D5
 - N liczba taktow modelowania
 - T modul opoznienia automatow D5
 - dt dlugosc taktu modelowania;
- setinput(1); read(K,L,M,N,dt,T,a,b);
- begin real q0, q1;

integer array mult, sum[0:4,0:4], neg[0:4], yl[1:L], y,

ny, z, nz[1:K], yd, S, NS[1:M], Q[1:M,1:T], X[1:a], Y[1:b];

comment X[1] - zmienne wejsciowe sieci,

Y[j] - zmienne wyjsciowe sieci nult.sum.neg - tablice operacji logicznych algebry L5; <u>real array</u> Q0, Q1, NQ0, NQ1, NQ2, NQ3[1:K]; procedure L5 (1, A, B, C);

end koniec procedury L5; procedure D5 (x, m);

end koniec procedury D5; procedure W5 (x, k);

end koniec procedury W5:

Rys. 1-D4. Tabulogram pierwszej części programu modelowania (zawartość procedur zgodna z rys. 9 i 10)

```
read(mult, sum, neg, q0, q1, X, y, Y, z, Q0, Q1);
 I:=();
 setoutput(3);
print("?WYNIKI MODELOWANIA SIECI 1??
                                 n x1
                                         x2 x3
  x4
     y1 y2 y3 Y1?');
format ("?999 ..... in an israthen les ansigned");
print(I,X[1],X[2],X[3],X[4],y[1],y[2],y[3],Y[1]);
for I:=1 step 1 until N do
begin read(X);
 L5(1,X[1],X[2],X[4]);
 L5(2,X[3],X[4],X[4]);
 L5(3,y[1],y[2],X[4]);
 W5(y1[1],1);
 W5(y1[2],2);
  W5(y1[3],3);
  Y[1]:=y[3];
                . ISAla Dec
 print(I,X[1],X[2],X[3],X[4],y[1],y[2],y[3],Y[1]);
  for k:=1 step 1 until K do
begin y[k]:=ny[k]; z[k]:=nz[k];
QO[k] := NQO[k]; Q1[k] := NQ1[k];
 end;
end;
end;
 end;
```

Rys. 2-D4. Druga część programu modelowania dla sieci przełączającej pokazanej na rys. 12a

6.10

| 3, 3, 1, 40, 5, 1, 4, 1, |
|--------------------------|
| 0, 0, 0, 0, 0, |
| 0, 1, 3, 3, 1, |
| 0, 3, 2, 3, 2, |
| 0, 3, 3, 3, 3, |
| 0, 1, 2, 3, 4, |
| 0, 1, 2, 3, 4, |
| 1, 1, 3, 3, 4, |
| 2, 3, 2, 3, 4, |
| 3, 3, 3, 3, 4, |
| 4, 4, 4, 4, 4, |
| ALE DE LE DE LE DE |
| 4, 2, 1, 3, 0, |
| 60, 120, |
| 0, 4, 4, 4, |
| 4, 0, 4, |
| 4, |
| 4, 0, 4, |
| 120, 0, 120, |
| 120, 0, 120, |
| 0. 4. 4. 4. |
| 0. 4. 4. 4. |
| 0. 4. 4. 4. |
| 1. 4. 2. 4. |
| 4. 4. 0. 4. |
| 4 4 0 4 |
| |

Rys. 3-D4. Początkowa część tabulogramu danych wejściowych do modelowania sieci pokazanej na rys. 12a

a)

L5(1,X[1],X[2],X[2]); L5(2,X[1],y[1],X[2]); L5(3,X[3],y[1],X[2]); W5(y1[1],1); W5(y1[2],2); W5(y1[2],2); Y[1]:=y[2]; Y[2]:=y[3];

b)

L5(1,X[1],y[2],y[5]); L5(2,X[1],y[1],y[6]); L5(3,y[1],y[4],X[2]); L5(4,y[2],y[3],X[2]); L5(5,y[3],y[1],X[2]); L5(6,y[4],y[2],X[2]); W5(y1[1],1); W5(y1[1],1); W5(y1[2],2); W5(y1[2],2); W5(y1[2],3); W5(y1[3],3); W5(y1[4],4); W5(y1[5],5); W5(y1[6],6); Y[1]:=y[5]; Y[2]:=y[4]; Y[3]:=y[6];

Rys. 4-D4. Fragmenty tabulogramów części II programów modelujących ilustrujące sposób kodowania sieci przełączających pokazanych a) na rys. 12b, b) na rys. 12c

```
read(mult, sum, neg, q0, q1, X, y, Y, z, Q0, Q1);
        m:=1; read(Q);
S[1]:=1; yd[1]:=4;
         setoutput(3);
         print( '? WYNIKI MODELOWANIA SIECI 4??
                                 y4 yd');
            x1 x2 y1
                         v2 v3
         n
                                                1") :-
                                       3
                                           4
         format("?999 1
                            2
                                1
                                    2
         for I:= 0 step 1 until N do
         begin
         print(I,X[1],X[2],y[1],y[2],y[3],y[4],yd[1]);
         read(X);
        L_5(1,X[1],X[2],y[4]);
        L5(2,X[1],yd[1],X[2]);
         L5(3,X[1],X[2],X[2]);
         L_5(4,y[1],y[2],X[2]);
       W5(y1[1],1); W5(y1[2],2);
         W5(y1[3].3); W5(y1[4],4);
         D5(y[3],1);
         Y[1]:=y[4]; Y[2]:=y[3]; S[1]:=NS[1];
         for k:=1 step 1 until K do
         begin
y[k]:=ny[k]; z[k]:=nz[k];
         QO[k] := NQO[k]; Q1[k] := NQ1[k];
         end; end;
        end; end;
```

Rys. 5-D4. Tabulogram drugiej części programu dla sieci z rys. 12d zawierającej opóźnienie D stawiony na rys. 3-D4 pozwala prześledzić kolejność wprowadzania danych przy modelowaniu sieci pokezanej na rys. 12a. Dla sieci przełączających, których schematy zamieszczono na rys. 12b, 12c podane zostały fragmenty tabulogramów (rys. 4-D4), ilustrujące sposób kodowania topologii modelowych sieci przełączających za pomocą procedur algolowskich.

8. WYKAZ PODSTAWOWYCH OZNACZEN*)

Symbole zmiennych

| a, b, b, c, c, d | - | charakterystyczne wartości zbioru statycznych |
|------------------|---|--|
| | | charakterystyk przenoszenia |
| i, j, k, l, w | - | indeksy bieżące (porządkowe) |
| t | - | chwila (element ciągłego zbioru czasu) |
| tK | - | chwila graniczna |
| h, u, v | - | indeksy binarne |
| x, y, q | - | zmienne wejściowe, wyjściowe i wewnętrzne ele- |
| | | mentów sieci przełączających (automatów M) |
| x(t), y(t), q(t) | - | wartości zmiennych x, y, q w chwili t |
| Z | - | typ elementu sieci przelączającej |
| В | - | operator liniowego przekształcenia układu współ- |
| | | rzędnych |
| D | - | opóźniający element ekstremalny |
| D ^e | - | automat opóźniający określony w algebrze e-ele- |
| | | mentowej |
| DI | - | opóźnienie inercyjne |
| D _C | - | opóźnienie "czyste" |
| Dr | - | opóźnienie całkowite |
| F | - | funkcja logiczna (lub funktor realizujący funk- |
| | | cję F) |
| Fg | - | zbiór funkcji przejść f automatu M, (f & F) |
| Fy | - | zbiór funkcji wyjść f _y automatu M, $(f_y \in F_y)$ |
| F3 | - | zbiór funkcji przejść cechy sekwencji przełącza- |
| | | nia f_3 automatu M^5 , $(f_3 \in F_3)$ |
| | | and the second s |

M) Oznaczenia nie obowiązują w tabulogramach programów

| | Construction of the second state of the second |
|------------|--|
| F~ | - ekwiwalentna transformacja liniowa ekstremalnych funkcji |
| | Gq(t) |
| G | - zbiór zmiennych wewnętrznych g automatu M, (g6G) |
| Gx, Gy, Gq | - wielkości fizyczne reprezentujące zmienne x, y, q (repre- |
| | zentanci x, y, q) |
| Gq | - reprezentanci zmiennej q liniowego elementu ekstremalne- |
| T ambide | go w przekształconym układzie współrzędnych |
| Gq | - wektor reprezentanta stanu elementu ekstremalnego |
| Gq | - zbiór wartości reprezentanta Gq w przestrzeni Ωp |
| Gq(t) | - podzbiór wartości reprezentanta Gq w chwili $t_{,}(\mathbf{G}_{q}(t)\mathbf{G}_{q})$ |
| Gxy | - zbiór wartości reprezentantów Gx i Gy w przestrzeni Ωp |
| Gx(t) | - podzbiór wartości reprezentanta Gx w chwili t, (Gx(t) Gxy) |
| Gy(t) | - podzbiór wartości reprezentanta Gy w chwili t, (Gy(t) (Gxy) |
| Go, G1 | - przedziały równowagi stabilnej reprezentantów Gx, Gy. |
| G~, G7 | - przedziały graniczne reprezentanta zmiennej q w prze- |
| | ksztalconym układzie współrzędnych |
| Gpo, Gp1 | - przedziały progowe reprezentantów Gx, Gy |
| G go, Gg1 | - przedziały równowagi stabilnej reprezentanta Gq |
| Gapo, Gap1 | - przedziały progowe reprezentanta Gq |
| Ind | - włączający prąd bazy tranzystora |
| ILO | - wyłączający prąd bazy tranzystora |
| I, | - prąd kolektora tranzystora |
| K | - wektor kierunkowy liniowego elementu ekstremalnego |
| L | - logiczny element ekstremalny |
| Le | - automat logiczny określony w algebrze e-elementowej |
| м | - automat modelujący własności dynamiczne elementu sieci |
| | przełączającej |
| N. | - zbiór czasu automatowego (kwantów n), (n6N) |
| P., | - element pamiętający sieci próbkowanej, włączony na wejś- |
| 1] | ciu j elementu R, sieci rzeczywistej |
| 8.2 | - ładunek włączania tranzystora |
| Q., | - ładunek wyłączania tranzystora |
| Quy | - nadmiarowy ładunek bazy tranzystora |
| R | - element rzeczywistej sieci przełączającej |
| S | - operator odwzorowania realizowanego przez statyczną cha- |
| | rakterystyke przenoszenia typu twierdzącego |
| | |

- 139 -

| 2 | - operator odwzorowania realizowanego przez statyczną charak- | |
|--------------------------|---|--|
| Algebra 7. A | terystykę przenoszenia typu negującego | |
| 5 | - operator odwzorowania sygnału statycznego (ustalonej war- | |
| | tości Gx) realizowanego przez statyczną charakterystykę | |
| | przenoszenia elementu przełączającego | |
| T | - zbiór przedziałów czasowych stałych wartości wektora zmien- | |
| | nych wejściowych elementu sieci przełączającej | |
| Ta | - zbiór przedziałów czasowych stałych wartości funktora F | |
| Tz | - zbiór długości przedziałów czasowych wyznaczonych przez | |
| - | chwile graniczne elementów typu z | |
| Tπ | - zbiór długości przedziałów czasowych wyznaczonych przez | |
| and here | chwile graniczne elementów zbioru T | |
| ¥ | - inercyjny element ekstremalny | |
| M.e. | - automat inercyjny określony w algebrze e-elementowej | |
| X | - zbiór wartości zmiennych wejściowych x automatów M, (x & X) | |
| Y | - zbiór wartości zmiennych wyjściowych y automatów M, (y & Y) | |
| Z | - zbiór poprawnych statycznych charakterystyk przenoszenia | |
| | w przestrzeni Ωp | |
| Z | - zbiór charakterystyk aproksymujących poprawne statyczne cha | |
| | rakterystyki przenoszenia w przestrzeni . Ω p | |
| $\delta_{\mu\nu}^{h}(n)$ | - parametr automatu M w kwancie czasu n i przedziale h | |
| | wartości reprezentanta Gq(t) | |
| 2 | - liczba wyjść sieci przełączającej | |
| J. | - progowy przedział nieokreślonej wartości dodatniego sygnału | |
| 1 | przełączającego | |
| 21 | - progowy przedział nieokreślonej wartości ujemnego sygnału | |
| ingin av | przełączającego | |
| 0, | - zbiór progowych przedziałów czasowych elementów typu z w | |
| - | przestrzeni Ωp | |
| λ | - przedział czasowy stabilnych wartości funktora F | |
| λ., | - przedział czasowy zbiorów X wartości zmiennych wejściowych, | |
| Se | dla których F(X) = u | |
| 20 | - przedział czasowy stałych wartości zmiennej q | |
| M | - liczba wejść sieci przełączającej | |
| T | - zbiór typów elementów sieci przełączającej | |
| C . | - nieokreślona wartość logiczna | |
| τ | - długość (moduł) przedziału czasowego | |

| τ. | - stala czasu kolektora |
|-----------------|--|
| To | - długość przedziału czasowego λ |
| $T_{\lambda u}$ | - długość przedziału czasowego λ_{ij} |
| T. C | - długość automatowego kwantu czasu |
| τ | - calkowite opóźnienie pełnego przełączania elementu |
| The | - całkowite opóźnienie pełnego przełączania elementu dodat- |
| po duai | nim sygnalem przełączającym |
| τ | - całkowite opóźnienie pełnego przełączania elementu ujemnym |
| P. Oyer | sygnalem przelączającym |
| τ_ | - stala czasu magazynowania |
| 5 1_ | - wspólny dzielnik liczb zbioru T |
| νπ Γ | - całkowity czas włączania tranzystora |
| τ | - calkowity czas wyłączania tranzystora |
| T. | - długość przedziału czasowego nieokreślonych wartości |
| vu | zmiennych, przyporządkowanego indeksowi u |
| τ. | - wspólny dzielnik liczb zbioru T |
| φ | - liczba elementów sieci przełaczającej |
| ø | - zbiór pusty |
| 12. | - k parametr pracy |
| U. | zbiór wszystkich wartości parametru ψ. |
| L K | - punkt pracy elementu sieci przełaczającej |
| 22 | - i-wymiarowa ograniczona przestrzeń parametrów pracy |
| - | A REAL AND A |

Symbole operacji

| + | suma skalarna |
|-------------|-------------------------------------|
| + - | suma wektorowa |
| · 100 510 - | iloczyn wektorowy |
| × – | iloczyn kartezjański zbiorów |
| V - | dyzjunkcja (suma logiczna) |
| Λ - | koniunkcja (iloczyn logiczny) |
| • - | suma modulo 2 (różnica symetryczna) |
| x - | negacja x |
| - % | implikacja |
| Λ - | kwantyfikator ogólny |
| Y - | kwantyfikator szczególowy |
| U MER | suma zbiorów |

| 0 | - iloczyn zbiorów |
|--|--|
| U | - suma mnogościowa |
| x 6X | - x jest elementem zbioru X |
| xgX | - x nie jest elementem zbioru X |
| $X = \{x: \mathcal{F}(x)\}$ | - zbiór X elementów x spełniających F(x) |
| $\min \{x_1, x_2, \dots, x_n\}$ | - minimalny element zbioru {x1, x2,, xn} |
| $\max \{x_1, x_2, \dots, x_n\}$ | - maksymalny element zbioru $\{x_1, x_2, \dots, x_n\}$ |
| x | - moduł (wartość bezwzględna) x |
| (a; b) | - przedział otwarty {x : a< x < b} |
| <a; b=""></a;> | - przedział obustronnie domknięty |
| 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 | $\{x : a \leqslant x \leqslant b\}$ |
| <a; b)<="" td=""><td>- przedział jednostronnie domknięty</td></a;> | - przedział jednostronnie domknięty |
| t. Τ | $\{x : a \leq x < b\}$ |
| ۵.°. | - czasowa różnica boolowska zmiennej x, dla |
| · · · · · · · · · · · · · · · · · · · | chwil $t_0, t_0 + 1$ |
| $f: X \Longrightarrow Y$ | - funkcja f odwzorowuje zbiór X w zbiór Y |
| and the second s | |

9. CYTOWANA BIBLIOGRAFIA

- [1] BEAUFOY R.: Transistor Switching-Circuit Design Using the Charge Control Parameters, Proc. of the IEE, część B, Dodatek nr 17, maj 1959, s. 1085-1091
- [2] BEIZER B.: The Statistical Theory of Dispersion in High Speed Synchronous Combinational Switching Nets, Proc. of the National Electronics Conference, 1961, t. XVII, s. 330-339
- [3] BREUER M.A.: General Survey of Design Automation of Digital Computers, Proc. of the IEEE, 1966, t. 54 nr 12, s. 1708-1721
- [4] BREUER M.A.: Recent Developments in the Automated Design and Analysis of Digital Systems, Proc. of the IEEE, 1972, t. 60, nr 1, s. 12-27
- [5] BREUER M.A. wyd. : Design Automation of Digital Systems, Prentice Hall 1972
- [6] BRINKER C.S., FAIRBAIRN D., NORRIS B.L.: An Analysis of the Switching Behaviour of Graded Base Transistors, Electronic Engineering, sierpień 1963, s. 500-505
- [7] CASE P.W. i inni Solid Logic Design Automation, IBM Journal, kwiecień 1964, s. 127-140
- [8] CETLIN M.L., ŠECHTMAN L.M.: O nekotorych voprosach fizičeskoj realizacii ustrojstv vypolniajuščich logičeskie funkcii. Sbornik. Primenenija logiki v nauke i technike, Izd. A.N. ZSRR, s. 377-393
| [9] | CHU Y.: Digital Computer Design Fundamentals, Mc Graw-Hill Book Co. Inc. |
|--------|--|
| [10] | CHU Y.: An Algol-like Computer Design Language, Communications of the ACM, 1965, t. 8, nr 10, s. 607-615 |
| [11] | CLUSKEY E.J.: Transients in Combinational Logic Circuits, Re- dundancy Techniques for Computing Systems, Spartan Book Co., 1962, s. 9-46 |
| [12] | CORALUPPI G.: Binary Network Analysis, Alta Frequenza, 1963, t. 32, nr 2, s. 162-172 |
| [13] | Cyfrowa Technika Krzemowa S-50. Opis techniczny i przykłady za- stosowań, IMM, Warszawa 1969 |
| [14] | DAHL D., NYGUARD K.: Simula, a Language for Programming and Description of Discrete Event Systems, Introduction and Users Manual, Norwegian Computing Center, Oslo, maj 1966 |
| [15] | EICHELBERGER E.B.: Hazard Detection in Combinational and Sequen- tial Switching Circuits, IBM Journal of Res. & Dev., marzec 1965, s. 90-99 |
| [16] | EKISS J.E.: Applications of the Charge-Control Theory, IRE Trans. on Electronic Comp., czerwiec 1962, s. 374-381 |
| [17] | General Purpose Systems Simulator II, IBM Data Processing Ap- plication Form B20 - 6346 - 0 |
| [18] | GOLEMBO Z.B., VENIKOV G.V., GARMAŠ V.A.: Povyšenie effektivnosti obrabotki informacii v sistemach upravlenija, Sbornik "Tech- ničeskaja kibernetika ", Moskva 1971, s. 185-370 |
| [19] ` | GRAY H.J.: Digital Computer Engineering, Prentice-Hall inc., 1963 |
| [20] | HARDIE F.H., SUHOCKI R.J.: Design and Use of Fault Simulation for Saturn Computer Design, IEEE Trans. on Electronic Comp., 1967, t. EC-16, nr 4, s. 412-429 |
| [21] | HAYS G.G.: Computer Aided Design: Simulation of Digital Design Logic, IEEE Trans. on Electronic Comp., 1969, t. C-18, nr 1, s. 1-10 |
| [22] | HARR J.A.; TAYLOR F.F., ULRICH W.: Organization of no 1 ESS Central Processor, The Bell Syst. Techn. Journal, 1964, nr 5, część I, s. 1845-1922 |
| [23] | HUFFMAN D.A.: The Design and Use of Hazard - Free Switching Network, Jour. of the ACM, 4, 1957, s. 47-62 |
| [24] | ITT'S - New Unabridged DTL Design Data Book. ITT Semiconductors DS-31-30 |
| [25] | JANOWSKI J., SINKIEWICZ T., WINKOWSKI J.: Modelowanie systemów elektronicznych, Arch. Aut. i Telemech., 1969, t. XIV, z. 3, s. 359-382 |
| [26] | Jazyk dlja opisanija strukturnych algoritmov i schem, Otraslevoj Standart OST 4 G0.000.025, Redakcija I-71 |
| [27] | JEPHSON J.S., Mc QUARRIE R.P., VOGELSBERG R.E.: A Three Value |

1909. nr 3, s. 178-188

- 143 -

- [28] KATZ J.H.: Simulation of a Multiprocessor Computer System, Proc. of the Spring Joint Comp. Conference, 1966, s. 127-139
- [29] KIRKPATRICK T.I., CLARK N.R.: PERT as an Aid to Logic Design, IBM Journ. of Res. &. Dev., marzec 1966, s. 135-141
- [30] KLEINXNECHT H.P.: Der Transistor als ladungsgesteuertes Bauelement, NTZ, 1962, z. 8, s. 394-402
- [31] KNUTH D.E., MC NELEY J.L.: SOL A Symbolic Language for General Purpose Systems Simulation, IEEE Trans. on Electronic Comp. 1964, t. EC 13, nr 4, s. 401-408
- [32] KOEHLER D.: Computer Modelling of Logic Modules under Consideration of Delay and Waveshaping, Proc. of the IEEE, czerwiec 1969, s. 1294-1296
- [33] KOJEMSKI A.: Poprawność transformacji sygnałów w linii cyfrowej, Prace IMM, Warszawa 1968, r. X, s. 25-63
- [34] KOWALEWSKA M., JOZANIS M.: Analiza przeników i transmisji sygnałów w okablowaniu urządzeń cyfrowych, Prace IMM, Warszawa 1969, nr 3, s. 5-49
- [35] LAKE D.W.: Logic Simulation in Digital Systems, Computer Design, maj 1970, s. 77-83
- [36] LANGDON G.G.: Analysis of Asynchronous Circuits under Different Delay Assumptions, IEEE Trans. on Comp., 1968, t. C17, nr 12, s. 1131-1143
- [37] LARSEN R.P., MANO M.M.: Modelling and Simulation of Digital Networks, Com. of the ACN, 1965, t. 8, nr 5, s. 308-312
- [38] LERNER S.B.: Hazard Correction in Asynchronous Sequential Circuits, IEEE Trans. on Electronic Comp., kwiecień 1965, s. 265-267
- [39] LUECKE G.: Noise Margins in Digital Integrated Circuits, Proc. of the IEEE, 1964, t. 52, nr 12
- [40] MALEY G.A., EARLE J.: The Logic Design of Transistor Digital Computers, Englewood Cliffs., N.J., 1963
- [41] MARKOWITZ H.M., HAUSNER B., KARR H.W.: SIMSCRIPT A Simulation Programming Language, Prentice-Hall Inc.
- [42] Materiały Sympozjum: Automatyczne Projektowanie Maszyn Cyfrowych, PWN, Warszawa 1970
- [43] MEISEL W.S., KASHEF R.S.: Hazards in Asynchronous Sequential Circuits, IEEE Trans. on Computers, sierpień 1969, s. 752-759
- [44] MILLER R.E.: Switching Theory, John Wiley 1965, t. I, II
- [45] OLEFIR A.K.: Modelirovanie cifrovych sistem, Sbornik Vyčislitelnye sistemy, 1966, t. 25, s. 75-83
- [46] OBSJANNIKOVA E.P.: Modelirovanie logičeskich schem cifrovych avtomatov na CVM s učetom vremennych zaderžek elementov, Kijów 1971, Preprint 71 - II
- [47] PARNAS D.L., DARRINGER J.A.: SODAS and a Methodology for System Design, Proc. FJCC, 1967

- [48] PARNAS D.L.: More on Simulation Languages and Design Methodology for Computer Systems, Proc. SJCC 1969, s. 739-743
- [49] PILOTY R.: Grenzen der Arbeitsgeschwindigkeit in digitalen Scheltnetzen. NTZ, 1964, 17, 11, s. 583-590
- [50] POSPELOV D.A.: Logičeskie metody analiza i sinteza schem, Energija, Moskva 1964
- [51] Primenenie vyčislitel nych mašin dlja procktirovanija cifrovych ustrojstv, Sovetskoe Radio, Moskva 1968, s. 216-227
- [52] Raport IBM General Information Manual E-20 8113. Design Information Systems - Electronics
- [53] ROGINSKIJ V.N.: Povedenie diskretnych avtomatov ustrojstv relejnogo dejstvija v perechodnye periody, Sbornik "Teorija konečnych i verojatnostnych avtomatov, Moskva 1965, s. 136-149
- [54] ROMANIUK W., SINKIEWICZ T.: Modelowanie sieci logicznych w systemie automatycznego projektowania maszyn cyfrowych, Projektowanie Maszyn i Systemów Cyfrowych, PWN, Warszawa 1972, s. 193-202
- [55] REISS R.F.: The Digital Simulation of Neuromuscular Organisms, Behavioral Sc. 5, 4, październik 1960, s. 343-358
- [56] SCHLAEPPI H.P.: A Formal Language for Describing Machine Logic, Timing and Sequencing LOTIS, IEEE Trans. on Electr. Comp. sierpień 1964, nr 4, s. 439-448
- [57] SHALLA L.: Automatic Analysis of Electronic Digital Circuits Using List Processing. Comm. of the ACM, 1966, t. 9, nr 5, s. 372-380
- [58] SHEFF B.H.: A Machine Aids System for Digital Designers, Comp. Design, październik 1969, s. 76-81
- [59] SHORR H.: Computer-Aided Digital System Design and Analysis Using a Register Transfor Language, IEEE Trans. on Electronic Comp. 1964, t. 13, nr 6, s. 730-737
- [60] SIELICKI A.: Zagadnienia optymalnej syntezy teoretycznej podstawowych układów logicznych, Zeszyty Naukowe Politechniki Wrocławskiej. Automatyka, Wrocław 1967, t. VI, nr 178
- [61] SINKIEWICZ T.: Analiza efektywności modelowania sieci przełączających metodą listową i blokową, Prace IMM, 1971, z. 2, s. 29-71
- [62] SINKIEWICZ T.: Ocjena efektivne brzine djelovanja logickich mreza sastavljenih iz realnih digitalnich elemenata, Sbornik radova Jurema, Zagreb 1966, s. 417-424
- [63] SINXIEWICZ T., ŚWIĄTKOWSKI Z.: Analiza parametrów dynamicznych układów podstawowych NAND, Prace IMA 1969, z. 2, s. 39-83
- [64] STOCKWELL G.N.: Computer Logic Testing by Simulation, IRE Trans. on Military Electr., czerwiec 1962, s. 275-282
- [65] SZYGENDA S.A., ROUSE D.M., THOMPSON E.W.: A Model and Implementation of a Universal Time Delay Simulator for Large Digital Nots, Proc. SJCC, 1970, s. 207-216

- [66] ULRICH E.G.: Exclusive Simulation of Activity in Digital Networks, Comm. of the ACM 1969, t. 12, nr 2, s. 102-110
- [67] ULRICH E.G.: Time-Sequenced Logical Simulation Based on Circuit Delay and Selective Tracing of Active Network Paths, Proc. of the 20th National Conf. ACM, 1965, s. 437-448
- [68] UNGER S.H.: Hazards and Delays in Asynchronous Sequential Switching Circuits, IRE Trans. on Circuit Theory, marzec 1959, s. 12-25
- [69] VASIL'EVA N.P., GASKOVEC N.: Uslovija točnoj realizacii posledovatel'nostnych funkcij na različnych naborach real'nych logičeskich elementov s učetom zaderzek, Avtomatika i Telemechanika, 1965, t. 26, nr 9, s. 1578-1591
- [70] WALIGÓRSKI S.: Układy przełączające, elementy teorii i projektowanie, WNT, Warszawa 1969

[71] WIEWIÓROWSKI T.: Aktualne problemy syntezy kombinacyjnych ukladów logicznych budowanych z elementów NAND, Mat. Sympozjum Projektowanie maszyn cyfrowych i systemów, PWN, Warszawa 1972

- [72] YOELI M., RINON S.: Applications of Ternary Algebra to the Study of Static Hazards, Jour. of the ACM 1964, 11, 84, s. 84-97
- [73] ZUCKER M.S.: LOCS: An EDP Machine Logic and Control Simulator, IEEE Trans. on Electronic Comp. czerwiec 1965, s. 403-416

[74] ZURCHER E.W., RANDELL B.: Iterative Multi-level Modelling, A Methodology for Computer System Design, Proc. IFIP Congress, Edinburgh, sierpień 1968, Hardware 1, s. 138-142 ЭКСТРЕМАЛЬНЫЕ МОДЕЛИ ПЕРЕКЛЮЧАЮЩИХ ЭЛЕМЕНТОВ И ИХ ПРИ-МЕНЕНИЕ К МОДЕЛИРОВАНИЮ ДИНАМИКИ ПЕРЕКЛЮЧАЮЩИХ СЕТЕЙ

Pesome with the source of the state of the source of the

В работе рассматриваются применяемые в настоящее время модели переключающих элементов, методы анализа и моделирования динамики переключающих сетей.

Предложены экстремальные модели элементов переключающих сетей, в которых учитываются функциональные и инерционные свойства бесконтактных элементов переключающих сетей с учетом их связей с параметрами физических условий работы этих сетей. Определены условия построения моделей переключающих сетей и приведен алгоритм моделирования. Введена пятиэлементная алгебра, с помощю которой могут описыватся процессы переключения сети. Пользуясь предложенной моделью и введенной пятиэлементной алгеброй построены автоматы, которые дают возможность удобного моделирования динамики переключения сетей с помощю электронных вычислительных машии.

Приведены примеры программ /в языке Алгол/ и результаты моделирования типичных переключающих сетей, выполненных из полупроводниковых элементов статического типа.

- 147 -

EXTREME MODELS OF SWITCHING ELEMENTS AND THEIR APPLICATION FOR SWITCH-ING NET DYNAMICS MODELLING

Summary

The paper describes conventional models of switching elements as well as methods of analysis and modelling of switching net dynamics.

The models of extreme switching nets elements including functional as well as inert properties of contact-free elements of switching nets in connection with physical parameters of the performance of the nets are described. The principles of designing switching nets models and the algorithm of modelling are presented. Five-elements algebra is introduced to describe the process of nets switching. On the basis of the given model and the introduced algebra the automata allowing conveniently to model dynamics of net switching by means of computer are designed.

Examples of programs (in ALGOL) and the results of modelling of typical switching nets realized in semiconductor static technique are included.



a

10