RZECZPOSPOLITA POLSKA

Urząd Patentowy Rzeczypospolitej Polskiej

(12) **OPIS PATENTOWY** (19) **PL** (11) **224966** (13) **B1**

(21) Numer zgłoszenia: **408393**

(22) Data zgłoszenia: **02.06.2014**

(51) Int.Cl.
G01C 3/08 (2006.01)
G01S 17/10 (2006.01)
G04F 10/04 (2006.01)

(54) **Sposób i urządzenie do pomiaru czasu opóźnienia sygnału w dalmierzach**

(43) Zgłoszenie ogłoszono:
07.12.2015 BUP 25/15

(45) O udzieleniu patentu ogłoszono:
28.02.2017 WUP 02/17

(73) Uprawniony z patentu:
POLITECHNIKA ŚLĄSKA, Gliwice, PL

(72) Twórca(y) wynalazku:
WOJCIECH OLIWA, Gliwice, PL
GRZEGORZ WIECZOREK, Zabrze, PL

(74) Pełnomocnik:
rzecz. pat. Katarzyna Borkowy

PL 224966 B1

Opis wynalazku

Przedmiotem wynalazku jest sposób i urządzenie do pomiaru czasu opóźnienia sygnału w dalmierzach. Urządzenie może znaleźć zastosowanie w takich dziedzinach jak geodezja, budownictwo, automatyzacja procesów przemysłowych, inwentaryzacja, systemy zobrazowania przestrzennego.

Znanych jest wiele metod zdalnego pomiaru odległości. Jednymi z najbardziej rozpowszechnionych są metody, w których mierzy się czas przelotu krótkiego impulsu świetlnego do mierzonego obiektu i z powrotem do urządzenia pomiarowego. W tego typu dalmierzach laserowych kluczowy jest sposób precyzyjnego pomiaru czasu opóźnienia sygnału.

Układ pomiaru czasu opóźnienia sygnału, wykorzystywany w impulsowych dalmierzach laserowych, przedstawiony został w opisie patentowym US 6493653. Podstawowym elementem jest linia opóźniająca współpracująca z rozbudowanym bankiem wielobitowych rejestrów cyfrowych. Rozdzielczość czasowa pomiaru opóźnienia jest rzędu setek ps.

Znany z opisu patentowego US 6466307 sposób pomiaru czasu opóźnienia wykorzystuje programowalny układ opóźniający, rejestr przesuwny i blok pamięci. Uzyskana rozdzielczość pomiaru czasu jest rzędu jednej czwartej okresu próbkowania.

Inne znane sposoby pomiaru czasu opóźnienia wykorzystują analogowe konwertery czas/-napięcie, a wynik tej konwersji przetwarza się do postaci cyfrowej przy pomocy dodatkowego przetwornika A/C. Taki układ jest przedstawiony w opisie patentowym US 4569599 oraz w US 6310682, a także w zgłoszeniu patentowym US 2002131034.

Znane są z opisów patentowych US 7830191 oraz US 8138958 metody wykorzystujące noniusz elektroniczny oparty na liniach opóźniających.

Znany jest sposób pomiaru czasu opóźnienia sygnału w dalmierzach, w którym sygnał prostokątny o częstotliwości F_2 z generatora o regulowanej częstotliwości podaje się jako sygnał zegarowy przerzutnika D, którym próbkuje się stan pierwszego wyjścia licznika pierścieniowego, a impulsowy sygnał wyjściowy opóźnia się w regulowanym układzie opóźniającym i pobudza się nim nadajnik sygnałów optycznych, po czym odbity od mierzonego obiektu sygnał odbiera się przy pomocy fotodetektora przekształcającego sygnał optyczny na impuls elektryczny, który porównuje się w układzie komparatora z napięciem progowym, po czym impulsy wyjściowe komparatora zlicza się w licznikach binarnych i jednocześnie sygnałem prostokątnym częstotliwości F_1 z generatora wzorcowego taktuje się m-bitowy licznik pierścieniowy.

Znane jest urządzenie do pomiaru czasu opóźnienia sygnału w dalmierzach, które posiada układ generatora wzorcowego, układ generatora o regulowanej częstotliwości, układ nadajnika sygnałów optycznych oraz układ odbiornika sygnałów optycznych, z którego wyjścia odebrany i przekształcony do postaci elektrycznej sygnał $s_r(t)$ doprowadzony jest do pierwszego wejścia komparatora, a do drugiego wejścia komparatora podłączony jest układ regulacji napięcia progowego, a wyjście komparatora połączone jest z wejściami zezwalającymi liczników binarnych.

Sposób według wynalazku polega na tym, że sygnałem z wyjścia Y_n licznika pierścieniowego uaktywnia się wejście zezwalające EN licznika binarnego L_1, a sygnały wyjściowe Y_0 do Y_{n-1} i z licznika pierścieniowego sumuje się logicznie w bramce OR i uzyskanym sumarycznym sygnałem uaktywnia się wejście zezwalające EN licznika binarnego L_0, po czym zliczone przez liczniki wartości N_0 i N_1 wprowadza się do nadrzędnego układu sterująco-wyliczającego, korzystnie układu mikroprocesorowego, w którym jednocześnie ustala się czas opóźnienia sygnału w regulowanym układzie opóźniającym, po czym ustalone wartości m oraz ΔT wpisuje się do układu opóźniającego.

W nadrzędnym układzie sterująco-wyliczającym realizuje się funkcję regulatora, w którym ustala się takie wartości m oraz ΔT dla których wartości N_0, zliczona przez licznik L_0 oraz N_1, zliczona przez licznik L_1, zrównają się na koniec cyklu pomiarowego.

Urządzenie według wynalazku charakteryzuje się tym, że najstarszy bit z wyjścia licznika pierścieniowego połączony jest z wejściem zezwalającym pierwszego licznika, jednocześnie pozostałe bity z wyjścia licznika pierścieniowego połączone są z wejściami bramki OR, której wyjście złączone jest z wejściem zezwalającym drugiego licznika, a wyjścia obu liczników połączone są do wejść nadrzędnego układu sterująco-wyliczającego, korzystnie układu mikroprocesorowego, ponadto wejścia sterujące czasem opóźnienia wprowadzanego przez regulowany układ opóźniający są połączone do wyjść nadrzędnego układu sterująco-wyliczającego.

Przedmiot wynalazku przedstawiono na rysunku, na którym Fig. 1 przedstawia schemat blokowy urządzenia.

Generator zegarowy (101) jest źródłem zegarowego sygnału wzorcowego CLK o częstotliwości F_1 i o dużej stałości częstotliwości. Sygnał CLK taktuje licznik pierścieniowy (109) oraz jest sygnałem odniesienia dla generatora (102) wytwarzającego sygnał CLK_2 o cyfrowo regulowanej częstotliwości F_2. Rolą przerzutnika D (103) jest próbkowanie sygnału z wyjścia Y_0 licznika pierścieniowego (109) w takt sygnału CLK_2, w wyniku czego na wyjściu przerzutnika D (103) formowany jest impuls IMP o czasie trwania T_{imp}. Sygnał IMP jest podawany na wejście sterowanego układu opóźniającego (104), który wytwarza na wyjściu impuls IMP2 również o czasie trwania T_{imp} ale opóźniony względem sygnału IMP o czas T_{op} równy $mT_{CLK} + \Delta T$. Sygnał IMP2 pobudza nadajnik sygnałów optycznych (105) do wygenerowania impulsu świetlnego o identycznym czasie trwania T_{imp}. Ów impuls świetlny przebywa drogę do obiektu do którego mierzona jest odległość, odbija się od niego i opóźniony wraca na wejście odbiorniku sygnałów optycznych (106), gdzie jest konwertowany do postaci elektrycznej i wzmacniany. Sygnał $s_r(t)$ z wyjścia odbiornika (106) jest porównywany w komparatorze (107) z napięciem progowym U_p wytwarzanym przez zadajnik (108). Wartość napięcia progowego powinna odpowiadać mniej więcej połowie amplitudy odbieranych impulsów. Sygnał IMP3 z wyjścia komparatora (107) jest sygnałem zegarowym dla liczników L_0 i L_1 (110, 111).

Licznik pierścieniowy (109) pracuje w trybie „krążącej jedynki" i wytwarza na swoich wyjściach sygnały Y_0 do Y_n, które wykorzystywane są jako sygnały zezwalające (EN) na zliczanie liczników L_0 i L_1 (110, 111). Zliczanie każdego z tych liczników następuje, gdy na odpowiednim wejściu zezwalającym (EN) panuje stan aktywny, a na wejściu zegarowym pojawia się zbocze narastające IMP3 z wyjścia komparatora (105). W danym takcie sygnału CLK możliwa jest inkrementacja tylko jednego z liczników L_0 lub L_1.

Elementarny cykl pomiarowy rozpoczyna się od zmiany stanu na wyjścia Y_0 licznika pierścieniowego (109) z niskiego na wysoki, przy pozostałych wyjściach pozostających w stanie niskim, i polega na wygenerowaniu 1 impulsu IMP przez przerzutnik D (103), a następnie po n taktach sygnału CLK zliczenia impulsu IMP3 będącego przetworzonym impulsem IMP albo przez licznik L_0 (110) albo przez licznik L_1 (111). Po zmianie sygnału Y_0 z niskiego na wysoki wywołanej narastającym zboczem sygnału zegarowego CLK następne narastające zbocze sygnału CLK_2 spowoduje spróbkowanie sygnału Y_0 będącego w stanie wysokim i w rezultacie ustawienie na wyjściu przerzutnika (103) stanu wysokiego, a kolejne narastające zbocze sygnału CLK_2 spowoduje spróbkowanie sygnału Y_0 będącego już w stanie niskim i w rezultacie ustawienie na wyjściu przerzutnika (103) stanu niskiego. Wynika to z takiego doboru częstotliwości F_2 sygnału CLK_2, że jest ona nieznacznie mniejsza od częstotliwości F_1 sygnału zegarowego CLK, co oznacza, że okres CLK_2 jest dłuższy od okresu CLK. W ten sposób ukształtowany zostaje 1 impuls sygnału IMP, który podawany jest na wejście układu opóźniającego (104) o czas T_{op} równy $mT_{CLK} + \Delta T$ w rezultacie czego wytwarzany jest impuls IMP2 kluczujący nadajnik sygnałów optycznych (105). Czas T_{imp} trwania impulsu IMP jest równy okresowi sygnału CLK_2. Taki sam jest również czas trwania impulsu IMP2 oraz impulsu świetlnego wysyłanego w kierunku obiektu do którego odległość jest mierzona. Odebrany i wzmocniony sygnał $s_r(t)$ jest opóźniony w czasie względem impulsu nadanego i jednocześnie jest zdeformowany przez optyczne sygnały zakłócające i szumy własne układu odbiorczego. Sygnał IMP3 wytwarzany jest przez komparator (107), porównujący sygnału $s_r(t)$ z napięciem progowym U_p jest formowany w impuls, który następnie jest wykorzystywany do inkrementacji albo licznika L_0 (110) albo licznika L_1 (111). Czas opóźnienia między impulsem IMP3, a rozpoczynającym elementarny cykl pomiarowy zboczem narastającym sygnału CLK w idealnym przypadku jest sumą 3 składników: mierzonego czasu przelotu sygnału świetlnego, wprowadzonego intencjonalnie czasu opóźnienia T_{op} równego $mT_{CLK} + \Delta T$ oraz dodatkowego opóźnienia T_{dod} wynikającego z różnicy częstotliwości sygnałów CLK i CLK_2. To dodatkowe opóźnienie zmienia się w kolejnych cyklach pomiarowych i powoduje, że zbocze narastające sygnału IMP3 może pojawić się gdy aktywne jest wejście zezwalające licznika L_0 (110) albo licznika L_1 (111). W rzeczywistym układzie występować będą jeszcze, najczęściej stałe opóźnienia pasożytnicze T_p.

Rolą układu sterującego (112), korzystnie mikroprocesorowego, jest takie sterowanie układem opóźniającym (104), aby wyrównywać średnie opóźnienia impulsu IMP3 i sygnałów zezwalających Y_{n-1} i Y_n wytwarzanych przez licznik pierścieniowy (109), tak by w efekcie liczba zliczanych impulsów N_0 przez licznik L_0 (110) w danym przedziale czasu była równa liczbie zliczanych impulsów N_1 przez licznik L_1 (111). Korzystnie jest do tego celu wykorzystać regulator z ujemnym sprzężeniem zwrotnym, dla którego sygnałem wejściowym będzie różnica wskazań N_0 i N_1 liczników L_0 i L_1 (110, 111) a sygnałem wyjściowym wartość czasu opóźnienia układu opóźniającego (104) $T_{op} = mT_{CLK} + \Delta T$. Jeśli w danym przedziale czasu zlicza jedynie licznik L_0 to układ sterujący (112) zwiększa wartość współczynnika m

czasu opóźnienia T_{op}. Jeśli w danym przedziale czasu nie zlicza żaden z liczników L_0 i L_1 to układ sterujący (112) zmniejsza wartość współczynnika m czasu opóźnienia T_{op}. Jeśli w danym przedziale czasu zliczają oba liczniki L_0 i L_1 to układ sterujący (112) koryguje współczynnik ΔT czasu opóźnienia T_{op}.

Kolejny elementarny cykl pomiarowy rozpoczyna się wraz z narastającym zboczem sygnału CLK, które powoduje zmianę stanu z niskiego na wysoki na wyjściu Y_0 licznika pierścieniowego, co doprowadzi do ponownego wygenerowania impulsu optycznego. Moment wygenerowania impulsu nastąpi w innej fazie względem sygnału wzorcowego CLK, a jego przesunięcie wynika z różnicy częstotliwości F_1 i F_2. O ten sam czas przesunięty zostanie impuls zegarowy IMP3 względem sygnałów zezwalających dla z liczników L_0 i L_1. Graniczny, minimalny pełen cykl pomiarowy zawiera taką liczbę elementarnych cykli pomiarowych N_{min_gr}, po której faza sygnału IMP względem Y_0 wraca do wartości początkowej. W takim przypadku liczba impulsów opóźnionych o czas T_{dod} mniejszy niż połowa T_{CLK} jest równa liczbie impulsów opóźnionych o czas T_{dod} większy niż połowa T_{CLK}. Jednakże minimalna liczba elementarnych cykli pomiarowych N_{min} niezbędna do wyznaczenia odległości z zadaną rozdzielczością zależy również od rodzaju regulatora realizowanego w układzie sterującym (112). Maksymalna liczba cykli elementarnych w cyklu pomiarowym jest ograniczona przez pojemności liczników L_0 i L_1. Po wystąpieniu minimalnej liczby cykli elementarnych N_{min} urządzenie może, zerując liczniki L_0 i L_1, rozpocząć pomiar od nowa lub w sposób ciągły mierzyć odległość do obiektu, aż do przepełnienia się liczników.

Czas propagacji sygnału, rozumiany jako czas przelotu światła od nadajnika optycznego do obiektu mierzonego i z powrotem do odbiornika, wynosi:

$$T_{prop} = n \cdot T_{CLK} - (m \cdot T_{CLK} + \Delta T) - T_p$$

gdzie:

T_{prop} – opóźnienie propagacyjne sygnału optycznego zależne od odległości do obiektu,
T_{CLK} – okres sygnału CLK o częstotliwości wzorcowej F_1,
T_p – suma wszystkich pasożytniczych opóźnień występujących w układzie,
n – indeks (liczony od 0) wyjścia zezwalającego zliczanie licznika L_1,
m – współczynnik wyznaczony przez układ sterujący,
ΔT – współczynnik wyznaczony przez układ sterujący.

Rozdzielczość zgrubnego wyznaczenia czasu propagacji zależy od okresu T_{CLK} sygnału wzorcowego. Maksymalny zasięg pomiarów wynika z najdłuższego możliwego do uzyskania czasu opóźnienia T_{op} układu opóźniającego (104), który powinien być równy mT_{CLK}, czyli liczbie wyjść m licznika pierścieniowego (109) pomnożonej przez okres T_{CLK}. Rozdzielczość ustawiania czasu opóźnienia T_{op} układu opóźniającego (104) jest zarazem rozdzielczością pomiaru czasu propagacji T_{prop} czyli jest podwojoną rozdzielczością pomiaru odległości do obiektu.

Korzystnie jest tak dobrać częstotliwość F_2 sygnału CLK_2 w stosunku do częstotliwości F_1 sygnału CLK aby wystąpiły podcykle o długości trwania krótszej N_{pc} od N_{min_gr}, w których liczba impulsów opóźnionych o czas T_{dod} mniejszy niż połowa T_{CLK} jest równa liczbie impulsów opóźnionych o czas T_{dod} większy niż połowa T_{CLK}. Taki warunek spełnia na przykład następujący dobór parametrów urządzenia: T_{CLK} równe 200 ns, T_{CLK2} równe 205,5 ns, a n równe 20. W takim przypadku regulator realizowany przez układ sterujący powinien pracować z taktem równym czasowi trwania podcyklu $N_{pc}T_{CLK}$.

Zastrzeżenia patentowe

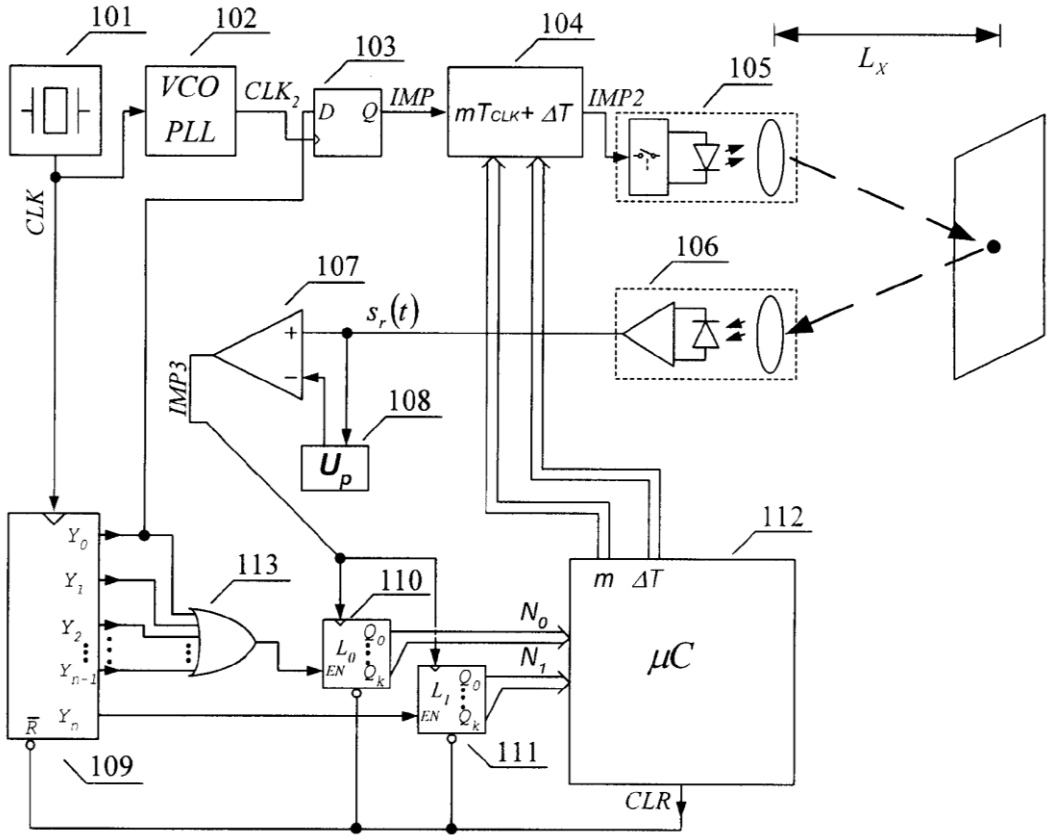
1. Sposób pomiaru czasu opóźnienia sygnału w dalmierzach, w którym sygnał prostokątny CLK_2 o częstotliwości F_2 z generatora o regulowanej częstotliwości podaje się jako sygnał zegarowy przerzutnika D, którym próbkuje się stan pierwszego wyjścia Y_0 licznika pierścieniowego, a impulsowy sygnał wyjściowy IMP opóźnia się w regulowanym układzie opóźniającym i pobudza się nim nadajnik sygnałów optycznych, po czym odbity od mierzonego obiektu sygnał odbiera się przy pomocy fotodetektora przekształcającego sygnał optyczny na impuls elektryczny, który porównuje się w układzie komparatora z napięciem progowym, po czym impulsy wyjściowe komparatora zlicza się w licznikach binarnych i jednocześnie sygnałem prostokątnym CLK o częstotliwości F_1 z generatora wzorcowego taktuje się m-bitowy licznik pierścieniowy, **znamienny tym**, że sygnałem z wyjścia Y_n licznika pierścieniowego (109) uaktywnia się wejście zezwalające EN licznika binarnego L_1 (111), a sygnały wyj-

ściowe Y_0 do Y_{n-1} z licznika pierścieniowego (109) sumuje się logicznie w bramce OR (113) i uzyskanym sumarycznym sygnałem uaktywnia się wejście zezwalające EN licznika binarnego L_0 (110), po czym zliczone przez liczniki wartości N_0 i N_1 wprowadza się do nadrzędnego układu sterująco-wyliczającego (112), korzystnie układu mikroprocesorowego, w którym jednocześnie ustala się czas opóźnienia sygnału w regulowanym układzie opóźniającym (104), po czym ustalone wartości m oraz ΔT wpisuje się do układu opóźniającego (104).

2. Sposób według zastrz. 1, **znamienny tym**, że w nadrzędnym układzie sterująco-wyliczającym (112) realizuje się funkcję regulatora, w którym ustala się takie wartości m oraz ΔT dla których wartości N_0, zliczona przez licznik L_0 (110), oraz N_1, zliczona przez licznik L_1 (111), zrównają się na koniec cyklu pomiarowego.

3. Urządzenie do pomiaru czasu opóźnienia sygnału w dalmierzach, które posiada układ generatora wzorcowego, licznik pierścieniowy, układ generatora o regulowanej częstotliwości, przerzutnik D, regulowany układ opóźniający, układ nadajnika sygnałów optycznych oraz układ odbiornika sygnałów optycznych, z którego wyjścia odebrany i przekształcony do postaci elektrycznej sygnał $s_r(t)$ doprowadzony jest do pierwszego wejścia komparatora, a do drugiego wejścia komparatora podłączony jest układ regulacji napięcia progowego, a wyjście komparatora połączone jest z wejściami zegarowymi liczników binarnych, **znamienne tym**, że najstarszy bit z wyjścia licznika pierścieniowego (109) połączony jest z wejściem zezwalającym pierwszego licznika (111), jednocześnie pozostałe bity z wyjścia licznika pierścieniowego (109) połączone są z wejściami bramki OR (113), której wyjście złączone jest z wejściem zezwalającym drugiego licznika (110), a wyjścia obu liczników (110) i (111) połączone są do wejść nadrzędnego układu sterująco-wyliczającego (112), korzystnie układu mikroprocesorowego, ponadto wejścia sterujące czasem opóźnienia wprowadzanego przez regulowany układ opóźniający (104) są połączone do wyjść nadrzędnego układu sterująco-wyliczającego (112).

Rysunek



Departament Wydawnictw UPRP
Cena 2,46 zł (w tym 23% VAT)