

Krzysztof SKRZYPEK

Ryszard BOGACZ

## TESTER LABORATORYJNEGO STANOWISKA MIKROKOMPUTEROWEGO

**Streszczenie.** W pracy przedstawiono urządzenie do sprawdzenia uniwersalnego stanowiska laboratoryjnego opartego na mikrokontrolerze jednocukładowym. Urządzenie takie, realizujące podany algorytm testowania, użyte podczas uruchamiania lub diagnostyki stanowiska pozwala skrócić i uprościć ten proces.

## TESTING DEVICE FOR A MICROCOMPUTER SYSTEM

**Summary.** In this paper the testing device for a microcontroller based laboratory system is presented. Such device may be used during startup process and diagnostics. The presented device can simplify and shorten this process.

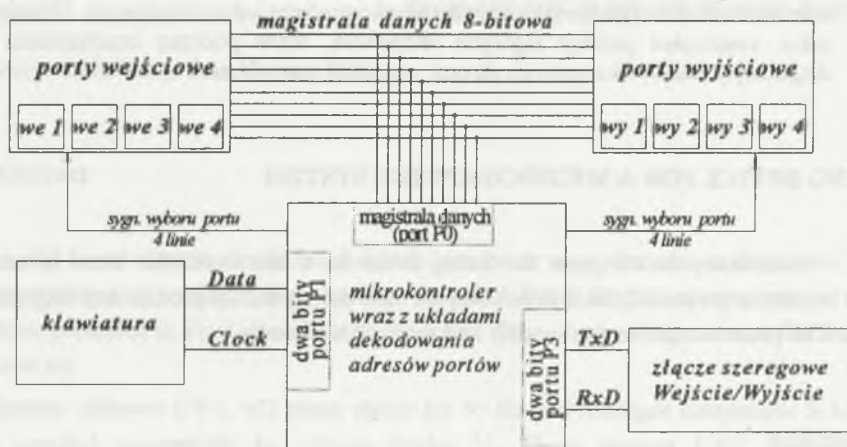
### 1. WSTĘP

Podczas uruchamiania przyrządów opartych na mikrokontrolerach jednocukładowych, jeżeli urządzenie nie działa poprawnie, pojawia się pytanie, czy powodem jest błędny program, czy sam przyrząd. Dla osoby uruchamiającej bardzo duże znaczenie ma informacja, że pod względem sprzętowym działa on bez zarzutu, więc należy sprawdzić i poprawić program, lub że trzeba sprawdzić część sprzętową przyrządu, głównie pod względem montażu (zimne luty, uszkodzone elementy itp.).

Do ćwiczeń w Laboratorium techniki mikroprocesorowej w Katedrze Automatyki i Metrologii Elektrotechnicznej zostało skonstruowane uniwersalne stanowisko mikrokomputerowe. Składa się ono z dwóch podstawowych części: modułu sterującego, zawierającego mikrokontroler jednocukładowy serii INTEL MCS51, oraz wymiennego modułu, wykonawczego. Uniwersalność stanowiska uzyskano przez możliwość wymiany modułów wykonawczych, w zależności od wykonywanego ćwiczenia. W laboratorium znajduje się kilkanaście takich stanowisk. Moduł sterujący przedstawiony na rys.1 zawiera mikrokontroler, pamięć EPROM z programem obsługi modułów wykonawczych oraz układy wejścia-wyjścia. Układami wejścia-

wyjścia są: 8-bitowe porty równoległe: 4 wejściowe i 4 wyjściowe, oraz port szeregowy i port klawiatury (standardowej klawiatury IBM PC). Port szeregowy i klawiatura służą użytkownikowi do sterowania pracą stanowiska. Moduł wykonawczy komunikuje się z modułem sterującym za pomocą portów równoległych. Ponieważ moduły są rozłączne, porty równoległe są wyprowadzone na złącze 64-stykowe typu ELTRA. Zmiana modułu wykonawczego musi się, oczywiście, wiązać z wymianą oprogramowania właściwego dla konkretnego modułu, odbywa się to przez podmienienie pamięci programu EPROM.

Z uwagi na sposób wykorzystania stanowisk laboratoryjnych (częste wymiany modułów wykonawczych), ich moduły sterujące są narażone na awarie. W niniejszej pracy przedstawiono rozwiązanie problemu diagnozowania tych modułów w sposób stosunkowo prosty i niezawodny.



Rys. 1. Schemat blokowy modułu sterującego

Fig. 1. Block diagram of the control module

## 2. IDEA URZĄDZENIA TESTUJĄCEGO

Zadaniem układu jest diagnoza przyrządu mikrokomputerowego i jednoznaczna sygnalizacja, czy i który jego element działa niepoprawnie. W testowanych modułach na uszkodzenia podatne są głównie układy wejścia-wyjścia, więc diagnozowanie modułu sprowadza się do przetestowania tych układów. W razie błędnego działania przyrządu informacja, czy poszczególne układy wejścia-wyjścia są sprawne, pozwala na szybką lokalizację uszkodzenia, niezależnie od tego, czy tkwi ono w oprogramowaniu, czy też w sprzęcie.

Testowanie wymaga przeprowadzenia pewnych prostych prób polegających na sprawdzeniu odpowiednich torów obiegu informacji w przyrządzie, tj. portów wejścia-wyjścia: klawiatury i szeregowego, oraz najważniejszych — równoległych.

Konieczne jest zatem wykonanie połączeń zewnętrznych między odpowiednimi wyprowadzeniami modułu. Posiada on złącze dla urządzeń peryferyjnych i modułu wykonawczego, dlatego wykonanie tych połączeń nie stanowi problemu. Zostały one zrealizowane na odpowiednio przygotowanej płytce (testerze), zawierającej dodatkowo układ wyświetlania wyników testów (rejestr szeregowo-równoległy) z podłączonymi diodami sygnalizacyjnymi (LED). Płytkę włącza się w miejsce odpowiednich peryferiów — tzn. na złącza ELTRA 64-stykowe.

Sprawdzeniu podlegają tylko wewnętrzne układy modułu sterującego pozwalające na przyłączenie modułów wykonawczych, które nie są testowane. W razie konieczności, moduły wykonawcze można przetestować za pomocą sprawdzonego już modułu sterującego.

### Sposób przeprowadzenia testów

Operacja testowania obejmuje sprawdzenie toru obsługującego dane, np. w przypadku klawiatury, przyłączonej tak jak na rys. 1, są to dwie linie sygnałowe: data i clock. Przez program są one widziane jako dwa bity portu P1. Od strony sprzętowej są to dwa bity portu P1 wraz z odpowiednimi układami logicznymi (bramkami, buforami). Porty równoległe należy testować przez sprawdzenie wszystkich bitów każdego portu. Ponieważ są one 8-bitowe, trzeba testować każdą z 256 możliwych kombinacji bitów w każdym porcie. Przedstawione dalej (w p. 5) postępowanie umożliwi dokładne stwierdzenie, który z portów jest uszkodzony.

## 3. PODSTAWOWE WYMAGANIA UKŁADOWE

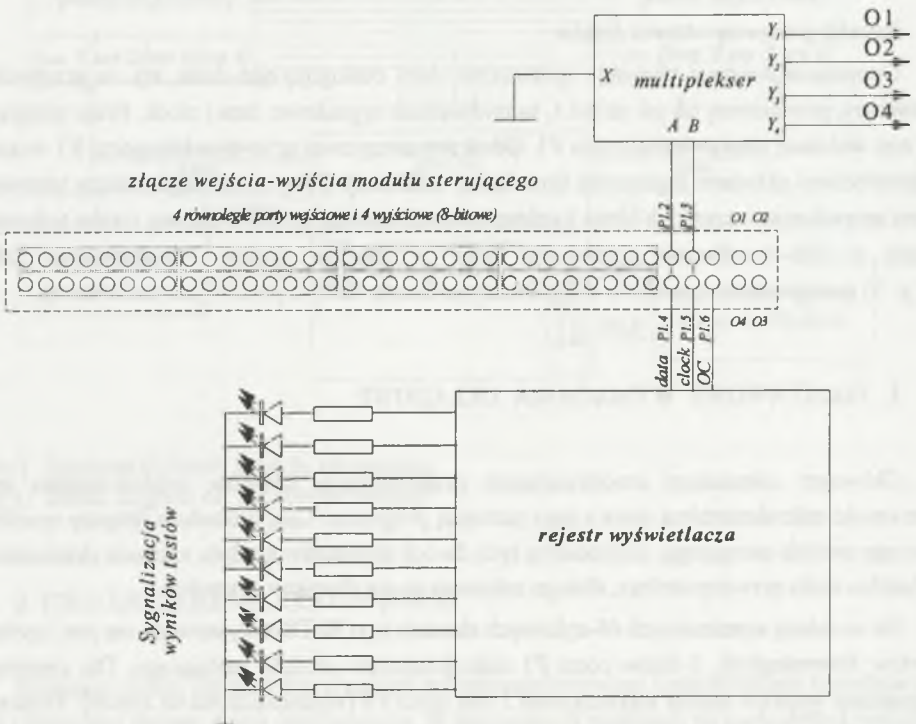
Głównym założeniem umożliwiającym przetestowanie układów wejścia-wyjścia jest sprawność mikrokontrolera wraz z jego pamięcią programu. Cała procedura dotyczy uruchomionego modułu sterującego, uszkodzenia tych dwóch elementów modułu w czasie eksploatacji są bardzo mało prawdopodobne, dlatego założenie to ma charakter formalny.

Na wcześniej wymienionych 64-stykowych złączach typu ELTRA wyprowadzone jest, oprócz portów równoległych, 6 bitów portu P1 mikrokontrolera modułu sterującego. Dla czytelnej sygnalizacji wyników testów wykorzystano 3 bity portu P1 (wyprowadzone na złącze). Pozwala to na odpowiednie sterowanie układu wyświetlania złożonego z pewnej liczby diod sygnalizacyjnych (LED) podłączonych do wyjść rejestru przesuwanego, szeregowo-równoległego. W celu wykonania pełnych testów — tj. portów równoległych, torów klawiatury i złącza szeregowego — wykorzystano pozostałe wyprowadzone na złącze modułu sterującego bity portu P1. Na złączu tym wyprowadzone są także sygnały O1...O4, które otwierają (lub zamykają) równoległe porty wyjściowe modułu sterującego.

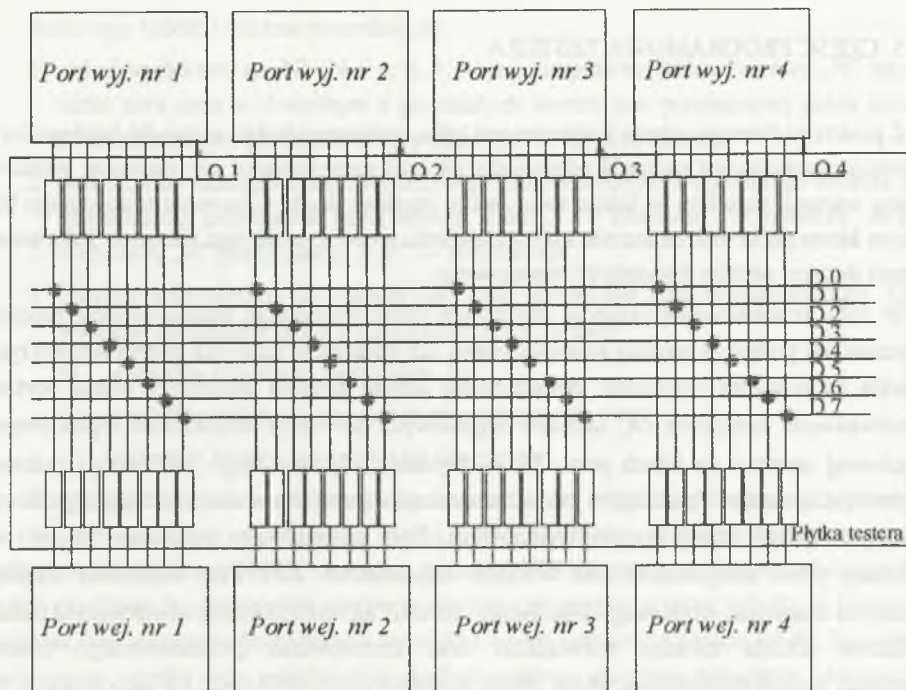


#### 4. CZĘŚĆ SPRZĘTOWA TESTERA

Sprzętową część testera przedstawiono na rys.2. Tester ma prostą konstrukcję, nadającą się do przystosowania do dowolnego przyrządu o podobnej konstrukcji. W module sterującym znajdują się dwa złącza 64-stykowe, które dla uproszczenia, zostały narysowane w postaci jednego wspólnego złącza. Na złączach tych znajdują się także styki połączone do sygnałów O1...O4 (pochodzących z multiplexera). Należy zauważyć, że aby tester działał poprawnie, wystarczą trzy bity — trzeba tylko zapewnić, żeby wejście kontrolujące stan wyjścia rejestru szeregowo-równoległego (nazwane tutaj „OC”) było sterowane niezależnie: powoduje ono przepisanie stanu rejestru na wyjście równoległe, czyli w tym przypadku — wyświetlenie wyników testów.



Rys.2. Konstrukcja testera. Połączenia portów równoległych przedstawia rys.3  
 Fig.2. Schematic diagram of the tester. Connections of parallel in-out ports are shown in Fig.3



Rys.3. Połączenia portów równoległych na płytce testera

Fig. 3. Connections of parallel in-out ports on the tester board

Złącze znajdujące się w module sterującym jest w pełni wystarczające dla wszystkich potrzebnych testów. Sposób połączenia portów równoległych przyrządu w jedną „magistralę” na płytce testera przedstawia rys.3. Rezystancje mają odseparować ewentualne zwarcia między końcówkami układów realizujących porty wejściowe i wyjściowe tak, aby nie przenosiły się one z wadliwego układu na pozostałe.

Można zauważyć, że umieszczenie dekodera adresów na płytce testera, otwierającego poszczególne porty wyjściowe przyrządu testowanego wymaga, aby na złączu diagnostycznym były wyprowadzone końcówki  $\overline{OC}$  układów scalonych realizujących porty wyjściowe. Jest to wynik dostosowania testera do testowanego modułu. Taka konstrukcja modułu pozwala na uaktywnianie konkretnego portu przez przyłączone urządzenie zewnętrzne. Na złączu portu równoległego modułu wykonawczego odpowiedni styk (na płytce testera podłączony do właściwego sygnału: O1, O2, O3 lub O4) ma potencjał masy — uaktywniający port (połączony z wejściem  $\overline{OC}$  układu scalonego realizującego wyjście — tutaj rejestr typu LATCH). W ten sposób na nieużywanym porcie wyjściowym nie pojawiają się żadne sygnały.

## 5. CZĘŚĆ PROGRAMOWA TESTERA

Z punktu widzenia programu konieczne jest tylko wykonanie (takiej samej dla każdego toru) sekwencji ustawiającej i kasującej odpowiedni bit oraz sprawdzającej, czy następują właściwe zmiany wartości tego bitu na końcu toru. Jest to możliwe dzięki połączeniu testowanego bitu z innym bitem portu mikrokontrolera pozwalającemu na odczytanie jego wartości. Taka prosta sytuacja dotyczy portów klawiatury i szeregowego.

W celu przetestowania układów tworzących porty równoległe wejścia-wyjścia modułu, konieczne jest podejście bardziej skomplikowane. Ich połączenie na płycie testera według rys. 3 pozwala na dokładne wskazanie uszkodzonego układu spośród wszystkich ośmiu portów. Wyprowadzenie końcówek  $\overline{OC}$  układów wyjściowych powoduje konieczność wykonywania dodatkowej operacji na bitach portu P1 — wysłania odpowiedniego 2-bitowego „adresu” uaktywniającego układ. Powoduje to jednoczesne odcięcie (przejście w stan wysokiej impedancji) wyjść pozostałych trzech portów wyjściowych. Port zaadresowany rozkazem 'movx' jest wybierany przez uaktywnienie linii  $\overline{WR}$  (lub odpowiednio  $\overline{RD}$ ). Port wyjściowy wymaga dodatkowo ustawienia właściwego 2-bitowego „adresu” na multiplekserze otwierającym układy wyjściowe. Dzięki takiemu rozwiązaniu oraz zastosowaniu proponowanego poniżej algorytmu, można przetestować każdy rejestr z osobna i zakwalifikować go jako sprawny lub wadliwy. Ogólnie algorytm obejmuje następujące czynności:

- 1° Wykonanie testów cząstkowych dla poszczególnych par rejestrów: każdego wejściowego z każdym wyjściowym. Pozwala to na utworzenie tabeli wyników testów zawierającej 16 wpisów — dla każdej możliwej pary (tab. 1). W tabeli 1 wpis „0” oznacza niepomyślne, a „1” pomyślne zakończenie testu cząstkowego.
- 2° Analizę tabeli wyników — stwierdzenie, które rejestry są sprawne, a które uszkodzone.
- 3° Wyświetlenie wyników testu.

Struktura tabeli testowej

Tabela 1

	Układ wej. nr 1	Układ wej. nr 2	Układ wej. nr 3	Układ wej. nr 4
Układ wyj. nr 1	status	status	status	status
Układ wyj. nr 2	status	status	status	status
Układ wyj. nr 3	status	status	status	status
Układ wyj. nr 4	status	status	status	status

„status” oznacza wynik testu, może przyjąć wartość „1” lub „0”



Analizując tabelę 1 można stwierdzić, że:

- 1' układ wyjściowy nr „N” ( $N = 1, 2, 3, 4$ ) jest niesprawny, jeśli w wierszu „N” tabeli są same zera oraz w dowolnym z pozostałych wierszy jest przynajmniej jedna jedynka. W każdym innym przypadku należy układ „N” uważać za sprawny.
- 2' uszkodzenie każdego układu wejściowego można odczytać z dowolnego wiersza tabeli zawierającego przynajmniej jedną jedynkę. Status „1” w kolumnie „N” oznacza, że układ wejściowy „N” jest sprawny, a „0” — niesprawny.
- 3' przypadek szczególnie wypełnienia całej tabeli zerami jest mało prawdopodobny. Gdyby wystąpił, oznaczałby jedną z trzech poniższych sytuacji:
  - a) wszystkie rejestry są niesprawne, lub
  - b) wszystkie rejestry wejściowe są niesprawne, lub
  - c) wszystkie rejestry wyjściowe są niesprawne.

Testy cząstkowe, których statusy umieszcza się w tabeli 1, polegają na wystawieniu w kolejnych układach wyjściowych każdej z 256 kombinacji bitów i odczytanie jej przez kolejny układ wejściowy. Należy zauważyć, że ze względu na sposób wypełniania tabeli wynikami testów cząstkowych, jej wszystkie wiersze zawierające przynajmniej jedną jedynkę są identyczne. Ostatnią fazę algorytmu (sygnalizacja wyników) można połączyć z analizą tabeli. Sygnalizację końcowego wyniku testu portów równoległych realizuje się przez ustawienie odpowiednich bitów w rejestrze przejściowym w pamięci mikrokontrolera. Stan tego rejestru będzie wprost widoczny przez zapalenie lub zgaszenie odpowiednich diod sygnalizacyjnych (LED) na płycie testera. Ponieważ z założenia program testera sprawdza nie tylko porty równoległe, ale również klawiaturę i łącze szeregowe, może okazać się korzystne rozdzielenie czasowe operacji zapisania statusu pojedynczego testu oraz ostatecznego wyświetlenia wszystkich wyników. Statusy zakończenia testów zapisuje się do rejestru przejściowego w wewnętrznej pamięci danych mikrokontrolera. Wyświetlenie wyników testów odbywa się na końcu programu przez procedurę przepisującą stan rejestru przejściowego w pamięci mikrokontrolera do zewnętrznego rejestru wyświetlacza na płycie testera. Nie ma konieczności uprzedniego zerowania rejestru przesuwającego (do czego potrzebny byłby osobny bit portu P1), jeśli zapewni się, aby procedura zapisująca rejestr wyświetlacza dokonała takiej liczby jego przesunięć, jaka odpowiada jego pojemności (tzn. 16 dla rejestru 16-bitowego).

## 6. PODSUMOWANIE

Przedstawiony powyżej sposób postępowania pozwala na znaczne skrócenie i uproszczenie procesu naprawy stanowiska laboratoryjnego, jak również uruchamiania nowego modułu wykonawczego wraz z oprogramowaniem. Działanie testera pozwala na wykrycie najczęściej występujących niesprawności w module sterującym, jak również na dokładne wskazanie obwodu

lub toru działającego wadliwie. Początkowe założenie o sprawności działania mikrokontrolera nie jest tu żadnym ograniczeniem, ponieważ jest to warunek konieczny rozpoczęcia jakichkolwiek działań zmierzających do uruchomienia systemu mikrokomputerowego jako całości. Dużą przydatność wykazuje tester podczas uruchamiania nowego modułu wykonawczego, jak również w okresie eksploatacji stanowiska. Większość awarii, jakie mogą wystąpić, wiąże się z uszkodzeniem jednego z układów modułu sterującego obsługujących porty równoległe, a te właśnie układy sprawdza przedstawiony tester. Podprogram testujący może być częścią oprogramowania przyrządu, uaktywnianą np. podczas procedury RESET po stwierdzeniu aktywności dowolnego sygnału mikrokontrolera (np. INT0). Ponieważ stanowisko ma zewnętrzną pamięć programu, wystarczy „podmieniać” EPROM z oprogramowaniem w module sterującym na czas testów.

## LITERATURA

1. Układy i systemy elektroniczne: Modułowe systemy mikrokomputerowe. Praca zbiorowa. WNT, Warszawa 1990.
2. Rydzewski A.: Mikrokontrolery jednoukładowe serii INTEL MCS51. WNT, Warszawa 1992.

Recenzent: Prof. dr hab. inż. Michał Szyper

Wpłynęło do Redakcji dnia 10 maja 1997

## Abstract

In the paper the idea of a diagnostic and testing device for the microprocessor system based on one-chip microcontroller 8051 has been presented. The device does not test either microcontroller or EPROM. The only elements of the system to be tested are its input — output parts. Fig.2 shows the solution of damage control where each LED — type diode represents each modulus of the tested microprocessor system. Application of the serial — in parallel-out register leads to simple display of test results when using minimal number of the microcontroller bits. The system under test has 8 parallel in-out ports. Use of the presented in the paper algorithm and connection of the in-out parallel ports as shown in Fig.3 enable to check precisely each the ports.