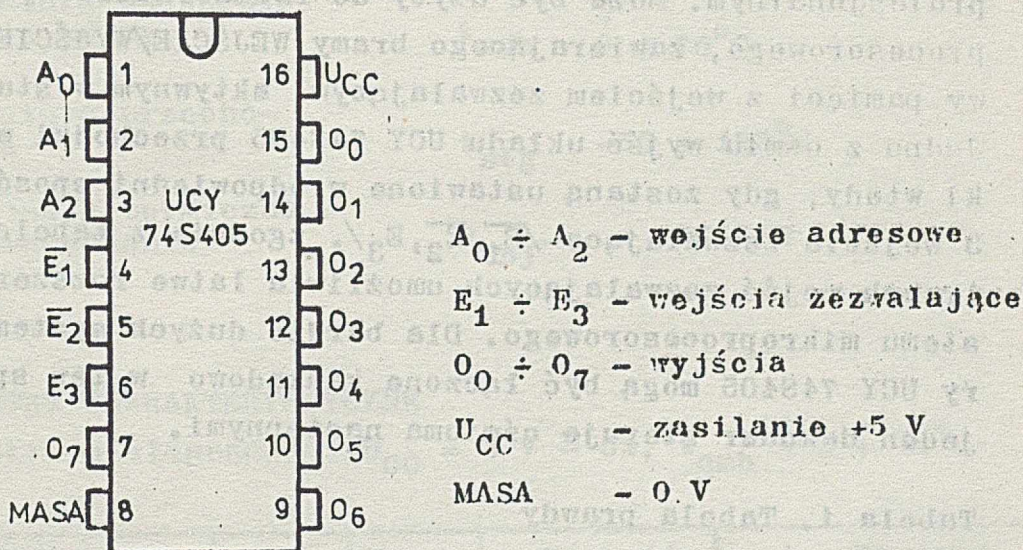
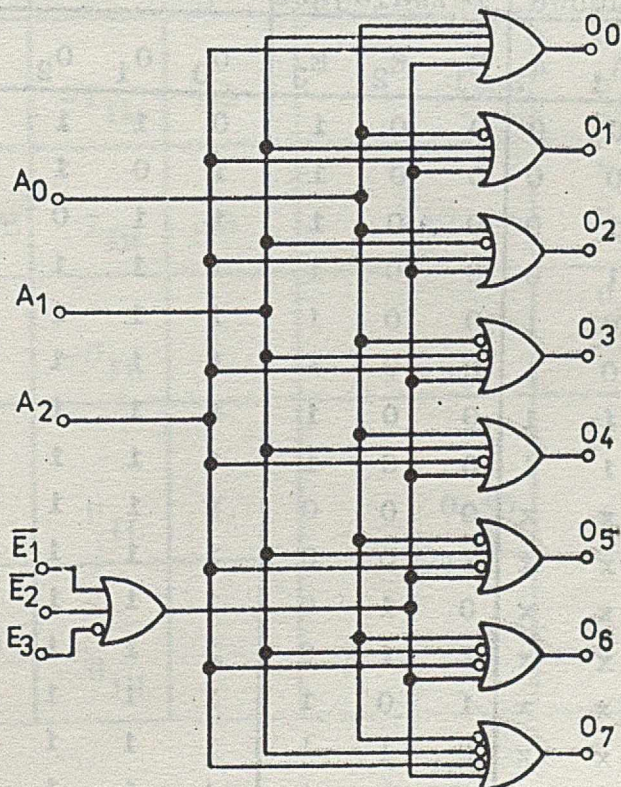


## DEKODER BINARNY 1 z 8 DO MIKROPROCESORA MCY 7880N

UCY 74S405N



Rys. 1. Rozkład i nazwy wyprowadzeń



Rys. 2. Schemat logiczny UCY 74S405N







PARAMETRY DOPUSZCZALNE

Napięcie zasilania	$U_{CC}$	$-0,5 \div 7 \text{ V}$
Napięcie wejściowe	$U_I$	$-1,0 \div 5,5 \text{ V}$
Prąd wyjściowy	$I_O$	125 mA
Temperatura otoczenia w czasie pracy	$t_{amb}$	$0 \div 70^\circ\text{C}$
Temperatura przechowywania	$t_{stg}$	$-55 \div 125^\circ\text{C}$
Rezystancja termiczna złącze-otoczenie	$R_{thj-a}$	100 K/W

PARAMETRY CHARAKTERYSTYCZNE

Parametry stałoprądowe  $U_{CC} = 5 \text{ V} \pm 5\%$ ,  $t_{amb} = 0 \div 70^\circ\text{C}$

Nazwa parametru	Symbol	Jedn.	Wartość		Warunki pomiaru
			min.	max.	
1	2	3	4	5	6
Prąd wejściowy w stanie niskim	$-I_{IL}$	mA		0,25	$U_{CC} = 5,25 \text{ V}$ , $U_I = 0,45 \text{ V}$
Prąd wejściowy w stanie wysokim	$I_{IH}$	$\mu\text{A}$		10	$U_{CC} = 5,25 \text{ V}$ , $U_I = 5,25 \text{ V}$
Ujemne napięcie wejściowe	$-U_{IL}$	V		1	$U_{CC} = 4,75 \text{ V}$ , $-I_I = 5 \text{ mA}$
Napięcie wejściowe w stanie niskim	$U_{IL}$	V		0,85	
Napięcie wejściowe w stanie wysokim	$U_{IH}$	V	2		



PARAMETRY CHARAKTERYSTYCZNE e.d.

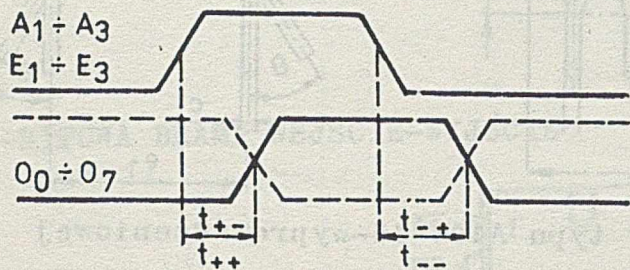
1	2	3	4	5	6
Napięcie wyjściowe w stanie niskim	$U_{OL}$	V		0,45	$U_{CC} = 4,75 \text{ V}$ $I_O = 10 \text{ mA}$
Napięcie wyjściowe w stanie wysokim	$U_{OH}$	V	2,4		$U_{CC} = 4,75 \text{ V}$ $I_O = -1,5 \text{ mA}$
Zwarciovyy prąd wyjściowy	$-I_{OS}$	mA	40	120	$U_O = 0 \text{ V}$
Napięcie wyjściowe w stanie niskim przy zwiększonym obciążeniu	$U_{OX}$	V		0,8	$I_O = 40 \text{ mA}$
Prąd zasilania	$I_{CC}$	mA		70	$U_{CC} = 5,25 \text{ V}$

PARAMETRY DYNAMICZNE

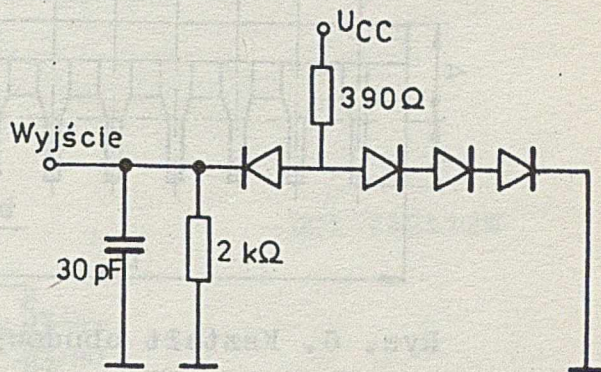
Parametry stałoprądowe /  $U_{CC} = 5 \text{ V} \pm 5\%$ ,  $t_{amb} = 0 \div 70^\circ\text{C}$

Nazwa parametru	Symbol	Jedn.	Wartość		Warunki pomiaru
			min.	max.	
Opóźnienia sygnału wyjściowego względem sygnału wejściowego: $A_0 \div A_3$ , $E_1 \div E_3$ zgodnie z rys. 3; obciążenie zgodnie z rys. 4	$t_{++}$	ns		18	
	$t_{--}$	ns		18	
	$t_{+-}$	ns		18	
	$t_{-+}$	ns		18	

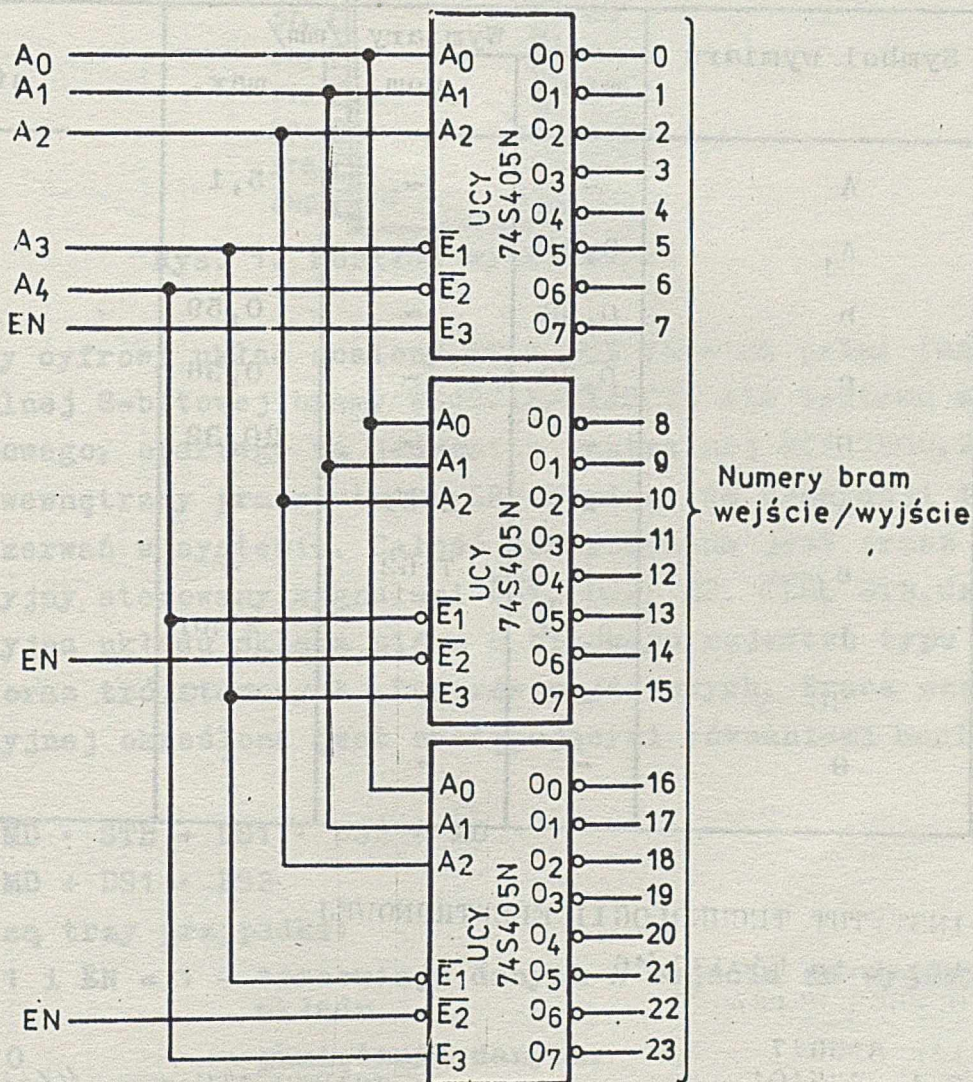




Rys. 3. Zależności czasowe pomiędzy sygnałami wejściowymi a wyjściowymi



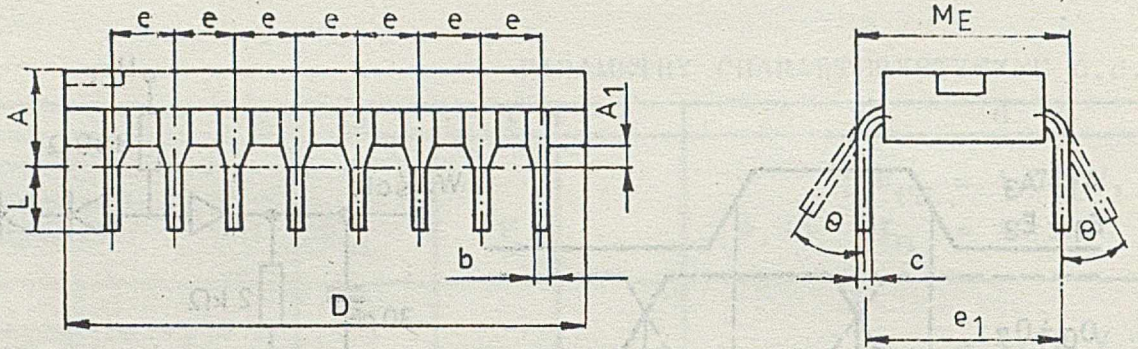
Rys. 4. Obciążenie wyjść  $O_0 \div O_7$  przy pomiarze czasów  $t_{++}$ ,  $t_{--}$ ,  $t_{+-}$ ,  $t_{-+}$



Numery bram wejście/wyjście

Rys. 5. Przykład schematu aplikacyjnego układu UCY 74S405N - dekodery bram WEJŚCIE/WYJŚCIE





Rys. 6. Kształt obudowy typu A49c 16-wyprowadzeniowej

Wymiary obudowy

Symbol wymiaru	Wymiary /mm/			Kąt stopnie
	min.	nom.	max.	
A	-	-	5,1	-
A <sub>1</sub>	0,51	-	-	-
b	0,38	-	0,59	-
c	0,20	-	0,36	-
D	-	-	20,32	-
e	-	2,54	-	-
e <sub>1</sub>	-	7,62	-	-
L	2,54	-	4,50	-
ME	-	-	8,30	-
θ	-	-	-	0 ÷ 15

INSTYTUT TECHNOLOGII ELEKTRONOWEJ

Al. Lotników 32/46  
0-668 Warszawa

tel. 815647  
tel. 405401

Druk ZWIĘZŁE TPE z dn. 4/7/80 n. 500