

**Autor rozprawy doktorskiej:** mgr inż. Robert Tomaszewski

**Tytuł rozprawy doktorskiej w języku polskim:**

Automatyczna synteza bezkolizyjnych sieci jednokładowych dla systemów wbudowanych

**Tytuł rozprawy doktorskiej w języku angielskim:**

Automatic synthesis of contention-free Network-on-Chip for Embedded Systems

**Promotor rozprawy doktorskiej:** dr hab. inż. Stanisław Deniziak, prof. PŚk.

**Jednostka prowadząca przewód doktorski:**

Politechnika Śląska, Wydział Automatyki, Elektroniki i Informatyki,

**Słowa kluczowe:**

specjalizowane sieci jednokładowe, NoC, odwzorowanie aplikacji w NoC,

**Streszczenie rozprawy doktorskiej w języku polskim:**

Architektury NoC zdobywają coraz większe uznanie środowisk akademickich oraz przemysłu ze względu na znakomite możliwości konstruowania systemów przetwarzających w sposób równoległy (MPSoC). W pracy zaprezentowano metodologię efektywnego syntezywania bezkolizyjnych dedykowanych sieci jednokładowych dla systemów wbudowanych. Założono, że charakterystyka komunikacyjna aplikacji jest znana, co pozwala na koszyntezę systemu wbudowanego połączoną z uszeregowaniem zadań i transmisji systemu. Następnie na tej podstawie budowana jest mikrosieć wraz z wyznaczeniem tras dla poszczególnych transmisji. Cel stanowi uzyskanie efektywnej pod względem kosztu (liczba połączeń, konstrukcja ruterów) oraz spełniającej zadane ograniczenia czasowe architektury NoC.

Hipoteza rozprawy brzmi: statyczna analiza grafu zadań systemu wbudowanego, z uszeregowanymi i przyporządkowanymi zadaniami do elementów obliczeniowych, umożliwi znalezienie bezkolizyjnej sieci jednokładowej o minimalnym koszcie topologii, w której koszt energetyczny transmisji będzie najmniejszy z możliwych oraz wszystkie ograniczenia czasowe systemu zostaną spełnione. Tezę udowodniono poprzez wprowadzenie modelu matematycznego dla problemu syntezy sieci NoC i wykazanie, że informacje uzyskane na podstawie analizy statycznej grafu zadań są wystarczające, aby ten problem rozwiązać. Opracowano algorytm odwzorowania systemu w topologię NoC, wyznaczania tras oraz szeregowania transmisji minimalizujący koszt architektury oraz koszt energetyczny. W celu potwierdzenia skuteczności metody dokonano jej analizy teoretycznej, a ponadto na drodze eksperymentalnej dowiedziono jej przewagi nad typowymi podejściami prezentowanymi aktualnie w literaturze przedmiotu.

### **Streszczenie rozprawy doktorskiej w języku angielskim:**

NoC architectures increasingly gain attention of the academia and industry, because of their superb capabilities of MPSoC building. The work presents efficient methodology of contention-free, custom, and embedded systems oriented NoC generation. It was assumed, that communication pattern of application is known a priori, thereby system co-synthesis with simultaneous task/transmission scheduling was feasible. Moreover, such knowledge allows for building a micronetwork combined with routing for all transmissions. The goal is to obtain cost-effective (number of links, router fabric) NoC architecture, that takes into account time constraints.

Assumption of the dissertation is: static analysis of task graph of application (with scheduled and allocated tasks and processing elements) enables to find contention-free NoC with the smallest topology cost, where the energy cost of transmissions will be as small as possible and all the time constraints of the system will be met. Thesis has been proven by developing a mathematical model for NoC synthesis problem and by demonstrating, that information gained through static analysis of task graph is sufficient to solve the problem. An algorithm for application to NoC mapping has been developed as well as for routing and communication scheduling. The algorithm minimizes the topology and energy cost. To substantiate efficiency of proposed methodology a theoretical analysis was made. The experiments show its advantage over typical, state-of-the-art approaches for NoC synthesis.