ZESZYTY NAUKOWE POLITECHNIKI ŚLĄSKIEJ 1981

Seria: INFORMATYKA z. 2 Nr kol. 683

Adam GACEK

Marcin GORAWSKI

SYSTEM WEJŚCIA-WYJŚCIA KOMPUTERA JAKO OBIEKT KONTROLI W METODZIE ANALIZY STANÓW WIRTUALNYCH

Streszczenie. W pracy przedstawiono proces kontroli systemu wejścia-wyjścia komputera w oparciu o analizę stanów operacyjnych i wirtualnych obwodów wymiany informacji. Opisano uogólnioną testowalną strukturę obwodu wymiany preferowaną w celu kontroli i diagnostyki systemu wejścia-wyjścia metodą analizy stanów wirtualnych.

Podano interpretacje wielkości opisujących system wejścia-wyjścia jako obiekt kontroli dla tej metody.

Przedstawiono ogólną organizację procesu kontroli systemu wejścia-wyjścia komputera oraz algorytmy kontroli zdolności eksploatacyjnej i diagnostyki uszkodzeń przy zastosowaniu opisanej w pracy metody.

1. WPROWADZENIE

Zagadnienia związane z kontrolą i diagnostyką struktur cyfrowych poruszane w przeglądowej pracy Wakerle'a [1] i Friedmana [2] dotyczą przesyłu, pamiętania, przetwarzania informacji i mikrosterowania. Rezultaty tych prac znalazły zastosowanie w konstrukcjach komputerów o dużej niezawodności.

Prace aplikacyjne z tego zakresu obejmują głównie konstrukcje procesorów, natomiast w niewielkim stopniu dotyczą systemów wejścia-wyjścia. Pewne tezy dotyczące konstrukcji testowalnych systemów wejścia-wyjścia zawarte są w pracy Usase'a [3].

Celem niniejszej pracy jest przedstawienie pewnej koncepcji metody kontroli i diagnostyki systemu wejścia-wyjścia. Prezentowana w pracy metoda zrodziła się w wyniku doświadczeń eksploatacyjnych związanych z pracami rozwojowymi nad systemami wejścia-wyjścia maszyn cyfrowych "P" wykorzystywanych w Instytucie Informatyki Czasu Rzeczywistego. W trakcie prowadzenia tych prac powstał problem zwiększenia testowalności i diagnozowalności systemów wejścia-wyjścia tych maszyn, przy zachowaniu kompromisowych relacji między pożądanymi do tego celu środkami układowymi i programowymi. Innym wymaganiem związanym z realizacją tego przedsięwzięcia było zaproponowanie minimalnych jednolitych modyfikacji układowych dla składowych bloków systemu wejścia-wyjścia, aby nie naruszyć ich unifikacji strukturalnej. Zgodnie z założeniami przyjęto, że opracowana metoda umożliwi bieżącą kontrolę stanu zdolności eksploatacyjnej systemu wejścia

-wyjścia w trakcie realizacji w procesorze programu użytkowego, natomiast diagnostyka uszkodzeń będzie przeprowadzana w momentach zmniejszonej obciążalności procesora programami użytkowymi lub na życzenie użytkownika. W tym drugim przypadku istnieje możliwość wykorzystania opracowanej metody dla celów serwisowych.

Opracowana metoda kontroli i diagnostyki systemu wejścia-wyjścia nazwana została metodą analizy stanów wirtualnych (ang. virtual - rzeczywisty, faktyczny), ponieważ umożliwia ocenę pełnego rzeczywistego stanu kontrolowanego bloku z uwzględnieniem zarówno jego stanów statycznych, jak i dynamicznych.

Metoda została przedstawiona w sposób algorytmiczny, przy czym dla jej jak najprostszego opisu wykorzystano pojęcie obiektu kontroli.

2. POJĘCIE OBIEKTU KONTROLI

Zasadniczym pojęciem w procesie kontroli jest pojęcie obiektu kontroli [5]. Obiekt kontroli stanowi zbiór elementów powiązanych ze sobą określonymi przyporządkowaniami i jest scharakteryzowany pewną liczbą zmiennych opisujących jego właściwości. Obiekt kontroli traktuje się jako system, który jest częścią jakiegoś nadrzędnego systemu realizującego większy zasób zadań. Ten nadrzędny system stanowi jego otoczenie.

Właściwości obiektu kontroli można opisać za pomocą zbioru zmiennych wejściowych, wyjściowych i stanu obiektu. Stan kontrolowanego obiektu charakteryzują parametry stanu s_k, które opisują zjawiska zachodzące w obiekcie. Na podstawie znajomości parametrów stanu oraz zmiennych wejściowych w danym momencie czasu, określa się zmienne wyjściowe i przyszły stan obiektu kontroli. Uporządkowany zbiór zmiennych wejściowych stanowiący zbiór oddziaływań otoczenia na obiekt kontroli można przedstawić w postaci wektora wierszowego P, który nazwiemy w ogólności pobudzeniem wejściowym, przy czym:

$$P = (p_i); \quad i = 1,2,\ldots,K$$

Podobnie uporządkowany zbiór zmiennych wyjściowych można traktować jako wektor reakcji R gdzie $R = (r_j)$; $j = 1,2,\ldots,L$.

Porządkując zbiór parametrów stanu s_k; $k = 1,2,\ldots,N$ otrzymuje się wektor S, który nazwiemy stanem obiektu. Obiekt może znajdować się w jednym ze stanów zbioru D. Zbiór D zawiera stany poprawnej pracy obiektu Dp oraz stany nieprawidłowego działania Du.

Proces kontroli sprowadza się w ostateczności do następujących operacji:

- przekształcenia zbioru stanów D obiektu w zbiór reakcji,
- zapamiętania reakcji obiektu,
- rozpoznania w reakcjach obiektu reakcji nieprawidłowych,

- określenia rzeczywistego stanu obiektu i oceny jego przynależności do zbioru Dp.

W dalszych rozważaniach analizowane są struktury cyfrowe jako dyskretne obiekty kontroli. Rozpatrywane struktury cyfrowe opisują funkcje znamienne dla automatów skończonych z pamięcią i bez pamięci. Automaty bez pamięci charakteryzują się tym, że realizują dla każdego pobudzenia na wejściu ściśle określoną logicznie funkcję na wyjściu.

Działania tych automatów opisuje zależność: [4]

$$R = \alpha(P)$$

gdzie:

α - jest funkcją przełączającą automatu, która w tym przypadku jest także fi kcją reakcji.

W stanie popr wnej pracy automat bez pamięci realizuje funkcję reakcji α_o.

Warunek na prawidłowe działanie automatu jest następujący

$$\alpha(P) = \alpha_o(P)$$

dla dowolnych pobudzeń.

Funkcjonowanie automatów z pamięcią opisują wyrażenia [2]

$$S(t_{i+1}) = \delta[S(t_i), \quad P(t_i)]$$

oraz

$$R(t_i) = \gamma_1[S(t_i), \quad P(t_i)]$$

dla automatu Mealy'ego lub

$$R(t_i) = \gamma_2[S(t_i)]$$

dla automatu Moore'a, gdzie

i - 1,2,...

δ - funkcja stanu

$\gamma_{1/2}$ - funkcja reakcji.

Warunek sprawności kontrolowanego automatu ma postać:

$$\gamma_1[S(t_i), \quad P(t_i)] = \gamma_{10}[S(t_i), \quad P(t_i)]$$

$$\gamma_2[S(t_i)] = \gamma_{20}[S(t_i)]$$

Uszkodzenia struktury stanowiącej automat z pamięcią prowadzą do naruszenia funkcji stanu δ_0 i reakcji $\gamma_{10/20}$ realizowanych przez sprawny automat. W tym przypadku istotne znaczenie ma sekwencja pobudzeń wejściowych. Sekwencję nazywa się identyfikującą, jeżeli przy podaniu jej na wejście automatu znajdującego się w niewiadomym stanie początkowym, sekwencja reakcji umożliwia dokładne określenie w jakim stanie znajduje się automat po tym kroku kontroli. Niech zbiór $\{R_0\}$ obejmuje prawidłowe reakcje automatu (bez pamięci lub z pamięcią) na zbiór pobudzeń $\{P\}$.

Wówczas poprawne działanie automatu określa warunek:

$$R \in \{R\}$$

Powyższe relacje zostały wykorzystane w pkt. 5 dla opisu systemu wejścia-wyjścia jako obiektu kontroli w metodzie analizy stanów wirtualnych.

3. OGÓLNE ZASADY PROCESU KONTROLI SYSTEMU WEJŚCIA-WYJŚCIA METODĄ ANALIZY STANÓW WIRTUALNYCH

Cechy systemu komputerowego czasu rzeczywistego determinują istotne wymagania na stosowane metody kontroli i diagnostyki uszkodzeń systemu wejścia-wyjścia (dla uproszczenia w dalszej części pracy przyjęto oznaczenie system we-wy), a mianowicie:

- zapewnienie dużej szybkości procesu kontroli,
- zapewnienie wysokiej efektywności diagnostyki uszkodzeń opartej na relacjach między stosowanymi środkami programowymi i układowymi,
- zapewnienie odpowiednich programów kontrolnych i diagnostycznych lokowanych w ograniczonym obszarze pamięci.

Metoda analizy stanów wirtualnych dąży do spełnienia tych wymagań. Polega ona na programowej analizie wybranych stanów istotnych dla każdej operacji we-wy w oparciu o testowalne struktury obwodów wymiany i specjalne obwody testowe.

Proces kontroli tą metodą opiera się na następujących zasadach:

- kontrola i diagnostyka systemu we-wy realizowana jest krokowo i obejmuje:
  1) kontrolę przesyłu informacji na magistralach przy wykorzystaniu specjalnego pakietu testowego lub inaczej karty testowania interfejsu zwanego dalej obwodem testowym,
  2) kontrolę kart interfejsu urządzeń zewnętrznych polegającą na analizie ich stanów wirtualnych i operacyjnych, (w dalszej części pracy dla oznaczenia kart interfejsu używane jest określenie obwód wymiany informacji urządzenia zewnętrznego lub w skrócie - obwód wymiany),

3) diagnostykę uszkodzeń obwodów wymiany z dokładnością określoną przez relacje zachodzące między stanami operacyjnymi i wirtualnymi.

- Obwód testowy pod względem strukturalnym i funkcjonalnym jest uniwersalnym obwodem wymiany, co oznacza, że może pracować na wszystkich poziomach systemu we-wy z wyjątkiem poziomu zerowego.
- Standardowe obwody wymiany systemu we-wy odznaczają się testowalną strukturą umożliwiającą programową analizę stanów operacyjnych i stanów wirtualnych.
- Kontrola i diagnostyka uszkodzeń systemu we-wy realizowana jest programowo za pomocą odpowiednich testów wykorzystujących metody kontroli i diagnostyki podane w pracy [3].

4. TESTOWALNA STRUKTURA OBWODU WYMIANY

Obwód wymiany stanowi podstawowy układ systemu we-wy realizujący zadania przesyłu informacji i sterowania zasobami urządzeniowymi.

W strukturze obwodu wymiany można wydzielić następujące zasadnicze części:

USO - uniwersalny układ sterowania realizujący operacje we-wy od strony nadrzędnego poziomu (jednostki wymiany),

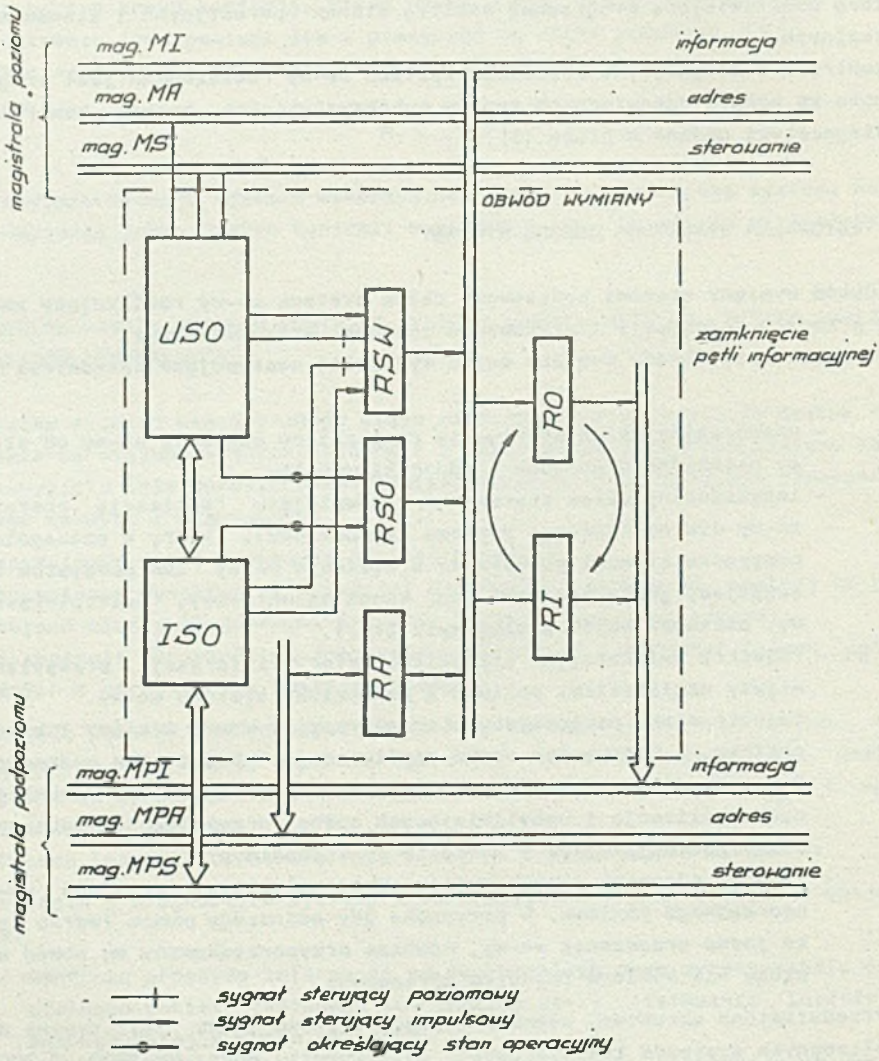
ISO - indywidualny układ sterowania zapewniający realizację operacji we-wy dla podrzędnego poziomu (podpoziomu), który w szczególnym przypadku stanowi pojedyncze urządzenie we-wy lub podsystem obsługujący grupę urządzeń (np. kanał selektorowy, multiplekserowy, podkanał wejść analogowych itp.),

RO, RI - rejestry informacyjne stanowiące bufory informacji przesyłanej między magistralami poziomu i podpoziomu systemu we-wy,

RSO - rejestr stanu pamiętający stan operacyjny obwodu wymiany lub podpoziomu, z którym ten obwód współpracuje. Przez stan operacyjny S_{op} rozumie się zbiór stanów odpowiednich sygnałów warunkujących realizację i umożliwiających ocenę prawidłowości wykonania danej operacji we-wy w zakresie funkcjonalnym.

RA - rejestr adresowy przechowujący adres selekcyjny urządzeń we-wy podrzędnego poziomu. W przypadku gdy podrzędny poziom tworzy tylko jedno urządzenie we-wy, wówczas przyporządkowany mu obwód wymiany nie zawiera rejestru adresowego.

Przedstawiona struktura obwodów wymiany systemu we-wy jest typowa dla współczesnych systemów komputerowych, tj.: PDP-11; Nova; HP-3000; T 2000/20; EC-1030 [6], [7], [8], [9], [10]. Proces kontroli systemu we-wy metodą analizy stanów wirtualnych wymaga odpowiedniego przystosowania struktury obwodu wymiany, która polega na:



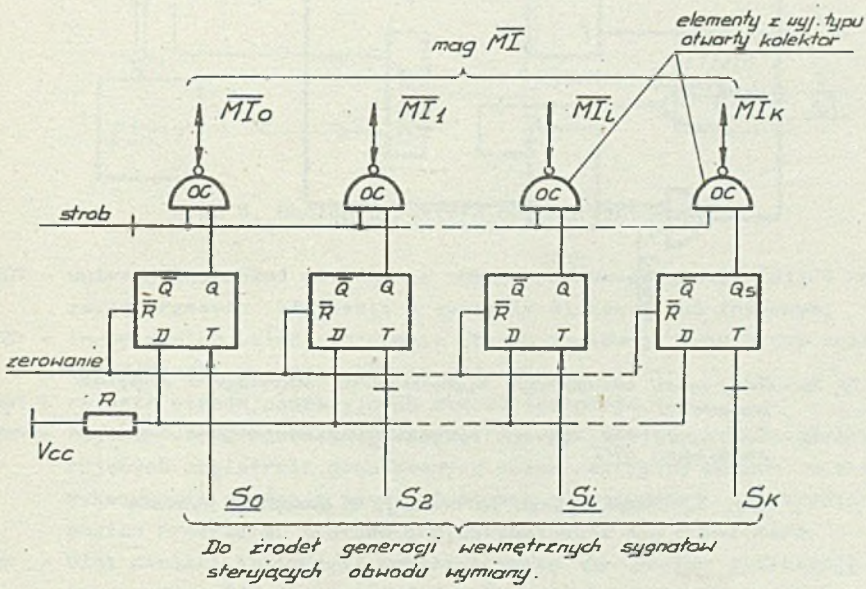
Rys. 1. Testowalna struktura obwodu wymiany dla kontroli systemu we-wy metodą analizy stanów wirtualnych

- wprowadzeniu do struktury obwodu wymiany rejestru stanów wirtualnych (RWS),
- zamknięciu drogi obiegu informacji w samym obwodzie wymiany przez odpowiednie połączenie ze sobą rejestrów RO i RI.

Tak zmodyfikowana struktura obwodu wymiany nazwana została strukturą testowalną. Obwód wymiany o takiej strukturze przedstawiono na rys. 1.

Pod pojęciem stanu wirtualnego S_w rozumie się zbiór stanów wybranych sygnałów dynamicznych generowanych w obwodzie wymiany istotnych dla cyklu sterującego poszczególnych operacji we-wy. Stan wirtualny dla każdej operacji wa-wy pamiętany jest w rejestrze RSW.

Rejestr RSW jest zerowany na początku cyklu sterującego dla każdej operacji we-wy z wyjątkiem tej, która dotyczy pobrania do procesora zawartości tego rejestru. Przykładowe rozwiązanie rejestru RSW przedstawiono na rys. 2.



Rys. 2. Układowa realizacja rejestru stanów wirtualnych RSW

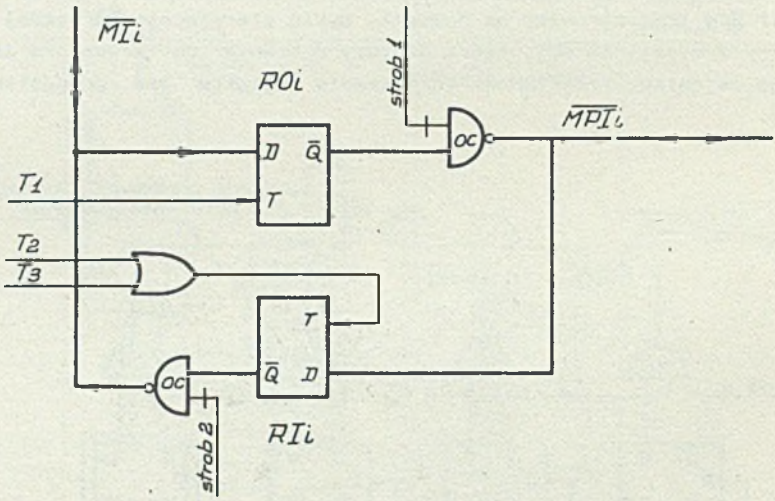
Poszczególne przerzutniki rejestru RSW przyjmują stan odpowiadający "1", w przypadku gdy na wejściu T nastąpi zmiana stanu kontrolowanego sygnału określającego stan ubwodu wymiany. Sygnały S_i są reprezentatywne dla oceny działania układów stanowiących ich źródło. Źródłem sygnałów S_i może być pojedynczy funktor logiczny lub grupa funktorów tworząca strukturę cyfrową obwodu wymiany.

Kontrola i diagnostyka uszkodzeń układów związanych z przesyłem informacji w testowalnym obwodzie wymiany zapewniona jest przez możliwość krę-

żenia informacji między rejestrami RO i RI (rys. 1) bez konieczności współpracy podpoziomu (urządzenia zewnętrznego), z którym obwód współpracuje.

Zamknięcie pętli informacyjnej otrzymano przez następujący po sobie wpis informacji wyprowadzanej do obwodu wymiany kolejno do dwóch rejestrów RO i RI w każdej operacji wyprowadzenia informacji. Wobec tego w stanie normalnej pracy po każdej operacji wyprowadzenia informacji zawartości rejestrów RO i RI powinny być identyczne.

Na rys. 3 przedstawiono przykładową realizację drogi obiegu informacji dla i-tej pozycji słowa.



T_1, T_2 - Takty wpisu dla operacji wyprowadzania informacji z magistrali poziomu MI

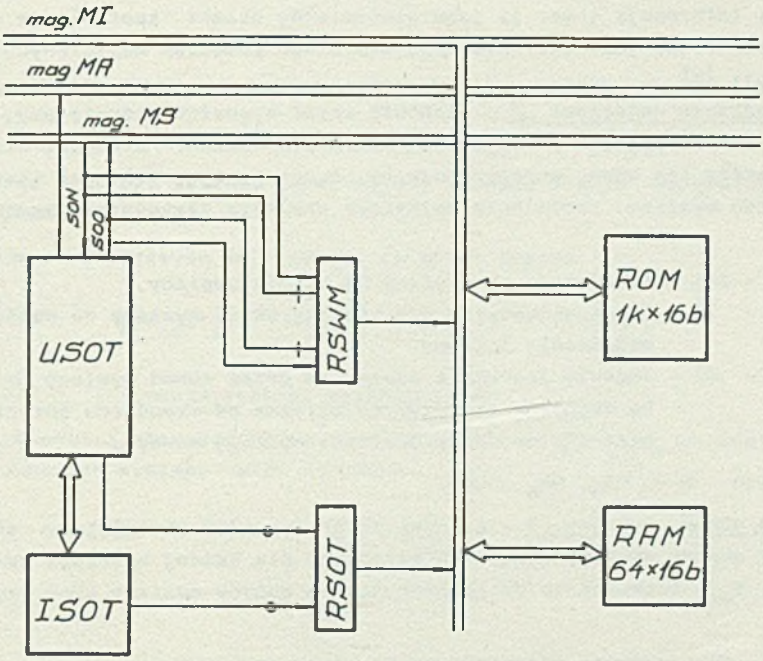
T_3 - Takt wpisu dla operacji wprowadzania informacji z magistrali podpoziomu MPI

Rys. 3. Droga obiegu informacji w obwodzie wymiany

5. FUNKCJA I STRUKTURA OBWODU TESTOWEGO

Obwód testowy przeznaczony jest do kontroli i diagnostyki uszkodzeń magistral informacyjno-sterujących systemu we-wy. W przedstawionej metodzie wykorzystuje się jeden obwód testowy do kontroli magistral na każdym poziomie wymiany informacji. Obwód ten umożliwia realizację wszystkich operacji we-wy typowych dla danego poziomu wymiany informacji.

Ogólna struktura obwodu testowego (rys. 4) niezależnie od poziomu, na którym jest wykorzystywany, obejmuje następujące bloki:



Rys. 4. Ogólna struktura obwodu testowego

USOT - uniwersalny układ sterowania obwodu testowego umożliwiający realizację przesyłu informacji w systemie blokowym lub znakowym,

ISOT - indywidualny układ sterowania obwodu testowego symulujący realizację operacji we-wy od strony podpoziomu,

RSOT - rejestr stanów operacyjnych obwodu testowego,

RSWM - rejestr stanu wirtualnego magistrali pamiętający stan sygnałów sterujących magistrali generowanych przez nadrzędny poziom w trakcie wykonywania operacji we-wy. Poziomem o najwyższej hierarchii jest poziom procesora, któremu przyporządkowuje się numer zero.

RAM - Blok pamięci statycznej wykorzystywany do zapisu informacji testowej przesyłanej w systemie znakowym lub blokowym,

ROM - pamięć stała standardowych wzorców dla programów testowych, które w trakcie kontroli pobierane są do pamięci operacyjnej.

6. INTERPRETACJA POBUDZEŃ, STANÓW I REAKCJI W PROCESIE KONTROLI SYSTEMU WE-WY

Kontrola i diagnostyka systemu we-wy według metody analizy stanów wirtualnych polega na programowej analizie reakcji i stanów przyjmowanych

przez obwody wymiany pod wpływem pobudzeń wejściowych. Traktując obwód wymiany informacji (rys. 1) jako elementarny obiekt kontroli w systemie we-wy konieczne jest zdefiniowanie dla niego pobudzeń wejściowych, stanów i reakcji [5].

Pobudzenia wejściowe P - stanowią zbiór sygnałów sterujących, adresowych i informacyjnych przesyłanych do obwodu wymiany z magistrali poziomu, z którą ten obwód współpracuje. W proponowanej strukturze testowalnego obwodu wymiany, pobudzenia wejściowe stanowią następujące grupy sygnałów:

MI_o (ϕ - 15) - informacja przesyłana do obwodu wymiany,
MA_o (ϕ - 7) - adres selekcyjny wybierający obwód wymiany do współpracy z magistralą poziomu,
SOO (ϕ - M) - sygnały sterujące odbierane przez obwód wymiany (M - liczba sygnałów sterujących zależna od standardu interfejsu magistrali na danym poziomie systemu we-wy).

Jest więc: $P = \{MI_o, MA_o, SOO\}$.

Stan obwodu wymiany S - stanowi zbiór sygnałów określający stan operacyjny obwodu wymiany oraz stan wirtualny dla każdej operacji we-wy $S = \{S_{op}, S_w\}$. Odpowiednio do rozpatrywanego obwodu wymiany stan jego określają:

RSO (ϕ - N) - pozycje rejestru stanu operacyjnego S_{op},
RSW (ϕ - P) - pozycje rejestru stanów wirtualnych S_w,
N; P - liczba pozycji rejestrów RSO i RSW zależna od poziomu, na którym pracuje kontrolowany obwód wymiany. Przyjmuje się N; $P \leqslant R$, gdzie R - długość słowa maszynowego.

Reakcje R - w rozpatrywanej metodzie kontroli interpretowane są jako zbiór sygnałów sterujących wysyłanych z obwodu wymiany do magistrali poziomu, w tym przypadku reakcje stanowią następujące sygnały:

MI_I (ϕ - 15) - informacja odbierana z obwodu wymiany,
MA_I (ϕ - 7) - adres umożliwiający identyfikację obwodu wymiany zgłaszającego żądanie obsługi,
SON (ϕ - R) - sygnały sterujące zwrotne (nadawane przez obwód wymiany) determinujące stan operacyjny poziomu.

Jest więc: $R = \{MI_I; MA_I, SON\}$.

Testowalny obwód wymiany traktowany jako obiekt kontroli opisują następujące relacje:

$$S_{op}(t_{i+1}) = \delta_{op}[S_{op}(t_i), \quad S_w(t_i), \quad P(t_i)]$$

$$S_w(t_{i+1}) = \delta_w[S_{op}(t_i), \quad P(t_{i+1})]$$

$$R(t_i) = \gamma[S_{op}(t_i), \quad P(t_i)]$$

7. ORGANIZACJA PROCESU KONTROLI SYSTEMU WE-WY METODĄ ANALIZY STANÓW WIRTUALNYCH

Proces kontroli systemu we-wy metodą analizy stanów wirtualnych obejmuje sprawdzenie:

- poprawności przesyłu informacji, co można zapisać:

$$\gamma[S_{op}(t_i), \quad P(t_i)] = \gamma_o[S_{op}(t_i), \quad P(t_i)],$$

gdzie: γ_o - funkcja reakcji wzorcowej [4],

- prawidłowości sterowań przez analizę stanów S_{op} i S_w na magistralach i w obwodach wymiany, przy warunku:

$$\delta_{op} = \delta_{opo}$$

$$\delta_w = \delta_{wo}$$

δ_{opo} - wzorcowa funkcja stanu operacyjnego,
δ_{wo} - wzorcowa funkcja stanu wirtualnego.

Inicjacja procesu kontroli następuje programowo w dwóch przypadkach:

- cyklicznie - z inicjatywy systemu operacyjnego i wówczas proces kontroli dotyczy całego systemu we-wy,
- selektywnie - z inicjatywy programu użytkowego, który wymaga wymiany informacji między procesorem, a wybranym urządzeniem zewnętrznym.

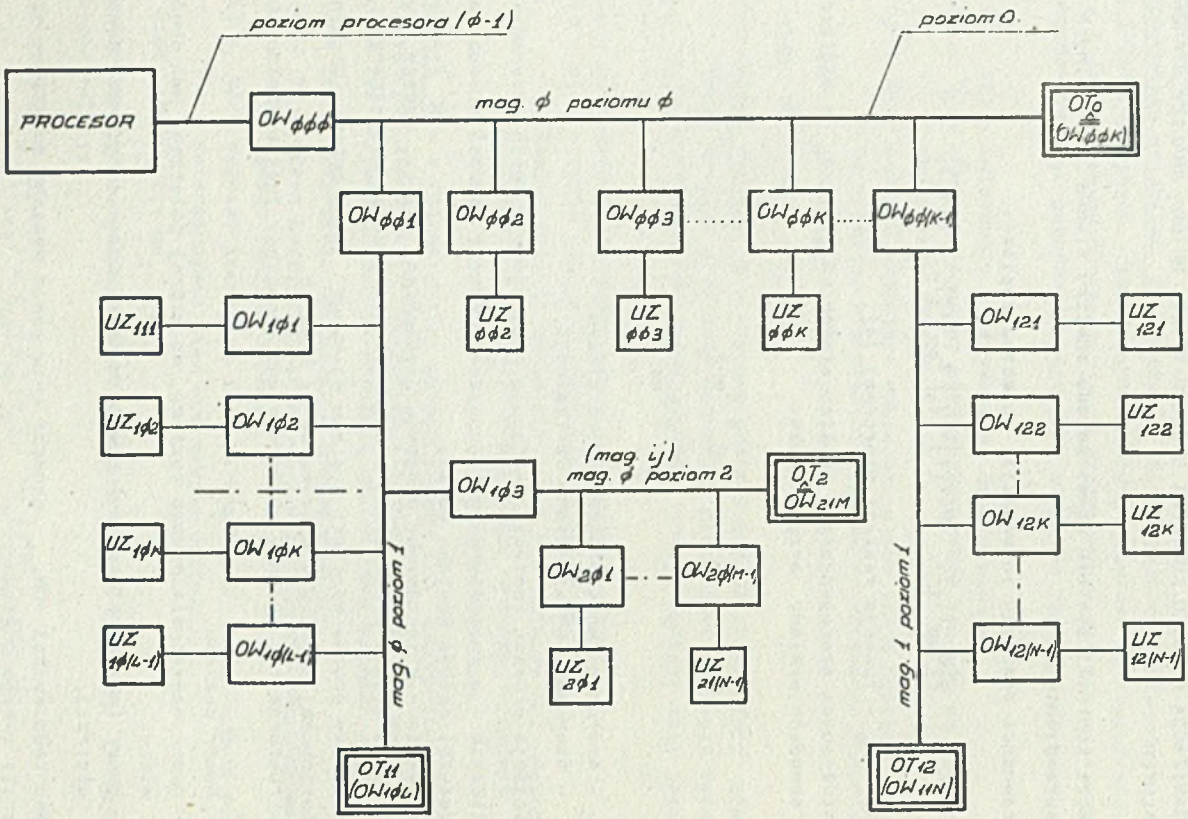
Rozpatrzmy proces kontroli systemu we-wy na przykładzie uogólnionej wielopoziomowej struktury systemu we-wy (rys. 5).

W strukturze tej ogólnie obwód wymiany oznaczony jest symbolem OW_{ijk}, gdzie:

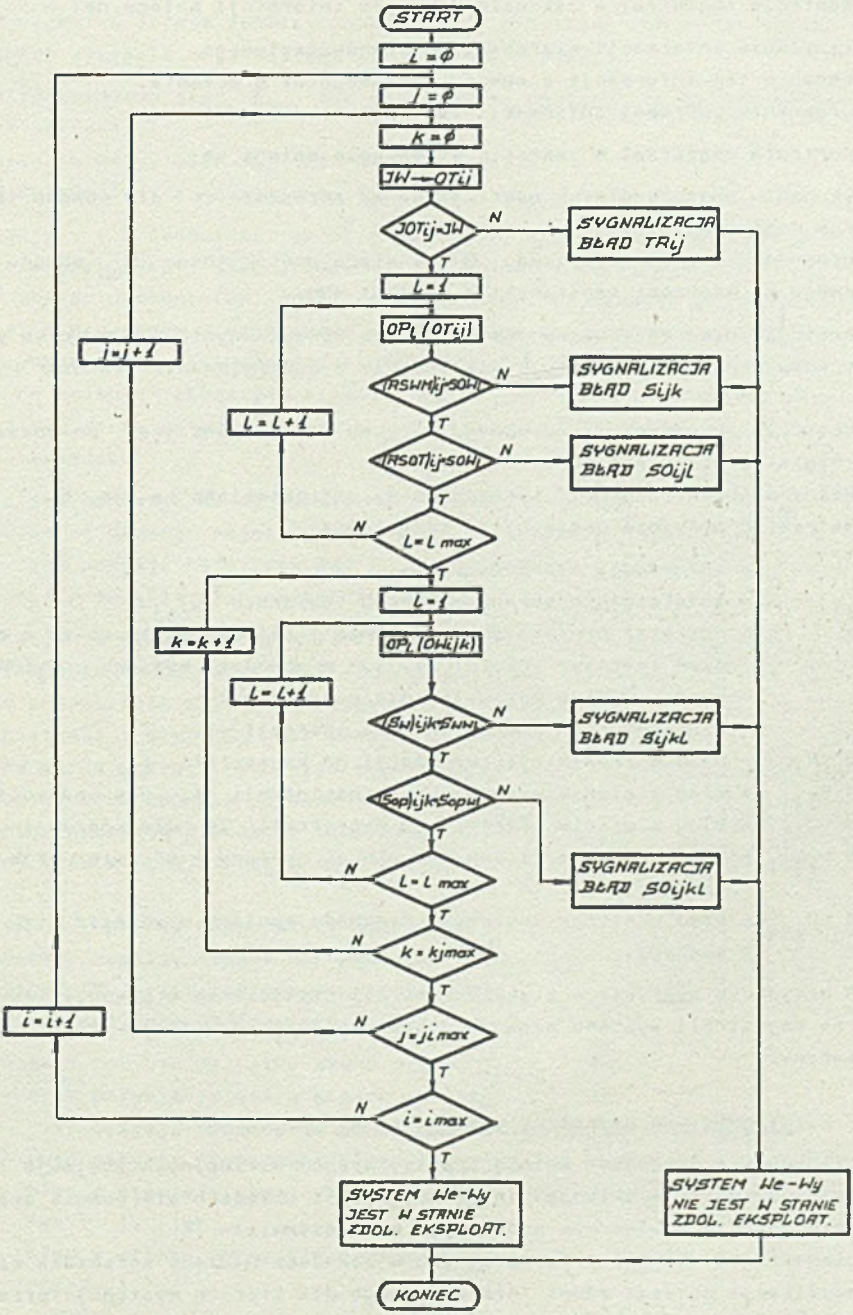
i - numer poziomu,
j - numer magistrali danego poziomu, do której dołączony jest obwód wymiany,
k - numer (adres selekcyjny) obwodu wymiany dołączonego do danej magistrali.

Wobec tego symbol OW_{ijk} oznacza k-ty obwód wymiany dołączony do j-tej magistrali i-tego poziomu.

Dla magistrali poziomu 0 obwód wymiany oznaczony symbolem OW_{000} stanowi jednostkę sterującą całego systemu we-wy. Do każdej magistrali dołączony jest obwód testowy OT_{ij}, stanowiący dla tej magistrali obwód wymiany o najniższym priorytecie.



Rys. 5. Przykładowa konfiguracja systemu we-wy z obwodem testowym



Rys. 6. Schemat blokowy algorytmu kontroli zdolności eksploatacyjnej

7.1. Kontrola systemu we-wy

Kontrola magistral w zakresie przesyłu informacji polega na:

- przesłaniu informacji wzorcowej do obwodu testowego,
- pobranie tej informacji z obwodu testowego do procesora,
- porównanie pobranej informacji ze wzorcem.

Kontrola magistral w zakresie sterowania polega na:

- wykonaniu poszczególnych operacji we-wy adresowanych dla obwodu testowego danej magistrali,
- porównaniu stanu wirtualnego S_w i stanu operacyjnego S_{op} obwodu testowego ze wzorcami zapisanymi w pamięci ROM.

Analogicznie realizowana jest kontrola obwodów wymiany, przy czym w tym przypadku procesor komunikuje się jedynie z kontrolowanym obwodem wymiany.

Kontrola obwodów wymiany danego poziomu realizowana jest po sprawdzeniu magistral tego poziomu.

Pełny algorytm kontroli systemu we-wy przedstawiono na rys. 6.

Na rys. 6 przyjęto następujące oznaczenia:

OW	- informacja wzorcowa,
OOT_{ij}	- informacja odebrana z obwodu testowego OT_{ij},
OP_l	- operator oznaczający wykonanie l-tej operacji we-wy w obwodzie testowym $OP_l(OT_{ij})$ lub w obwodzie wymiany $OP_l(OW_{ij})$,
S_{wwl}	- wzorcowy stan wirtualny dla operacji l,
S_{opwl}	- wzorcowy stan operacyjny dla operacji l,
Błąd TR_{ij}	- błąd w transmisji informacji na magistrali ij,
Błąd S_{ijl}	- błąd w stanie wirtualnym na magistrali ij dla operacji l,
Błąd SO_{ijl}	- błąd w stanie operacyjnym magistrali ij dla operacji l,
Błąd S_{ijkl}	- błąd w stanie wirtualnym obwodu wymiany o adresie ijk dla operacji l,
Błąd SO_{ijk}	- błąd w stanie operacyjnym obwodu wymiany o adresie ijk dla operacji l.

W przypadku wykrycia w trakcie kontroli uszkodzenia w obwodzie wymiany lub na magistrali systemu we-wy uruchamiany jest odpowiedni program diagnostyczny.

7.2. Diagnostyka uszkodzeń systemu we-wy

Diagnostyka uszkodzeń metodą analizy stanów wirtualnych obejmuje lokalizację uszkodzeń w układach informacyjnych i układach sterowania systemu we-wy w oparciu o algorytm wzorcowych współczynników [5].

Diagnostyka układów informacyjnych w obwodach wymiany sprowadza się do identyfikacji pozycji słowa informacyjnego dla których występuje przekłamanie informacji.

Na tej podstawie szacuje się przypuszczalne uszkodzenie obejmujące ciąg elementów stanowiących drogę przepływu informacji. Ciąg tych elementów pamiętany jest w formie tablicy uszkodzeń. W procesie kontroli układów sterujących wystąpić mogą następujące nieprawidłowości:

1. Nieprawidłowy stan S_{op} dla pojedynczej operacji we-wy lub sekwencji tych operacji.
2. Nieprawidłowy stan S_w dla danej operacji.
3. Nieprawidłowy stan zarówno S_{op}, jak i S_w.

Sytuacje 1 i 2 jednoznacznie określa rodzaj uszkodzenia. Można stwierdzić, że w przypadku 1 uszkodzeniu uległy elementy określające stan operacyjny obwodu wymiany (np. przerzutniki startu, zajętości, gotowości itp.), natomiast w przypadku 2 uszkodzone zostały elementy układu sterowania.

W przypadku 3 brak jednoznacznej informacji o rodzaju uszkodzenia ze względu na relacje zachodzące między stanami (pkt 6). Diagnostyka uszkodzeń systemu we-wy metodą analizy stanów wirtualnych opiera się na następujących zasadach:

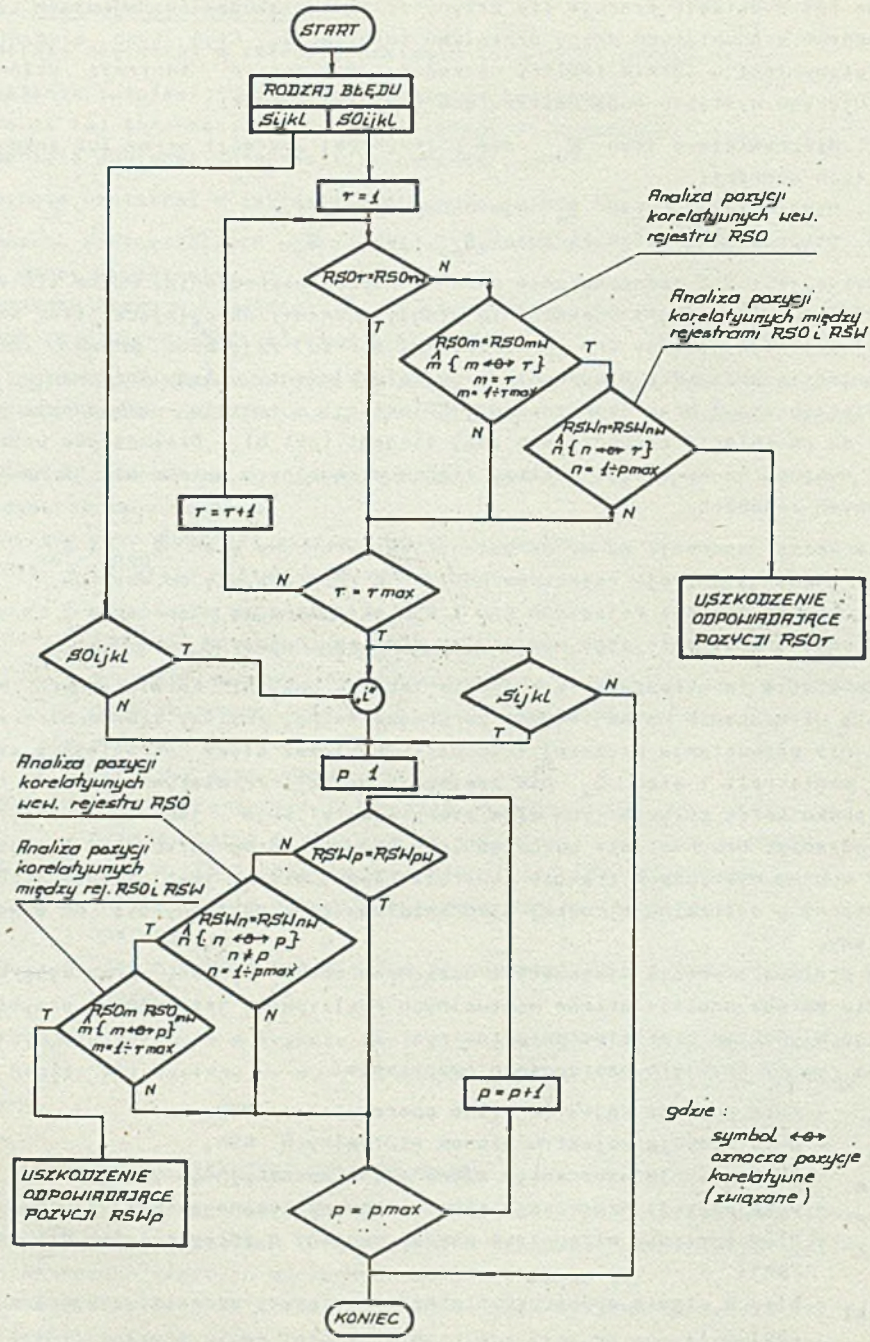
- dla każdej operacji we-wy określony jest wzorcowy stan S_{opo} i S_{wo}.
- wykrywane są pozycje rejestrów RSO i RSW różniące się od wzorców.
- dla każdej pozycji rejestrów RSO i RSW określone są korelacje z innymi pozycjami w obrębie tego samego lub drugiego rejestru.

Korelacje te określone są w formie tablicy pozycji korelatywnych. Wykrycie uszkodzenia na magistrali za pomocą metody analizy stanów wirtualnych nie przedstawia większej trudności, ponieważ słowa określające stan S_{op} magistrali i stan S_w nie zawierają pozycji korelatywnych. W tym przypadku każda pozycja tych słów stanu identyfikuje jednoznacznie typ uszkodzenia. Uruchomienie odpowiedniego programu diagnostycznego następuje w wyniku wykrycia w trakcie kontroli błędu, który jest jednoznacznie określony i determinuje rodzaj nieprawidłowości z dokładnością do obwodu wymiany.

W ogólności proces diagnostyki uszkodzeń obwodu wymiany przy wykorzystaniu metody analizy stanów wirtualnych realizowany jest według przykładowego algorytmu przedstawionego na rys. 7.

Na rys. 7 przyjęto następujące oznaczenia:

RSO_r - r-ta pozycja rejestru stanu operacyjnego RSO,
RSW_p - p-ta pozycja rejestru stanów wirtualnych RSW,
RSO_{rw} - r-ta pozycja wzorcowego słowa stanu operacyjnego RSO_w,
PSW_{pw} - p-ta pozycja wzorcowego słowa stanu wirtualnego RSW_w,
S_{ijkl} - błąd w stanie wirtualnym obwodu wymiany o adresie i,j,k dla operacji l,
SO_{ijkl} - błąd w stanie operacyjnym obwodu wymiany o adresie ijk dla operacji l.



Rys. 7. Schemat blokowy ogólnego algorytmu diagnozowania - wg metody analizy stanów wirtualnych

8. ZAKOŃCZENIE

Metoda kontroli i diagnostyki systemu we-wy przedstawiona w niniejszej pracy stanowi próbę rozwiązania zagadnienia procesu kontroli obiektu o złożonej strukturze cyfrowej jakim jest system we-wy komputera.

Zaletą prezentowanej metody jest duża jej efektywność, szczególnie w zakresie diagnostyki uszkodzeń, wynikająca z przyjętego sposobu analizy słów stanu określających stan operacyjny i stan wirtualny. Wykorzystanie w tej analizie korelacji między poszczególnymi pozycjami słów stanu w znacznym stopniu upraszcza programy diagnostyczne oraz ogranicza ilość pożądanych wzorców.

Wymagane przez metodę modyfikacje układowe obwodów wymiany warunkujące skuteczność procesu kontroli są minimalne i nie naruszają ich struktury wewnętrznej. Pozwala to na przystosowanie do wymagań metody systemów wejścia-wyjścia pozbawionych w pełni testowalnych obwodów wymiany. Dla potwierdzenia tej tezy zrealizowano aplikację opracowanej metody do kontroli i diagnostyki systemu wejścia-wyjścia maszyny cyfrowej SMC-3.

Na bazie tego zastosowania przewiduje się dalszy rozwój prezentowanej metody, głównie w zakresie programów kontrolnych i diagnostycznych, optymalnego wyboru punktów kontroli w obwodach wymiany oraz automatycznej układowej kontroli rejestrów stanu w oparciu o układy samosprawdzające[1] Zasadnicze problemy związane z rozwojem i zastosowaniem tej metody pojawiają się na poziomie systemów komputerowych tolerujących uszkodzenia (fault tolerant computers [4]).

LITERATURA

[1] J. Wakerly: Error Detecting Codes, Self - Checking Circuits and Aplications, Elsevier North - Holland Inc. 1978.

[2] A.D. Friedman, P.P. Meonon: Fault detection in digital circuits, Practice - Hall Inc. New Jersey 1977.

[3] A.M. Usas: Error management in digital computer input output systems Ph D dissertation, Stamford University 1976.

[4] A. Avizienis: Fault - tolerant systems. IEEE Trans. Comput. Vol. C-20 No 11, pp. 1322-1331 December 1977.

[5] G.P. Szikanow, A.E. Armienko: Kontrol funkcjonirowanija bolszich sistem. Maszinostrojenije, Moskwa 1977.

[6] PDP 11 Peripherals handbook Digital Equipment Corporation, Maynard Massachusetts - 1976.

[7] W. English How To Use The Nova Computers. Data General Corporation Rev 09. Southboro Massachusetts, October 1974.

[8] A. Pocket: Guide to Interfacing MP Computers - Hewlett Packard 1501 Page Mill Roard Palo Alto California.

[9] The industrial computer T 2000/20 Technical description - Telemecanique 1974.

[10] A.M. Karionow: Elektonnaja wyczislitielnaja maszina EC-1030. Moskwa Statistika 1977.

Recenzent
Prof. dr hab. inż. Andrzej Grzywak

Wpłynęło do Redakcji 3.09.1979 r.

СИСТЕМА ВХОДА-ВЫХОДА ВЫЧИСЛИТЕЛЬНОЙ МАШИНЫ, КАК ОБЪЕКТ КОНТРОЛЯ В МЕТОДЕ АНАЛИЗА ВИРТУАЛЬНЫХ СОСТОЯНИЙ

Р е з ю м е

В работе представлен процесс контроля системы входа-выхода вычислительной машины, исходя из анализа операционных и виртуальных состояний схем обмена информацией. Описана обобщенная по критериям структура схемы обмена, предпочитаемую для целей контроля и диагностики системы входа-выхода методом анализа виртуальных состояний. Представлены интерпретации величин, описывающих систему входа-выхода, как объект контроля для этого метода. Представлена общая организация процесса контроля системы входа-выхода вычислительной машины, а также алгоритмы контроля эксплуатационной способности и диагностики повреждений при применении описанного в работе метода.

INPUT - OUTPUT SYSTEM OF A COMPUTER AS AN OBJECT OF CHECKING IN A METHOD OF THE VIRTUAL STATES ANALYSIS

S u m m a r y

The paper presents computer's I/O system checking by the analysis of operating and virtual states of the information transfer circuits. We have described a generalized testable structure of a transfer circuit adequate for the I/O system's checking and diagnostics by the virtual states analysis. We have also given interpretations of quantities describing the I/O system as an object of checking for that method.

We have presented a general organisation of the I/O system checking and algorithms for usability checking and diagnostics by means of the described method.