ZESZYTY NAUKOWE POLITECHNIKI ŚLĄSKIEJ 1983

Seria: INFORMATYKA z. 5 Nr kol. 759

Wiesław KNYSZYŃSKI

SPOSOBY PODŁĄCZANIA PRZETWORNIKÓW CYFROWO-ANALOGOWYCH I ANALOGOWO-CYFROWYCH DO SYSTEMU MIKROPROCESOROWEGO INTEL 8080

Streszczenie. Celem niniejszego artykułu jest przedstawienie wymagań stawianych przetwornikom A/C i C/A przeznaczonym do współpracy z systemem mikroprocesorowym oraz sposobów podłączania ich do tego systemu. Jako przykładów użyto monolitycznych konwerterów A/C i C/A produkowanych przez firmy BURR-BROWN oraz TELEDYNE SEMICONDUCTOR w pełni kompatybilnych z systemem mikroprocesorowym Intel 8080.

1. Wprowadzenie

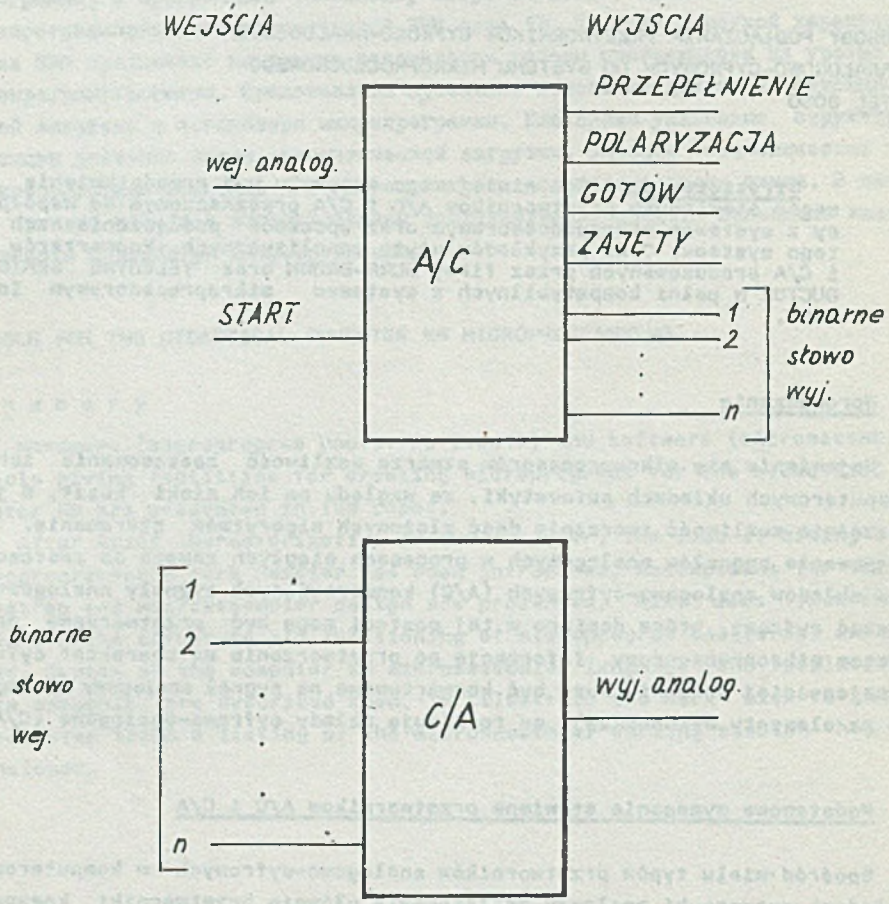
Pojawienie się mikroprocesorów stwarza możliwość zastosowania ich w komputerowych układach automatyki, ze względu na ich niski koszt, a jednocześnie możliwość tworzenia dość złożonych algorytmów sterowania. Występowanie sygnałów analogowych w procesach ciągłych zmusza do zastosowania układów analogowo-cyfrowych (A/C) konwertujących sygnały analogowe na postać cyfrową, które dopiero w tej postaci mogą być przetwarzane przez system mikroprocesorowy. Informacja po przetworzeniu ma charakter cyfrowy i najczęściej ponownie musi być konwertowana na sygnał analogowy (ze względu na elementy wykonawcze), co realizują układy cyfrowo-analogowe (C/A).

2. Podstawowe wymagania stawiane przetwornikom A/C i C/A

Spośród wielu typów przetworników analogowo-cyfrowych w komputerowych układach automatyki znalazły zastosowanie głównie przetworniki kompensacyjne (z kompensacją wagową) oraz integracyjne (z podwójnym i poczwórnym całkowaniem). Istotną cechą przetworników kompensacyjnych, wagowych jest duża szybkość działania w stosunku do integracyjnych, co ma znaczenie przy wykorzystywaniu ich do sterowania. Natomiast przetworniki integracyjne charakteryzują się dużo większą dokładnością oraz odpornością na zakłócenia w stosunku do kompensacyjnych.

Niezależnie od konfiguracji połączeń z systemem mikroprocesorowym przetworniki A/C obok wejścia analogowego i n-bitowego słowa wyjściowego muszą posiadać wejście sygnału START inicjującego przetwarzanie oraz GOTÓW informującego o jego zakończeniu. Tylko niektóre posiadają dodatkowo wej-

ście sygnału PRZEPEŁNIENIE sygnalizującego przekroczenie zakresu pomiarowego, detektor polaryzacji napięcia wejściowego (w przypadku gdy zakres pomiarowy rozciąga się na napięcia dodatnie i ujemne) oraz ZAJĘTY informujący o trwaniu przetwarzania. Przedstawia to rys. 1.



Rys. 1. Sygnały wejściowe i wyjściowe przetworników A/C i C/A

Przetworniki cyfrowo-analogowe muszą posiadać tylko n-bitowe, binarne słowo wejściowe oraz wyjście analogowe. Żadne inne sygnały nie są wymagane. Przetworniki podłączone do systemu mikroprocesorowego Intel 8080 powinny mieć 8-bitowe słowa binarne ze względu na 8-bitową magistralę danych tego systemu.

W artykule ograniczymy się jedynie do przetworników 8-bitowych, aczkolwiek możliwe jest podłączenie konwerterów o większej rozdzielczości.

3. Sposoby podłączenia przetworników A/C i C/A do systemu mikroprocesorowego Intel 8080

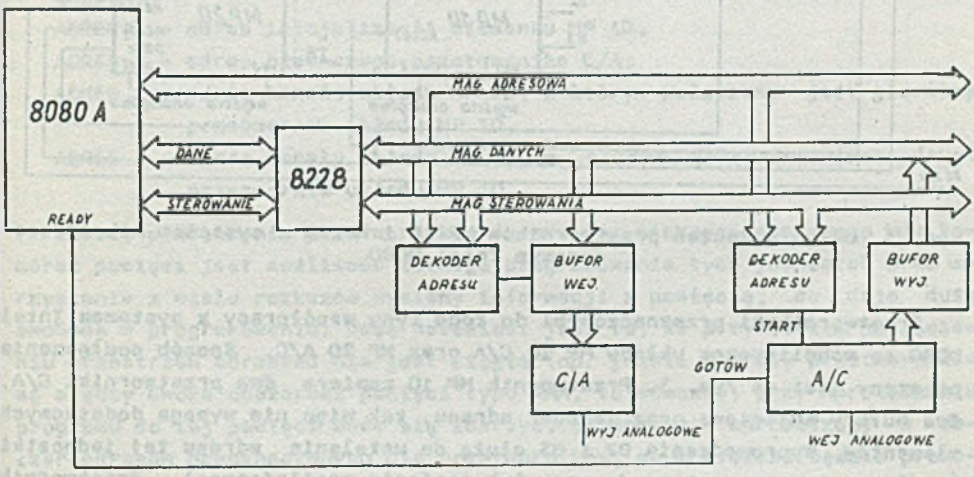
Wyróżnia się następujące sposoby współpracy przetworników z systemem mikroprocesorowym:

1) jednostki adresowane jak komórki pamięci,
2) jednostki pracujące jako urządzenia zewnętrzne:

a) generujące przerwania (praca start/stop, tylko przetworniki A/C),
b) nie generujące przerwań (praca ciągła).

3.1. Jednostki adresowane jak komórki pamięci

Schemat blokowy układu przedstawiający ten typ współpracy pokazany jest na rys. 2. Chcąc przesłać dane do przetwornika C/A, korzystamy z rozkazu

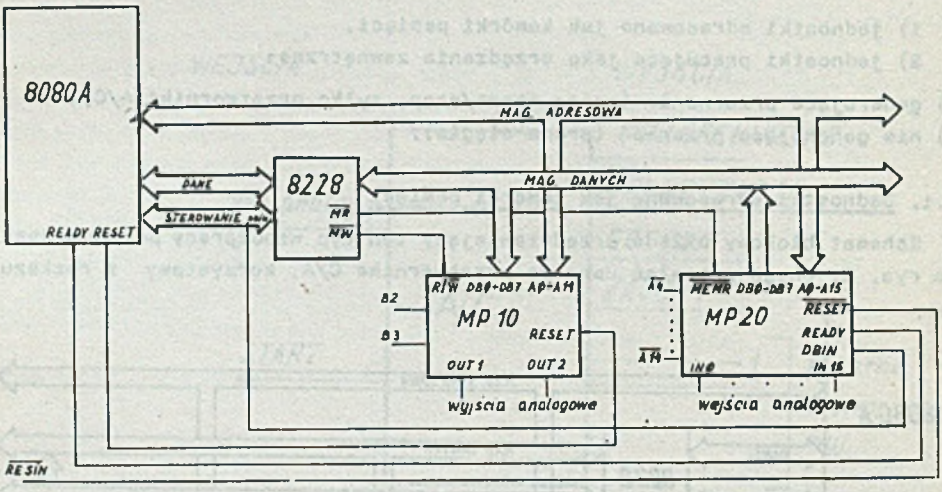


Rys. 2. Schemat blokowy podłączenia przetworników jako komórek pamięci

STA z adresem przetwornika (zapisanym w drugim i trzecim bajcie instrukcji) bądź też z rozkazu MOV M, r (adres przetwornika w rejestrach H i L, a wartość, która ma być przesłana w dowolnym innym rejestrze) lub MVI M, <B2> (znaczenie M jak poprzednio, a bezpośrednia wartość zapisana jest w drugim bajcie instrukcji). Po zdekodowaniu adresu przetwornika informacja z magistrali danych jest przepisywana do bufora wejściowego (koniec cyklu zapisu) i następuje konwersja.

W przypadku przetwornika A/C korzystamy z rozkazów LDA lub MOV r, M, przy czym po zdekodowaniu adresu jest generowany sygnał START oraz możliwy jest przepływ danych z przetwornika przez bufor wyjściowy na magistralę danych. Wyjście GOTÓW podłączone jest do wejścia READY procesora; jeżeli przetwarzanie trwa dłużej niż okres zegara (okres zegara wynosi 500 ns przy częstotliwości 2 MHz), procesor wchodzi w stan WAIT aż do chwili,

gdy na linii READY pojawi się poziom wysoki i wtedy dane zostaną pobrane do procesora, a tym samym zakończy się cykl odczytu. W przypadku, gdy przetwornik nie jest adresowany (adresowana jest inna komórka pamięci), bufor wyjściowy separuje przetwornik od magistrali danych.



Rys. 3. Układ połączeń przetworników MP 10 i MP 20 z systemem mikroprocesorowym Intel 8080

Przetwornikami przeznaczonymi do tego typu współpracy z systemem Intel 8080 są monolityczne układy MP 10 C/A oraz MP 20 A/C. Sposób podłączenia pokazany jest na rys. 3. Przetwornik MP 10 zawiera dwa przetworniki C/A, dwa bufory wejściowe oraz dekoder adresu, tak więc nie wymaga dodatkowych elementów. Wyprowadzenia B2 i B3 służą do ustalenia adresu tej jednostki (podłączane są sprzętowo do masy lub napięcia zasilającego). Przetwornik MP 20 zawiera jeden przetwornik A/C oraz 16 kluczy analogowych, dzięki którym można dokonywać pomiarów szesnastu napięć jednobiegunowo (wspólna masa wszystkich sygnałów mierzonych) lub osiem dwubiegunowo (mierzone sygnały są rozdzielone).

Ponadto posiada dekoder adresów oraz trójstanowy bufor wyjściowy, zatem także nie wymaga dodatkowych elementów. Sygnał START w tym przypadku nie jest wyprowadzany na zewnątrz (istnieje połączenie wewnętrz przetwornika), natomiast sygnałem GOTÓW jest sygnał READY. Wyprowadzenia $\overline{A4}$...$\overline{A14}$ służą do ustalenia adresu jednostki (adres ustala się sprzętowo, podobnie jak w MP 10). Linie adresowe A$\emptyset$ ... A3 podają numer wejścia analogowego, na którym aktualnie następuje pomiar.

Jeżeli połączymy dwa wyjścia analogowe układu MP 10 z dwoma wejściami analogowymi układu MP 20, to wpisując do przetwornika C/A dowolną liczbę binarną (zawartą np. w rejestrach H i L), a następnie odczytując wartość przetworzoną z odpowiednich (określonych adresami) kanałów układu A/C do

rejestru D i E, to zawartość rejestrów H i D oraz rejestrów L i E powinna być taka sama (różnica może wystąpić co najwyżej na najmniej znaczących bitach, co związane jest z dopuszczalnymi w tych układach błędami przetwarzania). Program, który realizuje powyższe założenie, jest następujący:

```
MVI A, 8ØH ; inicjalizacja
STA ADRESØ ; elementu MP 10
SHLD ADRES 1; załadowanie obu przetworników C/A
LDA ADRES 2 ; odczyt pierwszej wartości z elementu MP 20
MOV D, A    ; umieszczenie danej w rejestrze D
LDA ADRES 3 ; odczyt drugiej wartości z elementu MP 20
MOV E, A    ; umieszczenie danej w rejestrze E
RET
```

gdzie

ADRESØ - adres inicjalizacji elementu MP 10,
ADRES 1 - adres pierwszego przetwornika C/A,
ADRES 2 - adres kanału układu MP 20, z którym połączony jest pierwszy przetwornik układu MP 10,
ADRES 3 - adres kanału układu MP 20, z którym połączony jest drugi przetwornik układu MP 10.

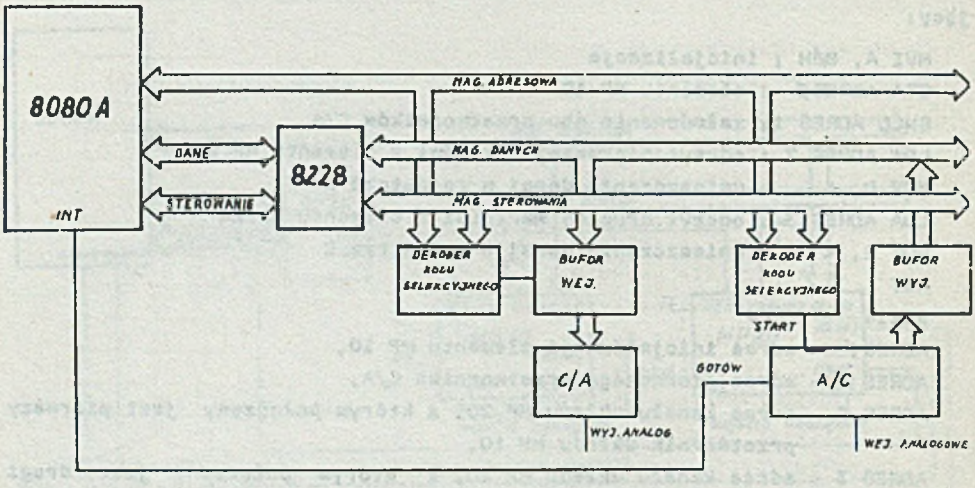
Zaletę podłączania przetworników do systemu mikroprocesorowego jako komórek pamięci jest możliwość łatwego programowania tych jednostek oraz korzystania z wielu rozkazów wymiany informacji z pamięcią, co daje dużą swobodę w programowaniu. Wadę natomiast jest to, że przy takim podłączeniu przestrzeń adresowa nie jest ciągła (np. jeżeli adresy przetworników są między dwoma obszarami pamięci typu RAM, to wówczas, przy wprowadzaniu programu do tej pamięci może się zdarzyć, że zostanie wprowadzony w obszar adresów przeznaczonych dla przetworników, co w efekcie będzie prowadzić do błędów). Ponadto w przypadku odczytu danych z przetwornika A/C procesor będzie w stanie WAIT przez dość znaczny okres czasu, np. dla przetwornika MP 20 czas przetwarzania wynosi od 20 μs. do 200 μs, podczas gdy najdłuższa instrukcja (18 cykli zegarowych) jest wykonywana przez 9 μs (najkrótsza - 2 μs). Tak więc procesor nie będzie w tym przypadku efektywnie wykorzystany.

3.2. Jednostki podłączane jako urządzenia we/wy

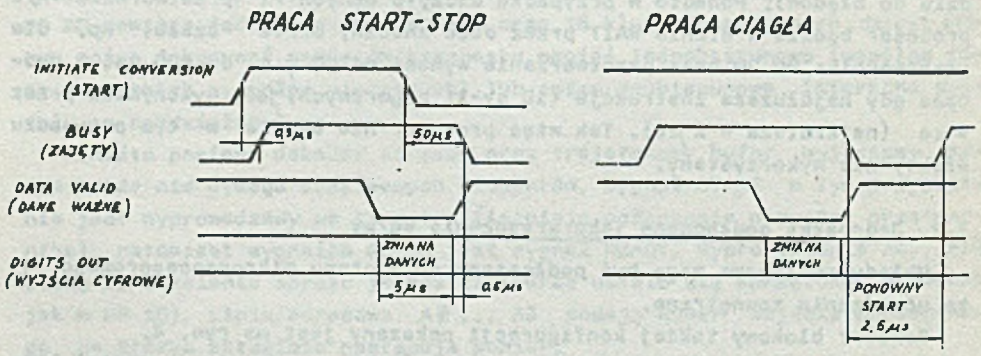
Układy analogowe mogą być podłączane do systemu mikroprocesorowego jako urządzenia zewnętrzne.

Schemat blokowy takiej konfiguracji pokazany jest na rys. 4.

Koncepcja podłączenia przetwornika C/A (jako urządzenia wyjścia) niewiele różni się od rozwiązania, w którym podłączony był jako komórka pamięci. Różnica występuje tylko w budowie dekodera adresu, do którego doprowadzone są inne sygnały sterujące oraz wykorzystuje się tylko jeden



Rys. 4. Schemat blokowy podłączenia przetworników jako urządzeń zewnętrznych



Rys. 5. Przebiegi czasowe przetwornika A/C serii 8700 firmy TELEDYNE SEMICONDUCTOR

bajt magistrali adresów bardziej lub mniej znaczący, podczas gdy poprzednio wykorzystywane były oba bajty.

W przypadku przetwornika A/C istotną różnicą w stosunku do poprzedniego rozwiązania jest inne wykorzystanie sygnału GOTÓW podłączone nie do wejścia READY, ale do wejścia INT. Dzięki temu, po przesłaniu do przetwornika sekwencji inicjującej (generowany jest wówczas sygnał START), procesor może przejść do realizacji innego programu nie czekając na zakończenie konwersji. Gdy konwersja zostanie zakończona, wygenerowany zostanie sygnał GOTÓW, a ponieważ podłączony jest on do wejścia INT, to w przypadku odblokowanego układu przerwań procesor przejdzie do programu obsługi tego przetwornika (który podłączony jest jako urządzenie wejścia).

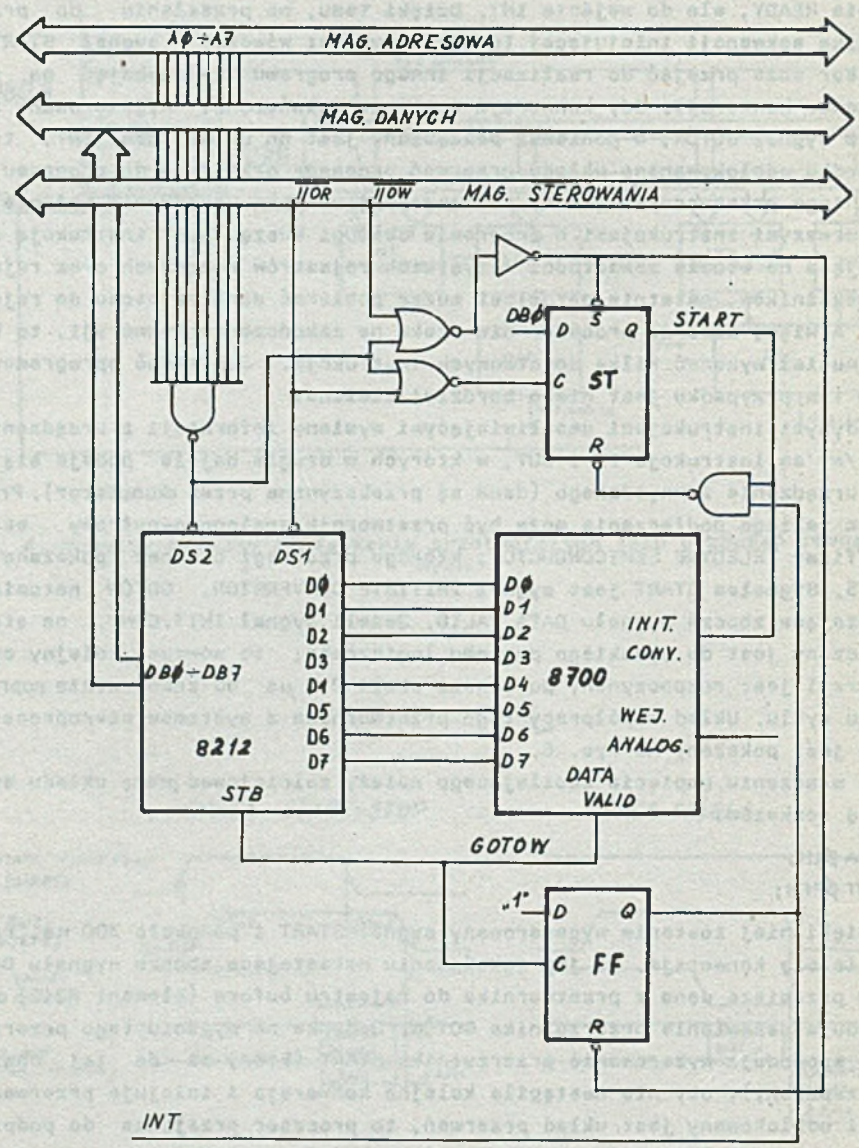
Pierwszymi instrukcjami w programie obsługi muszą być instrukcje zachowujące na stosie zawartości wszystkich rejestrów roboczych oraz rejestru wskaźników, ostatnie natomiast muszą pobierać dane ze stosu do rejestrów. A więc, mimo że procesor nie czeka na zakończenie konwersji, to będzie musiał wykonać kilka dodatkowych instrukcji. Jak widać oprogramowanie w tym przypadku jest nieco bardziej złożone.

Jedynymi instrukcjami umożliwiającymi wymianę informacji z urządzeniami we/wy są instrukcje IN i OUT, w których w drugim bajcie podaje się adres urządzenia zewnętrznego (dane są przekazywane przez akumulator). Przykładem takiego podłączenia może być przetwornik analogowo-cyfrowy serii 8700 firmy TELEDYNE SEMICONDUCTOR, którego przebiegi czasowe pokazano na rys. 5. Sygnałem START jest sygnał INITIATE CONVERSION, GOTÓW natomiast narastające zbocze sygnału DATA VALID. Jeżeli sygnał INIT.CONV. na stałe podłączony jest do wysokiego poziomu logicznego, to wówczas kolejny cykl konwersji jest rozpoczynany po czasie około 2,5 μs od zakończenia poprzedniego cyklu. Układ współpracy tego przetwornika z systemem mikroprocesorowym jest pokazany na rys. 6.

Po włączeniu napięcia zasilającego należy zainicjować pracę układu sekwencją rozkazów:

```
LDA Ø1H;
OUT ØFFH;
```

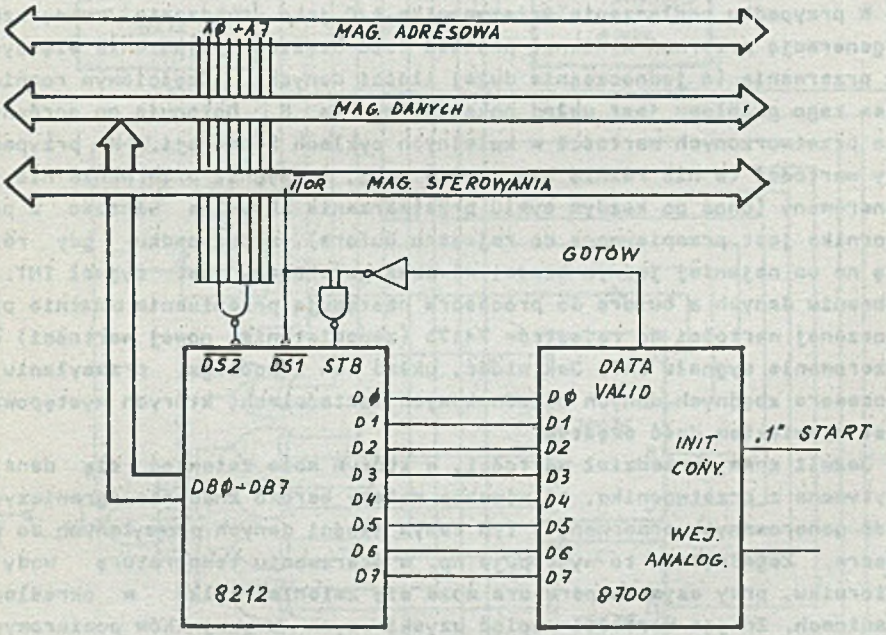
Dzięki niej zostanie wygenerowany sygnał START i po około 300 ns, rozpocznie się konwersja. Po jej zakończeniu narastające zbocze sygnału DATA VALID przepisze dane z przetwornika do rejestru bufora (element 8212) oraz spowoduje ustawienie przerzutnika GOTÓW. Jedynka na wyjściu tego przerzutnika spowoduje wyzerowanie przerzutnika START (który aż do tej chwili jest zapalony), aby nie nastąpiła kolejna konwersja i inicjuje przerwanie. Jeżeli odblokowany jest układ przerwań, to procesor przejdzie do podprogramu obsługi tego urządzenia, który może być następujący:



Rys. 6. Układ połączenia przetwornika A/C serii 8700 z mikroprocesorem Intel 8080

```
PUSH PSW; zapamiętanie akumulatora i wskaźników
PUSH B  ; zapamiętanie
PUSH D  ; rejestrów
PUSH H  ; roboczych
IN ØFFH ; pobranie danej po konwersji
        ; właściwy
  :     ; program obsługi
  :
POP H   ; odtworzenie
POP D   ; zapamiętanych
POP B   ; poprzednio
POP PSW ; danych
RET
```

Po pobraniu danej do procesora rozkazem IN następuje wyzerowanie sygnału GOTÓW (nie ma już sygnału przerwania) oraz zapalenie przerzutnika START, czyli następuje kolejny cykl przetwarzania.



Rys. 7. Układ pracy przetwornika A/C serii 8700 jako urządzenia zewnętrznego nie generującego przerwań

Wadą tego rozwiązania jest bardzo częste generowanie sygnału przerwania (po każdym cyklu konwersji, czyli co 1.25 ms). Problem ten nie występuje w układzie na rys. 7. W tym przypadku sygnał START jest stale na po-

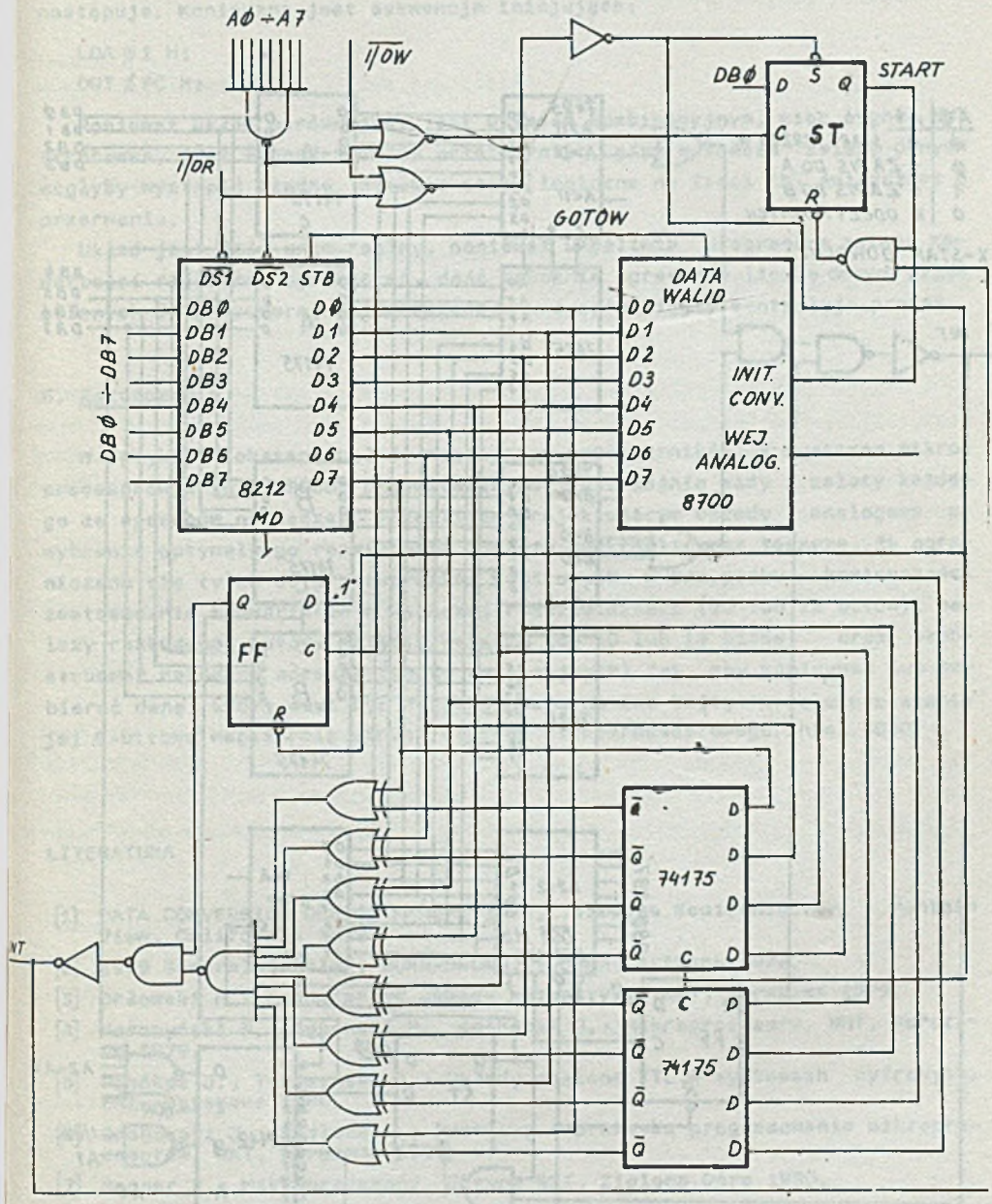
ziomie logicznej jedynki. Po każdym cyklu konwersji następuje przepisanie danych z przetwornika do bufora, po czym po czasie około 2.5 μs następuje kolejny cykl konwersji. W momencie pobierania danych z bufora do procesora blokowany jest sygnał wpisu danych z przetwornika, aby nie dopuścić do przekłamań, które w tym momencie mogłyby wystąpić.

Jak widać, w tym przypadku można pobierać dane w dowolnych odstępach czasu (nie krótszych jednak od sumy: czasu konwersji i czasu startu kolejnego cyklu) określanych np. przez zegar czasu rzeczywistego. Układ nie generujący przerwań jest jednym z najlepszych sposobów podłączania przetworników A/C do systemu mikroprocesorowego, bowiem nie powoduje nieciągłości pamięci (ponieważ jest adresowany jako urządzenie zewnętrzne), nie wymaga inicjalizacji ani złożonych podprogramów obsługi. Wadą jest konieczność istnienia zegara, ale tego typu układ musi z kolei wchodzić w skład każdego systemu przeznaczonego do sterowania w czasie rzeczywistym.

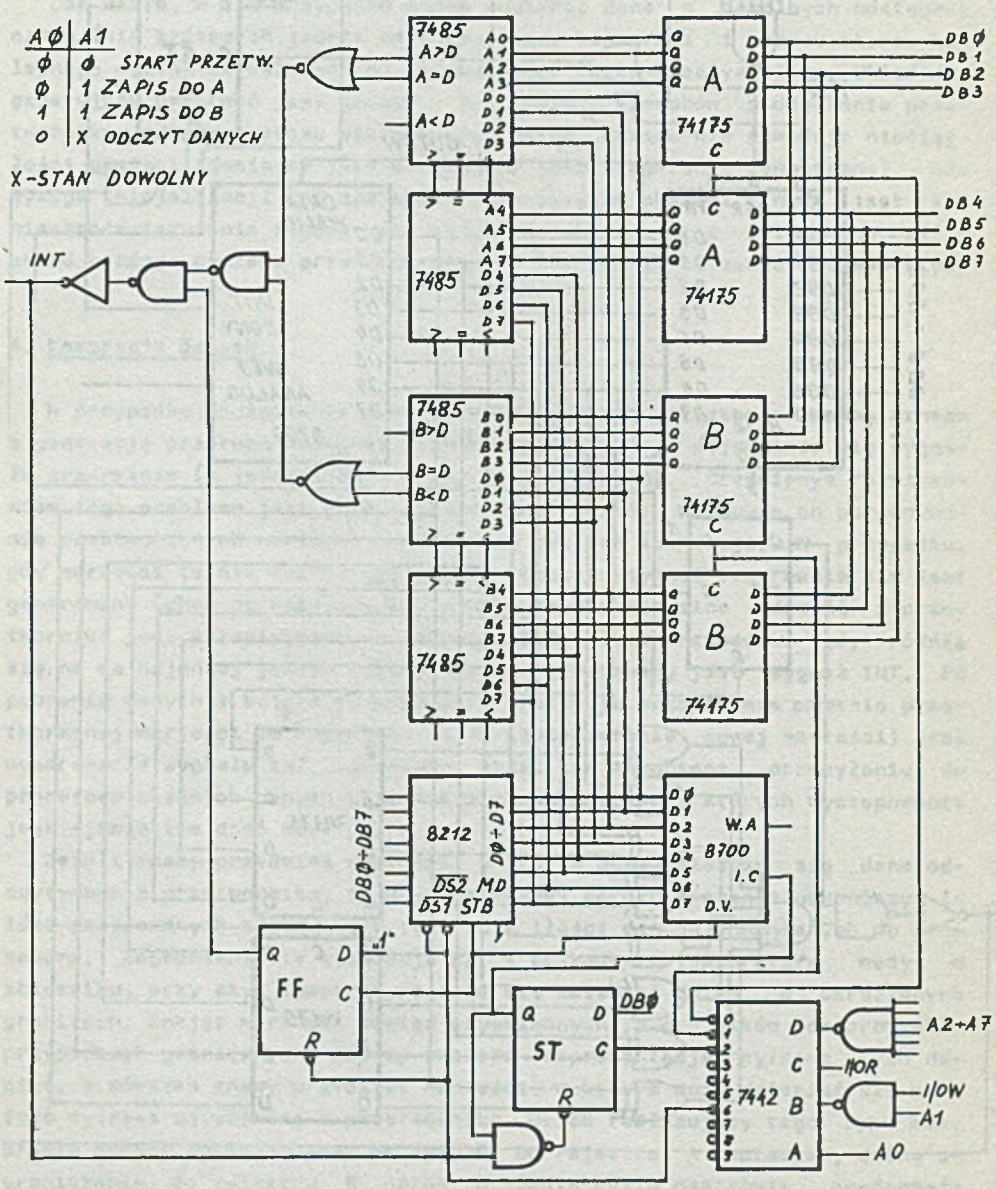
4. Kompresja danych

W przypadku podłączenia przetwornika A/C jako urządzenia zewnętrznego z generacją przerwań wyniknął problem dość częstego pojawiania się sygnału przerwania (a jednocześnie dużej ilości danych). Częściowym rozwiązaniem tego problemu jest układ pokazany na rys. 8. Dokonuje on porównywania przetworzonych wartości w kolejnych cyklach konwersji. W przypadku, gdy wartości te nie różnią się między sobą, to sygnał przerwania nie jest generowany (choć po każdym cyklu przetwarzania aktualna wartość z przetwornika jest przepisywana do rejestru bufora), w przypadku gdy różnią się na co najmniej jednym bicie, wówczas generowany jest sygnał INT. Po pobraniu danych z bufora do procesora następuje przepisanie ostatnio przetworzonej wartości do rejestrów 74175 (zapamiętanie nowej wartości) oraz wyzerowanie sygnału INT. Jak widać, układ ten zapobiega przesyłaniu do procesora zbędnych danych o jednakowych wartościach, których występowanie jest zjawiskiem dość częstym.

Jeżeli znamy przedział wartości, w którym może zmieniać się dana odczytywana z przetwornika, to wówczas możemy bardzo znacznie ograniczyć ilość generowanych przerwań, a tym samym ilości danych przesyłanych do procesora. Zagadnienie to występuje np. w sterowaniu temperaturą wody w zbiorniku, przy czym temperatura może się zmieniać tylko w określonych granicach. Znając wartości napięć uzyskiwanych z czujników pomiarowych w przypadkach granicznych, możemy znaleźć reprezentację cyfrową tych napięć, a wówczas znamy przedział wartości, w którym może zmieniać się wartość cyfrowa uzyskiwana z przetwornika. Układ realizujący tego typu kompresję danych pokazany jest na rys. 9. Do rejestru A wpisujemy dolne ograniczenie, do rejestru B górne. W każdym cyklu następuje porównanie (w elementach 85) aktualnej wartości przetworzonej i obu ograniczeń. Tyl-



Rys. 8. Układ kompresji danych metodą porównywania wartości w kolejnych cyklach konwersji



Rys. 9. Układ kompresji danych z zadanymi ograniczeniami

ko w przypadku przekroczenia któregokolwiek z tych ograniczeń generowany jest sygnał INT i wstrzymywany jest kolejny cykl konwersji.

Po pobraniu danych zerowany jest sygnał INT, ale start przetwornika nie następuje. Konieczna jest sekwencja inicjująca:

```
LDA Ø1 H;
OUT ØFC H;
```

Ponieważ układ porównujący jest układem kombinacyjnym, więc sygnał INT strobowany jest sygnałem GOTÓW przetwornika, gdyż w czasie zmiany danych mogłyby wystąpić błędne, wysokie stany logiczne na linii INT świadczące o przerwaniu.

Układ jest dość uniwersalny, ponieważ umożliwia programową zmianę zawartości rejestrów ograniczeń, dość znacznie ogranicza liczbę danych przesyłanych do procesora, a jednocześnie w sposób ciągły kontroluje proces.

5. Zakończenie

W artykule pokazano układy współpracy przetworników z systemem mikroprocesorowym Intel 8080, przedstawiając jednocześnie wady i zalety każdego ze sposobów podłączeń. Pozwoli to projektującym układy analogowe na wybranie optymalnego rozwiązania. Należy podkreślić raz jeszcze, że ograniczono się tylko do przetworników 8-bitowych. W przypadku konieczności zastosowania konwerterów o większej rozdzielczości (10 lub 12 bitów), należy rozbudować bufory wejścia/wyjścia (do 10 lub 12 bitów) oraz skonstruować dekodery adresów (kodów selekcyjnych) tak, aby zapisywać lub pobierać daną, która musi być dekomponowana na dwa bajty, w celu przesłania jej 8-bitową magistralą danych systemu mikroprocesorowego Intel 8080.

LITERATURA

[1] DATA CONVERSION DESIGN MANUAL 1979, Teledyne Semiconductor, Montain View, California 1979.

[2] 1979 General Catalog, BURR-BROWN, Tucson, Arizona 1979.

[3] Orłowski H.: Komputerowe układy automatyki. WNT, Warszawa 1979.

[4] Marczyński R., Bąkowski P., Sochecki J.: Mikroprocesory. WNT, Warszawa 1979.

[5] Pieńkos J., Turczyński J.: Układy scalone TTL w systemach cyfrowych. WKŁ, Warszawa 1980.

[6] Grabowski J., Koślacz S.: Podstawy i praktyka programowania mikroprocesorów. WNT, Warszawa 1980.

[7] Wagner F.: Mikroprocesory. Skrypt WSI, Zielona Góra 1980.

[8] Badźmirowski K., Karkowska H., Karkowski Z.: Cyfrowe systemy pomiarowe. WNT, Warszawa 1979.

[9] Dudek Z.T., Sosnowski J.: Organizacja przesyłania informacji w systemach cyfrowych. PWN, Warszawa 1981.

Recenzent: Doc. dr inż. Zdzisław Pogoda

Wpłynęło do Redakcji 11.05.1982 r.

СПОСОБЫ ПОДКЛЮЧЕНИЯ ПРЕОБРАЗОВАТЕЛЕЙ ЦИФРА-АНАЛОГ И АНАЛОГ-ЦИФРА К МИКРОПРОЦЕССОРНОЙ СИСТЕМЕ INTEL 8080

Р е з ю м е

В статье описано требования предъявленные преобразователям цифра-аналог и аналог-цифра предназначенным для работы с микропроцессорной системой а также способ подключения к системе. В качестве примера употреблено монолитные преобразователи А/Ц и Ц/А фирмы BURR-BROWN и TELEDYNE SEMICONDUCTOR полностью компатабильные с системой INTEL 8080.

INTERFACING THE DIGITAL - TO - ANALOG AND ANALOG - TO - DIGITAL CONVERTERS WITH THE INTEL 8080 MICROPROCESSOR

S u m m a r y

This paper describes the basic analog interface compatible with the Intel 8080 microprocessor. The monolithic converter circuits are electrically and functionally microprocessor - compatible in static or dynamic situations to microprocessor system. These peripherals can be treated as memory or input/output ports.