

Miroslaw SKRZEWSKI

Janusz CHMURSKI

ANALIZATORY STANÓW LOGICZNYCH W DIAGNOSTYCE UKŁADÓW CYFROWYCH

Streszczenie. W artykule opisano podstawowe cechy analizatorów stanów logicznych. Zwrócono uwagę na ich niezbędność w diagnostyce złożonych układów cyfrowych.

Opisano stosowane rozwiązania poszczególnych bloków funkcjonalnych oraz sposoby zapisu do ich pamięci rejestrującej. Omówiono także sposoby prezentacji zarejestrowanych wyników. W dalszej części artykułu zwrócono uwagę na cechy analizatorów logicznych niezbędne przy diagnostyce układów mikroprocesorowych.

W końcowej części artykułu dokonano przeglądu aktualnie produkowanych analizatorów stanów logicznych.

1. Wprowadzenie

Wzrost złożoności scalonych układów cyfrowych spowodował konieczność opracowania nowych typów przyrządów diagnostycznych, umożliwiających badanie poprawnego działania tych układów. Ze względu na możliwość obserwacji jedynie stanów sygnałów wejściowych i wyjściowych badanego układu przy złożonych układach cyfrowych i dla sprawdzenia poprawności ich działania konieczne jest zapamiętanie "historii" zmian wejść i wyjść układu.

Problem jeszcze bardziej pogłębił się z chwilą pojawienia się układów mikroprocesorowych. W tym przypadku wymagane jest zarejestrowanie i rozszyfrowanie przebiegów czasowych sygnałów sterujących, adresowych i szyny danych dla określenia stanów mikroprocesora. Sygnały obserwowane na magistrali systemu mikroprocesorowego mają na ogół charakter nieokresowy i szybkozmienny. Z dostępnych dotychczas w PRL przyrządów pomiarowych jedynie oscyloskop z pamięcią i elektronicznym przełącznikiem kanałów mógłby być przydatny do zarejestrowania tego typu sygnałów, jednakże ograniczona szybkość przełączania kanałów, a przede wszystkim ich ilość znacznie ogranicza możliwość jego stosowania. Dlatego też konieczne stało się opracowanie przyrządów zdolnych do zarejestrowania całego strumienia sygnałów wejściowych, które są wyposażone w odpowiednie układy pamiętające. Tego typu przyrządy zwane są analizatorami stanów logicznych.

Celem artykułu jest omówienie problemów występujących podczas rejestracji danych w analizatorach stanów logicznych oraz przedstawienie aktualnych rozwiązań układowych tych przyrządów.

2. Charakterystyka sygnałów w złożonym systemie cyfrowym

Analizując przebieg sygnałów w złożonym systemie cyfrowym można określić zespół cech dla nich charakterystycznych:

- sygnały w układach cyfrowych są dwustanowe, co sprawia, że nie ma specjalnych problemów z rozróżnieniem ich wartości i rejestracją w pamięci analizatora;
- występowanie dużej liczby sygnałów wpływających na poprawność działania systemu cyfrowego;
- przeważnie przebiegi sygnałów w złożonych układach cyfrowych są nieokresowe i szybkozmiennie.

W celu określenia w danej chwili stanu badanego układu wymagana jest znajomość "historii" jego działania. Oznacza to, że konieczna jest rejestracja sygnałów w odpowiednio szerokim przedziale czasowym. Determinuje to zastosowanie dużej pojemności pamięci rejestrującej.

3. Wymagania stawiane analizatorom stanów logicznych przez złożony system cyfrowy

3.1. Sposoby rejestracji sygnałów cyfrowych w analizatorze

Sygnały wejściowe rejestrowane są w analizatorze w szybszej pamięci półprzewodnikowej. Wpis badanych sygnałów do pamięci określony jest przez sygnał taktujący. Może on być generowany wewnętrznie przez układy analizatora lub może on być pobierany z zewnątrz z badanego systemu. W pierwszym przypadku mamy do czynienia z rejestracją asynchroniczną, a w drugim z rejestracją synchroniczną. Zarówno pierwsza jak i druga posiadają swoje charakterystyczne cechy:

- Rejestracja asynchroniczna charakteryzuje się tym, że takt wpis do pamięci rejestrującej generowany jest przez analizator. Stąd wynika, że sygnały wpisywane będą do pamięci w chwilach czasu nie będących charakterystycznymi (czy też wyróżnionymi) w działaniu analizowanego systemu cyfrowego. Stwarza to konieczność stosowania dużej częstotliwości sygnału taktującego w celu zarejestrowania wiernego obrazu zmian sygnałów wejściowych. Z kolei duża częstotliwość sygnału taktującego powoduje szybkie zapełnienie nawet dużej pojemności pamięci rejestrującej dla stosunkowo niewielkiego czasowo przedziału zmian sygnałów wejściowych.

Zaletą rejestracji asynchronicznej jest zachowanie (i możliwość odtworzenia) dokładnej skali czasu, w której zachodzi rejestracja. Możliwy jest pomiar czasów trwania poszczególnych przebiegów sygnałów.

- Rejestracja synchroniczna. W tym przypadku sygnał taktujący brany jest w analizowanego układu i jest nim zwykle jeden (lub kombinacja kilku) z sygnałów sterujących pracą układu. Mamy tutaj możliwość nieokresowego próbkowania badanych sygnałów w momentach czasu charakterystycznych dla działania układu. Częstotliwość sygnału taktującego jest w tym przypadku mniejsza, co pociąga za sobą możliwość zarejestrowania większego przedziału zmian badanych sygnałów (efektywniejsze wykorzystanie pamięci). Z drugiej strony rejestracja synchroniczna w ogólnym przypadku nie zachowuje zależności czasowych pomiędzy momentami wystąpienia charakterystycznych zmian próbkowanego sygnału - rejestrowane są fakty wystąpienia tych zmian, a pomijany jest czas, który te zmiany rozdziela. Ponadto zachodzi tutaj konieczność rozbudowania układu zapewniającego możliwość elastycznego określania źródła (źródła i ich kombinacji) taktu zewnętrznego.

3.2. Układy startu rejestracji badanych sygnałów

Dla prawidłowej interpretacji zarejestrowanych danych bardzo istotne jest określenie właściwej chwili czasu, w której rozpocznie się wpis badanych sygnałów do pamięci rejestrującej.

Przy analizie pracy prostego układu cyfrowego, który posiada małą liczbę przyjmowanych stanów (np. licznik czterobitowy posiada ich 16) jest sprawą obojętną, w którym momencie rozpocznie się rejestracja, ponieważ i tak cała przestrzeń przyjmowanych stanów zostanie zarejestrowana w pamięci. Sprawa przestaje już być tak prosta z chwilą rozbudowania układu (a co za tym idzie) i zwiększenia liczby możliwych do przyjęcia stanów, szczególnie w tym przypadku, gdy ich liczba przekracza pojemność pamięci rejestrującej.

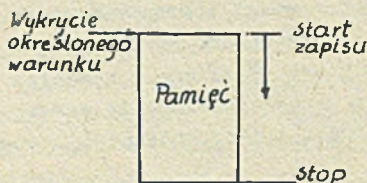
Jako prosty przykład może posłużyć licznik 12-bitowy, który posiada 4096 różnych stanów. Konieczne jest tutaj określenie warunku (stanu), od którego rozpocznie się rejestracja sygnałów wejściowych interesujących użytkownika. Problem jeszcze bardziej się komplikuje, gdy o działaniu układu decyduje cały zespół powtarzalnych stanów (np. w czasie wykonywania programu przez system mikroprocesorowy). W takim przypadku uzależnienie rejestracji od jednego wyróżnionego stanu nie zawsze pozwoli zapisać do pamięci analizatora żądany przedział zmian sygnałów wejściowych. Stosuje się w takim przypadku kilka rozwiązań:

- a) wprowadzenie opóźnienia czasowego asynchronicznego, liczonego w taktach wewnętrznych przyrządu lub synchronicznego, liczonego np. w ilości wykrytych stanów. Rozwiązanie takie pozwala opóźnić moment rozpoczęcia rejestracji od momentu wykrycia zdefiniowanego stanu;
- b) wykrycie nie jednego ale sekwencji stanów zachodzących w ściśle określonym czasie;

- c) wykrycie kilku stanów asynchronicznie w czasie określonym taktem wewnętrznym przyrządu;
d) kombinacja ww. metod z pierwszą.

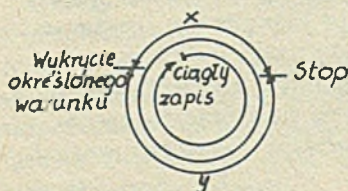
3.3. Sposoby rozmieszczania danych w pamięci rejestrującej

Można wyróżnić zasadniczo dwie metody zapisu strumienia sygnałów wejściowych do pamięci:



Rys. 1. Zapis na zasadzie bufora liniowego

Fig. 1. Recording based on the linear buffer



Rys. 2. Zapis na zasadzie bufora cyklicznego

Fig. 2. Recording based on the cyclic buffer

- Pierwsza oparta jest na zasadzie bufora liniowego. W tym przypadku od momentu wykrycia określonego warunku zapisywana jest cała pamięć rejestrująca.

- Druga wykorzystuje zasadę bufora cyklicznego. W tym przypadku zapis do pamięci odbywa się w sposób ciągły. Użytkownik precyzuje, ile komórek pamięci rejestrującej ma być zapisane od i do chwili wykrycia określonego warunku. W przypadku przedstawionym na rys. 2 zostanie zapisanych x komórek po wykryciu określonego warunku i y komórek przed wykryciem tego warunku.

Oczywiste jest, że $x + y =$ pojemność pamięci.

Zasada bufora cyklicznego zawiera w sobie poprzednią dla przypadku, kiedy $x =$ pojemność pamięci $\Rightarrow y = 0$.

3.4. Metody prezentacji zarejestrowanych sygnałów

Pojemności stosowanych pamięci rejestrujących umożliwiają zapamiętanie od kilkunastu do kilku tysięcy stanów sygnałów wejściowych. Powoduje to, że z chwilą zakończenia procesu rejestracji użytkownik posiada dużą liczbę danych w postaci zerojedynkowej. Postać taka jest mało przejrzysta, co w znacznym stopniu utrudnia jej analizę. W związku z tym stosowane są dwie metody komunikacji z użytkownikiem:

- a) prezentacja zarejestrowanych danych bez ich wstępnego przetwarzania. Stosowana jest zwykle do analizy poprawności działania sprzętu lub do globalnej oceny poprawności działania systemu. Była jedyną dostępną metodą komunikacji w pierwszych rozwiązaniach analizatorów. Wyróżnia się tutaj trzy metody prezentacji danych:

- wykres stanów (przebiegów czasowych sygnałów),
- tablica zerojedynkowa,
- mapa wykonywanych sekwencji stanów;

b) prezentacja danych po ich wstępnym przetworzeniu do postaci bardziej dogodnej dla użytkownika. Stosowana jest w przypadkach bardziej dokładnej analizy działania sprzętu oraz przy dogłębnej analizie oprogramowania. Wyróżnia się tutaj, podobnie jak poprzednio, też trzy sposoby prezentacji danych:

- wyświetlanie przebiegów czasowych wybranych sygnałów wraz z ich opisem,
- prezentacja danych w postaci kodów mnemonicznych,
- prezentacja danych w postaci listingu assemblera.

4. Wymagania stawiane analizatorom przez system mikroprocesorowy

O poprawności działania systemu mikroprocesorowego na poziomie sprzętu decydują przebiegi poszczególnych sygnałów elektrycznych oraz ich wzajemne powiązania. Na poziomie oprogramowania natomiast decyduje realizacja poszczególnych rozkazów oraz ciąg przejść pomiędzy nimi, czyli wykonanie programu.

4.1. Wymagania dla sposobu rejestracji przy ocenie poprawności działania systemu na poziomie sprzętu

Dla oceny poprawności zależności czasowych między sygnałami generowanymi przez czy dochodzącymi do mikroprocesora wymagane jest możliwie dokładne zarejestrowanie przebiegów tych sygnałów w czasie. Determinuje to zastosowanie rejestracji asynchronicznej z szybkością próbkowania kilkakrotnie większą od częstotliwości taktu zegarowego badanego systemu. Niekiedy możliwe jest również wykorzystanie rejestracji synchronicznej z taktiem zegarowym badanego układu, choć nie zapewnia to zbyt dużej dokładności rejestracji.

4.1. Wymagania dla sposobu rejestracji przy ocenie poprawności działania systemu na poziomie oprogramowania

Dla tego przypadku w celu postawienia poprawnej diagnozy wymagana jest rejestracja wykonywania całych grup rozkazów. Pociąga to za sobą konieczność zapewnienia odpowiednio szerokiego przedziału czasowego, w którym odbywać się będzie rejestracja. Z tego też powodu rejestracja asynchroniczna jest mało przydatna. Jedynie rejestracja synchroniczna z odpowiednio rozbudowanym układem pozwalającym na wygenerowanie właściwego sygnału taktującego (będącego odpowiednią kombinacją sygnałów sterujących systemu mikroprocesorowego), który będzie pozwalał rejestrować sygnały systemu w ściśle określonym czasie, może dać pozytywne rezultaty.

Rozbudowa układu generującego sygnał taktujący podyktowana jest wymaganiami ścisłego określania czasu, w którym będzie następowała rejestracja stanu sygnałów występujących na magistrali systemu mikroprocesorowego. Organizacja sterowania dla każdego typu mikroprocesora jest inna. Różnice te często są bardzo istotne i dotyczą sposobu sterowania (taktowania) przesyłem danych na magistrali, ilości linii sterujących, przyjętych sposobów synchronizacji itp. Zadaniem układu generacji taktu zapisu jest wypracowanie na podstawie sygnałów zdefiniowanych przez użytkownika sygnału pozwalającego na zarejestrowanie interesujących danych występujących na magistrali. Wymagana jest tu duża uniwersalność i elastyczność w tworzeniu sygnału taktującego ze względu na wspomnianą różnorodność rozwiązań systemów mikroprocesorowych.

4.3. Wymagania dla rejestracji na poziomie sprzętu i oprogramowania

Oprócz sytuacji jednoznacznie określonych, to znaczy takich, w których ważne dla użytkownika jest działanie systemu na poziomie sprzętu lub oprogramowania, może zdarzyć się również taka, w której zachodzi wzajemne powiązanie działania na tych dwóch poziomach. Typowym przykładem jest tutaj problem występujący w systemach mikroprocesorowych w czasie uruchamiania układów WE/WY.

Z punktu widzenia wykonywanego algorytmu przez system mikroprocesorowy działanie układu WE/WY należy rozpatrywać na poziomie oprogramowania, natomiast w celu sprawdzenia poprawności działania układu jego działania należy rozpatrywać na poziomie sprzętu. Rozwiązaniem tego problemu może być układ zdolny do przełączania w odpowiednim czasie rejestracji synchronicznej (oprogramowanie) na rejestrację asynchroniczną (sprzęt). Sprowadza się to do zapewnienia możliwości przełączania taktu zewnętrznego na takt wewnętrzny w momencie wykrycia określonej sekwencji stanów (np. rozkazu OUT lub IN).

4.4. Wymagania dla określenia sygnału "startu" rejestracji na poziomie sprzętu

Rozpoczęcie rejestracji może być uwarunkowane w tym przypadku rozpoznaniem jednego stanu w dowolnym z zespołów, w którym ten stan występuje. Pozwala na to powtarzalność przebiegów elektrycznych sygnałów przy występowaniu tych samych stanów systemu mikroprocesorowego.

4.5. Wymagania dla określenia sygnału "startu" rejestracji na poziomie oprogramowania

W tym przypadku chodzi o zarejestrowanie sygnałów występujących w trakcie wykonywania poszczególnych grup rozkazów lub fragmentów całych programów. Determinuje to konieczność rozpoznawania tych rozkazów, które mogą być jedno- lub kilkubajtowe. Metody rozwiązania to:

- opóźnienie wpisu do pamięci rejestrującej od momentu rozpoznania wyróżnionego stanu,
- rozpoznanie sekwencji kilku (do trzech) stanów asynchronicznie lub synchronicznie.

5. Przegląd rozwiązań analizatorów stanów logicznych

Spotykane rozwiązania analizatorów stanów logicznych można zakwalifikować do jednej z trzech klas:

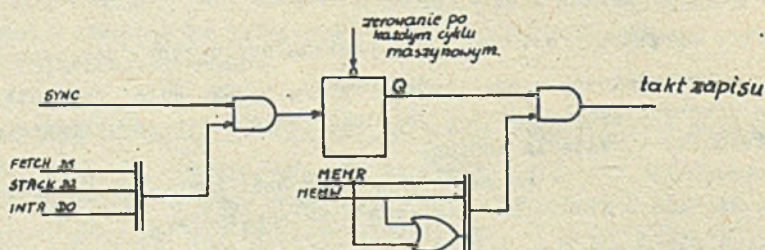
- Analizator sprzętowy (uniwersalny), posiadający następujące cechy:
 - zapis asynchroniczny z możliwością wyboru bardzo dużej częstotliwości,
 - zapis synchroniczny z prostym układem wyboru taktu zewnętrznego,
 - prosty układ wyzwalania zapisu,
 - wyprowadzanie zarejestrowanych danych na ogół bez ich wstępnego przetwarzania lub z niewielkim zakresem przetwarzania.
- Analizator systemowy przeznaczony głównie do analizy na poziomie oprogramowania:
 - mniejsza (niż w poprzednim przypadku) częstotliwość taktu wewnętrznego,
 - zapis synchroniczny z rozbudowanym układem wyboru taktu zewnętrznego,
 - przetwarzanie zarejestrowanych danych.
- Analizator dedykowany (dla konkretnego mikroprocesora), posiadający cechy analogiczne jak poprzedni, z tym że są one zorientowane na konkretny system mikroprocesorowy.

Jako przykład ilustrujący wymagane cechy analizatora dedykowanego może posłużyć zagadnienie wyboru taktu zewnętrznego (rejestracja synchroniczna) dla dwóch typów mikroprocesorów - INTEL 8080 i INTEL 8085.

W mikroprocesorze INTEL 8080 wśród sygnałów sterujących nie występuje sygnał, który w sposób jednoznaczny określa moment pobierania kodu rozkazu. Sygnał DBIN, umożliwiający przesłanie danych na magistrali występuje zawsze w czasie ich wprowadzania do procesora, a więc oprócz pobierania kodów rozkazów, także w czasie czytania zawartości pamięci, stosu, czy też rejestrów WE/WY. Sygnał SYNC pojawia się na początku każdego cyklu maszynowego, a więc nie tylko w czasie cyklu pobierania kodu instrukcji (FETCH).

Używając jednego z tych dwóch sygnałów jako sygnału taktującego, oprócz kodów rozkazów do pamięci rejestrującej wpisane zostaną także inne dane przesyłane po magistrali. Jako rozwiązanie tego problemu można zaproponować odpowiednie przetworzenie sygnałów sterujących, które jednoznacznie określa moment pobierania kodów rozkazów. Dla mikroprocesora INTEL 8080 będzie to iloczyn logiczny sygnałów SYNC i D5 (piąta linia magistrali

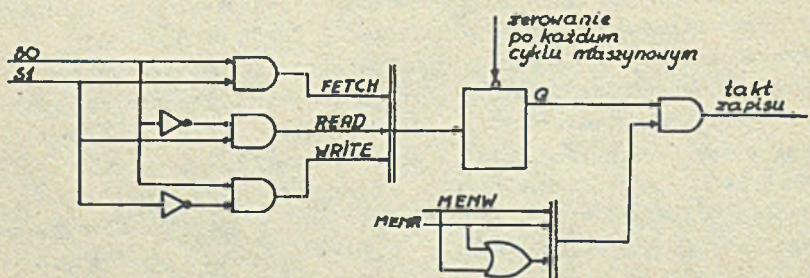
danych), ponieważ w czasie trwania sygnału SYNC na liniach danych pojawia się bajt statusu (określający stan mikroprocesora), w którym stan wysoki linii D5 definiuje stan pobrania kodu rozkazu (FETCH). Fakt wystąpienia stanu wysokiego linii D5 i sygnału SYNC musi zostać zapamiętany w odpowiednim przerzutniku dlatego, że kod pobieranej instrukcji pojawi się na liniach danych już po zaniku sygnału SYNC. W przypadku kiedy potrzebna jest rejestracja innych danych niż kody wykonywanych rozkazów (np. dane odczytywane ze stosu), wymagane jest zastąpienie linii D5 przez inną (lub inne) definiującą żądany stan.



Rys. 3. Generacja sygnału taktu zapisu dla μ -procesora 8080

Fig. 3. Generation of recording time signal for 8080 microprocessor

W mikroprocesorze INTEL 8085 do określania stanu procesora przeznaczone są dwa oddzielne sygnały: S0 i S1. Odpowiednio kombinacja tych sygnałów definiuje jeden z 4 możliwych stanów procesora: FETCH, READ, WRITE oraz HOLD. Układ wyboru taktu zewnętrznego w tym przypadku przedstawi rys. 4.



Rys. 4. Generacja sygnału taktu zapisu dla μ -procesora 8085

Fig. 4. Generation of recording time signal for 8085 microprocessor

6. Przykładowe rozwiązanie analizatora stanów logicznych

W Instytucie Informatyki Czasu Rzeczywistego Politechniki Śląskiej opracowano analizator stanów logicznych ASL - 1 o cechach zarówno analizatora uniwersalnego, jak i systemowego. Charakteryzują go:

- duża pojemność pamięci roboczej (rejestrującej),
- duża częstotliwość taktu wewnętrznego (rejestracja asynchroniczna),
- rozbudowany układ wyzwalania zapisu do pamięci roboczej,
- możliwość wstępnego przetwarzania zarejestrowanych danych.

Ponadto starano się też, biorąc oczywiście pod uwagę krajowe możliwości w zakresie technologii stosowanych elementów, zapewnić analizatorowi ASL-1 parametry techniczne porównywalne z parametrami spotykanych obecnie analizatorów firm zachodnich.

Tablica 1

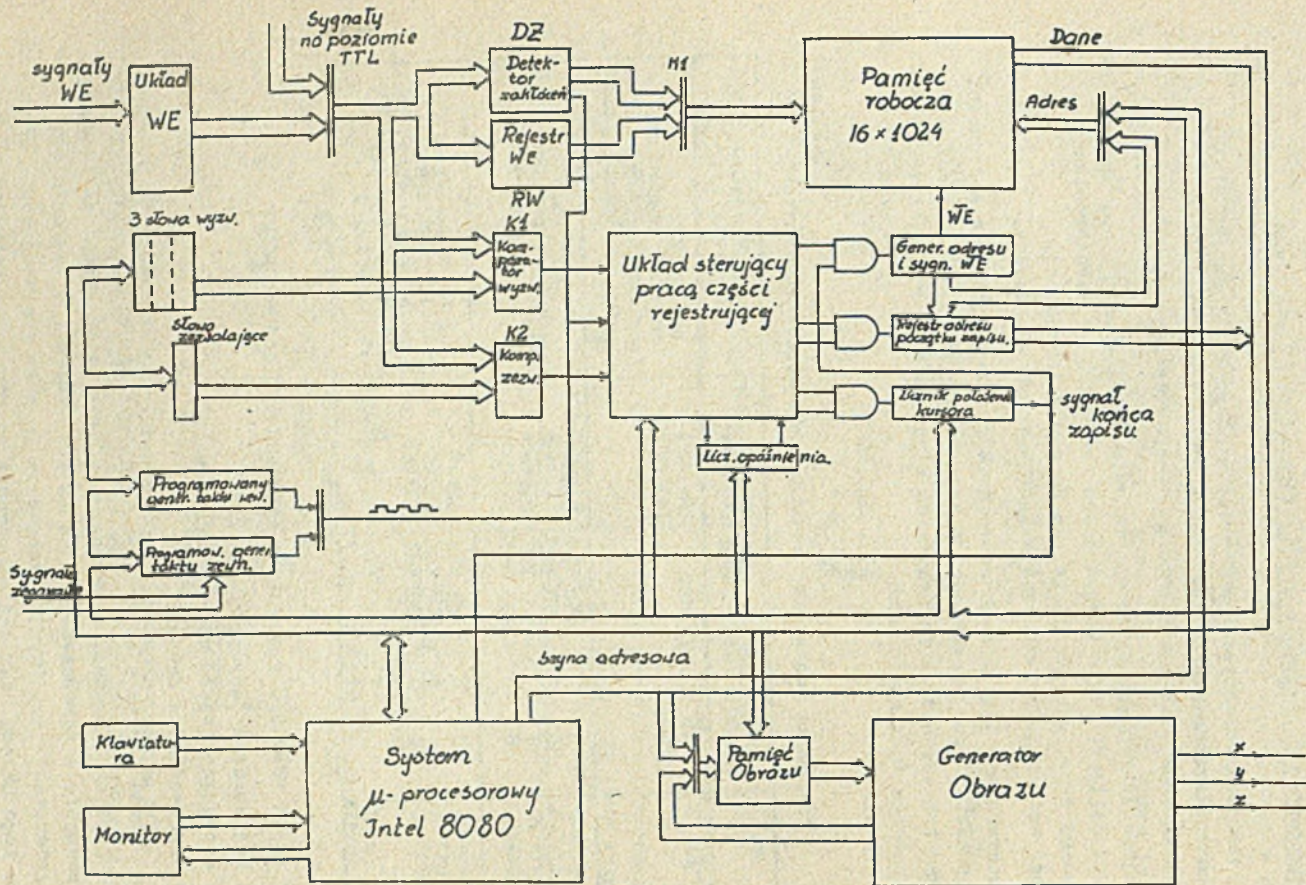
Parametry techniczne analizatorów stanów logicznych

Firma	Typ	Liczba kanałów	Maks. częstotliwość	Organizacja pamięci	Sposób przedstaw. wyników
	ASL-1	16 /32/	20 MHz	16x1024 lub 32x512	oscyloskop monitor zewnętrzny (wykres stanów, postać mnemoniczna)
Gould Bioma- tion	851-D 1650-D 8100-D 8200	8 16 8 8	50 MHz 50 MHz 100 MHz 200 MHz	8x512 16x512 8x2048 8x2048	oscyloskop monitor zewnętrzny - " - wewnętrzny
Hewlett Packard	1600 S 1611 A 1615 A	32 32 32	20 MHz 20 MHz 20 MHz	32x16 32x64 32x256	monitor wewnętrzny (tablica dwójkowa i mapa, kod operac. postać mnemoniczna wykres stanów)

Analizator ASL-1 składa się z trzech podstawowych podzespołów:

- a) - układ rejestracji danych,
- b) - układ sterujący (część mikroprocesorowa),
- c) - układ wyprowadzania danych.

Zadaniem układu rejestrującego jest zapisanie strumienia sygnałów wejściowych do pamięci roboczej. Wypracowywany jest tutaj sygnał definiujący moment rozpoczęcia i zakończenia wpisu do tej pamięci. W tym ostatnim przypadku generowany jest impuls przerwania do układu sterującego. Ponadto zadaniem tego układu jest też sterowanie na podstawie sygnałów z układu sterującego rozkładem zapisanych danych w pamięci rejestrującej. Układ sterujący umożliwił użytkownikowi za pomocą zewnętrznej klawiatury



Rys. 5. Schemat blokowy analizatora ASL-1
 Fig. 5. Block diagram of ASL-1 analyzer

ustawienie wszystkich parametrów analizatora. Realizowane jest tutaj też zarządzanie całością pracy analizatora, tzn. umożliwienie rozpoczęcia pracy części rejestrującej, a w odpowiedzi na impuls przerywający inicjacja działania części wyjściowej. Zadaniem układu wyprowadzania danych jest wyświetlenie na ekranie oscyloskopu (lub monitora ekranowego) zawartości pamięci roboczej. Ponadto zapewniony jest tutaj, we współpracy z układem sterującym, wstępne przetwarzanie zarejestrowanych danych do postaci dogodnej dla analizy przez użytkownika.

Szczególnie dużo uwagi w fazie projektowej analizatora ASL-1 poświęcono tej części, która na podstawie sygnałów zgodności (rys. 5) uzyskanych z komparatorów wypracowuje sygnał zezwalający na zapis do pamięci rejestrującej (układ sterujący pracą części rejestrującej). Analizator ASL-1 zawiera dwa komparatory - zezwalający i wyzwalający, które wypracowują odpowiednie sygnały zgodności, porównując sygnały wejściowe z zawartością odpowiednich rejestrów - zezwalającego i wyzwalającego.

Rejestr wyzwalający zawiera trzy szesnastobitowe słowa ustawione przez użytkownika w celu zapewnienia wykrycia sekwencji kilku stanów mikroprocesora.

Przewidziano osiem sposobów wygenerowania sygnału startu zapisu do pamięci rejestrującej. Cztery z nich przeznaczone są głównie do rejestracji asynchronicznej. Wygenerowanie sygnału zezwalającego uzależnione jest od wykrycia zgodności przez komparator wyzwalający lub zezwalający i wyzwalający. Możliwe jest też wprowadzenie opóźnienia generacji sygnału zezwalającego, zliczanego asynchronicznie lub synchronicznie przez odpowiedni licznik. Pozostałe cztery rodzaje pracy analizatora zapewniają uzależnienie sygnału zezwalającego na zapis do pamięci od wykrycia trzech sygnałów zgodności przez komparator wyzwalający synchronicznie, tzn. w trzech kolejnych taktach zegarowych. Możliwe jest tu także powiązanie tego faktu z sygnałem zgodności z komparatora zezwalającego (asynchronicznie) i z opóźnieniem zliczanym asynchronicznie lub synchronicznie przez odpowiedni licznik. Zapis do pamięci rejestrującej o pojemności 1Kx16 zorganizowano na zasadzie bufora cyklicznego. Dzięki wewnętrznemu mikroprocesorowi uzyskano możliwość wstępnego przetworzenia danych zawartych w pamięci rejestrującej, co w sposób zdecydowany poprawia właściwości diagnostyczne przyrządu.

Analizator wyposażono w układ generacji taktu zewnętrznego umożliwiający tworzenie sygnału taktującego z kombinacji czterech sygnałów wejściowych zdefiniowanych przez użytkownika. Przy konstrukcji wszystkich podzespołów analizatora ASL-1 starano się wziąć pod uwagę wszystkie problemy poruszane w artykule. Oprogramowanie, w które w obecnej postaci wyposażony jest analizator, umożliwia opis każdej z szesnastu wyświetlanych linii przebiegu czasowego oraz przetworzenie zarejestrowanych danych do postaci kodów mnemoniczych mikroprocesora INTEL 8080. Dalsze prace z tego zakresu będą zmierzały w kierunku rozszerzenia oprogramowania pozwalającego na testowanie różnych typów mikroprocesorów.

7. Podsumowanie

Przedstawiono zasadę rejestracji sygnałów wejściowych w aktualnie najnowszym przyrządzie diagnostycznym, jakim jest analizator stanów logicznych. Zwrócono szczególną uwagę na układy startu zapisu do pamięci rejestrującej. Przedstawione propozycje rozwiązań umożliwiają użytkownikowi w sposób ścisły na wyodrębnienie z dużego przedziału zmian sygnałów wejściowych tylko tego fragmentu, który go interesuje. W połączeniu z odpowiednio wybranym sposobem wpisu do pamięci rejestrującej (asynchronicznym lub synchronicznym) daje to bardzo szerokie możliwości diagnostyczne przy badaniu złożonych systemów cyfrowych. Wszystkie wprowadzane ulepszenia konstrukcyjne analizatorów zorientowane są w swoim podstawowym zakresie na zapewnieniu możliwie dokładnego i szybkiego przetestowania złożonych systemów mikroprocesorowych.

W najnowszych rozwiązaniach znanych firm zachodnich analizatory zapewniają nie tylko lokalizację uszkodzenia na poziomie sprzętu czy oprogramowania, podczas realizacji określonych partii programu, ale również testowanie zachowania się systemu w szerokim przedziale czasowym (kilka godzin) i w warunkach znacznie odbiegających od laboratoryjnych (np. typowe warunki przemysłowe, w których ma być wykorzystany dany system). W tym celu wyposaża się analizatory w odpowiednie pamięci wzorcowe, których zawartość jest porównywana z aktualnie występującymi sygnałami na magistrali. Test taki pozwala na wykrycie uszkodzeń, które w krótkim przedziale czasowym i w normalnych warunkach nie wpływają ujemnie na pracę systemu (np. zimne luty czy też odporność temperaturowa zastosowanych elementów).

Coraz powszechniejsze stosowanie systemów mikroprocesorowych stwarza konieczność opracowywania i stosowania coraz nowszych rodzajów analizatorów. Będzie to przede wszystkim pozwalało na znaczne zminimalizowanie czasu przeznaczanego na wdrożenie systemu oraz w sposób zdecydowany podniesie zaufanie odbiorców do oferowanego sprzętu.

LITERATURA

- [1] Badźmirowski K., Pieńkos J., Piestrzyński W.: Systemy mikroprocesorowe. WNT, Warszawa 1981.
- [2] Garret H.; Układy analogowe w systemach cyfrowych. WNT, Warszawa 1981.
- [3] Edwin E. Klingman.; Projektowanie systemów mikroprocesorowych. WNT, Warszawa 1982.
- [4] Hewlett Packard 1981 r. Model 5004A signature analyzer
- [5] Hewlett Packard 1981 r. Microprocessor exerciser model 5001C
- [6] Biomation 1982 r. Model 2710 data domain analyzer.
- [7] Biomation 1981 r. The model DTC-1 digital testing oscilloscope.
- [8] Biomation 1981 r. Model K100-D logic analyzer.

- [9] Paratronics. Model 532 intelligent logic state analyzer.
- [10] Biomation 1981 r. Model 1650-D logic analyzer.
- [11] Hewlett Packard 1976 r. Logic state analyzer model 1611A.
- [12] Chmurski J.: Praca dyplomowa. Politechnika Śląska Gliwice 1983

Recenzent: Doc.dr hab. inż. Jan Piecha

Wpłynęło do Redakcji: 28.06.1984

АНАЛИЗАТОРЫ ЛОГИЧЕСКИХ СОСТОЯНИЙ В ДИАГНОСТИКЕ ЦИФРОВЫХ СИСТЕМ

Р е з ю м е

В статье описываются основные свойства анализаторов логических состояний. Обращается внимание на их необходимость при диагностике сложных цифровых систем. Описываются применяемые решения некоторых функциональных блоков а также способы записи в их регистрирующей памяти. Обсуждаются способы представления зарегистрированных результатов.

В следующей части статьи обращается внимание на свойства логических анализаторов, необходимые при диагностике микропроцессорных систем. В заключительной части статьи даётся обзор выпускаемых в настоящее время анализаторов состояний.

LOGIC STATE ANALYZERS IN THE DIGITAL SYSTEMS DIAGNOSTICS

S u m m a r y

In the paper the principal characteristics of the logic state analyzers are discussed. Some features of logic state analyzers of special interest to the users - the methods of storing information, problems of synchronisation and methods of presentation of stored data are described in detail. Special attention has been paid to the application of the logic state analyzers to the testing of microcomputer systems. Conclusion derived from this discussion are applied in the design of the ASL-1 logic state analyzer, and some characteristic features of this analyzer has been presented.