

Artur SKÓRKOWSKI

Politechnika Śląska

Instytut Metrologii i Automatyki Elektrotechnicznej

WZORCOWANIE INDUKCYJNYCH DZIELNIKÓW NAPIĘCIA PRZY CZĘSTOTLIWOŚCIACH NADAKUSTYCZNYCH

Streszczenie. W artykule przedstawiono dwie nowe metody wzorcowania indukcyjnych dzielników napięcia. Metody te umożliwiają wyznaczenie błędu przekładni zdefiniowanej dla wartości skutecznych odpowiednich napięć. Taka definicja przekładni dzielnika jest wystarczająca, gdy dzielnik jest stosowany w torze kalibracji transferu AC/DC. Prezentowane metody umożliwiają wyznaczenie błędu modułowego przekładni dzielnika przy częstotliwościach do 1MHz.

CALIBRATION OF INDUCTIVE VOLTAGE DIVIDERS AT OVER ACOUSTIC FREQUENCIES

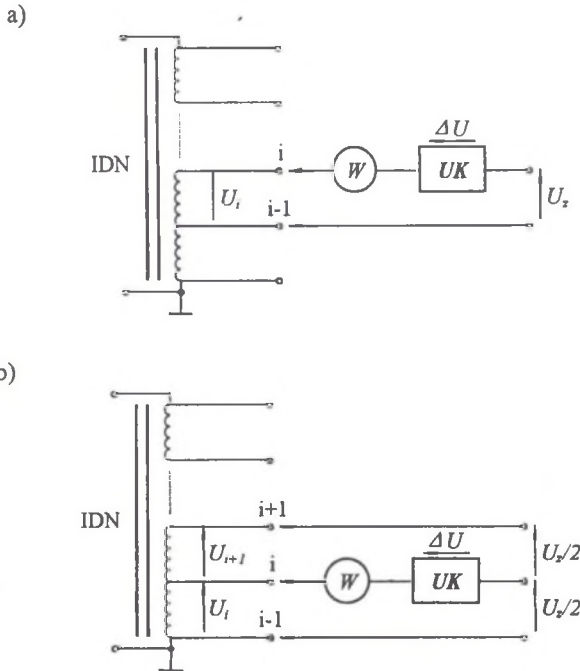
Summary. Two new methods of calibration of inductive voltage dividers (IVD) are described. These methods enable the calculation of the IVD ratio error, defined for RMS values of proper voltages. Such a definition of the ratio seems to be sufficient for the divider applications in calibration chain of the AC/DC transfer. The presented methods make it possible to find the IVD modulus error in the frequency range of up to 1 MHz.

1. WPROWADZENIE

Błędy wzorcowych indukcyjnych dzielników napięcia wyznacza się najczęściej metodą bootstrap lub straddling. Metody te charakteryzują się odmiennymi zasadami działania, własnymi algorytmami pomiarów oraz odpowiednimi równaniami do obliczania błędu przekładni badanego dzielnika [1, 2].

Układy pomiarowe realizujące te metody przedstawiono na rys.1. W celu wyznaczenia błędów przekładni IDN dla dowolnego odczepu badanego dzielnika należy kolejno porównać napięcia wszystkich sekcji ze stabilnym napięciem odniesienia U_2 . Częstotliwości porównywanych napięć powinny być jednakowe, natomiast fazy i amplitudy powinny być zbliżone. W układzie UK nastawia się dla każdej sekcji napięcie ΔU tak, aby w obwodzie wystąpił stan kompensacji i odczytuje się wartości obu składowych napięcia błędu ΔU .

Pomiary te umożliwiają wyznaczenie błędów modułowych i kątowych przekładni przy częstotliwościach akustycznych z niepewnością bezwzględną rzędu 1 ppm. Błąd modułowy jest parametrem decydującym o klasie dzielnika, natomiast błąd kątowy ma zazwyczaj znaczenie drugorzędne. Wynika to z analizy zastosowań indukcyjnych dzielników napięcia w układach pomiarowych. W niektórych układach (np. w torach kalibracji transferów AC/DC) błąd kątowy w ogóle nie ma znaczenia.



Rys. 1. Układ pomiarowy do wzorcowania indukcyjnego dzielnika napięcia realizujący metodę: a) bootstrap, b) straddling

Fig. 1. Measurement circuit for calibration of inductive voltage divider by means of: a) bootstrap method, b) straddling method

Ze wzrostem częstotliwości rosną trudności pomiaru składowej urojonej napięcia błędu, co uniemożliwia także dokładny pomiar składowej rzeczywistej. Z tego powodu przy częstotliwościach powyżej 100 kHz niemożliwe staje się dokładne wyznaczenie nie tylko błędu kąowego, ale i błędu modułowego.

2. NOWE METODY WZORCOWANIA DZIELNIKA NAPIĘCIA

Przekładnię D_i i -tej sekcji dzielnika dla wartości skutecznych definiuje wzór

$$D_i = \frac{U_i}{U_\Sigma}, \quad (1)$$

w którym: U_i oraz U_Σ są to wartości skuteczne napięć, odpowiednio na i -tej sekcji i na całym uzwojeniu dzielnika. Znając wartości przekładni D_i dla $i = 1 \dots 10$, można łatwo obliczyć przekładnię dzielnika w postaci stosowanej najczęściej jako stosunek napięcia na wyjściu do napięcia na wejściu IDN [3].

Definicja (1) może być w przybliżeniu zastąpiona wyrażeniem [4]

$$D_i = \frac{U_i}{\sum_{j=1}^{10} U_j}, \quad (2)$$

w którym: U_i - wartość skuteczna napięcia na badanej sekcji dzielnika, U_j - wartość skuteczna napięcia na j -tej sekcji.

Oszacowany został wpływ przesunięcia kąтового napięć poszczególnych sekcji na sens definicji wyrażonej za pomocą wzoru (2). Błąd wynikający z sumowania arytmetycznego napięć U_j , zamiast geometrycznego, przy przesunięciu kątowym poszczególnych napięć wynoszącym około 1° przybiera wartość maksymalną 0,4 ppm (przypadek gdy różnica między sumą arytmetyczną i geometryczną jest największa). Definicja (2) przekładni dzielnika jest odpowiednia, gdy dzielnik jest stosowany np. w torze kalibracji transferu AC/DC [5, 6, 7]. Zależności fazowe napięć występujących w definicji przekładni dzielnika są w tym przypadku nieistotne i nie wpływają na wynik wzorcowania transferu AC/DC.

Celem wzorcowania dzielnika jest wyznaczenie błędów przekładni poszczególnych sekcji dzielnika

$$\delta_i = D_i - D_{i,N}, \quad (3)$$

gdzie: $D_{i,N}$ jest znamionową przekładnią i -tej sekcji dzielnika równą 0.1, natomiast D_i jest rzeczywistą przekładnią zdefiniowaną dla wartości skutecznych napięcia wejściowego i wyjściowego dzielnika.

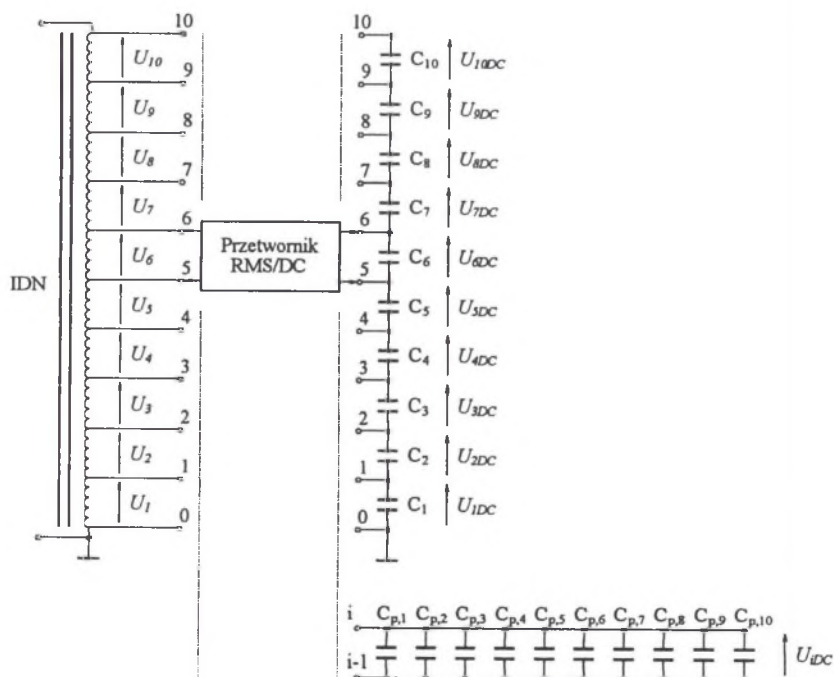
Jedną z metod wzorcowania indukcyjnych dzielników napięcia stosowanych w torach kalibracji transferu AC/DC jest metoda wykorzystująca ideę układów z przełączanymi kondensatorami [4, 8]. Polega ona na wyprostowaniu napięć kolejnych sekcji dzielnika, naładowaniu przełączalnych kondensatorów tymi napięciami i pomiarze napięć stałych występujących na odpowiednio połączonych kondensatorach (rys.2). Pomiar napięć stałych umożliwi osiągnięcie większej dokładności wzorcowania niż w przypadku pomiaru napięć zmiennych.



Rys.2. Schemat blokowy układu do wzorcowania indukcyjnych dzielników napięcia wykorzystującego ideę przełączalnych kondensatorów

Fig.2. Block diagram of the circuit for calibration of IVD by means of switched capacitors method

Układ z przełączanymi kondensatorami (SC) wykorzystywany we wspomnianej metodzie pomiarowej zbudowany jest z 20 kondensatorów przełączanych za pomocą sterowanych cyfrowo kluczy analogowych. Kondensatory są umieszczone w sterowanych potencjałowo ekranach, które w znacznym stopniu ograniczają upływności pojemności pasożytniczych [9].

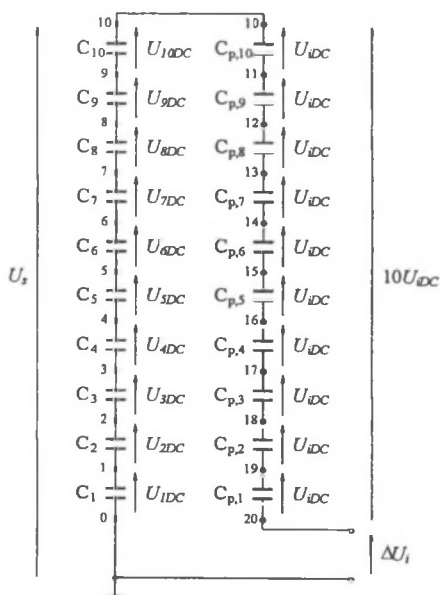


Rys.3. Kondensatory w układzie SC przed przełączeniem

Fig.3. Capacitors in SC circuit before switch

Procedura pomiarowa wzorcowania dzielnika napięcia przewiduje następujące operacje zachodzące w układzie SC:

- kolejne ładowanie szeregowo połączonych kondensatorów $C_1, C_2 \dots C_{10}$ (rys. 3) za pomocą przetwornika RMS/DC przyłączanego do kolejnych sekcji dzielnika,
- ładowanie równolegle połączonych kondensatorów $C_{p,1}, C_{p,2} \dots C_{p,10}$ (rys. 3) przez przetwornik przyłączony do badanej sekcji dzielnika,
- zmiana połączenia kondensatorów $C_{p,1}, C_{p,2} \dots C_{p,10}$ z równoległego na szeregowo i pomiar różnicy napięć stałych występujących na łańcuchach kondensatorów $C_1, C_2 \dots C_{10}$ oraz $C_{p,1}, C_{p,2} \dots C_{p,10}$ (rys. 4).



Rys.4. Kondensatory w układzie SC po przełączeniu
Fig.4. Capacitors in SC circuit after switch

Napięcia wyjściowe przetwornika RMS/DC dla kolejnych sekcji dzielnika można wyrazić równaniami:

$$\begin{aligned}
 U_{1DC} &= U_1 k_U (1 - \delta_p) \\
 U_{2DC} &= U_2 k_U (1 - \delta_p) \\
 &\vdots \\
 U_{10DC} &= U_{10} k_U (1 - \delta_p)
 \end{aligned}
 \tag{4}$$

w których przez $U_1 \dots U_{10}$ oznaczono wartości skuteczne napięć przemiennych kolejnych sekcji, przez k_U oznaczono stałą przetwarzania przetwornika, a przez δ_p jej błąd. Błąd δ_p nie jest znany, ale w czasie wszystkich pomiarów jest stały, ponieważ przetwornik pracuje prawie w tym samym punkcie charakterystyki przetwarzania.

Z równań (2) oraz (4) można określić przekładnię dzielnika w funkcji napięć wyjściowych przetwornika RMS/DC, którymi ładowane są przełączalne kondensatory. Napięcia na szeregowo połączonych łańcuchach kondensatorów (rys.4) wynoszą:

$$U_s = \sum_{j=1}^{10} U_{jDC} = k_U (1 - \delta_p) \sum_{j=1}^{10} U_j, \quad (5)$$

$$10U_{iDC} = 10k_U (1 - \delta_p) U_i. \quad (6)$$

Z rys.4 wynika, że:

$$10U_{iDC} = U_s - \Delta U_i. \quad (7)$$

Po podstawieniu zależności (5) i (7) do (2) otrzymuje się

$$D_i = 0,1 \left(1 - \frac{\Delta U_i}{U_s} \right). \quad (8)$$

Równanie to jest niezależne od błędu δ_p zastosowanego przetwornika RMS/DC.

Uwzględniając zależności (3) i (8) otrzymuje się równanie, na podstawie którego można obliczyć błąd δ_i badanej sekcji dzielnika

$$\delta_i = -\frac{\Delta U_i}{10U_s}. \quad (9)$$

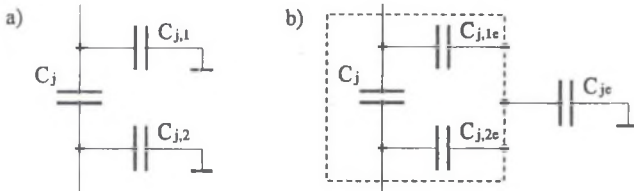
Z równania (9) wynika, że dla wyznaczenia błędu δ_i wystarczy zmierzyć bezpośrednio napięcie różnicowe ΔU_i oraz sumaryczne napięcie U_s na łańcuchu szeregowo połączonych kondensatorów C_j .

Jedną z głównych przyczyn powstawania błędów pomiarowych w przedstawionym układzie jest upływność pojemności pasywnych. Wynika ona ze zmian potencjałów okładek kondensatorów przy ich przełączeniach związanych z przejściem między pierwszą a drugą fazą pomiaru. Szczególnie duże zmiany potencjałów okładek występują w kondensatorach $C_{p,1} \dots C_{p,10}$ przy zmianie ich połączenia z równoległego na szeregowo.

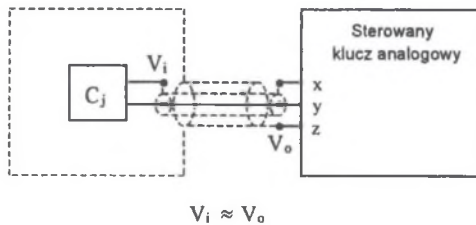
Wpływ pojemności pasywnych można opisać za pomocą schematu zastępczego kondensatora przedstawionego na rys.5.

Do budowy układu pomiarowego użyto kondensatorów o pojemności znamionowej $C_j = 1\mu\text{F}$. Pojemności $C_{j,1}$ i $C_{j,2}$ są pojemnościami montażowymi i można przyjąć ich wartość na poziomie 1 pF [10], natomiast pojemności $C_{j,1e}$ i $C_{j,2e}$ są rzędu 10 pF [4]. Pojemność C_{je} będzie przeładowywana z układu sterującego potencjałami ekranów i nie będzie wpływać na dokładność pomiarów.

Wyprowadzenia kondensatorów zostały połączone z układem kluczy analogowych przewodami koncentrycznymi, zgodnie ze schematem pokazanym na rys.6. Ekran wewnętrzny przewodu koncentrycznego jest połączony z wyprowadzeniem okładziny kondensatora o wyższym potencjale równym potencjałowi, jakim jest wysterowany ekran kondensatora.



Rys.5. Schematy zastępcze kondensatora: a) nieekranowanego, b) ekranowanego
Fig.5. Equivalent diagram of the capacitor: a) without shield, b) shielded



Rys.6. Schemat połączenia kondensatora ze sterowanym kluczem analogowym
Fig.6. Diagram of connection between switched capacitor and controlled analog switch

Wyniki analizy wpływu pojemności pasożytniczych na dokładność wzorcowania dzielników w układzie pomiarowym z kondensatorami nieekranowanymi i ekranowanymi przedstawiono w tabeli 1.

Błędy wzorcowania dzielnika $\Delta_{\delta,s}$, przedstawione w tabeli 1, są różnicą między błędami przekładni wyznaczonymi w układzie z kondensatorami o schemacie zastępczym przedstawionym na rys.5 a zadanymi błędami $\delta_{i,a}$ w układzie idealnym (bez pojemności pasożytniczych). Dla zadanych wartości błędu $\delta_{i,a}$ przekładni dzielnika w układzie pomiarowym z kondensatorami idealnymi (bez pojemności pasożytniczych) określono odchyłki napięcia badanej sekcji, które te błędy wywołują. Następnie dla zadanych napięć $U_{1DC} \dots U_{10DC}$, gdzie napięcie sekcji badanej obarczone wcześniej określoną odchyłką, przeprowadzono obliczenia błędu badanej sekcji dzielnika w układzie pomiarowym z pojemnościami nieekranowanymi i ekranowanymi.

Tabela 1

Błędy wzorcowania w układzie z nieekranowanymi i ekranowanymi kondensatorami

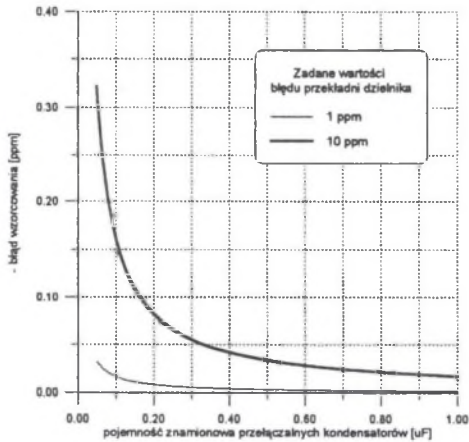
Numer sekcji <i>i</i>	Błąd wzorcowania $\Delta\delta_i$ [$\mu\text{V}/\text{V}$]			
	Zadany błąd przekładni dla układu z nieekranowanymi kondensatorami		Zadany błąd przekładni dla układu z ekranowanymi kondensatorami	
	$\delta_{i,\alpha} = 10 \mu\text{V}/\text{V}$	$\delta_{i,\alpha} = 1 \mu\text{V}/\text{V}$	$\delta_{i,\alpha} = 10 \mu\text{V}/\text{V}$	$\delta_{i,\alpha} = 1 \mu\text{V}/\text{V}$
1	11.844	11.846	-0.163	-0.016
2	8.845	8.847	-0.163	-0.016
3	5.846	5.848	-0.163	-0.016
4	2.847	2.849	-0.163	-0.016
5	-0.152	-0.150	-0.163	-0.016
6	-3.151	-3.149	-0.163	-0.016
7	-6.150	-6.148	-0.163	-0.016
8	-9.149	-9.147	-0.163	-0.016
9	-12.148	-12.147	-0.163	-0.016
10	-15.147	-15.149	-0.163	-0.016

Błędy wzorcowania dzielnika w układzie z ekranowanymi kondensatorami są znacznie mniejsze niż w układzie bez ekranów i przyjmują takie same wartości dla wszystkich badanych sekcji dzielnika. Można również zaobserwować, że wartości tych błędów zależą od zadanych wartości błędów przekładni dzielnika w układzie z kondensatorami idealnymi. Zależność ta jest liniowa [8].

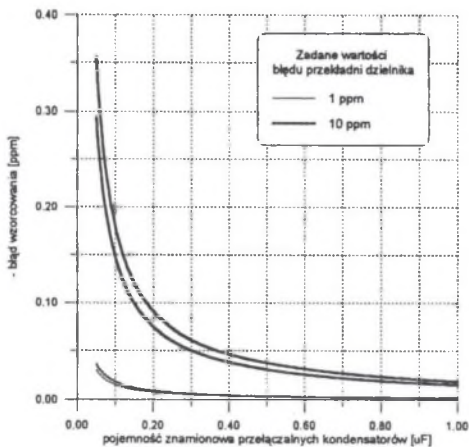
Elementami, które również decydują o dokładności wzorcowania przy wykorzystaniu układu przedstawionego na rys.2, są klucze przełączające kondensatory w układzie SC. Badania zastosowania sterowanych cyfrowo kluczy analogowych MOS oraz mikroprzełączników wykazały przewagę zalet tych drugich. Mikroprzełączniki charakteryzują się bardzo dobrymi własnościami separacyjnymi, natomiast klucze wykonane w technologii MOS posiadają dużą wpływność zależną od wartości przełączanych potencjałów oraz efekt wstrzykiwania ładunków, co eliminuje możliwość ich stosowania w przedstawionym układzie pomiarowym.

Przy konstruowaniu układów SC szczególnie ważny, ze względu na dokładność i poprawność działania układu, jest dobór przełączanych kondensatorów. Analizie poddano wpływ pojemności i tolerancji zastosowanych kondensatorów na błędy wzorcowania. Zauważono, że błędy wzorcowania maleją, gdy pojemności przełączalnych kondensatorów rosną. Zależność tę wyraźnie obrazuje wykres na rys.7 wykonany dla kondensatorów styroflexowych o pojemnościach pasożytniczych rzędu 10 pF.

Dla przedstawionej zależności istotny jest również stosunek pojemności pasożytniczych do pojemności znamionowej stosowanych kondensatorów [11]. Wartość pojemności pasożytniczych zależy od technologii wykonania kondensatorów. Dlatego stosowanie np. kondensatorów elektrolitycznych o dużej pojemności znamionowej, ale także dużych pojemnościach pasożytniczych, w przedstawionym układzie SC nie jest korzystne.



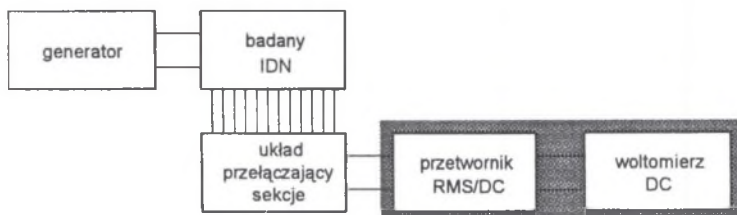
Rys. 7. Wpływ pojemności kondensatorów styroflexowych na błędy wzorcowania
 Fig. 7. The influence of capacitor capacitance on calibration errors



Rys. 8. Wpływ rozrzutu pojemności kondensatorów styroflexowych na błędy wzorcowania
 Fig. 8. The influence of capacitor capacitance dispersion on calibration errors

Do stosowania kondensatorów o możliwie dużej pojemności skłania również wykres przedstawiony na rys. 8. Przedstawione na wykresie wstęgi obrazują zmiany błędów wzorcowania wynikające z rozrzutu pojemności (tolerancji) zastosowanych w układzie SC kondensatorów. Analiza dotyczyła kondensatorów styroflexowych o tolerancji 10% i pojemnościach do 1 μF .

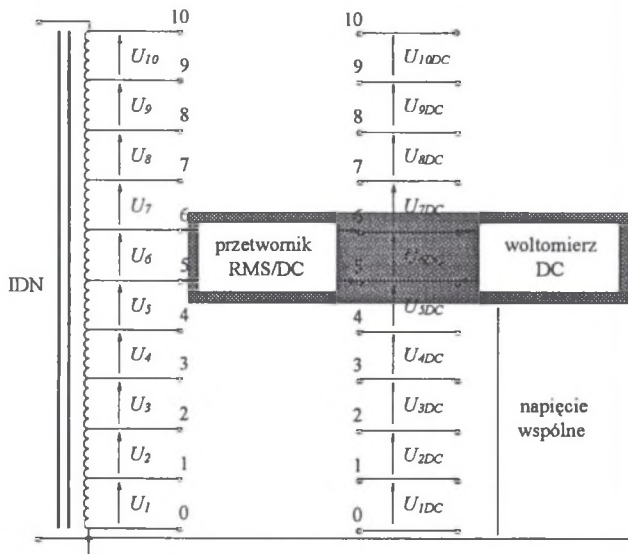
Alternatywnym układem pomiarowym umożliwiającym wzorcowanie indukcyjnych dzielników napięcia przy częstotliwościach nadakustycznych jest układ, w którym wyeliminowano elementy pamiętające w postaci przełączanych kondensatorów i zastosowano bezpośredni pomiar napięć przy zachowaniu dotychczas stosowanej procedury pomiarowej (taka sama procedura przełączeń przetwornika). Schemat blokowy takiego układu przedstawiony został na rys.9.



Rys.9. Schemat blokowy układu do wzorcowania indukcyjnych dzielników napięcia z bezpośrednim pomiarem napięć stałych

Fig.9. Block diagram of the circuit with direct DC voltage measurement for calibration of IVD

W przedstawionym na rys.10 układzie pomiarowym dokonywany jest bezpośredni pomiar napięć stałych przy wykorzystaniu przetwornika RMS/DC.



Rys.10. Schemat przyłączeń przetwornika RMS/DC w układzie z bezpośrednim pomiarem napięć stałych

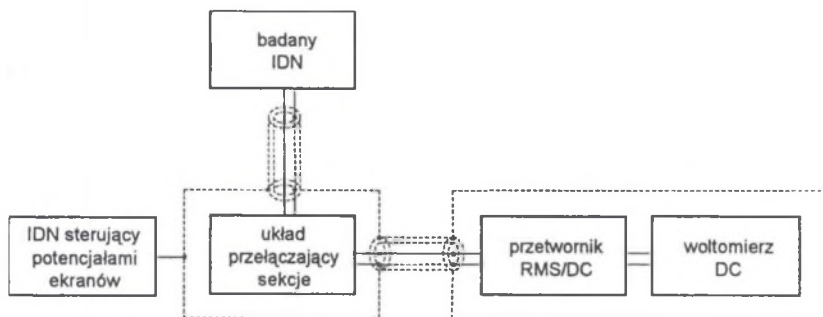
Fig.10. Diagram of RMS/DC converter connection in the circuit with direct DC voltage measurement

Przetwornik ten jest przełączany między kolejnymi sekcjami badanego dzielnika. Błąd przekładni badanej sekcji można wyznaczyć na podstawie zależności (9)

$$\delta_i = \frac{U_{iDC}}{\sum_{j=1}^{10} U_{jDC}} - 0,1, \quad (10)$$

gdzie: U_{iDC} – wartość napięcia stałego proporcjonalna do wartości skutecznej napięcia na badanej sekcji dzielnika, U_j - wartość napięcia stałego proporcjonalna do wartości skutecznej napięcia na j -tej sekcji. Zależność ta wynika bezpośrednio z wcześniej przedstawionej definicji przekładni (2) oraz definicji jej błędu (3). Podobnie jak w układzie z przełączanymi kondensatorami dzięki pracy przetwornika, prawie w tym samym punkcie charakterystyki przetwarzania, wyeliminowany został wpływ błędu przetwarzania na błąd wzorcowania dzielnika.

Niekorzystnym zjawiskiem występującym przy takiej konfiguracji układu pomiarowego jest zmieniające się obciążenie badanego dzielnika przy zmianie sekcji, do której jest przyłączany przetwornik. Zjawisko to jest związane z występowaniem napięcia wspólnego. Jednym ze sposobów ograniczenia wpływu zmieniającego się napięcia wspólnego na dokładność wzorcowania jest odpowiednie ekranowanie elementów układu przedstawione na rys.11.



Rys.11. Schemat połączeń w układzie pomiarowym z bezpośrednim pomiarem napięć stałych
Fig.11. Diagram of connections in the measurement circuit with direct DC voltage measurement

Wyjścia poszczególnych sekcji badanego dzielnika są połączone z przetwornikiem RMS/DC za pomocą sterowanych cyfrowo mikroprzełączników sygnałowych. Połączenia wykonano podwójnie ekranowanymi kablami koncentrycznymi, przy czym potencjał ekranu zewnętrznego jest kontrolowany. Potencjał tego ekranu podczas trwania całej procedury przełączeń powinien być w przybliżeniu równy potencjałowi ekranu wewnętrznego. Takie sterowanie potencjałami ekranów w znacznym stopniu ogranicza wpływ prądów upływnościowych na poprawność pomiarów. Wspólny ekran przetwornika RMS/DC i woltomierza DC zabezpiecza przed prądami wstrzykiwanymi [12].

3. PODSUMOWANIE

Przedstawione nowe układy pomiarowe umożliwiają wzorcowanie indukcyjnych dzielników napięcia przy częstotliwościach nadakustycznych. Przekładnię i -tej sekcji dzielnika w przedstawionych układach można wyznaczyć z równania, które nie jest zależne od błędu zastosowanego przetwornika RMS/DC. Błędy wzorcowania dzielnika w układzie z ekranowanymi kondensatorami są znacznie mniejsze niż w układzie bez ekranów i przyjmują takie same wartości dla wszystkich badanych sekcji dzielnika. Poprawa parametrów elementów przełączających układu SC (zastosowanie mikroprzełączników) umożliwia zwiększenie dokładności wzorcowania. W układzie SC korzystne jest zastosowanie kondensatorów styrofleksowych o pojemności znamionowej $1 \mu\text{F}$ i tolerancji 10%.

Alternatywny układ pomiarowy stanowi uproszczoną wersję układu z przełączanymi kondensatorami. Wylimitowanie elementów pamiętających w znacznym stopniu obniża ilość źródeł upływności w układzie. Układ pomiarowy pozbawiony przełączalnych kondensatorów nie zapewnia jednak tak dużej dokładności wzorcowania jak układ SC ze względu na zmiany obciążenia przy przełączaniu przetwornika między kolejnymi sekcjami badanego dzielnika.

LITERATURA

1. Jaskulski J.: Indukcyjne dzielniki napięcia. Prace Naukowe IME Pol. Wr. nr 24, seria: Monografie nr 3, Wrocław 1984.
2. Klonz M., Wilkins F. J., Zirpel R.: A measurement transformer for establishing accurate voltage division in thermal converter measurements up to 1000 V and 100 kHz. IEEE Trans. Instrum. Meas. vol. IM-29, pp. 492-495, 1980.
3. Inductive voltage dividers, IEC Standard, Publ. 618, Geneva 1978.
4. Skubis T., Skórkowski A.: Calibration Method of IVD by Means of Switched Capacitors. IEEE Instrumentation & Measurement Technology Conference, May 19-21, 1997, Ottawa, Canada.
5. Inglis B. D.: Standards for AC-DC transfer. Metrologia, No. 29, pp. 191-199, 1992.
6. Klonz M.: Current developments in accurate AC-DC transfer measurements. IEEE Trans. Instrum. Meas., vol. 44, pp. 363-366, No. 2, April 1995.
7. Skubis T.: Wide-band inductive voltage divider for AC voltage calibrations. Dig. Conf. Prec. Electromagn. Meas. (CPEM'96), Braunschweig, pp. 576-577, June 1996.
8. Skórkowski A., Skubis T.: Wzorcowanie indukcyjnych dzielników napięcia stosowanych w transferze AC/DC, ZN Pol. Śl., seria Elektryka, z. 158, Gliwice 1997.
9. Skórkowski A.: Sterowane potencjałowo ekrany przełączalnych kondensatorów w układzie do wzorcowania indukcyjnych dzielników napięcia, XXIX Międzyuczelniana Konferencja Metrologów, Nałęczów, 10-12 września 1997.

10. Mulawka J. J.: Układy mikroelektroniczne z przełączanymi pojemnościami. WKiŁ, Warszawa 1987.
11. Skórkowski A.: Błędy systematyczne układów z przełączanymi kondensatorami stosowanych do wzorcowania indukcyjnych dzielników napięcia, Międzuczelniana Konferencja Metrologów MKM'98, Szczecin-Międzyzdroje 2-4 września 1998.
12. Floating Measurements and Guarding, Application Note 123, Hewlett Packard, 1983.

Recenzent: Dr hab. inż. Michał Lisowski
profesor Politechniki Wrocławskiej

Wpłynęło do Redakcji dnia 15 grudnia 2000 r.

Abstract

IVD errors are usually measured by the bootstrap or straddling method. These methods based on the error voltage measurement of in-phase and quadrature components make it possible to find both the magnitude of the error and the phase error with uncertainty of the order $1 \mu\text{V}/\text{V}$ or better at the acoustic frequency range. At higher frequencies, e.g. above 100 kHz, measurement of the imaginary component of the error voltage is very difficult, the uncertainty of the real component measurement also increases.

In this paper two new calibration methods of the voltage divider are presented. One of them is based on relatively fresh idea of switched capacitors. The method consists in separate rectification of the output voltages of all divider winding sections, charging the capacitors to be switched, summation of the voltages by series connection of the switched capacitors and accurate measurement of the adequate constant voltages. The method allows for the calculation of the IVD ratio error, defined for RMS values of proper voltages. Such a definition of the ratio seems to be sufficient for the divider applications in calibration chain of the AC/DC transfer. In the second method the switched capacitors are replaced with the direct measurement of DC voltages. The presented methods make it possible to find the IVD modulus error in the frequency range of up to 1 MHz.