ZESZYTY NAUKOWE POLITECHNIKI ŚLĄSKIEJ 2001
Seria: ELEKTRYKA z. 178 Nr kol. 1498

Maciej NOWIŃSKI
Politechnika Śląska
Instytut Elektroniki

WOLTOMIERZE CYFROWE ZE ZMODYFIKOWANYM I ODWROTNYM KONWERTEREM NAPIĘCIE-CZĘSTOTLIWOŚĆ

Streszczenie. Integracyjne przetworniki analogowo–cyfrowe są znane i od wielu lat z powodzeniem stosowane w bardzo różnorodnych aplikacjach, w tym w woltomierzach cyfrowych o dużych dokładnościach. W pracy zaprezentowano koncepcję i przykład praktycznej implementacji względnie nowego i mało znanego konwertera napięcie-okres oraz odwrotnego przetwornika napięcie-częstotliwość. Wykonany model o charakterze laboratoryjnym ma rozdzielczość +/-6 cyfr dziesiętnych oraz dobrą liniowość i stabilność wskazań.

DIGITAL VOLTMETERS WITH MODIFIED AND INVERTED VOLTAGE-TO-FREQUENCY CONVERTERS

Summary. Well known integrating A/D converters are widely used in many applications, including precision digital voltmeters. The paper presents modification of standard synchronized VFC with charge-balance, giving much faster response, improved accuracy and bipolar operation. The second architecture described is an Inverted Voltage-to-Frequency Converter, somewhat similar to both, Dual-Slope and VFC. Modified converters were implemented in a form of +/-6 digit digital voltmeter with good linearity and stability.

1. WPROWADZENIE

Podstawowym podzespołem każdego cyfrowego urządzenia lub systemu pomiarowego, decydującym o jego końcowych parametrach metrologicznych, jest przetwornik analogowo-cyfrowy. Spośród wielu znanych typów konwerterów A/C najbardziej chyba rozpowszechnione są przetworniki integracyjne, a więc takie, w których sygnał wejściowy, najczęściej napięcie unipolarne lub bipolarne, jest w trakcie procesu konwersji na postać cyfrową całkowany w sposób ciągły bądź też okresowo. Dzięki tej własności przetworniki integracyjne

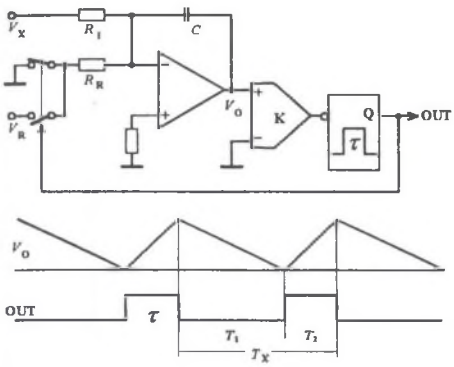
wyróżniają się dobrym lub bardzo dobrym tłumieniem nałożonych na sygnał wejściowy zakłóceń, ale też stosunkowo niewielką szybkością konwersji. Wszystkie przetworniki tego typu charakteryzują się wieloma podobieństwami, w tym wysoką rozdzielczością oraz bardzo dobrą liniowością i dokładnością. Ich cykl konwersji składa się z 2 podstawowych faz, przy czym czas trwania jednej lub obu faz zawiera analogową informację o sygnale wejściowym. Podobne są także struktury wewnętrzne, z integratorem, kluczami analogowymi przełączającymi prąd całkowania, komparatorem, źródłem lub źródłami referencyjnymi i - oczywiście - układem sterującym wraz z licznikami, w których czasowa informacja analogowa ulega dyskretyzacji i przetworzeniu na postać cyfrową. Znane są następujące podstawowe struktury przetworników integracyjnych:

- z podwójnym (a także poczwórnym i wielokrotnym) całkowaniem (Dual-Slope, Quad-Slope, Multi-Slope),
- napięcie-częstotliwość (V-F),
- sigma-delta (Σ-Δ),
- integracyjno-różnicowy z równoważeniem ładunku (Elberta),
- odwrotny napięcie-częstotliwość (IFVC),
- zmodyfikowany napięcie-częstotliwość (napięcie-okres).

Każdy z powyższych konwerterów występować może w licznych odmianach; w [1] przedstawiono przegląd różnych typów przetworników integracyjnych oraz dokonano oceny ich podstawowych własności. Uzasadniono również, że powyższy wykaz najprawdopodobniej obejmuje wszystkie możliwe struktury takich przetworników i nie należy już się raczej spodziewać w tej dziedzinie rewolucyjnych wynalazków.

W integracyjnym przetworniku z podwójnym całkowaniem sygnał wejściowy U_X podczas pierwszej fazy całkowany jest przez stały odcinek czasu T_1; w drugiej fazie, po przełączeniu kluczy analogowych, przez czas T_2 całkowane jest stałe napięcie odniesienia U_R o przeciwnej polaryzacji. Wynik konwersji jest niezależny od wartości i wolnozmiennych zmian stałej całkowania integratora oraz częstotliwości generatora. Tłumione są całkowicie zakłócenia periodyczne o okresie stanowiącym całkowitą podwielokrotność czasu T_1, ale **tylko takie**; pozostałe są tłumione, lecz w ograniczonym stopniu. Informacja o sygnale wejściowym poza fazą T_1 jest **bezpowrotnie tracona**, a zatem przetwornik Dual-Slope posiada cechy konwertera próbkującego z uśrednianiem. Każdy cykl konwersji jest niezależny i uśrednienie wyników kilku kolejnych pomiarów pozwala na zwiększenie rozdzielczości, dokładności oraz tłumienia zakłóceń jedynie w ograniczonym stopniu. Są to podstawowe wady przetwornika z podwójnym całkowaniem i jego pochodnych (Multi-Slope). Wpływ opóźnień elementów jest stosunkowo niewielki wobec względnie długich czasów konwersji.

Przetworniki napięcie-częstotliwość (V-F,VFC) są obecnie realizowane praktycznie wyłącznie w wersji z kompensacją ładunku; typowy schemat wraz z odpowiednimi wykresami czasowymi przedstawia rys.1. Napięcie wejściowe U_X jest w sposób ciągły całkowane w integratorze ze stałą całkowania R_IC. Gdy napięcie wyjściowe integratora osiągnie wartość zerową, zostaje poprzez komparator wyzwolony układ generujący stabilny impuls o czasie trwania τ, przełączając klucz analogowy. Przez czas τ integrator całkuje dodatkowo, ze stałą



Rys.1. Przetwornik V-F z kompensacją ładunku
Fig.1. V-F Converter with charge balance

całkowania R_RC, napięcie odniesienia U_R. Przyrost napięcia integratora w fazie T_2 jest równy ujemnemu przyrostowi w fazie T_1, a zatem zachodzi następująca zależność:

$$U_X \frac{T_1+T_2}{R_IC} + U_R \frac{T_2}{R_RC} = 0, \qquad (1)$$

stąd

$$\frac{U_X}{U_R} = -\frac{T_2}{T_1+T_2}\frac{R_I}{R_R}. \qquad (2)$$

Oznaczając:

$$\frac{1}{T_2} = F_{MAX} \quad \text{i} \quad \frac{1}{T_1+T_2} = F_X,$$

otrzymuje się postać:

$$-\frac{U_X}{U_R} = \frac{R_I}{R_R} \cdot \frac{F_X}{F_{MAX}}. \qquad (3)$$

Do napięcia wejściowego proporcjonalna jest odwrotność całkowitego czasu trwania pojedynczego cyklu konwersji. Ponieważ kolejne konwersje są dokonywane w sposób ciągły, standardowo przetwornik taki generuje ciąg impulsów o częstotliwości proporcjonalnej do sygnału wejściowego. Właściwe przetwarzanie na postać cyfrową następuje przez zliczanie liczby impulsów w stałym czasie, chociaż w zasadzie istnieje możliwość określenia wyniku metodami obliczeniowymi na podstawie pojedynczego cyklu konwersji, zawierającego informację o sygnale wejściowym jeszcze w czystej postaci analogowej, tylko w zmienionej formie fizycznej. Stabilność charakterystyki przetwarzania zależna jest przede wszystkim od stabilności czasu τ, lub ściślej, ładunku odprowadzonego z kondensatora w tym czasie. W układach precyzyjnych czas τ jest generowany cyfrowo w oparciu o generator kwarcowy i przerzutnik, synchronizujący sygnał wyjściowy komparatora. Wywołuje to jednak nierównomierne odstępy pomiędzy kolejnymi impulsami, chociaż ładunek kondensatora pozostaje zrównoważony w dłuższym okresie czasu. W układzie takim wynik konwersji nie może już być określony na podstawie **jednego** tylko cyklu przetwarzania, gdyż oba parametry czasowe zostają skwantowane. Uzyskanie wysokiej rozdzielczości wymaga zliczenia **dużej liczby impulsów** w rozsądnym czasie, a to pociąga za sobą skrócenie czasu trwania pojedynczego cyklu, który staje się tysiące razy krótszy niż w przetworniku z dwukrotnym całkowaniem. Siłą rzeczy, opóźnienia elementów wprowadzają w takiej sytuacji proporcjonalnie większe błędy. Ewentualnie nieskompensowany w jednym cyklu ładunek pozostaje na kondensatorze, co pozwala na uśrednianie kolejnych pomiarów w celu uzyskania większej rozdzielczości i eliminacji szumów. Istnieje pewnego rodzaju wymienność parametrów rozdzielczość - szybkość, nie wymagająca żadnej ingerencji w układ przetwornika i jego sterowanie.

Reasumując: dla uzyskania dobrej dokładności konieczne jest cyfrowe generowanie czasu τ, co z kolei – wobec nierównomiernego rozkładu czasowego impulsów wyjściowych – uniemożliwia określenie wyniku przetwarzania na podstawie pojedynczego cyklu konwersji i zmusza do zliczania tysięcy impulsów wyjściowych. Wydłuża to czas konwersji do nieakceptowalnych wartości i/lub pogarsza dokładność na skutek większego wpływu parametrów dynamicznych stosowanych elementów.

Bardzo podobne jest działanie przetworników sigma-delta; różnią się one od synchronizowanych konwerterów V-F zastosowaniem dwóch źródeł napięć odniesienia, o identycznych wartościach, lecz przeciwnych polaryzacjach. Wszystkie elementy formują rodzaj układu śledzącego z ujemnym sprzężeniem zwrotnym, dążącego do minimalizacji uśrednionego sygnału różnicowego, czyli ładunku zgromadzonego w kondensatorze integratora. Modulator sigma-delta powoduje dyskretyzację napięcia wejściowego z bardzo małą rozdzielczością (zwykle 1 bit) i dużą częstotliwością próbkowania (oversampling). Dane cyfrowe reprezentujące sygnał wejściowy zawarte są w uśrednionym współczynniku wypełnienia wyjściowego ciągu impulsów podobnie jak w synchronizowanym przetworniku V-F. Ciąg impulsów wyjściowych jest poddawany cyfrowej filtracji, co powoduje zwiększenie rozdzielczości do 16...20 bitów, a nawet więcej, przy odpowiednim zmniejszeniu szybkości konwersji. Przetworniki sigma-delta zapewniają uzyskanie bardzo wysokich rozdzielczości, jednak nieliniowość całkowa, a przede wszystkim ogólna dokładność są, bez specjalnych zabiegów, wielokrotnie gorsze. Z tych powodów przetworniki takie rzadko są stosowane w woltomierzach cyfrowych i systemach pomiarowych, typowym obszarem ich zastosowań jest raczej technika audio.

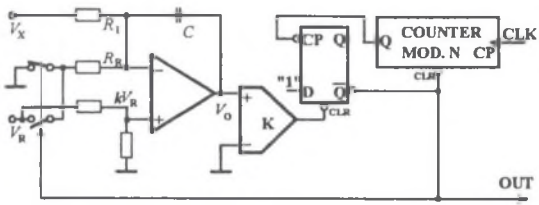
Źródłem podstawowych problemów konstrukcyjnych przy realizacji zarówno przetworników Σ-Δ, jak i podobnych do nich synchronizowanych konwerterów V-F są opóźnienia elementów analogowych – integratora, kluczy bezstykowych i komparatora. Dokładniejsza analiza wskazuje, że dla utrzymania błędów nieliniowości różniczkowej na poziomie gwarantującym monotoniczność charakterystyki, co – wg powszechnej opinii – ma być inherentną cechą rozpatrywanych przetworników, suma opóźnień musi być mniejsza od czasu trwania połowy taktu zegara. Ogranicza to zasadniczo osiągalne wartości częstotliwości zegarowej.

2. KONCEPCJA ZMODYFIKOWANEGO PRZETWORNIKA NAPIĘCIE-OKRES

Jak wynika z przedstawionych wyżej uwag, przetworniki V-F i Σ-Δ mogłyby wyraźnie górować nad przetwornikami Dual-Slope, o ile tylko byłoby w nich możliwe ograniczenie ujemnego wpływu opóźnień elementów analogowych. Gdyby hipotetyczny konwerter V-F miał czas pojedynczego cyklu całkowania integratora porównywalny z podobnym czasem w przetworniku z podwójnym całkowaniem (standardowo 40 ms), to dla osiągnięcia rozdzielczości 5-cyfrowej całkowity czas konwersji byłby równy 4000 sekund – przeszło godzinę! O aż tak długim czasie decyduje konieczność zliczania wielu impulsów wyjściowych, a opisywane w literaturze [4] sposoby nieco bardziej zaawansowanej obróbki wyników nie są zbyt przekonujące. Sytuacja uległaby zdecydowanej poprawie, gdyby możliwe stało się wyznaczenie wyniku konwersji na podstawie pomiaru parametrów czasowych pojedynczego cyklu cał-

kowania – tak jak może mieć to miejsce w przypadku zwykłego, niesynchronizowanego konwertera V-F (rys.1). Spełnienie tego warunku, istotnie zmniejszającego błędy dynamiczne wprowadzane przez układy analogowe, wymaga, przy zapewnieniu wysokiej precyzji generowania czasu T_2, zdecydowanego ograniczenia skoku kwantyzacji czasowej odstępu pomiędzy poszczególnymi impulsami. Można to bez większych trudności uzyskać nieco bardziej złożonymi metodami cyfrowymi. Ideę takiego przetwornika (rys.2) autor przedstawił w [2] oraz [1], jednak nie była ona wówczas poparta weryfikacją praktyczną.

Czas całkowania kompensującego T_2 jest generowany w liczniku modulo N przez zliczanie impulsów stabilnego przebiegu zegarowego o dużej częstotliwości. Ponieważ czas T_2 jest stały, do określenia wyniku wystarcza znajomość całkowitego czasu konwersji lub tylko czasu T_1. Może on się wahać w granicach jednego okresu przebiegu zegarowego a jego z kolei minimalna wartość uzależniona jest tylko od parametrów części cyfrowej – parametry dynamiczne części analogowej nie mają nań żadnego wpływu! Zwiększenie częstotliwości zegarowej przy równoczesnym, proporcjonalnym powiększeniu pojemności licznika N nie zmienia czasu T_2. Przetwornik może pracować przy stosunkowo bardzo małych częstotliwościach, gdzie jego liniowość jest doskonała lub też, dla danych częstotliwości wyjściowych, czas konwersji może być zdecydowanie krótszy. Dla uniknięcia zbyt długich czasów trwania impulsów wyjściowych przy małych sygnałach wejściowych charakterystyka przetwornika powinna być przesunięta, na przykład za pomocą dzielnika napięcia o tłumieniu $1/k$, tak jak to przedstawiono na rys.2, przy czym dla $k = 0{,}25$ charakterystyka konwersji staje się symetryczna. Układ opisuje następująca zależność:



Rys.2. Przetwornik napięcie-okres
Fig.2. Voltage-to-Period Converter

$$\frac{U_X - kU_R}{R_I}(T_1 + T_2) + \frac{(1-k)U_R}{R_R}T_2 - k\frac{U_R}{R_R}T_1 = 0,$$

stąd

$$\frac{U_X}{U_R} = k\left(1 + \frac{R_I}{R_R}\right) - \frac{R_I}{R_R}\frac{T_2}{T_1 + T_2}.$$

Dla $R_I = R_R$ oraz dla $k = 0{,}25$:

$$\frac{U_X}{U_R} = 0{,}5 - \frac{T_2}{T_1 + T_2} \tag{4}$$

Ewentualne zmiany napięcia odniesienia pociągają za sobą zmiany nachylenia charakterystyki, jednak jej punkt zerowy pozostaje stały. Dokładność i szybkość przetwarzania takiego przetwornika jest porównywalna z przetwornikami z dwukrotnym całkowaniem, przy lepszym tłumieniu zakłóceń i szumów; ponadto istnieje możliwość poprawienia rozdzielczości, dokładności i tłumienia zakłóceń przez uśrednianie wyników wielu konwersji, której to możliwości przetworniki z podwójnym całkowaniem są pozbawione. Przy napięciu wejściowym ograniczonym do zakresu +/- 0,25 U_R, T_1 zmienia się od $0{,}33T_2$ do $3T_2$; dla $U_X = 0$ czasy T_1 oraz T_2 stają się równe - przebieg wyjściowy jest symetryczny.

Wyznaczenie wartości napięcia wejściowego przetwornika wymaga dokonania precyzyjnego pomiaru czasów T_1 i T_2, ich sumy lub tylko czasu T_1. Charakterystyka przetwarzania jest nieliniowa, więc do obliczania wyniku niezbędne jest zastosowanie mikroprocesora. Mikroprocesor może również przejąć funkcję generowania czasu T_2, ewentualnego uśredniania wyników, obsługi wyświetlacza itp.

Ponieważ w zmodyfikowanym przetworniku wynik konwersji określany jest na podstawie czasu trwania pojedynczego cyklu konwersji, czyli okresu przebiegu wyjściowego, de facto jest to przetwornik napięcie-okres (VPC), a nie napięcie-częstotliwość (VFC).

3. ODWROTNY PRZETWORNIK NAPIĘCIE-CZĘSTOTLIWOŚĆ

W 1996 r w pracy [3] przedstawiona została przez autora, na podstawie analizy istniejących struktur integracyjnych przetworników analogowo-cyfrowych, nowa, nieznana dotychczas koncepcja architektoniczna tego rodzaju konwertera. Punktem wyjścia do jej opracowania był przetwornik z podwójnym całkowaniem, który jako jedyny spośród konwerterów integracyjnych ma charakter przetwornika próbkującego z uśrednianiem. Celem modyfikacji było uzyskanie równie dobrej zdolności tłumienia zakłóceń oraz możliwości uśredniania wyników, jak w innych przetwornikach integracyjnych. Wymaga to całkowania napięcia wejściowego przez cały czas konwersji, a nie tylko w jej pierwszej fazie. Proponowana struktura, widoczna na rys.3, okazała się bardzo podobna do struktury przetwornika V-F z kompensacją ładunku, różniąc się jedynie negacją sygnału sterującego kluczami!

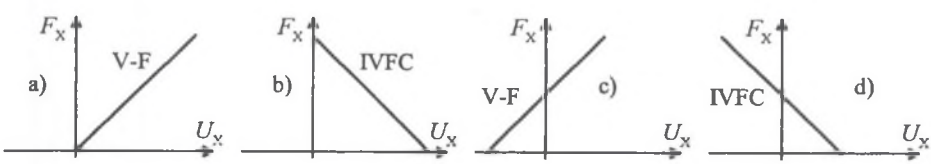
Napięcie wejściowe U_X jest w sposób ciągły całkowane w integratorze ze stałą całkowania R_1C, z tym że w pierwszej fazie konwersji, przez stały czas T_1, całkowany jest tylko sygnał wejściowy, a napięcie wyjściowe integratora narasta liniowo do poziomu maksymalnego. Faza ta jest zatem taka sama jak w przetworniku z podwójnym całkowaniem. Druga faza konwersji, o zmiennym czasie trwania, jest odmienna - stabilny prąd odniesienia o przeciwnej polaryzacji dodatkowo sumowany jest z prądem wejściowym. Ponieważ bezwzględna wartość prądu odniesienia jest zawsze większa od prądu wejściowego, napięcie integratora maleje liniowo od osiągniętego wcześniej poziomu maksymalnego do zera, kiedy to poprzez komparator zostaje wyzwolony układ generujący stabilny impuls o czasie trwania τ, przełączając klucz analogowy. Działanie przetwornika opisane jest dokładnie takimi samymi wzorami (1), (2) jak w przypadku konwertera napięcie-częstotliwość. Tym niemniej działanie obu przetworników różni się zasadniczo – odmiennie niż w konwerterze V-F stały jest czas T_1, a nie

T_2, a co za tym idzie, czas trwania impulsu odniesienia równoważącego ładunek kondensatora w integratorze jest zmienny. Częstotliwość przebiegu na wyjściu uniwibratora jest liniowo zależna od napięcia wejściowego, ale nie jest do niego proporcjonalna jak w konwerterze V-F. Ponadto przy wzroście sygnału wejściowego częstotliwość maleje, a nie rośnie; największa jest przy sygnale zerowym. Dla określenia wyniku wystarcza pojedynczy cykl konwersji; w przetworniku V-F zwykle zlicza się tysiące takich cykli. Biorąc zatem pod uwagę te podobieństwa i różnice, zaproponowano dla przetwornika nazwę 'odwrotny konwerter napięcie-częstotliwość', czyli IVFC. Od przetwornika z podwójnym całkowaniem różni się on przede wszystkim ciągłym całkowaniem sygnału wejściowego oraz ciągłością procesów kolejnych konwersji, bez dodatkowych przerw. W związku z tym resztkowy ładunek na kondensatorze integratora z końca jednej konwersji zostaje przeniesiony do następnej, pozwalając na ewentualne poprawienie dokładności przez uśrednianie kilku wyników. Czas konwersji przetwornika jest zmienny i dla prądu wejściowego równego prądowi odniesienia staje się nieskończony. Parametry nowego przetwornika nie powinny być gorsze niż przetworników z podwójnym całkowaniem i V-F; raczej należy oczekiwać parametrów nieco lepszych.

Podobnie jak przetwornik napięcie-okres podstawowy układ można zmodyfikować wprowadzając przesunięcie charakterystyki za pośrednictwem dzielnika napięcia o tłumieniu $1/k$. Działanie zmodyfikowanego przetwornika opisują równania identyczne jak w przypadku przetwornika napięcie-okres, a w szczególności równanie (4).

4. PRZYKŁAD IMPLEMENTACJI UKŁADOWEJ PRZETWORNIKA NAPIĘCIE-OKRES I ODWROTNEGO PRZETWORNIKA NAPIĘCIE-CZĘSTOTLIWOŚĆ

Dla zweryfikowania rozważań teoretycznych dotyczących osiągalnych parametrów nowych przetworników (IVFC oraz napięcie-okres) zaprojektowano i wykonano w wersji modelowej woltomierze cyfrowe wykorzystujące te konwertery. Do wyjściowych konfiguracji wprowadzone zostały pewne zmiany, prowadzące w rezultacie do unifikacji projektów.



Rys.3. Uproszczone charakterystyki przetworników VFC i IVFC
Fig.3. Simplified VFC and IVFC characteristics

Na rys.3a, b przedstawiono szkicowo zależność częstotliwości impulsów wyjściowych od napięcia wejściowego dla obu przetworników w wersjach podstawowych, bez przesunięcia, a na rys.3c, d - z przesunięciami równymi dokładnie połowie zakresu. Jak widać, różnią się one tylko odwróceniem polaryzacji, z czego wynika wniosek, że realizacja układowa może być w obu przypadkach identyczna i końcowe parametry muszą być takie same. W efekcie pozwoliło to na wykonanie tylko jednego, wspólnego modelu mającego na celu próbę oceny parametrów metrologicznych nowych konwerterów. Zadanie to okazało się w praktyce trudne, gdyż wymagało stosunkowo bardzo wysokiej dokładności od wszystkich podzespołów i całej konstrukcji. Podstawowe znaczenie ma efektywna rozdzielczość realizowanych przetworników, a więc rozdzielczość określona stabilnością wskazań przy stałym napięciu wejściowym. Na podstawie wcześniejszych prac można ocenić wymaganą rozdzielczość na poziomie 1 ppm, a więc naprawdę wysoką. Wynikają stąd podstawowe założenia dla konstruowanego urządzenia:

- projektowana rozdzielczość 1 ppm;
- w miarę możliwości praca bipolarna;
- zakres napięć przetwarzanych +/-10 V;
- rezystancja wejściowa 1 MΩ;
- układ sterowania mikroprocesorowy z wyprowadzaniem wyniku na wyświetlacz LCD;
- możliwość wykorzystania jako użytkowy woltomierz cyfrowy.

Dla uniknięcia trudnego do oceny wpływu ewentualnego wzmacniacza wejściowego na dokładność przetworników zrezygnowano z tego podzespołu. Nie zakładano też uzyskania bardzo wysokiej ogólnej dokładności przyrządu, gdyż służyć on miał głównie do pomiarów porównawczych

Zadaniem części cyfrowej jest precyzyjne generowanie stałego czasu, pomiar czasu trwania jednej lub obu faz konwersji oraz przełączanie kluczy analogowych. Ponadto część ta realizuje obliczenia związane z wyznaczeniem wyniku (charakterystyki konwersji są nieliniowe), uśrednianiem i filtracją oraz obsługuje wyświetlacz LCD. Przewidziano także obsługę prostej klawiaturki (np. dla przeprowadzenia autozerowania), chociaż aktualnie funkcja ta nie jest wykorzystywana. Jednostką sterującą całego układu jest mikrokontroler 80C31.

Błędy kwantowania obydwu parametrów czasowych powinny być pomijalne w porównaniu z zakładaną rozdzielczością przetwornika (20 bitów). Ponieważ czasy trwania obu faz konwersji mogą być zmienne nawet w dość szerokich granicach (1:9), konieczne jest uwzględnienie odpowiedniego „zapasu", aby najkrótsze czasy były mierzone z wystarczającą dokładnością, ale też aby nie następowało przepełnienie przy wyznaczaniu czasów najdłuższych. Należy także wziąć pod uwagę błędy wynikające z niedokładności i zaokrągleń w trakcie obróbki programowej wyników; ostatecznie przyjęto 24-bitową rozdzielczość czasową. Aby z kolei utrzymać czasy konwersji na rozsądnym poziomie, przepełnienie licznika nie powinno zajmować zbyt długiego czasu; dość arbitralnie można przyjąć, że czas ten nigdy nie powinien przekraczać 1 sekundy. Wynika z tego całkiem wysoka wartość podstawowej częstotliwości generatora taktującego – co najmniej 16 MHz (rozdzielczość czasowa 62 ns). Pomiar czasu i jego generowanie nie może zatem być realizowane bezpośrednio przez system mikroprocesorowy, nawet z wykorzystaniem przerwań. Do zliczania czasu zastosowano wo-

bec tego dodatkowy, zewnętrzny w stosunku do mikrokontrolera układ cyfrowy. W celu zminimalizowania wpływu zakłóceń pochodzących od części cyfrowej głowicę analogową postanowiono odizolować za pośrednictwem transoptorów i zasilać z odrębnego źródła.

Najważniejszym elementem głowicy jest integrator, który powinien spełniać szereg w większości sprzecznych wymagań. Przy małym napięciu niezrównoważenia i jego małym współczynnikiem temperaturowym wymagany jest także mały prąd polaryzacji, co wynika z przyjętej dość dużej wartości rezystancji wejściowej. Ponadto wzmacniacz ten powinien być dość szybki; rozdzielczość czasowa układu wynosi 62 ns i należy ten fakt uwzględnić. Dla zapewnienia dostatecznej liniowości przebiegu wyjściowego wzmocnienie napięciowe wzmacniacza powinno być rzędu 140 dB (10 V/μV) lub większe, a jest to nieosiągalne dla pojedynczych wzmacniaczy scalonych o postulowanych powyżej parametrach. Tak więc wzmacniacz musi być zrealizowany jako zespolony, na 2 wzmacniaczach operacyjnych. Tego typu układ jest z kolei bardzo trudny do kompensacji częstotliwościowej, szczególnie jako integrator, tym bardziej że nie można zbytnio pogarszać jego parametrów dynamicznych.

Drugim krytycznym elementem w głowicy analogowej jest komparator, porównujący liniowy przebieg wyjściowy integratora z napięciem odniesienia z bardzo wysoką rozdzielczością czasową (62 ns) i napięciową (rzędu 10 μV). Komparator jest przy tym sterowany przebiegiem stosunkowo wolno zmieniającym się i z nałożonymi nieuniknionymi szumami. Stwarza to mu niezmiernie trudne warunki pracy.

Przeprowadzenie wszechstronnych badań przetworników analogowo-cyfrowych o bardzo dużej rozdzielczości i liniowości nie jest proste; w obszarze przewidywanych błędów nieliniowości na poziomie pojedynczych ppm przyrządy wzorcowe znacznie lepszej klasy stają się nieosiągalne. Pomiar błędów nieliniowości całkowej, w pewnym ograniczonym zakresie, możliwy jest jednak do przeprowadzenia stosunkowo prostymi środkami, o ile tylko spełnionych jest kilka warunków:

- dostępne jest źródło (lub źródła) stabilnych napięć równych lub nieco niższych od zakresu pomiarowego badanego konwertera – np. jego wewnętrznych napięć odniesienia U_R;
- charakterystyka jest strukturalnie liniowa, z dopuszczalnymi niewielkimi nieliniowościami całkowymi, ale bez wyraźnych błędów nieliniowości różniczkowej – warunek taki spełniają rozpatrywane przetworniki;
- rozdzielczość badanego przyrządu jest lepsza od błędów nieliniowości;
- stabilność temperaturowa i czasowa wystarcza do przeprowadzenia kilku pomiarów.

Proponowana metoda pozwala na sprawdzenie liniowości charakterystyki tylko w 3 najważniejszych punktach dla przetworników unipolarnych i w 5 punktach dla przetworników bipolarnych. Wykorzystywany jest w niej zestaw 2 identycznych rezystorów precyzyjnych R_A i R_B, z tej samej serii produkcyjnej, o możliwie małych współczynnikach temperaturowych. W przypadku przetwornika unipolarnego zestaw rezystorów należy skonfigurować kolejno według schematów przedstawionych na rys.5.

W pierwszym połączeniu „a" zerowane są wskazania przyrządu, w drugim „b" mierzone jest napięcie odniesienia U_R. W połączeniach „c" i „d" napięcie odniesienia jest tłumione w dzielniku napięcia; konfiguracje te różnią się wzajemną zamianą obu rezystorów. Średnia arytmetyczna wskazań U_c i U_d powinna być dokładnie równa połowie wskazań z połączenia

„b". Ewentualna odchyłka jest równa bezpośrednio błędowi liniowości w połowie zakresu. Dokładność rezystorów nie ma w zasadzie znaczenia – średnia arytmetyczna podziału napięcia przez dzielnik z zamienionymi wzajemnie rezystorami jest zawsze równa 1/2:

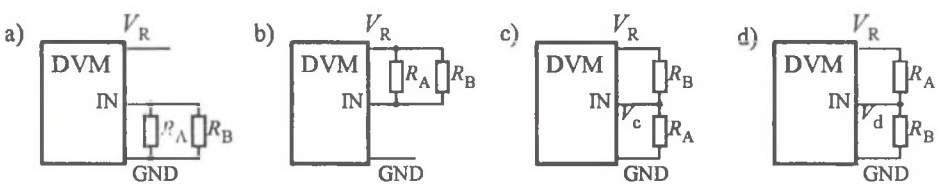
$$U_c = \frac{U_R R_A}{R_A + R_B},$$

$$U_d = \frac{U_R R_B}{R_A + R_B},$$

$$\frac{U_c + U_d}{2} = \frac{1}{2} U_R \left(\frac{R_A}{R_A + R_B} + \frac{R_B}{R_A + R_B}\right) = \frac{1}{2} U_R .$$

Rezystancja zastępcza dzielnika we wszystkich przypadkach jest taka sama, więc wpływ skończonej rezystancji wejściowej woltomierza i niezerowej rezystancji wyjściowej źródła jest pomijalny. Również moce wydzielane w obu rezystorach są takie same, a więc powinny powodować identyczny przyrost temperatury. W praktyce, przy pomiarach o dużej dokładności rezystory należy dobrać staranniej i zadbać o jednakowe warunki temperaturowe.

Pomiary przyrządów bipolarnych opierają się na podobnej zasadzie, jednak wymagają dostępu do 2 jednakowych napięć odniesienia (lub jednego, którego polaryzację można odwracać). W razie potrzeby symetrię napięć można sprawdzić w identyczny sposób. Rozdzielczość metody ograniczona jest głównie rozdzielczością testowanego przyrządu.



Rys.4. Pomiar nieliniowości przetwornika z wykorzystaniem dzielnika napięcia
Fig.4. Measurement of A/D converter nonlinearities using voltage divider

Wyniki tak przeprowadzonych pomiarów (w temperaturze pokojowej) modelowej wersji woltomierza cyfrowego wykorzystującego opisywane przetworniki przedstawia tabela 1. W trakcie pomiarów wyzaczono liniowość charakterystyki konwersji w 5 punktach odległych o ¼ znamionowego zakresu przetwarzania, wynoszącego +/-10 V. Eksploatacyjny zakres jest większy i nie jest precyzyjnie zdefiniowany – w przeciwieństwie do standardowych rozwiązań opisywany woltomierz może mierzyć napięcia znacznie przewyższające zakres znamionowy (nawet ~ +/-15 V); pogarsza się wtedy nieco dokładność i/lub zwiększa czas konwersji.

Nieuniknione opóźnienia układów analogowych wywołują niedokładności w generowaniu stałego czasu jednej z faz przetwarzania oraz w pomiarze czasu trwania dru-

giej fazy, a znajomość tych wielkości jest niezbędna do poprawnego programowego wyznaczenia wyniku. Jednocześnie, wobec nieliniowych zależności wiążących te czasy z ostatecznym wynikiem, błędy w wyznaczeniu odpowiednich współczynników programowych wywołują nie tylko ewentualne przesunięcie zera charakterystyki, ale także pojawienie się nieliniowości. Z drugiej strony poprzez wprowadzenie niewielkiej, stałej poprawki do całkowitego czasu konwersji można w bardzo prosty sposób korygować, w pewnym zakresie, błędy liniowości przetwornika. Dla zapewnienia obiektywizmu pomiarów przyjęto zasadę niewprowadzania tego typu poprawek – wyniki prezentują możliwie „naturalne" własności konwerterów, bez jakiejkolwiek korekcji nieliniowości, ale – oczywiście – z korekcją punktu zerowego.

Tabela 1

Wyniki pomiarów liniowości konwersji modelu woltomierza [mV]

Punkt charakterystyki	Według rys.4 c	Według rys.4 d	Wartość średnia	Przybliżenie liniowe	Błąd nieliniowości
U_{R+} (wg. rys.4b)	-	-	9901,09	9901,05	0,04
$\frac{1}{2}U_{R+}$	4950,315	4950,725	4950,52	4950,525	0,00
0 (wg. Rys.4a)	-	-	0,00	0,00	0,00
$\frac{1}{2}U_{R-}$	- 4950,27	- 4950,70	- 4950,485	- 4950,525	0,04
U_{R-} (wg. rys.4b)	-	-	- 9901,01-	- 9901,05	0,04

Pomiary napięć zastosowaną metodą dają wyniki pomniejszone o współczynnik wynikający ze stosunku rezystancji zastępczej użytego dzielnika napięcia (10 kΩ) do rezystancji wejściowej przyrządu (1 MΩ), z uwzględnieniem ich tolerancji (0,1 %). Zamieszczone w tabeli maksymalne odchyłki charakterystyki od jej liniowej aproksymacji przechodzącej przez punkt zerowy wynoszą 0,04 mV, co w odniesieniu do zakresu pomiarowego 10 V daje błąd 4 ppm. Formalnie rzecz traktując, prosta najlepiej przybliżająca zdjętą charakterystykę powinna być przesunięta względem punktu zerowego o 0,02 mV, a jako pełny zakres pomiarowy należałoby przyjąć +/-10 V, a nawet +/-15 V; nieliniowość wyznaczona przy takich założeniach nie przekracza 1 ppm! Jak już wspomniano, istnieją jeszcze możliwości pewnej korekcji błędu nieliniowości prostymi metodami programowymi. Wyniki te potwierdzają stosunkowo bardzo dobre własności nowych przetworników, szczególnie biorąc pod uwagę względną prostotę środków użytych w konstrukcji modelowego egzemplarza.

LITERATURA

1. Nowiński M.: Integracyjne przetworniki analogowo-cyfrowe – struktury i właściwości. Elektronizacja,7-8/1998.
2. Nowiński M.: New Architectures of Integrating Analog-to-Digital Converters. Programmable Devices and Systems., Ostrava 1996.
3. Nowiński M.: A New Concept of an Integrating Analog-to-Digital Converter. KKTOiUE, Krynica 1996.
4. Voltage-to-Frequency Converters Offer Useful Options in A/D Conversion. In: Burr-Brown Applications Handbook, Burr-Brown 1994.

Recenzent: Dr hab. inż. Michał Lisowski
prof. Politechniki Wrocławskiej

Wpłynęło do Redakcji dnia 15 stycznia 2001 r.

Abstract

Integrating analog-to-digital converters are commonly used in high-accuracy digital voltmeters and data acquisition systems [1]. In a Dual-Slope converter all changes in the input signal beyond the integrating time are lost and have no influence on the converter output; averaging few consecutive results improves neither resolution nor accuracy nor noise attenuation. Nearly all modern Voltage-to-Frequency converters, a kind of precise relaxation oscillators, use well-proven charge balance technique to control output frequency, as shown in Fig.1. When the system utilises V-F converter, an appropriate frequency measurement technique must be chosen to meet the conversion accuracy and speed requirements. Actually, for determining the input value only one full conversion cycle can be necessary. A new modified, 'fast' synchronous version of a VFC (Voltage-to-Period Converter, Fig.2.) was described in [2], but it has not been implemented in a form of real, existing voltmeter yet. Figure 3 shows another new type of converter, Inverted VFC, also earlier described in [3]. The circuit slightly differs from the Dual-Slope architecture and is very similar to V-F configuration. Although the equations describing nonlinear characteristic of conversion are exactly the same as (2), (3) and (4), describing V-F converter, both converters behave quite different (Fig.4.). As in a Voltage-to-Period converter only one conversion cycle is sufficient for determining the result; in both converters residual charge remaining on integrator's capacitor after one cycle is transferred to the next one, so averaging few results leads to the resolution, accuracy and noise attenuation improvements. V-P and IV-F converters were designed and implemented in a form of simple digital voltmeter. The converters were tested in room temperatures and the results, presented in the Table 1, seem to be quite satisfactory. As can be seen the total nonlinearity errors are on the level of only few ppm.