

Anatolij A. PŁATONOW, Jakub JASNOS
Instytut Systemów Elektronicznych
Politechnika Warszawska

ZWIĘKSZENIE ROZDZIELCZOŚCI I SZYBKOŚCI MIKROPROCESOROWYCH WIELOPRZEBIEGOWYCH PRZETWORNIKÓW A/C

Streszczenie. Przedstawiono nowe podejście do optymalizacji pracy wieloprzebiegowych przetworników A/C (PAC) formujących estymaty wejściowego sygnału za pomocą rozszerzonych algorytmów obserwacji i estymacji [1-6]. Algorytmy tej grupy zapewniają maksymalnie skuteczne tłumienie szumu kwantowania i innych szumów analogowej części przetwornika. Zaproponowane podejście umożliwia analityczną ocenę potencjalnie osiągalnej rozdzielczości PAC i wskazuje sposoby jej osiągnięcia. Wyniki analizy symulacyjnej pełnego modelu PAC z rozszerzonym algorytmem formowania estymat potwierdzają wyniki obliczeń teoretycznych. Pokazano możliwość polepszenia charakterystyk dwuprzebiegowego PAC HP3561 [7] przy wprowadzeniu cyfrowego formowania estymat i sterowania procesem konwersji. Materiał artykułu rozwija rezultaty prac [8,9]

IMPROVEMENT OF RESOLUTION AND SPEED OF CONVERSION IN MULTI-PASS A/C CONVERTERS WITH MICROPROCESSORS

Summary. A new approach to optimisation of multi-pass A/D converters (MADC) with digital calculation of input signal estimates is presented. Estimates are calculated using extended algorithms [1-6] ensuring extremely efficient suppression of the quantisation noise, as well as other noises of analogue elements of MADC. The proposed approach enables analytical evaluation of potentially achievable MADC resolution and defines the way it can be achieved. The advanced simulations performed for mathematical model of MADC with extended algorithm confirm quantitatively and qualitatively the results of theoretic analysis. There is shown a possibility to improve the characteristics of known two-pass ADC HP3561 [7] by transition to optimal digital controlling the conversion process and estimates forming. The paper develops results of works [8,9].

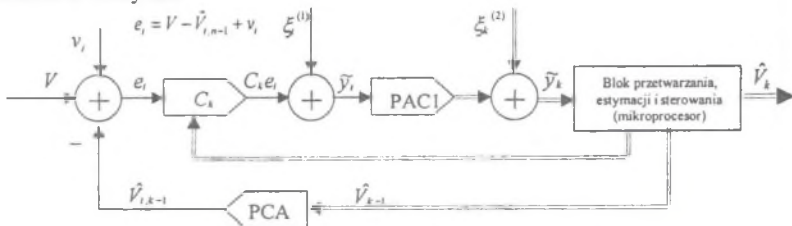
1. WPROWADZENIE

Jednym z najbardziej istotnych czynników określających funkcjonalne możliwości i jakość pracy współczesnych systemów pomiarowych, telekomunikacyjnych, sterujących i innych staje się ich połączenie z mikroprocesorem lub komputerem z odpowiednim oprogramowaniem [10-12]. Skuteczne połączenie części obliczeniowej i analogowej w tych systemach wymaga opracowania szybkich przetworników A/C o wysokiej rozdzielczości i możliwie minimalnych poborze mocy, rozmiarach i cenie.

W pracy tej rozpatrzono możliwość zbudowania PAC o rozdzielonych częściach analogowej i formującej cyfrowe estymaty sygnału wejściowego, z przekazaniem funkcji formowania estymat do mikroprocesora lub komputera, do którego ten przetwornik jest podłączony. Podstawową trudnością takiego podziału jest brak możliwości wyprowadzenia algorytmów przetwarzania danych. Schodkowy kształt charakterystyki "wejście-wyście" PAC oraz ograniczoność jego zakresu roboczego powodują powstanie niepokonalnych trudności matematycznych przy próbie rozwiązania każdego zadania optymalizacyjnego - podstawy syntezy optymalnych algorytmów przetwarzania danych. Możliwość ominięcia tej trudności stwarza implementacja rozszerzonych algorytmów przedstawionych w pracach [1-6].

Obecnie jedną z najbardziej perspektywicznych klas przetworników A/C są wieloprzebiegowe (multi-pass [10]) PAC z kompensacją sygnału wejściowego i cyfrową estymacją sygnału różnicowego po jego przepuszczeniu przez wzmacniacz z przełączanym współczynnikiem wzmocnienia [10,11,13]. W sposób podobny, lecz szeregowy działają także używane obecnie kaskadowe ("pipeline" [11,13]) PAC, które zawierają więcej elementów niż przetworniki wieloprzebiegowe. Wieloprzebiegowy, iteracyjny sposób formowania estymat w tych przetwornikach stwarza podstawę do wprowadzenia cyfrowych iteracyjnych algorytmów ich formowania. Zapewnia to efektywne tłumienie wpływu zewnętrznych i wewnętrznych szumów na jakość konwersji oraz znacznie lepsze wykorzystanie adaptacyjnych sprzężeń zwrotnych do polepszenia pracy części analogowej. Powoduje to wzrost dokładności i szybkości konwersji oraz rozszerza roboczy zakres przetworników.

W niniejszej pracy są przedstawione podstawy matematycznego podejścia do analizy i konstruowania wieloprzebiegowych PAC z przekazaniem do mikroprocesora lub komputera zadaniem formowania najbliższych optymalnym (najlepszych w warunkach przyszłego zastosowania przetwornika) estymat sygnału wejściowego. Schemat blokowy PAC tego typu klasy pokazano na rys.1.



Rys.1. Schemat blokowy adaptacyjnego wieloprzebiegowego PAC z mikroprocesorem
 Fig. 1. Block-diagram of adaptive multi-pass ADC with microprocessor

Możliwość wprowadzenia metod matematycznych do analizy i projektowania takich PAC otwiera zastosowanie algorytmów [1-6]. Przy minimalnej modyfikacji algorytmy te pozwalają skonstruować pełny model matematyczny sub-optimalnego PAC, uwzględniający podstawowe parametry i sposób pracy jego części analogowej i cyfrowej oraz statystykę szumów i wejściowego sygnału. Dalej model ten można stosować jako instrument analizy zależności jakości konwersji w zależności od parametrów przetwornika i wejściowego sygnału.

Poza tym, matematyczne miary szybkości zbieżności algorytmów suboptimalnych charakteryzują jakość pracy PAC, a ich analiza umożliwia szybką i skuteczną ocenę potencjalnie osiągalnej rozdzielczości i innych charakterystyk przetwornika.

Możliwości rozwijanego w pracy podejścia zostały zbadane analitycznie oraz w serii zaawansowanych eksperymentów symulacyjnych. Eksperymenty przeprowadzono na pełnym modelu matematycznym suboptimalnego wieloprzebiegowego PAC ze zmodyfikowanymi algorytmami [1-6]. Przedmiotem badań były zmiany dokładności estymat napięcia wejściowego (rozdzielczości PAC) w zależności od parametrów wewnętrznego, nisko-bitowego przetwornika PAC1, od ilości taktów konwersji, zakresów możliwych wartości sygnału oraz mocy szumu sprzężenia zwrotnego (błędów przetwornika cyfrowo-analogowego PCA, por. rys.1). Wyniki skonfrontowano z wynikami analogicznych eksperymentów przeprowadzonych na modelu dwuprzebiegowego analogowego PAC z regulowanym wzmocnieniem, zastosowanego w analizatorze sygnałów HP3561 [7]. Pokazano możliwość dalszego polepszenia charakterystyk tego PAC przez wprowadzenie suboptimalnego cyfrowego przetwarzania danych i sterowania pracą przetwornika.

2. MODELE MATEMATYCZNE WIELOPRZEBIEGOWYCH PAC

2.1. Wpływ wewnętrznego przetwornika na pracę wieloprzebiegowych PAC

Zadaniem wieloprzebiegowego PAC z mikroprocesorem jest formowanie cyfrowych estymat wartości próbek $V^{(m)}=V$, ($m=1,2,\dots$) napięcia wejściowego $V_t=V(t)$, następnie podawanych na jego wejście z bloków "sample and hold" zewnętrznego kwantyzatora. Zakładamy, że w czasie T przetwarzania jednej próbki $V^{(m)}$ przetwornik wykonuje $k=1,\dots,n$ taktów konwersji (przebiegów). Na każdym k -ym takcie mikroprocesor PAC oblicza co raz bardziej dokładne cyfrowe estymaty $V_k^{(m)}$ wartości tej próbki. Estymaty te za pomocą przetwornika PCA są przetwarzane w analogowe odpowiedniki $V_{t,k}^{(m)}$, które są kierowane z opóźnieniem o jeden takt do bloku odejmowania (rys.1). Oprócz próbek $V^{(m)}$ na wejście tego układu wchodzi szum przetwornika PCA v_t (biały, gaussowski, z wariancją σ_v^2). Pełny sygnał na wejściu bloku odejmowania na każdym takcie konwersji jednej próbki ma postać:

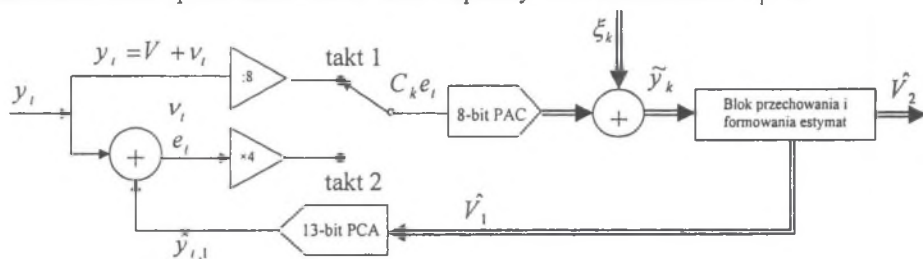
$$e_t = V^{(m)} - \hat{V}_{t,k-1}^{(m)} + v_t, \quad (m-1)T \leq t \leq mT. \quad (1)$$

Różnicowy sygnał e_t z wyjścia tego bloku przechodzi przez wzmacniacz z przelączalnym współczynnikiem wzmocnienia C_k , stałym w ciągu jednego taktu konwersji i

zmienianym w sposób określony na każdym następnym taktie. Wzmocniony sygnał wchodzi na nisko-bitowy szybki wewnętrzny przetwornik PAC1, skąd próbka sygnału \tilde{y}_n zostaje przekazana do mikroprocesora lub komputera, gdzie z uwzględnieniem poprzednich próbek oblicza się estymatę $\hat{V}_k^{(m)}$ napięcia wejściowego. Po n taktach wynik konwersji - estymata $\hat{V}_n^{(m)}$ zostaje przekazana adresatowi i rozpoczyna się cykl przetwarzania następnej, $(m+1)$ -ej próbki.

Zbadany w pracy dwuprzebiegowy PAC analizatora sygnałów HP3561 [7] pracuje w sposób następujący (rys.2).

W pierwszym przebiegu ($k=1$) sygnał wejściowy y_i przechodzi przez wzmacniacz (atenuator) W1 o współczynniku wzmocnienia $C_0=1/8$ do szybkiego 8-bitowego wewnętrznego przetwornika PAC1. Uzyskana 8-bitowa próbka - estymata wejściowego napięcia $\tilde{y}_1 = \hat{V}_1^{(m)} = C_0 V^{(m)} + \xi_1$, (ξ_1 - błąd kwantowania plus szum wzmacniacza) jest zapisywana w bloku pamięci i jednocześnie przesyłana do 13-bitowego PCA w sprzężeniu zwrotnym. Wynik przetwarzania - napięcie równe pierwszej estymacie wejściowego napięcia \hat{V}_1 - zostaje odjęte od sygnału wejściowego i błąd aproksymacji - różnicowy sygnał $e_i = y_i - \hat{V}_{i,1} + v_i$ wchodzi jeszcze raz na konwerter PAC1 przez wzmacniacz W2 o współczynniku wzmocnienia $C_1=4$.



Rys.2. Uproszczony schemat blokowy dwuprzebiegowego PAC [7] ze wzmacniaczem z przełączalnym współczynnikiem wzmocnienia

Fig. 2. Simplified block-diagram of two-pass ADC [7] with switched-gain amplifier

Wynik drugiego taktu przetwarzania dodawany jest do przechowywanej w bloku pamięci 8-bitowej cyfrowej estymaty $\hat{V}_1^{(m)}$. Trzy górne bity w 8-bitowej próbce cyfrowej uzyskanej w drugim przebiegu są sumowane z trzema dolnymi bitami estymaty $\hat{V}_1^{(m)}$. Spowodowane jest to 32-krotnym stosunkiem współczynników wzmocnienia w pierwszym i drugim taktie pracy PAC [7]. Dlatego przed dodaniem do $\hat{V}_1^{(m)}$ druga estymata przesuwana jest o 5 bitów na dół [7]. Tak sformowana 13-bitowa estymata sygnału zostaje wysłana do adresata. Ostateczna rozdzielczość PAC po dwóch taktach wynosi 13 bitów (zwróćmy uwagę: analizę PAC w pracy [7] przeprowadzono bez uwzględnienia wpływu zewnętrznego szumu v_i).

Jakość pracy wieloprzebiegowych PAC zależy od: szumu wzmacniacza W1 (oraz W2 w drugim przykładzie), rozdzielczości (określającej moc szumu kwantowania) i szybkości pracy przetwornika PAC1, błędów ustawienia zera, nieliniowości charakterystyk wzmacniaczy i PAC1 i błędów ustawienia progów kwantowania. Duże znaczenie mają szum przetwornika PCA w sprzężeniu zwrotnym, błędy bloku odejmowania i dokładność ustawienia wartości

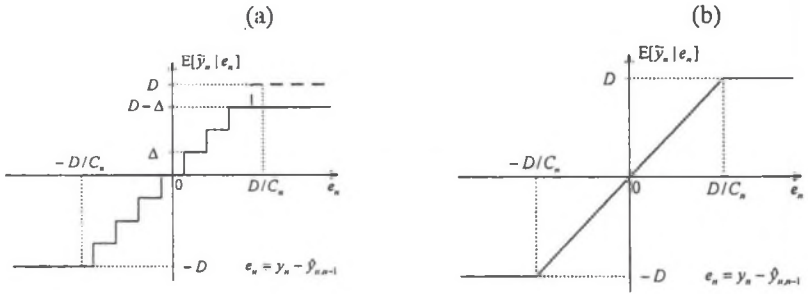
współczynników wzmocnienia C_k . Wpływ błędów ustawienia współczynników wzmocnienia i szumów analogowej części przetwornika tłumiony jest za pomocą odpowiednich rozwiązań technicznych i kalibrację współczynników wzmocnienia [13,14]. Ważną cechą wieloprzebiegowych PAC [7] jest usunięcie (kompensacja) błędów kwantowania, wprowadzanych przetwornikiem PAC1 na poprzednich taktach. Oprócz tego zwiększenie na każdym takcie współczynnika wzmocnienia C_k powoduje monotoniczne obniżenie wpływu szumu kwantowania na estymaty, co jest drugą ważną cechą wszystkich przetworników rozpatrywanego typu.

W obecnej pracy poświęcono uwagę analizie efektywności cyfrowych metod zwiększenia rozdzielczości PAC przedstawionego na rys.1. Analizę prowadzimy przy założeniu, że współczynniki wzmocnienia C_k są ustawiane bez błędów, charakterystyki wzmacniacza W1 i przetwornika PAC1 są idealne i nie wprowadzają nieliniowych zniekształceń (w stosunku do PAC1 oznacza to brak odchyłeń progów kwantowania od prostej przechodzącej przez ich środki). Biorąc pod uwagę, że wykonanie szybkich DAC o wysokiej rozdzielczości obecnie nie jest zadaniem technicznie trudnym, zakładamy, że szумы obwodu sprzężenia i układu odejmującego wnoszą w pracę PAC błędy o kilka rzędów mniejsze niż szum kwantowania PAC1. Jeśli na wejście przetwornika wchodzi szum zewnętrzny, to jego wpływ można uwzględnić jako zwiększenie mocy szumu v_r . Przy niewysokiej rozdzielczości PAC1 wewnętrzne szумы wzmacniacza W1 można uważać za nieistotne. W tych warunkach podstawowym źródłem błędów konwersji na pierwszych taktach pracy PAC będą szумы kwantowania PAC1. Jak pokażemy dalej, po kilku taktach konwersji na pierwszy plan wychodzi wpływ szumu v_r . Jakość tłumienia tych szumów, jak i szybkość działania elementów części analogowej PAC określają dokładność i szybkość konwersji.

2.2. Suboptymalny PAC z suboptymalnym algorytmem konwersji

Schodkowa forma charakterystyk "wejście-wyjście" PAC1 (por. rys.3a) uniemożliwia wyprowadzenie optymalnych algorytmów konwersji dla wieloprzebiegowych PAC. Można jednak skonstruować ich suboptymalne wersje stosując rozszerzone algorytmy opisane w [1-6]. Algorytmy te są optymalne przy obserwacji sygnałów za pomocą adaptacyjnych układów z odcinkowo-liniową charakterystyką "wejście-wyjście" jak na rys. 3b. Dla PAC z przetwornikami PAC1 o bardzo wysokiej rozdzielczości algorytmy te będą dawały *optymalne* cyfrowe estymaty napięcia wejściowego o minimalnym błędzie średniokwadratowym.

W miarę zmniejszenia rozdzielczości PAC1 estymaty te będą traciły swoją optymalność. Jednak w określonym zakresie można spodziewać się zachowania przez nie właściwości bliskich optymalnym i wyższej dokładności estymat niż w przypadku PAC z instrumentalnym formowaniem estymat. To założenie sprawdzono i wykorzystano w obecnej pracy.



Rys.3. (a) Statyczna charakterystyka "wejście - wyjście" PAC z kompensacją wejściowego napięcia; (b) odcinkowo-liniowa aproksymacja tej charakterystyki
 Fig. 3.(a) Static input-output characteristic of ADC with input voltage compensation; (b) piece-wise linear input-output characteristic

Rozpatrzmy pracę przetwornika na pojedynczym, k -ym takcie konwersji próbki $V^{(m)} = V$, ($k=1, \dots, n$). Przyjmując liniowo-odcinkową aproksymację charakterystyki PAC1 (rys. 3b), sygnał \tilde{y}_i na jego wejściu przy $(k-1)T/n \leq t < kT/n$ można zapisać w formie

$$\tilde{y}_i = \begin{cases} C_k (y_i - \hat{V}_{i,k-1}) + \xi_i^{(1)}, & \text{dla } |y_i - \hat{V}_{i,k-1}| \leq D/C_k, \\ D \operatorname{sgn}(y_i - \hat{V}_{i,k-1}) + \xi_i^{(1)}, & \text{dla } |y_i - \hat{V}_{i,k-1}| > D/C_k. \end{cases} \quad (2)$$

gdzie $\hat{V}_{i,k-1}$ jest analogową wartością estymaty sygnału wejściowego, wygenerowaną przez PCA na podstawie cyfrowej estymaty \hat{V}_{k-1} (por. rys.2) obliczonej na poprzednim takcie konwersji. Parametr D w formule (2) uwzględnia zakres wejściowy $[-D, D]$ przetwornika PAC1, a zmienna $\xi_i^{(1)}$ opisuje wewnętrzny szum wzmacniacza W1, którego zgodnie z założeniami można dalej nie uwzględniać. Zakres wyjściowy wzmacniacza uważamy za większy lub równy D . Zakładamy, że rozproszenie próbek V sygnału na wejściu PAC ma średnią wartość V_0 i wariancję $P_0 = E\{(V - V_0)^2\} = \sigma_V^2$, a analizowany PAC ma parametry dopasowane do statystyki różnicowego sygnału e_i w sensie [1-6]. Wtedy prawdopodobieństwo nasycenia PAC w czasie konwersji każdej próbki będzie nie większe niż μ - określające poziom ufności wykluczania grubych błędów konwersji. Rząd wielkości μ musi być nie mniejszy niż rozdzielczość PAC, co określa zakres ich możliwych wartości $10^{-3} \leq \mu < 10^{-12}$.

Sygnał \tilde{y}_i jest podawany na wejście PAC1, skąd cyfrowe próbki sygnału $\tilde{y}_n = C_n e_n + \xi_n$ są przekazywane na wejście mikroprocesora. Zmienna ξ_n w ostatnim wzorze opisuje szum kwantowania o wariancji $\sigma_{\xi}^2 = \Delta^2/12$, gdzie $\Delta = D/(2^{N_{PAC1}-1})$, N_{PAC1} - rozdzielczość PAC1 (w bitach). Przetwarzanie próbek \tilde{y}_n odbywa się za pomocą algorytmu suboptymalnego, skonstruowanego na podstawie skalarnej wersji algorytmów prac [1-6,9] z zastąpieniem w nich wariancji wewnętrznego szumu ξ_n przez moc szumu kwantowania $\sigma_{\xi}^2 = \Delta^2/12$.

$$\hat{V}_k = \hat{V}_{k-1} + L_k \tilde{y}_k, \quad L_k = \frac{C_k P_k}{\sigma_{\xi}^2 + C_k^2 \sigma_V^2} \quad (k = 1, \dots, n), \quad (3)$$

$$P_k = P_{k-1} - \frac{C_k^2 P_{k-1}^2}{\sigma_\xi^2 + C_k^2 (\sigma_v^2 + P_{k-1})}, \quad (4)$$

$$\tilde{y}_k = \begin{cases} C_k (y_k - \hat{V}_{k-1}) + \xi_k, & \text{dla } |y_k - \hat{V}_{k-1}| \leq D/C_k, \\ D \operatorname{sgn}(y_k - \hat{V}_{k-1}) + \xi_k, & \text{dla } |y_k - \hat{V}_{k-1}| > D/C_k. \end{cases} \quad (5)$$

$$C_1 = \frac{D}{\alpha \sqrt{\sigma_v^2 + \sigma_v^2}}; \quad C_k = \frac{D}{\alpha \sqrt{\sigma_v^2 + P_{k-1}}}. \quad (6)$$

Parametr α spełnia równanie

$$\Phi(\alpha) = \frac{1}{\sqrt{2\pi}} \int_0^\alpha \exp\left(-\frac{x^2}{2}\right) dx = \frac{1}{2}(1 - \mu). \quad (7)$$

Warunki początkowe dla algorytmu (3)-(7): $\hat{V}_{k-1}|_{k=1} = V_0$ i $P_{k-1}|_{k=1} = \sigma_v^2$.

3. REZULTATY EKSPERYMENTÓW SYMULACYJNYCH

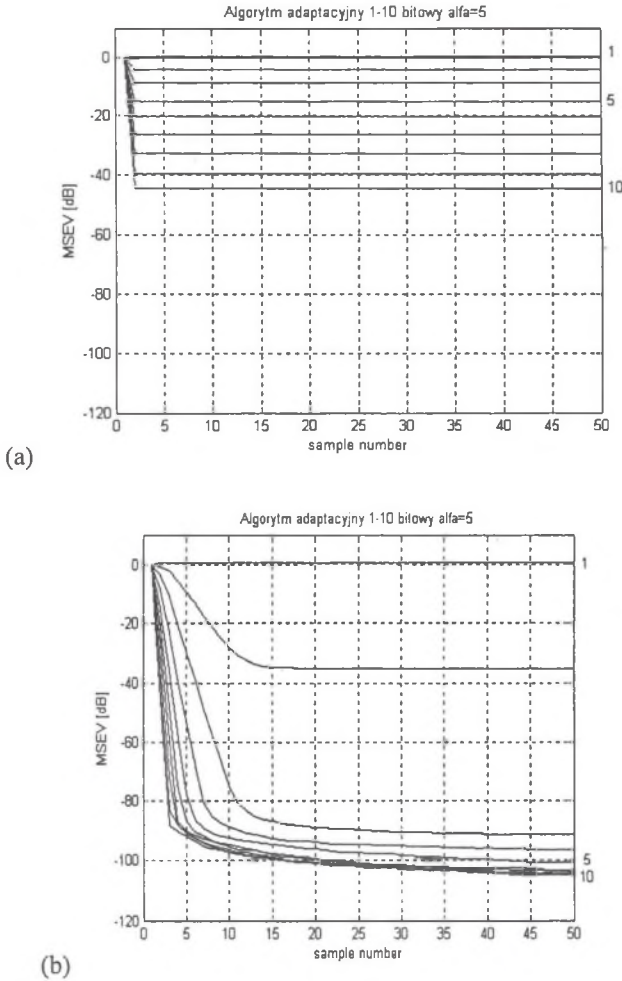
W pierwszej serii eksperymentów zbadano pracę pełnego modelu suboptymalnego wieloprzebiegowego PAC (por: rys.1) z algorytmem (3)-(7) przy różnych wartościach rozdzielczości N_{PAC1} przetwornika PAC1. Doświadczenia wykonano dla 10 bloków po $M=100$ realizacji sygnału $y_k^{(m)} = V^{(m)} + v_k^{(m)}$, ($k=1, \dots, n$, $m=1, \dots, M$) o długości $n=5$ przy losowych wartościach $V^{(m)}$ w każdej m -ej realizacji. Bloki generowano przy kolejno zwiększanych wartościach rozdzielczości przetwornika PAC1, $N_{PAC1} = 1, 2, \dots, 10$ [bit]. Każdy blok przetwarzano zgodnie ze wzorem (2) dla dwóch wariantów PAC - ze stałym i z przełączanym zgodnie z (6) współczynnikiem wzmocnienia. Odpowiednio były zmieniane również algorytmy (3)-(6). Dalej, dla każdego bloku realizacji (generowanego przy odpowiedniej wartości N_{PAC1}) były obliczane znormalizowane średniokwadratowe błędy konwersji $MSE_v(n)$ (w skali logarytmicznej)

$$MSE_v(n) = 10 \log_{10} \left(\frac{\hat{\sigma}_v^2(n)}{\sigma_v^2} \right) = 10 \log_{10} \left(\frac{1}{\sigma_v^2 M} \sum_{m=1}^M (V^{(m)} - \hat{V}_n^{(m)})^2 \right) [dB]. \quad (8)$$

Zmiany średniokwadratowego błędu konwersji w zależności od ilości cykli iteracji n i rozdzielczości wewnętrznego przetwornika $N_{PAC1} = 1, 2, \dots, 10$ [bit] podano na rys. 4a,b. Wykresy na rys.4a odpowiadają wariantowi PAC ze wzmacniaczem W1 o stałym współczynniku wzmocnienia $C_n = C_0$. Wyniki na rys.4b odpowiadają PAC z C_n przełączanym zgodnie z (6). Wartości $MSE_v(n)$ są związane z rozdzielczością $N_{PAC}(n)$ analizowanego przetwornika PAC wzorem

$$N_{PAC}^{(n)} = \log_2 \left(\frac{\sigma_v}{\hat{\sigma}_v(n)} \right) = -0,1661 MSE(n) \quad (9)$$

Pozostałym parametrom modelu, w tym algorytmom (3)-(7), nadano wartości: $\sigma_v^2=10$, $D=1$, $\alpha=5$, $(\mu \approx 10^7)$, $\sigma_\xi^2 = \Delta^2 / 12$, $V_0 = 0$, $\sigma_v^2 \approx 10^{-8} \cdot \sigma_v^2$.



Rys.4. Zależności $MSE_v = MSE_v(n)$ przy zmianach rozdzielczości PAC1 od 1 do 10 bitów:
 (a) przy stałym współczynniku wzmocnienia; (b) przy przełączanym zgodnie z (6)
 Fig. 4. Trajectories $MSE_v = MSE_v(n)$ for PAC1 with resolution changed from 1 to 10 bits:
 (a) the case of ADC with constant gain; (b) with the gain switched according to (6)

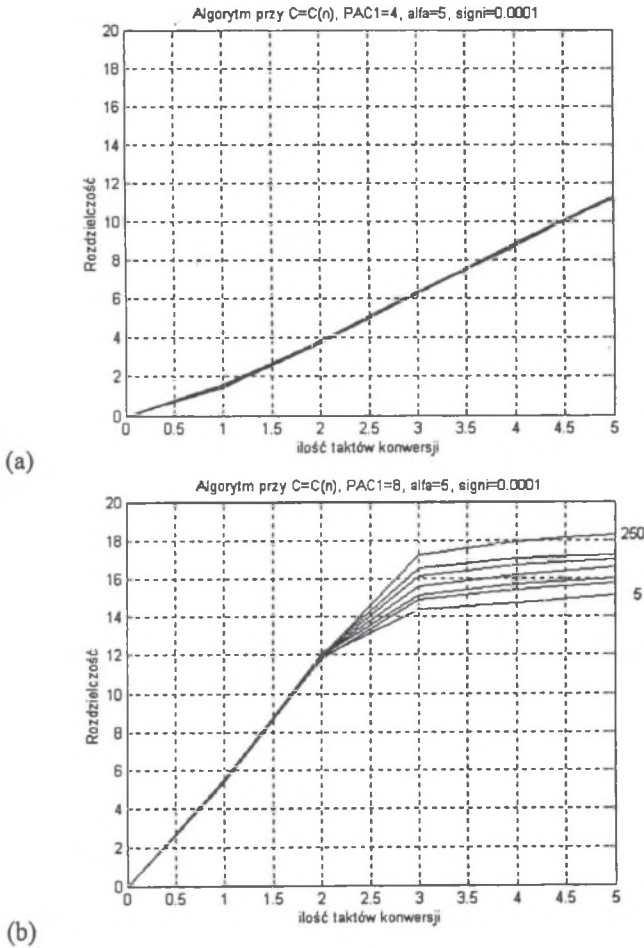
Początkowe badania potwierdziły bardzo istotny wpływ poziomu szumu v , na rozdzielczość PAC. W związku z tym, podobnie jak w pracy [7], w dalszych eksperymentach przyjęto, że PCA w sprzężeniu zwrotnym stwarza szum o wariancji $\sigma_v^2 \approx 10^{-8} \cdot \sigma_v^2$ (w [7] użyto 13-bitowy PCA). Porównanie wykresów (4a) i (4b) potwierdza przewagę PAC z

przełączanym współczynnikiem wzmocnienia (o wartościach C_n określonych wzorem (6)) nad spotykanym w literaturze wariantem wieloprzebiegowego PAC ze wzmacniaczem o stałych parametrach. Dla PAC z przełączalnym C_n przy rozdzielczościach PAC1 rzędu $N_{PAC} \geq 4$ zależności $MSE_V(n)$ (rys.4b) zbliżają się do zależności optymalnej, odpowiadającej $N_{PAC} = \infty$, a przy $N_{PAC} \geq 8$ praktycznie zlewają się z nią.

W drugiej serii eksperymentów zbadano pracę PAC z wewnętrznym przetwornikiem PAC1 o rozdzielczości: $N_{PAC1} = 4$ i większej, $N_{PAC1} = 8$. Zgodnie ze wzorem (6), przy $\sigma_v^2 \approx 10^{-8} \cdot \sigma_v^2$ współczynniki C_n na każdym takcie konwersji powinny mieć wartości, $C_n = D / \alpha P_{n-1}^{-1/2} + O(\sigma_v^2 / P_{n-1})$. Zgodnie z pracami [1-6] w tym przypadku średniokwadratowy błąd estymat wejściowego sygnału $\hat{\sigma}_v(n)$ zmniejsza się wykładniczo (por. formułę (4.4.) w [2]), co powoduje liniowy wzrost rozdzielczości PAC przy zwiększeniu liczby taktów konwersji

$$N_{PAC} = \log_2 \left(\frac{\sigma_v}{\hat{\sigma}_v(n)} \right) = \frac{n}{2} \log_2 \left(1 + \frac{D^2}{a^2 \sigma_v^2} \right) = \frac{n}{2} \log_2 \left(1 + \frac{3}{a^2} 2^{2N_{PAC1}} \right) [\text{bit}]. \quad (10)$$

Po osiągnięciu poziomu dokładności $\hat{\sigma}_v(n) \approx \sigma_v$ liniowy wzrost N_{PAC} jako funkcji n zmienia się na wolniejszy (logarytmiczny). Jak wynika z (10), przy $\sigma_v^2 \ll \hat{\sigma}_v^2(n)$ i ustawieniu współczynników $C_1 \div C_n$ zgodnie ze wzorem (6) rozdzielczość przetworników suboptymalnych nie zależy od wariancji σ_v^2 sygnału wejściowego. Szybkość wzrostu N_{PAC} określają tylko rozdzielczość PAC1 i poziom ufności μ wykluczania grubych błędów. Potwierdzają to przedstawione na rys.5a obliczone zgodnie ze wzorem (9) doświadczalne zależności $N_{PAC} = N_{PAC}(n)$ dla wartości $\sigma_v^2 = 5, 10, 15, 25, 50, 100, 250$ ($N_{PAC1} = 4$, $n = 1, \dots, 5$ pozostałe parametry takie jak poprzednio). Jak widać z rys.5a, są to prawie identyczne linie proste z kontem pochylenia bliskim do określonego formułą (10). Analogiczne wykresy dla przypadku $N_{PAC1} = 8$ przedstawiono na rys.5b. Jak widać, przy każdym σ_v^2 po dwóch taktach konwersji rozdzielczość PAC osiąga poziom 12 bitów. Na trzecim takcie największy przyrost rozdzielczości można uzyskać dla szerokozakresowych PAC i mniejszy dla PAC o wąskich zakresach. Zastosowanie w sprzężeniu zwrotnym PCA o większej rozdzielczości pozwala przedłużyć liniowy wzrost $N_{PAC}(n)$



Rys. 5. Zależność $N_{PAC} = N_{PAC}(n)$ przy różnych roboczych zakresach suboptymalnego PAC
 Fig. 5. Dependence $N_{PAC} = N_{PAC}(n)$ for different operating ranges of suboptimal ADC

Analiza pracy dwuprzebiegowego PAC HP3561 [7] pokazuje, że zależność $N_{PAC} = N_{PAC}(k)$ ($k=1,2$) jest nieco mniejsza (ale bliska) od odpowiedniego odcinka wykresu 5b, co świadczy o udanym doborze parametrów tego PAC. Inne doświadczenia pokazały znaczny wzrost średniokwadratowych błędów konwersji przy wariacjach wartości przetwarzanego sygnału, powodujących wzrost prawdopodobieństwa pojawienia się grubych błędów, co świadczy o konieczności uwzględnienia tego czynnika w projektowaniu i zastosowaniach PAC.

4. UWAGI KOŃCOWE

W artykule przedstawiono podstawy podejścia analitycznego, umożliwiającego jednoczesne („concurrent” [7]) projektowanie zarówno oprogramowania, jak i części analogowej wieloprzebiegowych PAC. Wprowadzenie suboptymalnych algorytmów obliczania próbek sygnału wejściowego i sterowania procesem przetwarzania pozwala:

1. Zapewnić na każdym takcie konwersji najbardziej skuteczne i szybkie tłumienie szumów analogowej części przetwornika, w pierwszym rzędzie szum kwantowania przetwornika PAC1 i w pewnym stopniu szum sprzężenia zwrotnego. Stwarza to także możliwość cyfrowej eliminacji błędów systematycznych w estymatach próbek, wpływu dryfu parametrów analogowych elementów oraz wprowadzenie autokalibracji i autokorekcji algorytmów (por. także [8]), czego nie można zrobić środkami instrumentalnymi.
2. Rozdzielić analogowe i cyfrowe przetwarzanie próbek sygnału i przekazać ostatnie do mikroprocesora lub komputera, do którego wieloprzebiegowy PAC jest podłączany.

Pokazano konieczność uwzględnienia w algorytmach formowania estymat poziomu ufności wykluczenia anomalnych błędów jako czynnika istotnie wpływającego na jakość konwersji. Potwierdzono przydatność pełnego modelu matematycznego wieloprzebiegowego PAC jako narzędzia wszechstronnej i ścisłej analizy symulacyjnej pracy PAC oraz weryfikacji i doboru parametrów jego części analogowej i suboptymalnych algorytmów konwersji do wartości optymalnych w warunkach przewidzianego zastosowania przetwornika.

LITERATURA

1. Platonov A.A.: Optimalnaia adaptivnaia sistema ocenki sluchainyh velichin s uchiotom ogranichenii na dinamicheskii diapazon registriruemykh ustroystv, *Międzyuczelniany Zbiór Prac Naukowych "Woprosy peredachi i preobrazovania informacii"*, RRTI, Riazan', 1986, str. 35-40 (w jęz. rosyjskim).
2. Platonov A.A., Abdulkaiumov R.A., Optimalnyie sistemy adaptivnogo nabliudeniia i ocenki sostoianii dinamicheskikh sistem s impulsnymi pomehami, Moskva, *Art. Dep. VINITI*, No 7969-B86, 24.10.86, str.1-30 (w jęz. rosyjskim).
3. Platonov A.A.: Optimal identification of regression-type processes under adaptively controlled observations. *IEEE Transactions on Signal Processing*, vol. 42, No. 9, September 1994, p. 2280-2291.
4. Platonov A.A.: Basic Theoretical Principles for Design of Analog-Digital Measurement Systems with Adaptively Controlled Sensors, *Proc. of IMEKO XIII World Congress*, v.2, Torino, Italy, Sept. 1994, p. 1025-1031.
5. Platonov A.A., Szabatin J.: Analog-digital systems for adaptive measurements and parameter estimation of noisy processes. *IEEE Transactions on Instrumentation and Measurement*, vol. 45, No.1, February 1996, p. 60-69.
6. Platonov A.A., Szabatin J., Jędrzejewski K.: Optimal synthesis of smart measurement systems with adaptive correction of drifts and setting errors of the sensor's working point. *IEEE Trans. on Instrum. and Measurement*, vol. 47, No. 3, June 1998, p. 659-665.

7. Epstein J.S., Engel G.R., Hiller D.R., Purdy G.L., Hoog B.C., Wicklund E.J.: Hardware design for dynamic signal analyzer. *Hewlett Packard Journal*, December 1984, p.12-17.
8. Platonov A.A., Jędrzejewski K.: Optimal synthesis of adaptive multi-pass voltmeter for the wide-range and high-accuracy measurements in conditions of noises and disturbances. *Proceedings of Polish-Czech-Hungarian Workshop on Circuits Theory, Signal Processing and Applications*, Kraków 1998, p. 73-79.
9. Jędrzejewski K., Platonov A.A.: A new approach to optimization of adaptive ADC with multi-pass residual compensation, *Proc. of Polish-Czech-Hungarian Workshop on Circuit Theory, Signal Processing and Telecommunication Networks*, Budapest, Hungary, Sept 14-17, 2001, p. 11-18.
10. Grizoni Ch.R., Heubi A., Balsiger P., Pellandini F.: Micro power high-resolution A/D converter, *Proc. of Int.Conf. on Signal Processing Applications and Technology ICSPAT'99*, November 1-4, Orlando, Florida, USA, 1999.
11. Maloberti F., High-speed data converters for communication systems, *IEEE Circuits and Systems Magazine*, v.1, No.1, 2001, p.28-36.
12. Hellestrand G.: The Revolution in System Engineering , *IEEE Spectrum*, v.36, No.9, 1999, p.43-51.
13. Opris I.E., Lewicki L, Wong B., A single-ended 12 b 20 M samples selfcalibrating pipeline A/D converter, *IEEE Journ. on Solid State Circuits*, vol.33, 1998, p.1898-1903.
14. Hejn K., Pacut A., Statistical Analysis of Autoscaling Feedback in Mixed-Signal Circuits, *Trans.on Instr. and Measur.*, v.46.,No.4, 1997, p. 913-917.

Recenzent: Dr hab. inż. Tadeusz Skubis, prof. Politechniki Śląskiej

Wpłynęło do Redakcji dnia 1 grudnia 2001

Abstract

A new approach to optimisation of multi-pass A/D converters (MADC) with digital calculation of input signal estimates is presented. Estimates are calculated using extended algorithms [1-6] ensuring extremely efficient suppression of the quantisation noise, as well as other noises of analogue elements of MADC. The proposed approach enables analytical evaluation of potentially achievable MADC resolution and defines the way it can be achieved. The advanced simulations performed for mathematical model of MADC with extended algorithm confirm quantitatively and qualitatively the results of theoretic analysis. There is shown a possibility to improve the characteristics of known two-pass ADC HP3561 [7] by transition to optimal digital controlling the conversion process and estimates forming. The paper develops results of works [8,9].