

Marcin ZYGMANOWSKI¹, Tomasz BISKUP¹, Carsten BUHRER², Bogusław GRZESIK¹,
Josien KRIJGSMAN³, Jarosław MICHALAK¹, Szymon PASKO¹

¹ Politechnika Śląska, Instytut Elektrotechniki Teoretycznej i Przemysłowej

² Trithor GmbH, Reinbach, Niemcy

³ KEMA b.v., Arnhem, Holandia

STRATY MOCY W ZAWORACH PIĘCIOPOZIOMOWEGO FALOWNIKA Z DIODAMI POZIOMUJĄCYMI

Streszczenie. W niniejszym artykule badane są straty mocy w falowniku pięcio-poziomowym z diodami poziomującymi. Analizuje się przypadek przy sterowaniu z eliminacją 5 harmonicznej napięcia fazowego i obciążeniem 3-fazowym indukcyjnym. Przebadano straty mocy wszystkich zaworów oraz straty sumaryczne jako funkcję współczynnika głębokości modulacji.

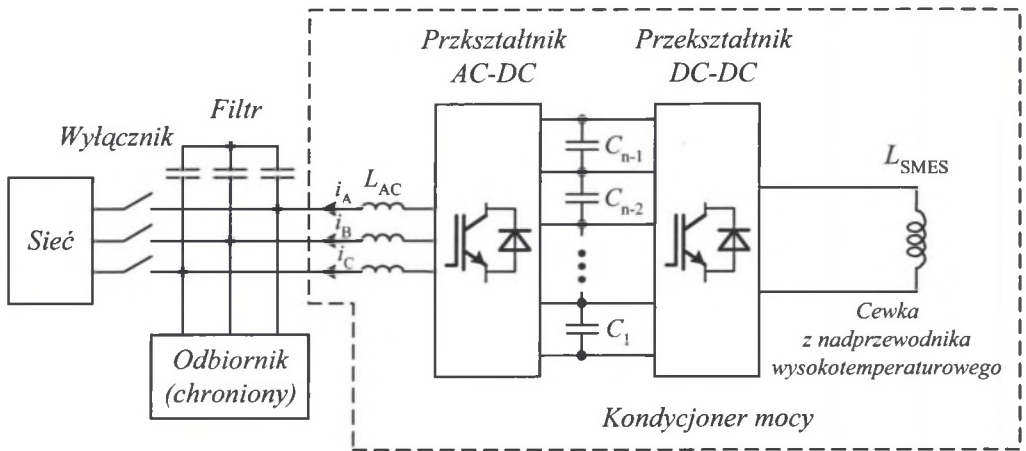
POWER LOSSES AT SWITCHING DEVICES OF FIVE-LEVEL DIODE-CLAMPED INVERTER

Summary. Power losses at switching devices of five-level diode-clamped inverter are the subject of the paper. The control with elimination of fifth harmonic in output voltage is analyzed. There is three-phase inductive load of the inverter. Power losses are presented as a function of modulation index. Power losses of each switching device as well as total power losses are given in the paper.

1. WPROWADZENIE

Niniejszy artykuł powstał w trakcie realizacji V programu ramowego HIPOLITY w Zakładzie Napędu Elektrycznego i Energoelektroniki na Wydziale Elektrycznym Politechniki Śląskiej. Projekt ten obejmował badania i realizację kondycjonera mocy z cewką z nadprzewodnika wysokotemperaturowego (SMES). Projekt jest realizowany przy współpracy z czterema ośrodkami: TRITHOR (Niemcy, Rheinbach), FUTURA (Heerhugowaard, Holandia), ENEL (Gliwice, Polska), KEMA (Arnhem, Holandia).

Stosowanie kondycjonera mocy pozwala wspomagać ciągłość zasilania odbiorników chronionych, eliminację wyższych harmonicznych prądu generowanych przez odbiorniki oraz kompensację mocy biernej. Na rysunku 1 przedstawiono schemat kondycjonera mocy i odbiornika chronionego. Kondycjoner mocy składa się z dwóch przekształtników AC-DC, DC-DC połączonych ze sobą obwodem pośredniczącym napięcia stałego U_{DC} . Kondycjoner zawiera przy tym cewkę z nadprzewodnika wysokotemperaturowego L_{SMES} oraz dławiki sieciowe L_{AC} .



Rys. 1. Kondycjoner mocy z magazynem energii w postaci nadprzewodzącej cewki
 Fig. 1. Power conditioner with superconducting magnetic energy storage

Przyczyny stosowania przekształtników wielopoziomowych można wyjaśnić następująco. Gdy przekształtniki AC-DC i DC-DC są dwupoziomowe, to maksymalne napięcie sieci, do której kondycjoner może być przyłączony, jest ograniczone znamionowym napięciem zaworów przekształtnika. Gdy istnieje konieczność przyłączenia kondycjonera z dwupoziomowymi przekształtnikami do sieci o napięciu wyższym niż wynika z napięć znamionowych zaworów, to można zastosować dwa rozwiązania. Pierwsze rozwiązanie polega na zastosowaniu transformatora, który musi być włączony między sieć a kondycjoner. Rozwiązaniem drugim jest zastosowanie kondycjonera wielopoziomowego (dokładniej z przekształtnikami wielopoziomowymi). Przekształtniki te pozwalają uzyskać prądy o korzystniejszych parametrach, np. mniejszy współczynnik zawartości wyższych harmonicznych (THD) oraz zmniejszenie zakłóceń elektromagnetycznych przy tej samej częstotliwości przełączeń. Te cechy sprawiły, że przekształtniki wielopoziomowe są przedmiotem niesłabnącego zainteresowania na całym świecie.

Najczęściej spotykanymi w literaturze przekształtnikami wielopoziomowymi są następujące trzy typy układów: 1) przekształtniki z diodami poziomującymi (diode-clamped converters), 2) przekształtniki z kondensatorami poziomującymi (capacitor-clamped converters) oraz 3) przekształtniki kaskadowe (cascaded multicell converters). W niniejszym artykule badany był falownik pięciopoziomowy z diodami poziomującymi przy sterowaniu z eliminacją 5 harmonicznej napięcia fazowego. Jego wersja 3-poziomowa jest najczęściej stosowaną i opisywaną wersją [2, 3].

Celem niniejszej pracy jest określenie strat mocy w falowniku 5-poziomowy z diodami poziomującymi przy sterowaniu z eliminacją 5 harmonicznej napięcia fazowego falownika o wyjściu 3-fazowym, przy czym bada się, jak zmieniają się te straty wraz ze zmianą współczynnika głębokości modulacji.

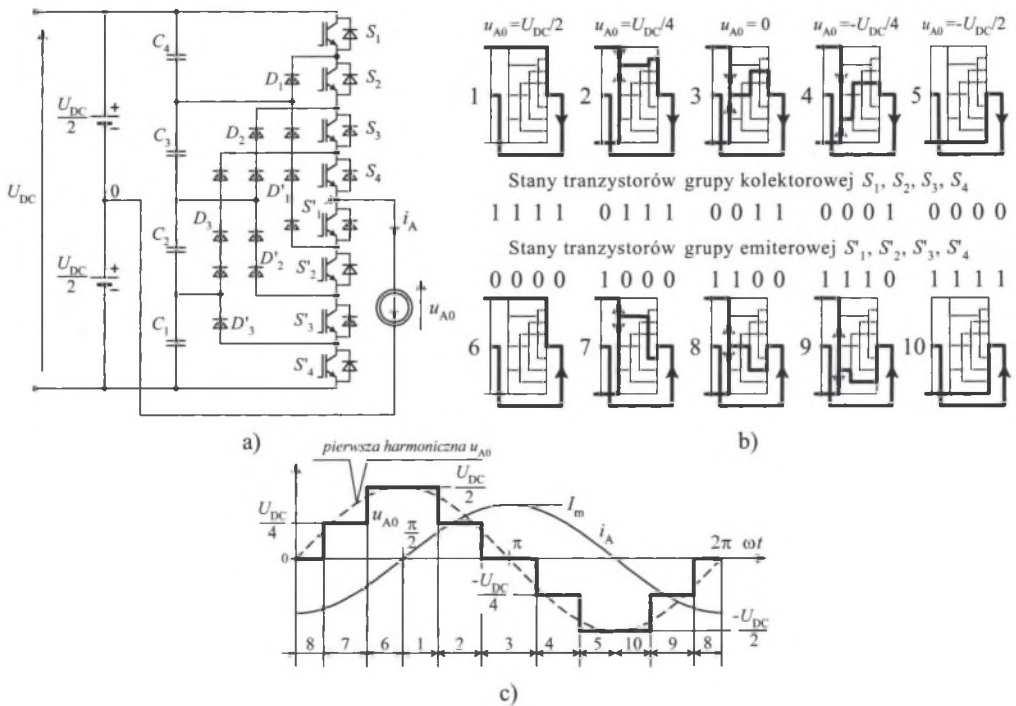
Jednym z najważniejszych założeń jest to, że falownik z rysunku 1 pracuje przy czysto indukcyjnym odbiorniku.

Zastosowana metodologia i uzyskane wyniki mogą być przydatne do projektowania i do analizy porównawczej tego typu przekształtników.

2. PIĘCIOPOZIOMOWY FALOWNIK Z DIODAMI POZIOMUJĄCYMI

Analiza działania falownika trójfazowego objaśnia się na przykładzie falownika jednofazowego - rys. 2. Szczegóły można znaleźć w [3, 4]. W przypadku obciążenia czynnego występują trudności w utrzymaniu stałej wartości napięcia na kondensatorach obwodu pośredniczącego DC [5]. Dlatego analizuje się przypadek, gdy falownik jest obciążony indukcyjnością. W przypadku, gdy falownik taki pracuje jako przekształtnik AC-DC, to może on pracować wyłącznie jako kompensator mocy biernej i filtr wyższych harmoniczných. Z założenia, że obciążenie falownika jest indukcyjne wynika, że można przyjąć prąd obciążenia i_A jako sinusoidalny i przesunięty względem pierwszej harmonicznej napięcia u_{A0} o kąt $\pm \pi/2$. W celu zapewnienia właściwej pracy napięcie U_{DC} podzielone jest na cztery równe poziomy $U_{DC}/4$.

W przypadku gdy falownik pracuje jako przekształtnik AC-DC – rysunek 1, to prąd i_A jest formowany równocześnie poprzez napięcie sieci i napięcie falownika. Amplitudę tego prądu reguluje się poprzez regulację współczynnika głębokości modulacji m tak, aby zachowane było stałe przesunięcie fazowe prądu i_A względem napięcia sieciowego. Podstawowa harmoniczna napięcia falownika jest w fazie lub przeciwfazie względem napięcia sieciowego, przy



Rys. 2. Jednofazowy falownik pięciopoziomowy z diodami poziomującymi: a) schemat; b) schematy zastępcze wraz ze stanami tranzystorów falownika: '0' – zawór wyłączony, '1' – zawór załączony; c) przebieg napięcia i prądu wyjściowego, u_{A0} , i_A wraz z zaznaczonymi czasami obowiązywania poszczególnych schematów zastępczych (przy $m \approx 0,7$ oraz $\alpha_1 \approx 24,6^\circ$ i $\alpha_2 \approx 60,6^\circ$)

Fig. 2. One phase leg of five-level diode-clamped inverter: a) its structure; b) equivalent circuits with switch states: '0' – switch is off, '1' – switch is on; c) the output voltage and current waveforms, u_{A0} , i_A with marked number of the equivalent circuit (for $m \approx 0,7$, $\alpha_1 \approx 24,6^\circ$ and $\alpha_2 \approx 60,6^\circ$)

odpowiednio pojemnościowym lub indukcyjnym charakterze przekształtnika AC-DC wraz dławikami L_{AC} .

Metoda sterowania, dla której przeprowadzono analizę, jest metodą eliminacji wybranych harmoniczných napięcia zastosowaną do falowników wielopoziomowych [6]. Tranzystory są przełączane z częstotliwością równą lub dwukrotnie wyższą od częstotliwości podstawowej harmoniczných napięcia wyjściowego u_{A0} . Przełączanie przy częstotliwości podstawowej pozwala zminimalizować straty przełączania w zaworach energoelektroniczných. Takie przełączanie pozwala przyjmując założenie, że straty w zaworach to tylko straty przewodzenia.

3. STEROWANIE Z ELIMINACJĄ WYBRANYCH HARMONICZNYCH

Częstotliwość przełączania zaworów w tej metodzie jest równa lub dwukrotnie wyższa od częstotliwości podstawowej harmoniczných napięcia wyjściowego u_{A0} (rys. 3). To oznacza, że każdy tranzystor przełącza się dwa lub cztery razy na okres podstawowej harmoniczných. Liczba przełączeń zależy od współczynnika głębokości modulacji, m , określonego wzorem (3) jako stosunek amplitudy pierwszej harmoniczných napięcia wyjściowego do najwyższej wartości amplitudy pierwszej harmoniczných, która osiągnana jest przy prostokątnym kształcie napięcia wyjściowego u_{A0} . Zmniejszona liczba przełączeń w okresie napięcia wyjściowego w porównaniu z liczbą przełączeń przy modulacji szerokości impulsów powoduje znaczne obniżenie strat przełączania zaworów. Wadą tej metody jest pogorszenie współczynnika zawartości wyższych harmoniczných THD.

Zastosowana metoda polega na wyznaczeniu k kątów przełączania tranzystorów α_i , gdzie $i = 1, \dots, k$. Kąty te wynikają z rozwiązania nieliniowego układu równań, gdzie $(k-1)$ równań wynika z warunku zerowania wybranych składowych harmoniczných, a k -te równanie obowiązuje dla pierwszej harmoniczných, przy czym jest ono sparametryzowane współczynnikiem modulacji m (wzory od (1) do (3)). Najczęściej eliminuje się wyższe harmoniczne o najniższych numerach, które występują w układzie trójfazowym, np. nieparzyste harmoniczne niebędące krotnością liczby 3, tj. piąta, siódma itd.

Analizuje się falownik pięciopoziomowy ($n = 5$) z dwoma kątami przełączania α_1, α_2 , które wyznaczone są z układu dwóch równań, pozwalających na wyeliminowanie jednej wyższej harmoniczných. W dalszej analizie przyjęto eliminację 5 harmoniczných napięcia. Jest to założenie wystarczające dla układu trójfazowego z odbiornikiem połączonym w gwiazdę, które układowo eliminuje z napięć fazowych 3 harmoniczných. Tak więc, w takim układzie trójfazowym w napięciu fazowym będą wyeliminowane 3 i 5 harmoniczných. Aby ocenić straty, wystarczy przeanalizować układ jednofazowy, w którym prąd jest sinusoidalny przesunięty o $\pm \pi/2$, a napięcie ma wyeliminowaną tylko 5 harmoniczných. Oznacza to, że przełączenia tranzystorów pozostają takie same dla układu jedno- i trójfazowego. Z tego wynika, że straty mocy w zaworach jednej fazy układu trójfazowego z programową eliminacją 5 harmoniczných są identyczne ze stratami w układzie jednofazowym, gdzie wyeliminowana jest też 5 harmoniczných. Napięcie wyjściowe może być przedstawione w postaci szeregu Fouriera (1), gdzie jest widoczny wpływ kątów przełączania na wartość amplitudy poszczególnych harmoniczných. Rozwiązując układ nieliniowych równań (2) parametryzuje się rozwiązanie za pomocą amplitudy pierwszej harmoniczných (2a) i eliminuje piątą harmoniczných (2b). Wynik rozwiązania (metoda Newtona-Raphsona) pokazano na rysunku 4.

$$u_{A0}(\omega t) = \frac{4 U_{DC}}{\pi} \sum_{h=1,3,5,\dots}^{\infty} \left(\frac{1}{h} \sin(h\omega t) (\cos(h\alpha_1) + \cos(h\alpha_2)) \right), \quad (1)$$

gdzie: h – jest rzędem harmoniczných,

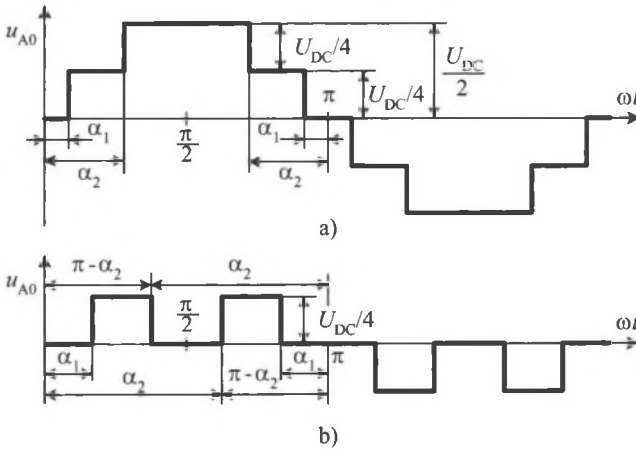
$$\cos(\alpha_1) + \cos(\alpha_2) = m(n-1)/2, \quad (2a)$$

$$\cos(5\alpha_1) + \cos(5\alpha_2) = 0, \quad (2b)$$

gdzie: m – jest współczynnikiem głębokości modulacji zdefiniowanym jako (3), α_1, α_2 – kąty przełączania takie jak przedstawiono na rysunku 3 ($\alpha_1 < \alpha_2 < \pi/2$), n – liczba poziomów napięcia wyjściowego u_{A0} ($n = 5$),

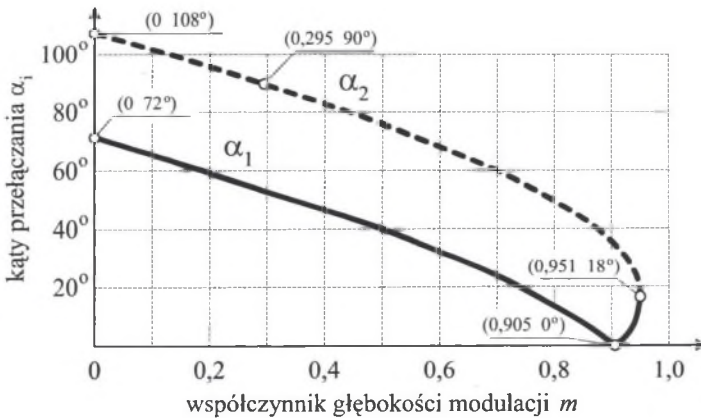
$$m = \frac{\pi V_1}{4U_{DC}/2}, \quad (3)$$

gdzie: V_1 – amplituda pierwszej harmonicznej.



Rys.3. Napięcie wyjściowe falownika pięciopozomowego z zaznaczonymi kątami przełączania α_1 i α_2 : a) przebieg dla współczynnika głębokości modulacji $m = 0,90$; b) dla $m < 0,295$

Fig.3. Output voltage waveform of five-level converter with marked switching angles α_1 and α_2 : a) waveform for modulation index $m = 0,90$; b) waveform for $m < 0,295$



Rys. 4. Kąty przełączania w funkcji współczynnika głębokości modulacji

Fig. 4. Switching angles versus modulation index

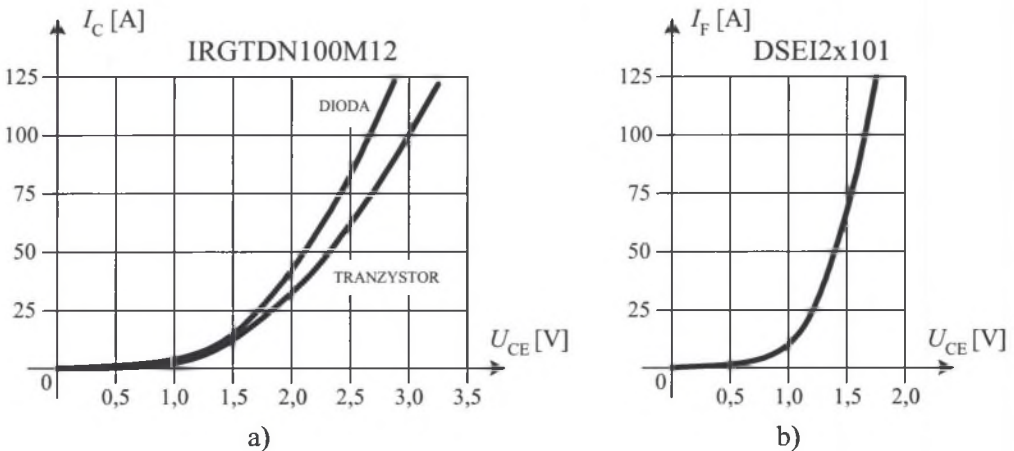
4. STRATY MOCY PRZEWODZENIA ZAWORÓW FALOWNIKA

Straty mocy przewodzenia oblicza się dla najgorszego przypadku, tj. dla największej możliwej amplitudy I_m prądu i_A . Prąd i_A jest opóźniony o kąt $\pi/2$ (charakter indukcyjny) względem napięcia – rysunek 2. Straty mocy dla falownika z obciążeniem indukcyjnym są takie same, jak straty mocy przekształtnika AC-DC „widzianego” od strony sieci AC jako odbiornika typu pojemnościowego. Straty mocy przewodzenia przedstawia się jako funkcje głębokości modulacji m . Pomija się straty mocy przełączania.

Do obliczeń przyjęto: napięcie obwodu pośredniczącego $U_{DC} = 1000$ V, amplituda prądu wyjściowego $I_m = 100$ A. Do obliczeń wybrano tranzystory IGBT firmy IXYS typu IRGTDN100M12 o parametrach katalogowych: maksymalne napięcie dopuszczalne $V_{CES} = 1200$ V, prąd przewodzenia (temperatura złącza 25°C) $I_{CE25} = 100$ A, napięcie nasycenia $V_{CE(sat)} = 2,3$ V oraz diody IXYS typu DSEI2x101 o parametrach: średni prąd przewodzenia $I_{FAV} = 91$ A, powtarzalne napięcie wsteczne $V_{RRM} = 1200$ V. Chwilowe straty mocy poszczególnych zaworów obliczane są na podstawie charakterystyki przewodzenia zaworów. Na rysunku 5 przedstawiono charakterystyki przewodzenia dla tranzystora IGBT (wraz z wewnętrzną diodą) oraz dla diody poziomującej. Tranzystor i diody zostały dobrane tak, aby przy powyższych założeniach temperatury złącza nie przekraczały dopuszczalnych.

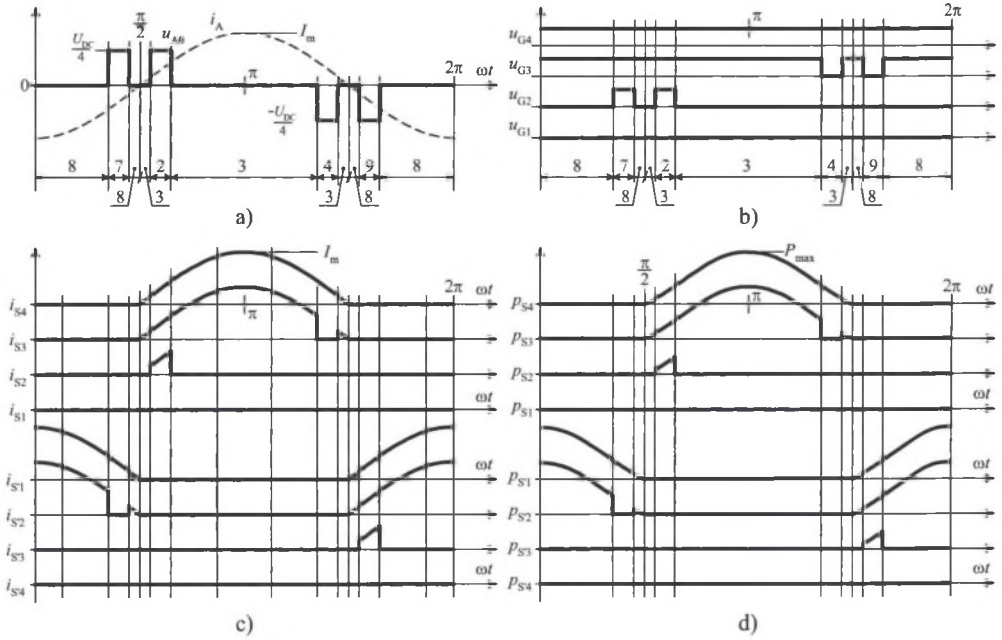
4.1. Chwilowe straty mocy zaworów

Obliczenie chwilowych strat mocy wymaga ustalenia przebiegów prądów w poszczególnych zaworach (tranzystory wraz z diodami wewnętrznymi) i diodach poziomujących. Przykładowe przebiegi prądów zaworów pokazano odpowiednio na rysunkach 6c, 7a, 8c, 9a, 10c i 11a. Na ich podstawie oblicza się chwilowe straty mocy, których przebiegi pokazano na rysunkach 6d, 7b, 8d, 9b, 10d i 11b. Maksymalne chwilowe straty mocy P_{max} zaworów S_3, S_4, S'_1, S'_2 są równe około 290 W. Straty mocy wykorzystuje się w dalszej części do obliczenia wartości średnich strat mocy za okres napięcia wyjściowego.



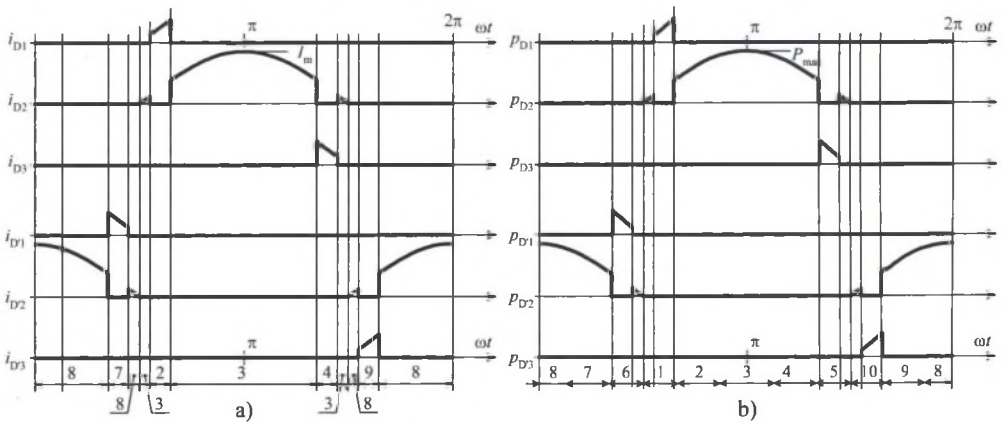
Rys. 5. Charakterystyka przewodzenia: a) tranzystora IGBT – dla tranzystora oraz dla wewnętrznej diody; b) diody poziomującej

Fig. 5. Output characteristic of: a) the IGBT with free wheeling diode; b) clamping diode



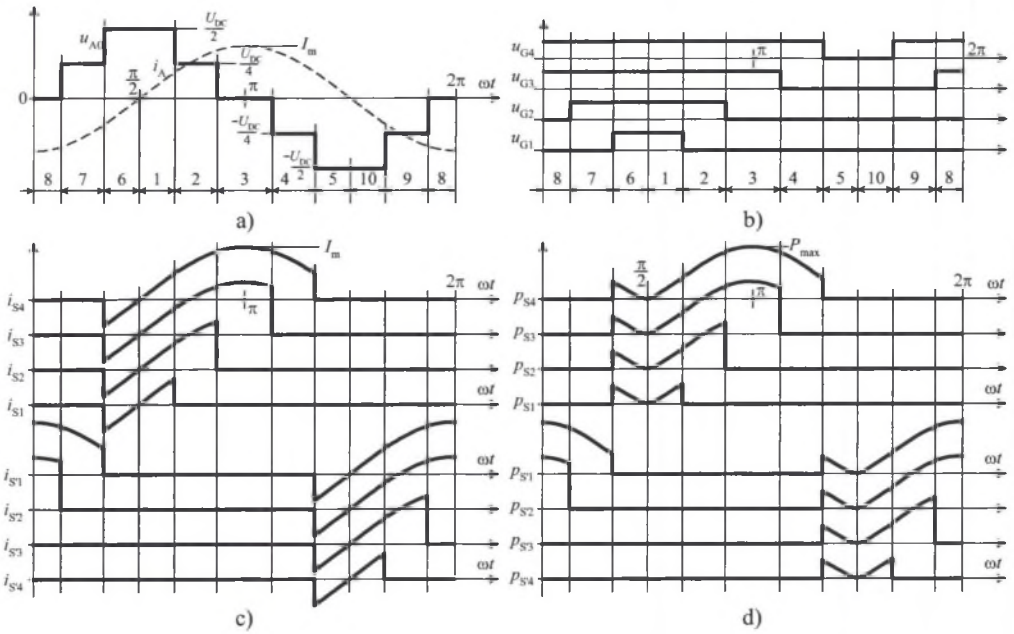
Rys. 6. Przebiegi: a) napięcia i prądu wyjściowego; b) sygnałów sterujących tranzystorami grupy kolektorowej; c) prądów tranzystorów; d) strat mocy przewodzenia tranzystorów (rysunek wykonano przy $m \approx 0,15$ oraz $\alpha_1 \approx 62,9^\circ$ i $\alpha_2 \approx 98,9^\circ$)

Fig. 6. Waveforms of the following values: a) output voltage and output current; b) gating signals of upper group of switches; c) switch currents; d) power losses (figure is drawn for $m \approx 0,15$, $\alpha_1 \approx 62,9^\circ$ and $\alpha_2 \approx 98,9^\circ$)



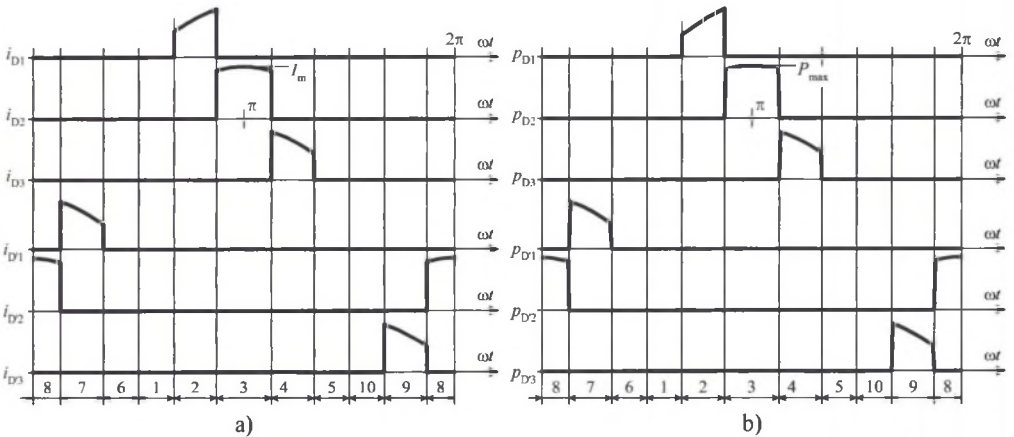
Rys. 7. Przebiegi: a) prądów diod poziomujących; b) strat mocy przewodzenia diod poziomujących (rysunek wykonano przy $m \approx 0,15$ oraz $\alpha_1 \approx 62,9^\circ$ i $\alpha_2 \approx 98,9^\circ$)

Fig. 7. Clamped diode waveforms of the following values: a) current; b) power losses (figure is drawn for $m \approx 0,15$, $\alpha_1 \approx 62,9^\circ$ and $\alpha_2 \approx 98,9^\circ$)



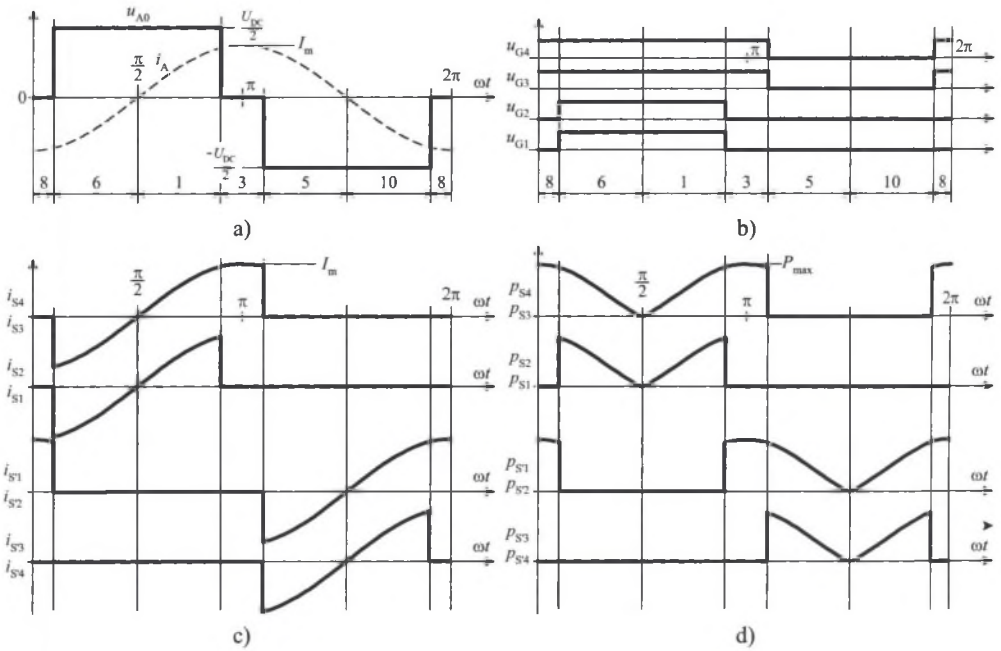
Rys. 8. Przebiegi: a) napięcia i prądu wyjściowego; b) sygnałów sterujących tranzystorami grupy kolektorowej; c) prądów tranzystorów; d) strat mocy przewodzenia tranzystorów (rysunek wykonano przy $m \approx 0,7$ oraz $\alpha_1 \approx 24,6^\circ$ i $\alpha_2 \approx 60,6^\circ$)

Fig. 8. Waveforms of the following values: a) the output voltage and the output current; b) gating signals of upper group of switches; c) switch currents; d) power losses (figure is drawn for $m \approx 0.7$, $\alpha_1 \approx 24.6^\circ$ and $\alpha_2 \approx 60.6^\circ$)



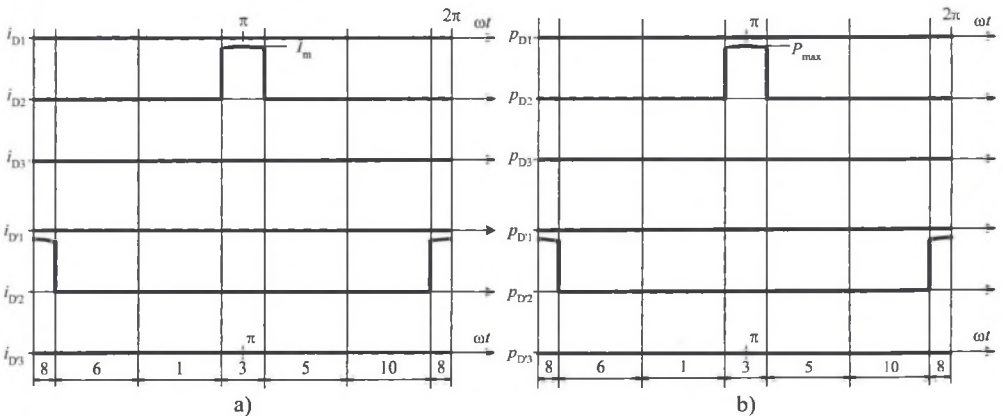
Rys. 9. Przebiegi: a) prądów diod poziomujących; b) strat mocy przewodzenia diod poziomujących (rysunek wykonano przy $m \approx 0,7$ oraz $\alpha_1 \approx 24,6^\circ$ i $\alpha_2 \approx 60,6^\circ$)

Fig. 9. Clamped diode waveforms of the following values: a) current; b) power losses (figure is drawn for $m \approx 0.7$, $\alpha_1 \approx 24.6^\circ$ and $\alpha_2 \approx 60.6^\circ$)



Rys. 10. Przebiegi: a) napięcia i prądu wyjściowego; b) sygnałów sterujących tranzystorami grupy kolektorowej; c) prądów tranzystorów; d) strat mocy przewodzenia tranzystorów (rysunek wykonano przy $m \approx 0,951$ oraz $\alpha_1 \approx 18^\circ$ i $\alpha_2 \approx 18^\circ$)

Fig. 10. Waveforms of the following values: a) the output voltage and the output current; b) gating signals of upper group of switches; c) switch currents; d) power losses (figure is drawn for $m \approx 0.951$, $\alpha_1 \approx 18^\circ$ and $\alpha_2 \approx 18^\circ$)



Rys. 11. Przebiegi: a) prądów diod poziomujących; b) strat mocy przewodzenia diod poziomujących (rysunek wykonano przy $m \approx 0,951$ oraz $\alpha_1 \approx 18^\circ$ i $\alpha_2 \approx 18^\circ$)

Fig. 11. Clamped diode waveforms of the following values: a) current; b) power losses (figure is drawn for $m \approx 0.951$, $\alpha_1 \approx 18^\circ$ and $\alpha_2 \approx 18^\circ$)

Tabela 1

Przykładowe wartości strat mocy w zaworach (przy $m \approx 0,7$ oraz $\alpha_1 \approx 24,6^\circ$ i $\alpha_2 \approx 60,6^\circ$)

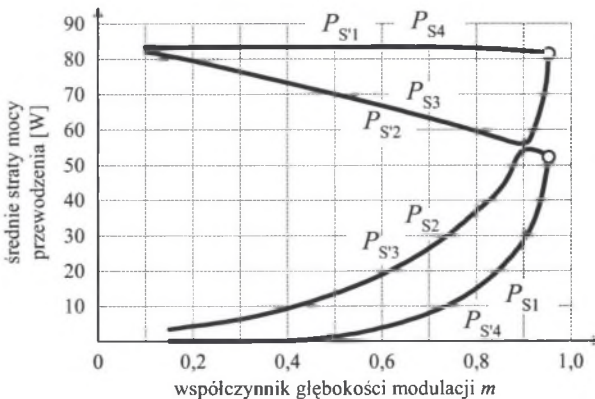
	Wartość średnia prądu tranzystora	Wartość średnia strat mocy w tranzystorze		Wartość średnia prądu diody	Wartość średnia strat mocy w diodzie
S_1	4,10 A	7,28 W	D_1	7,24 A	1 x 11,23 W
S_2	11,34 A	25,75 W	D_2	13,25 A	2 x 22,99 W
S_3	24,59 A	64,62 W	D_3	7,24 A	3 x 11,23 W
S_4	31,83 A	83,09 W	D'_1	7,24 A	3 x 11,23 W
S'_1	31,83 A	83,09 W	D'_2	13,25 A	2 x 22,99 W
S'_2	24,59 A	64,62 W	D'_3	7,24 A	1 x 11,23 W
S'_3	11,34 A	25,75 W			
S'_4	4,10 A	7,28 W			

4.2. Wartość średnia strat mocy

Wykorzystując wyniki przedstawione w punkcie 4.1 oblicza się wartość średnią strat mocy przewodzenia. Przykładowe wyniki zamieszczono w tabeli 1. Straty mocy tranzystorów rosną wraz z numerem zaworu, tj. od S_1 do S_4 dla tranzystorów grupy kolektorowej oraz maleją wraz z ich numerem od S'_1 do S'_4 dla grupy emiterowej. Dzieje się tak dlatego, że czasy przewodzenia tych tranzystorów są różne. Całkowite straty mocy wszystkich tranzystorów wynoszą $P_{ST} = 362,81$ W. Całkowite straty mocy wszystkich diod wynoszą $P_{DT} = 180,92$ W. Całkowite straty mocy wszystkich tranzystorów i diod wynoszą $P_T = 549,73$ W.

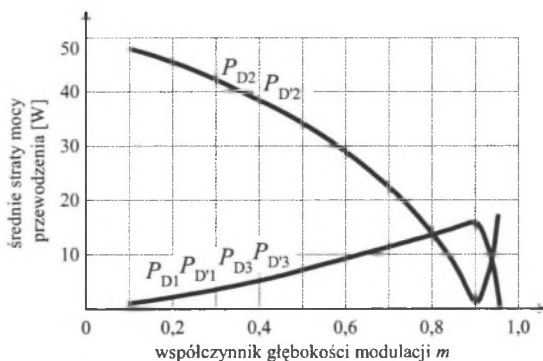
4.3. Wpływ współczynnika wypełnienia na straty w zaworach

Na rysunkach 12 i 13 przedstawiono zmiany średnich strat mocy w poszczególnych tranzystorach i diodach falownika w funkcji współczynnika głębokości modulacji. Rysunek 14 ujmuje całkowite straty mocy przewodzenia zaworów falownika z rozgraniczeniem na straty w tranzystorach, P_{ST} oraz straty w diodach, P_{DT} . Straty mocy w tranzystorach, P_{ST} są całkowitymi stratami wszystkich 8 tranzystorów $S_1, \dots, S_4, S'_1, \dots, S'_4$. Są one sumą



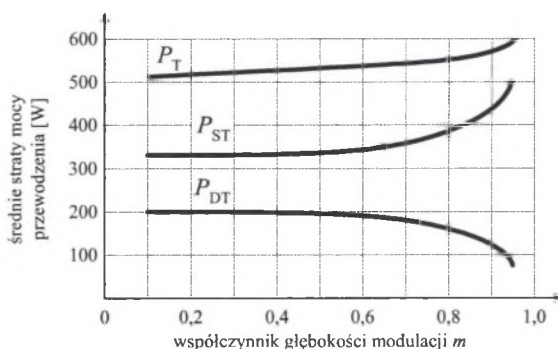
Rys. 12. Średnie straty mocy przewodzenia w tranzystorach falownika 5-poziomowego (rys. 2a) w funkcji współczynnika głębokości modulacji m

Fig. 12. Average power losses in every transistors of five-level inverter versus modulation index m



Rys. 13. Średnie straty mocy przewodzenia we wszystkich diodach poziomujących falownika 5-poziomowego w funkcji współczynnika głębokości modulacji m

Fig. 13. Average power losses in each clamping diode of five-level inverter versus modulation index m



Rys. 14. Średnie straty mocy przewodzenia P_T , straty mocy w tranzystorach P_{ST} oraz straty mocy w diodach poziomujących P_{DT} w funkcji współczynnika głębokości modulacji m

Fig. 14. Total power losses in converter P_T , in transistors P_{ST} and in clamping diodes P_{DT} versus modulation index m

odpowiednich strat P_{S1}, \dots, P_{S4} , oraz $P_{S'1}, \dots, P_{S'4}$. Straty mocy w diodach poziomujących, P_{DT} są sumą strat wszystkich 6 diod $D_1, \dots, D_3, D'_1, \dots, D'_3$, straty te oznaczone są jako $P_{D1}, \dots, P_{D3}, P_{D'1}, \dots, P_{D'3}$. Diody poziomujące $D_1, \dots, D_3, D'_1, \dots, D'_3$ mogą być złożone z kilku diod połączonych szeregowo, np. D_2 są to dwie diody, a D_3 są to trzy diody (rys. 2a). Diody poziomujące łączone są szeregowo ze względu na dopuszczalne napięcie pojedynczej diody równe $U_{DC}/4$. Wielodiodowe gałęzie ilustrują jasno źródła strat mocy.

Z analizy strat mocy tranzystorów – rysunek 12 – wynika, że przy maksymalnym współczynniku głębokości modulacji $m = 0.951$ ($\alpha_1 = \alpha_2 = 18^\circ$) straty mocy zaworów S_1, S'_4 są równe stratom zaworów S_2, S'_3 . To samo dotyczy pozostałych czterech tranzystorów. Straty te wynoszą w pierwszym przypadku $P_{S1} = P_{S'4} = P_{S2} = P_{S'3} = 53$ W. W przypadku pozostałych czterech tranzystorów straty te są równe $P_{S3} = P_{S'2} = P_{S4} = P_{S'1} = 82$ W. Można to wytłumaczyć brakiem w napięciu wyjściowym poziomów napięcia $\pm U_{DC}/4$. Z tego wynika, że czasy przewodzenia prądu odbiornika przez odpowiednie zawory są równe (przykładem są tranzystory S_1 oraz S_2) – rys. 10.

Obserwowane wartości maksymalne lub minimalne strat mocy w zaworach przy współczynniku $m = 0.905$ wynikają z minimalnej wartości kąta przełączania $\alpha_1 \approx 0$.

5. PODSUMOWANIE

Cel pracy został osiągnięty; przebadano w jaki sposób zmieniają się straty mocy w zaworach przekształtnika 5-poziomowego ze sterowaniem z eliminacją 5 harmonicznej.

Całkowite straty mocy w zaworach wraz ze wzrostem współczynnika głębokości modulacji zwiększają się. W związku z różnymi wartościami napięcia przewodzenia analizowanych tranzystorów IGBT i diod poziomujących większe straty mocy obserwuje się dla tranzystorów. Straty w tranzystorach rosną wraz ze współczynnikiem głębokości modulacji m , a straty w diodach maleją. Przyczyną tego jest coraz mniejszy udział diod poziomujących przy przewodzeniu prądu odbiornika przy zwiększaniu współczynnika głębokości modulacji. Największe straty mocy występują w tranzystorach S_4 oraz S'_1 z uwagi na to, że zawory te najdłużej przewodzą prąd obciążenia. Straty pozostałych tranzystorów zmniejszają się względem strat mocy tranzystorów S_4 i S'_1 i są najmniejsze dla tranzystorów zewnętrznych S_1 i S'_4 . Można zauważyć, że dla diod poziomujących największe straty mocy występują w diodach D_2 i D'_2 przy malejącym współczynniku głębokości modulacji m . Dzieje się tak dlatego, że dla małych wartości współczynnika głębokości modulacji dominującym stanem w napięciu wyjściowym jest napięcie 0 (względem połowy napięcia U_{DC}), czyli stan, w którym przewodzą diody D_2 i D'_2 (stany 3 i 8 na rysunku 2).

Uzyskane wyniki mogą być wykorzystane do określenia temperatury złączeń poszczególnych zaworów i dalej od analizy porównawczej różnych typów przekształtników wielopoziomowych, gdzie kryterium jest moc zainstalowana.

Wyniki mogą być wykorzystane także do sporządzenia algorytmu projektowania falowników wielopoziomowych z diodami poziomującymi

Przyszłe prace powinny być ukierunkowane na analizę porównawczą różnych przekształtników wielopoziomowych.

Do przyszłych badań należy włączyć problem realizowalności pracy falowników wielopoziomowych przy obciążeniu biernym i czynnym.

LITERATURA

1. Rodríguez J., Lai J.S., Peng F.Z.: *Multilevel inverters: a survey of topologies, controls, and applications*, IEEE Transactions on Industry Applications, 2002, t. 49, nr 4, s. 724-738.
2. Nabae A., Takahashi I., Akagi H.: *A new neutral-point clamped PWM inverter*, IEEE Transactions on Industry Applications, 1981, t. 17, s. 518-523.
3. Hartman M.: *Wielopoziomowe falowniki napięcia – budowa, zasada działania*, Materiały konferencyjne Elektrotechnika – Prądy Niesinusoidalne EPN'02, Zielona Góra 11-13.06.2002, s. 229-254.
4. M. Rashid ed.: *Power Electronics Handbook*, Academic Press, 2001, s. 615-627.
5. Marchesoni M., Tenca P.: *Diode-clamped multilevel converters: a practicable way to balance DC-link voltages*, IEEE Transactions on Industrial Electronics, 2002, t. 49, nr 4, s. 752-765.
6. Chiasson J.N., Tolbert L.M., McKenzie K.J., Du Z.: *A complete solution to the harmonic elimination problem*, IEEE Transactions on Power Electronics; 2004, t. 19, nr 2, s. 491-499.

Recenzent: Dr hab. inż. Marek Hartman, prof. AM

Wpłynęło do Redakcji: 4 maja 2004 r.