

Maria DZICZKOWSKA
Politechnika Śląska, Instytut Elektroniki

PROBLEMY ZWIĄZANE Z ODTWARZANIEM ZEGARA TAKTUJĄCEGO WYJŚCIOWY STRUMIEŃ DANYCH Z SIECI ATM PRZY IMPLEMENTACJI WARSTWY AAL1

Streszczenie. Na zebraniu CCITT w Melbourne (grudzień 1991) zdecydowano zastosować metodę odtwarzania zegara taktowania danych, zwaną Synchronous Residual Time Stamp (SRTS) w sieciach ATM (Asynchronous Transfer Mode). Metoda ta wykorzystuje RTS (Residual Time Stamp) do zmierzenia i przesłania informacji o różnicy częstotliwości ogólnodostępnego zegara odniesienia, istniejącego w sieci f_n i zegara strumienia danych f_s . Treścią artykułu jest prezentacja metody SRTS, wskazanie jej zalet i wad, omówienie sposobu ochrony przed błędami i zgubieniem komórek ATM.

THE QUESTIONS OF SERVICE CLOCK RECOVERY FOR CIRCUIT EMULATION IN AAL1 LAYER OF ATM NETWORK

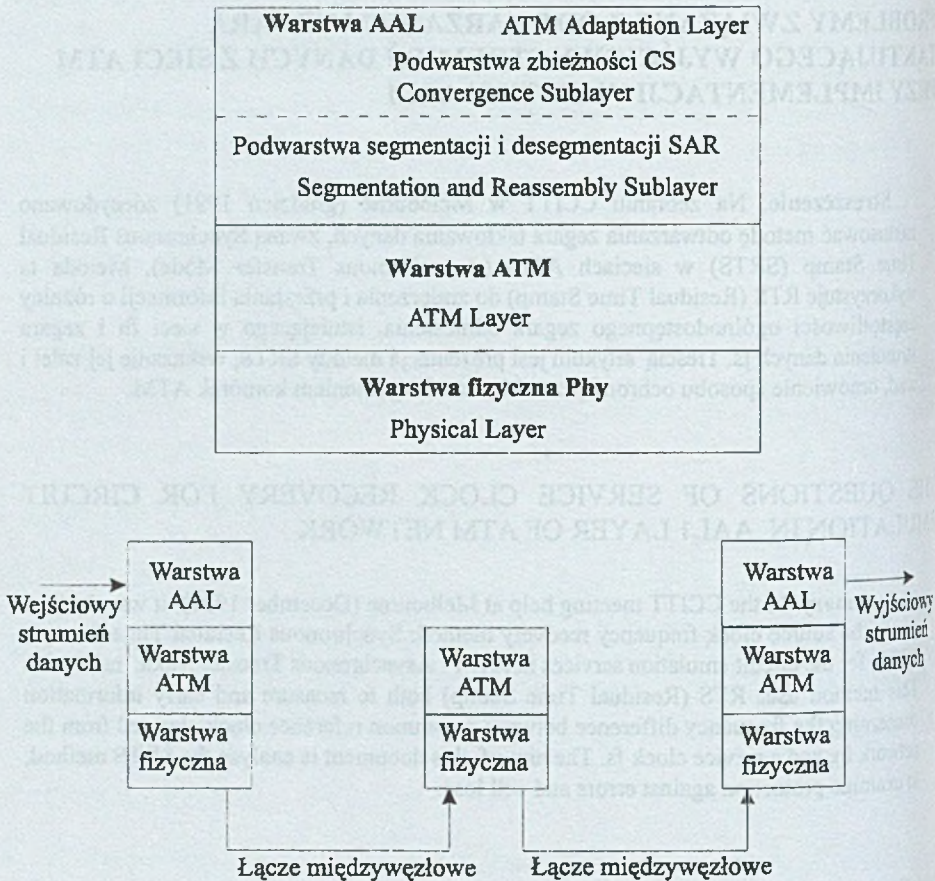
Summary. In the CCITT meeting held at Melbourne (December 1991), it was decided to use the source clock frequency recovery method: Synchronous Residual Time Stamp - SRTS, for the circuit emulation services in ATM - Asynchronous Transfer Mode networks. This method uses RTS (Residual Time Stamp) both to measure and carry information concerning the frequency difference between a common reference clock, derived from the network f_n , and a service clock f_s . The aim of this document is analyse the SRTS method, to examine protection against errors and cell loss.

1. Wprowadzenie

Podstawowe założenia dotyczące architektury i organizacji asynchronicznej sieci ATM zostały sformułowane przez Komisję Badań XVIII CCITT i opisane w serii Zaleceń. Ważniejsze z nich to:

L113 - Głoser terminów używanych w B-ISDN

- I.121 - Aspekty B-ISDN
- I.321 - Model odniesienia dla B-ISDN
- I.311 - Aspekty zasadnicze B-ISDN
- I.327 - Architektura funkcjonalna B-ISDN
- I.361 - Specyfikacja warstwy ATM dla B-ISDN
- I.362 - Opis funkcjonalny warstwy adaptacyjnej (AAL) sieci ATM dla B-ISDN
- I.363 - Specyfikacja warstwy adaptacyjnej sieci ATM dla B-ISDN



Rys. 1. Warstwowa struktura sieci ATM

Fig. 1. ATM protocol reference service

Ustalono, że dane cyfrowe przesyłane są w blokach zwanych komórkami [1]. Komórka zawiera 53 bajty. Pierwsze pięć bajtów to nagłówek warstwy ATM. Pozostałe bajty stanowią pole informacyjne, które oprócz samych danych zawiera informacje o klasie obsługi zawarte w komórce danych użytkownika. Format komórki zawierającej pięciobajtowy nagłówek i 48-bajtowe pole informacyjne obowiązuje na styku między warstwą ATM a warstwą fizyczną. Na rysunku 1 przedstawiono warstwową strukturę sieci ATM. Wszystkie dane przeznaczone do przesłania siecią ATM muszą dotrzeć do warstwy adaptacyjnej AAL. Ta warstwa przekształca napływające dane do postaci akceptowanej przez warstwę ATM. Na styku warstw AAL i ATM całe pole informacyjne jest już przygotowane. Warstwa ATM do 48 bajtów otrzymanych z warstwy AAL dokłada pięć bajtów stanowiących nagłówek przedstawiony na rysunku 2.

D7	D6	D5	D4	D3	D2	D1	D0
	G	F	C			V	P I
	V	P	I			V	C I
	V	C	I			V	C I
	V	C	I		PT		CLP
H E C							

GFC - Generic Flow Control Field

VPI - Virtual Path Identifier

VCI - Virtual Channel Identifier

PT - Payload Type

CLP - Cell Loss Priority

HEC - Header Error Control field

Rys. 2. Struktura nagłówka dla warstwy ATM, styk UNI

Fig. 2. ATM cell header structure, UNI

Nagłówek ten dotyczy tzw. styku UNI (User - Network Interface). Jest to nagłówek dotyczący styku między użytkownikiem a siecią ATM. Znaczenie pól nagłówka:

GFC - pole to występuje tylko w styku UNI, a więc tylko przy wejściu i wyjściu do sieci. Posiada cztery bity przeznaczone do zarządzania przepływem pakietów pomiędzy elementami sieci użytkownika. Procedury GFC mogą być wykorzystane w przypadku, gdy kilka terminali używa jednego wejścia do sieci. W chwili obecnej nie ma jeszcze pełnej specyfikacji

dotyczącej funkcji procedur GFC. W przypadku niekorzystania z procedur GFC w polu wpisywane są same zera.

VCI - pole to ma długość 16 bitów. Określa numer kanału wirtualnego w obrębie każdej ścieżki. Teoretycznie każda ścieżka może zawierać 65536 kanałów. Kanał wirtualny to zbiór wszystkich środków technicznych realizujących jednokierunkową transmisję w sieci ATM. Komórki należące do jednego kanału wirtualnego posiadają identyczne pola VPI i VCI. W sieci ATM komórki należące do różnych kanałów transmitowane są jednym łączem logicznym, a kanały rozróżniane są tylko na podstawie etykiety: VPI i VCI.

VPI - na styku UNI pole to ma długość 8 bitów. Określa numer ścieżki wirtualnej. Ścieżka wirtualną nazywamy pewną grupę kanałów wirtualnych.

PT - trzybitowy kod typu danych. Pole to zawiera informację o zarządzaniu lub informacji użytkownika.

CLP - jeden bit określający priorytet komórki. Jeżeli bit ten jest ustawiony na jeden, to komórka może być utracona w przypadku natłoku.

HEC - osmiobitowe pole ochrony. Chroniona jest zawartość całego nagłówka. Pojedyncze błędy mogą być korygowane. W praktyce stosuje się częściej tylko detekcję błędów.

W sieci ATM obowiązuje nieco inny kształt nagłówka. W styku NNI (Network - Node Interface) zrezygnowano z pola GFC na korzyść zwiększenia pola VPI.

Sam przesył danych między węzłami sieci odbywa się za pomocą innych sieci lub łącz. To właśnie warstwa fizyczna (rys. 1) przystosuje obowiązujące w warstwie ATM komórki do postaci obowiązującej w danej sieci czy łączu. Najwcześniej opracowano standardy interfejsu między ATM a modulem transportowym STM1 obowiązującym w sieci SDH. Należy zauważyć, że będzie ważne w trakcie dalszych rozważań, iż na styku między warstwą ATM a warstwą fizyczną musi istnieć pamięć buforowa. Jeżeli warstwa ATM zamierza przesłać komórkę do innego węzła, to wpisuje tę komórkę do odpowiedniej pamięci buforowej. Z daną pamięcią buforową poprzez warstwę fizyczną związany jest konkretny, fizyczny kanał przesyłowy do określonej pamięci buforowej na styku warstwy fizycznej i ATM węzła odbiorczego. W tym węźle warstwa ATM odczyta komórkę, zinterpretuje pięciobajtowy nagłówek i zawartość komórki wraz z nagłówkiem (zmienionym), przepisze do innej pamięci buforowej na styku warstwy ATM i fizycznej. Ostatecznie komórka przepływa przez kilka węzłów i trafia do warstwy ATM węzła docelowego. W węźle docelowym komórka obsłużona zostanie nieco inaczej. Różnica polega na tym, że po odczytaniu nagłówka zawartość komórki trafi też do pamięci buforowej, ale znajdującej się na styku warstwy ATM i AAL. Warstwa AAL odbiornika będzie musiała z nadchodzących komórek utworzyć wyjściowy strumień danych o postaci podobnej do tego strumienia, który dotarł do warstwy AAL węzła wejściowego.

Zadaniem warstwy ATM jest zatem komutacja komórek. W rzeczywistości proces ten jest bardziej skomplikowany od opisanego. Wśród fizycznej struktury sieci wybrane są wirtualne kanały, czasem połączone w ścieżki. Komutacja odbywa się poprzez zmianę pól VCI i VPI w nagłówku komórki. Procesy zachodzące w warstwie ATM nie są istotne w naszych rozważaniach, jeżeli uświadomimy sobie, że komórki docierające do warstwy AAL węzła docelowego są opóźnione o zupełnie przypadkowe okresy czasu [5]. Dla każdej pamięci buforowej relacja między zegarem zapisu i odczytu jest asynchroniczna. Czas oczekiwania komórki w buforze jest przypadkowy.

Sieć ATM z założenia powinna być bardzo uniwersalna. Owa uniwersalność dotyczy między innymi możliwości stosowania różnych typów strumieni danych transmitowanych siecią ATM. Wprowadzono też różne klasy usług obsługi danych użytkownika. To warstwa AAL adaptuje dane do formatu komórek, dlatego z klasami usług związany są typy warstw AAL.

Tabela 1

Klasyfikacje usług dla warstwy AAL wg ITU-T

	Klasa A	Klasa B	Klasa C	Klasa D
Typ warstwy AAL	AAL1	AAL2	AAL3 i AAL5	AAL4
Szybkość bitowa	stała	zmienna	zmienna	zmienna
Typ połączenia	połączeniowy	połączeniowy	połączeniowy	bezpołączeniowy
Synchronizacja między terminalami	tak	tak	nie	nie

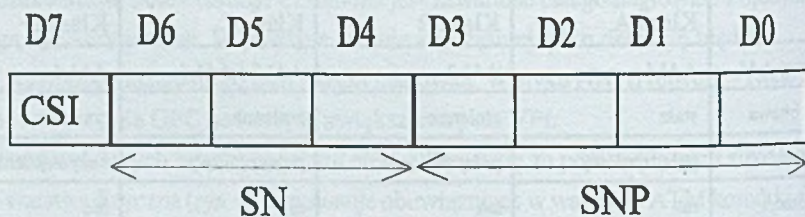
- AAL1 - emulacja kanału o stałej przepustowości: rozmowy telefoniczne, muzyka Hi-Fi.
- AAL2 - usługi o zmiennej przepływności i istotnej synchronizacji: video.
- AAL3 - transmisja danych w trybie połączeniowym.
- AAL4 - transmisja danych w trybie bezpołączeniowym.
- AAL5 - transmisja danych w trybie połączeniowym i bezpołączeniowym bez zagwarantowanej synchronizacji pomiędzy nadajnikiem i odbiornikiem.

Dwa typy: pierwszy i drugi wymagają od warstwy AAL po stronie odbiorczej odtwarzania zegara. Zastosowanie sieci asynchronicznych do transmisji danych z zegarem wyjściowego strumienia danych synchronicznym z zegarem wejściowym spowodowało konieczność rozwiązania wielu nowych problemów. Niniejsza praca dotyczy badania metod odtwarzania zegara taktującego wejściowy strumień danych w warstwie AAL1.

2. Transport komórek w sieci ATM z wykorzystaniem warstwy AAL1

Dla zrozumienia problemu odtwarzania zegara strumienia danych prześledzimy najważniejsze etapy procesu przesyłania przez sieć ATM strumienia danych o przepływności 2.048 Mbit/s [10]. Na wejściu sieci znajduje się urządzenie zwane nadajnikiem do sieci ATM. Nadajnik między innymi realizuje następujące funkcje:

1. Ze strumienia w kodzie HDB3 odtwarza dane D_i i zegar bitowy f_s .
2. Z szeregowego strumienia danych D_i taktowanych zegarem bitowym f_s tworzy bajty i zapisuje je do pamięci buforowej FIFO. Zapis dokonywany jest zegarem o częstotliwości $f_s/8$.
3. W chwili zapelnienia pamięci buforowej 47 bajtami uruchamiany zostaje proces formowania komórek. Czynności wymienione w punktach 1 i 2 są kontynuowane niezależnie od uruchamianego równolegle procesu formowania komórki. Proces formowania komórki w czynności określone warstwą AAL i ATM.
4. Formowanie komórki w warstwie AAL. Przygotowany jest bajt zwany SAR-PDU.



Rys. 3. Bajt SAR-PDU
Fig. 3. SAR-PDU specification

Znaczenie bitów słowa SAR-PDU[5]:

D7 - CSI (Convergence Sublayer Indication),

D6, D5 i D4 - SN (Sequence Number) - binarna wartość 0-7 będąca kolejnym numerem komórki, D6 jest najstarszym bitem SN,

D3, D2, D1 i D0 - SNP (Sequence Number Protection).

SNP zabezpiecza bajt SAR-PDU. Jest to wartość zależna od wartości bitów D4-D7. Ten kod umożliwia wykrycie błędu dwukrotnego i korekcję jednokrotnego błędu w bajcie SAR-PDU. Należy zwrócić uwagę na fakt, że kolejne numery komórek od 0 do 7 i ponownie od 0 do 7 itd. tworzą tzw. ramki. Ramka składa się z ośmiu kolejnych komórek różniących się polem SN bajtu SAR-PDU. Bajt SAR-PDU dołożony będzie do zapamiętanych w pamięci buforowej 47 bajtów danych. Ciąg 48 bajtów wysłanych będzie do warstwy ATM, która nie sprawdza bajtu SAR-PDU, ani bajtów danych. Grupowanie komórek w ramki widoczne jest tylko w warstwie AAL.

3. Metoda adaptacyjna odtwarzania zegara taktującego wyjściowy strumień danych z sieci ATM

W węźle wejściowym do sieci ATM warstwa AAL kompletuje dane, zapisuje je do pamięci buforowej, tworzy bajt SAR-PDU i żąda przyjęcia komórki przez warstwę ATM [1]. Należy zwrócić uwagę, że mimo iż przesył danych siecią odbywa się asynchronicznie, to okres emisji komórek do sieci ATM jest zależny od zegara f_s i wynosi:

$$T_c = \frac{47 \cdot 8}{f_s}$$

Średni okres zapisu komórki do pamięci odbiornika (węzła docelowego) jest też równy T_c , jednak fluktuacje fazy okresu zapisu komórek do pamięci odbiornika mogą być bardzo duże i rosną ze wzrostem ilości węzłów. To właśnie odbiornik powinien mierzyć średni okres otrzymywania komórek i na tej podstawie regulować częstotliwość zegara odtworzonego. Taka metoda, oparta na obserwacji wypełnienia pamięci buforowej, nazywana jest metodą adaptacyjną. Proces ten znacznie się komplikuje, gdy uwzględnimy możliwość zgubienia lub wtrącenia komórek, a czas transportu komórek przez sieć ATM jest zmienny. Dlatego zaproponowano inną metodę odtwarzania zegara zwaną SRTS.

4. Odtwarzanie zegara taktującego wyjściowy strumień danych z sieci ATM metodą SRTS

Do grudnia 1991 roku, oprócz klasycznej metody adaptacyjnej, istniały dwie metody odtwarzania zegara taktowania danych: Synchronous Frequency Encoding Technique (SFET) zaproponowanej przez Bellcore (USA) i Time Stamp (TS) powstałej w ośrodku badawczym France Télécom, w Centre National d'Étude des Télécommunications (CNET) we Francji [2, 6]. Obydwie metody przeznaczone do zastosowania w warstwie AAL1 sieci ATM posiadały zalety i wady. Metoda SFET nie wymaga użycia warstwy CS-PDU, jej wadą jest konieczność użycia zegara odniesienia o częstotliwości bliskiej częstotliwości zegara taktowania danych wejściowych, co związane jest z wysoką jakością dzielnika częstotliwości. Metoda TS posiada jako główną zaletę wykorzystanie dowolnego zegara odniesienia, oczywiście w zakresie fluktuacji fazy określonych normą.

Na zebraniu w Melbourne w grudniu 1991 roku zdecydowano wykorzystać nową metodę do odtwarzania zegara taktowania danych zwaną Synchronous Residual Time Stamp (SRTS). Jest ona kompromisem między metodami SFET i TS. Korzysta z techniki TS do zmierzenia różnicy

faz między zegarem odniesienia a zegarem taktowania danych, i z techniki SFET do przesyłu tej informacji poprzez sieć w bitach CSI (Convergence Sublayer Indication) pola SN (Sequence Number). Metoda ta wykorzystuje RTS do zmierzenia i transportu informacji o różnicy faz między zegarem odniesienia dostarczonym z sieci a zegarem taktowania danych napływającym do sieci ATM. Metoda SRTS została przedstawiona w Zaleceniach ITU-T I.363, powinna ona spełniać zalecenia norm dotyczących fluktuacji fazy, tzn. normy G.823 dla przepływności 2.048 Mbit/s i G.824 dla przepływności 1.544 Mbit/s [3].

Metoda SRTS polega na przenoszeniu informacji o różnicy częstotliwości pomiędzy zegarem taktowania danych wejściowych a zegarem odniesienia. Zakłada się, że zegar odniesienia jest dostępny zarówno w nadajniku, jak i w odbiorniku.

Definiuje się następujące parametry:

f_s - częstotliwość zegara taktującego wejściowy do sieci ATM strumień danych,

f_n - częstotliwość zegara sieci,

f_{nx} - częstotliwość zegara odniesienia, $f_{nx} = f_n/x$, gdzie $x = 2^k$,

N - okres RTS w cyklach zegara taktowania danych f_s ,

T - okres RTS w sekundach,

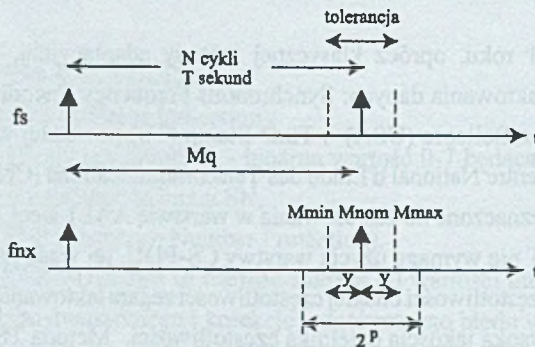
M - ilość cykli zegara f_{nx} niższa niż okres RTS,

M_{nom} - wartość nominalna M ,

M_{min} - wartość minimalna M ,

M_{max} - wartość maksymalna M ,

M_q - największa wartość całkowita niższa lub równa M .

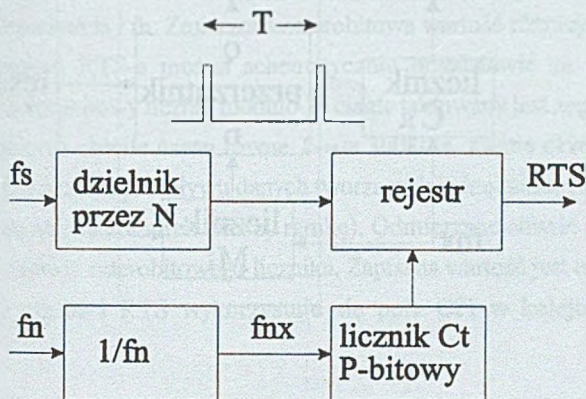


Rys. 4. Koncepcja metody SRTS

Fig. 4. The concept of synchronous residual time stamp (SRTS)

Podstawowe zależności czasowe wyjaśniające ideę metody przedstawiono na rysunku 4 [5]. Od strony nadajnika liczba cykli zegara odniesienia M_q jest dostępna w czasie stałym T mierzonym przez N cykli zegara taktowania danych wejściowych. Gdy M_q zostanie wysłany do

odbiornika, wówczas zegar taktujący dane wejściowe może zostać odtworzony wtedy, gdy w odbiorniku są dostępne niezbędne informacje: f_{nx} , M_q i N . Sygnał M_q zostanie sformowany z części nominalnej i rezydentnej. Część nominalna M_{nom} odpowiada liczbie nominalnej f_{nx} cykli w czasie T sekund i jest ustalana przez usługę. Część rezydentna zawiera informację o różnicy częstotliwości i może się zmieniać. Ponieważ część nominalna jest stała, można uważać, że część nominalna M_q jest dostępna w odbiorniku. Jedynie część rezydentna M_q jest wysyłana do odbiornika.



Rys. 5. Generacja RTS

Fig. 5. Generation of RTS

Uproszczony sposób generacji RTS jest pokazany na rysunku 5 [5]. P-bitowy licznik C_t jest taktowany zegarem odniesienia f_{nx} . Wyjście licznika C_t jest próbkowane co N cykli zegara taktowania danych na wejściu do nadajnika. Próbka P-bitowa jest wartością RTS . Dzięki znajomości RTS i nominalnej części M_q możliwe jest całkowite odtworzenie w odbiorniku pełnego M_q , który jest używany jako sygnał odniesienia w pętli fazowej PLL (Phase-Locked Loop) mającej za zadanie odtworzenie zegara taktującego dane wyjściowe z sieci ATM, czyli zegara f_s' .

Jest wiele sposobów otrzymywania M_q w odbiorniku. Przykładowy sposób odtwarzania zegara bitowego f_s pokazano na rysunku 6. Otrzymany i wyekstraktowany z odebranych komórek RTS jest pamiętany w pamięci FIFO (First In, First Out) niwelującej fluktuacje komórek sieci. Następnie RTS jest porównywane w komparatorze P-bitowym z zawartością licznika C_R (P-bitowego), który jest taktowany zegarem f_{nx} . Za każdym razem, gdy wartość w liczniku C_R jest równa wartości aktualnie analizowanego RTS , na wyjściu komparatora pojawia się impuls. Impuls ten pojawia się co 2^P taktów zegara f_{nx} (rys.6). Wśród tych impulsów jeden niesie informacje o okresie M_q .

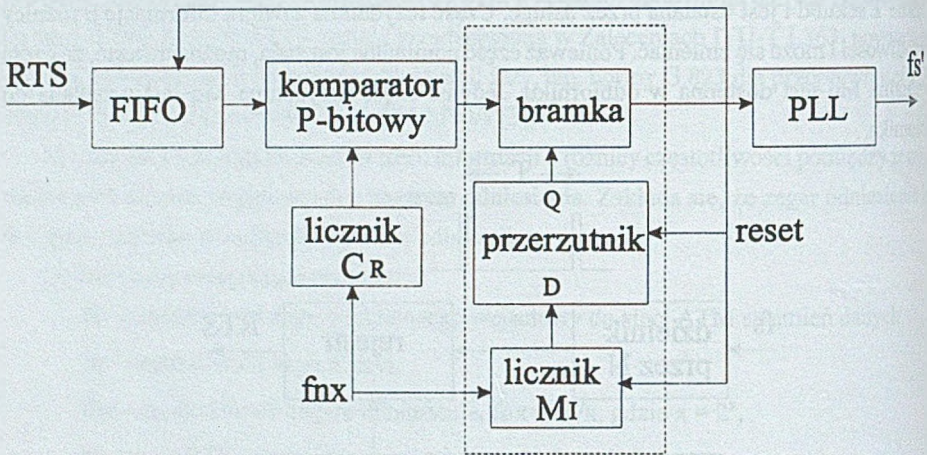
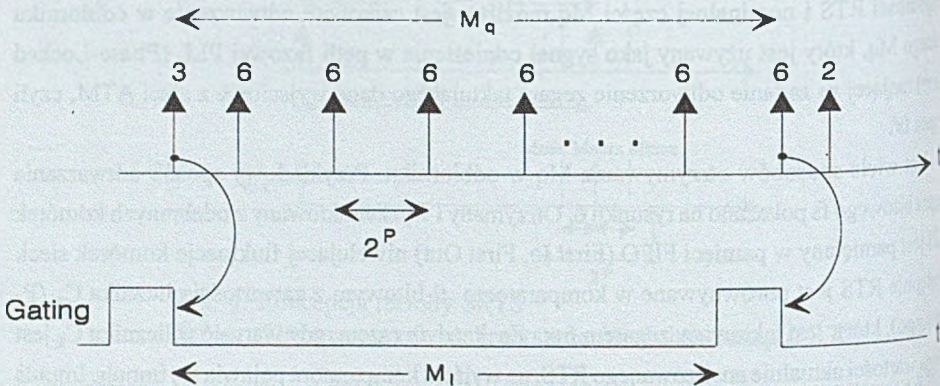
Rys. 6. Odtwarzanie zegara fs' w odbiorniku

Fig. 6. Reconstruction of Source clock at Receiver

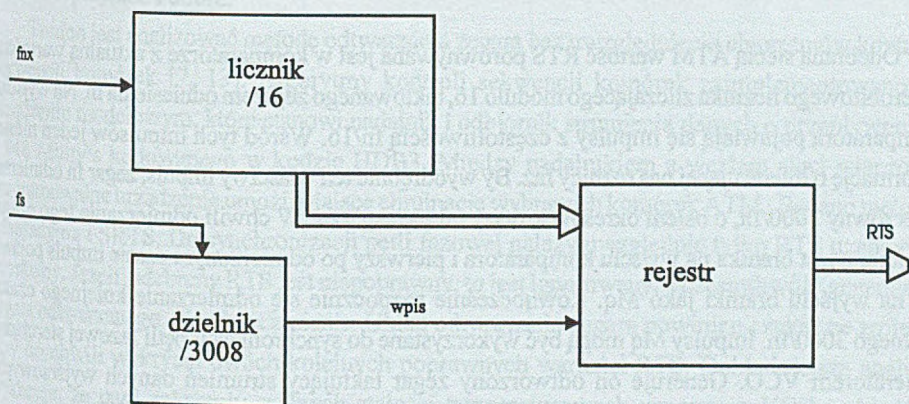
Trzeba zatem filtrować pozostałe impulsy. Do tego celu służy bramka. Bramka zostanie otwarta po czasie odmierzonej licznikiem M_1 taktowanym zegarem odniesienia fnx . Początek odmierzenia czasu wyznaczył poprzedni impuls wyjściowy bramki. W ten sposób licznik M_1 odmierza czas nominalny pomniejszony o $2^{(P-1)}$.



Rys. 7. Czasowy diagram sygnałów w odbiorniku

Fig. 7. Timing Diagram Showing the Gating Function

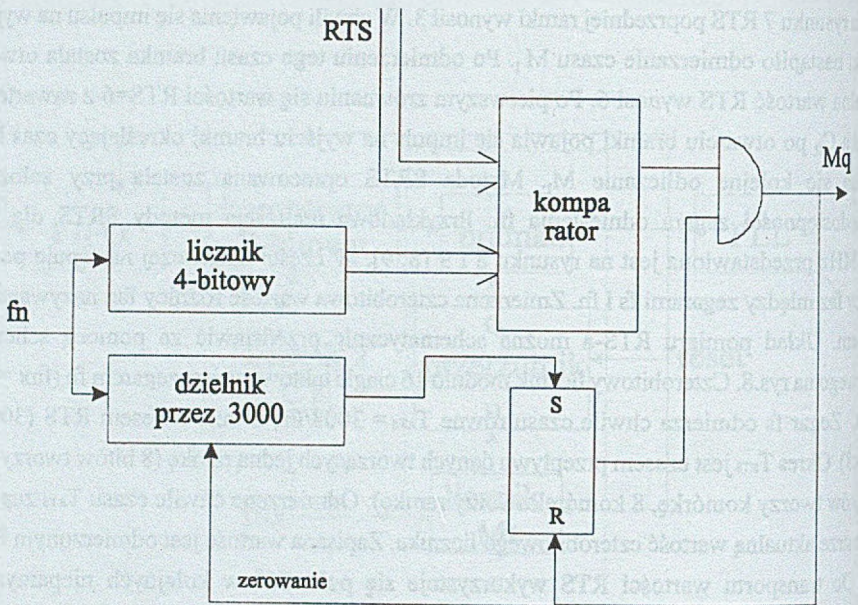
Na rysunku 7 RTS poprzedniej ramki wynosił 3. W chwili pojawienia się impulsu na wyjściu bramki nastąpiło odmierzenie czasu M_1 . Po odmierzeniu tego czasu bramka została otwarta. Aktualna wartość RTS wynosi 6. Po pierwszym zrównaniu się wartości $RTS=6$ z zawartością licznika C_R po otwarciu bramki pojawia się impuls na wyjściu bramki określający czas M_q i zaczyna się kolejne odliczanie M_1 . Metoda SRTS opracowana została przy założeniu ogólnodostępności zegara odniesienia f_n . Przykładowa realizacja metody SRTS dla $f_s = 2.048\text{MHz}$ przedstawiona jest na rysunku 8 i 9 [8, 9]. W części nadawczej następuje pomiar różnicy faz między zegarami f_s i f_n . Zmierzona czterobitowa wartość różnicy faz nazywana jest RTS-em. Układ pomiaru RTS-a można schematycznie przedstawić za pomocą schematu blokowego na rys.8. Czterobitowy licznik modulo 16 ciągle taktowany jest zegarem f_n ($f_{nx} = f_n/x$, $x = 1$). Zegar f_s odmierza chwile czasu równe $T_{RTS} = 3008/F_s$, zwane okresem RTS ($3008 = 47 \times 8 \times 8$). Okres T_{RTS} jest czasem przepływu danych tworzących jedną ramkę (8 bitów tworzy bajt, 47 bajtów tworzy komórkę, 8 komórek tworzy ramkę). Odmierzane chwile czasu T_{RTS} zapisują w rejestrze aktualną wartość czterobitowego licznika. Zapisana wartość jest odmierzonym RTS-em. Do transportu wartości RTS wykorzystuje się pole CSI w kolejnych nieparzystych komórkach ramki.



Rys. 8. Nadajnik RTS

Fig. 8. Transmitter RTS

W odbiorniku z bajtu SAR-PDU dokonuje się ekstrakcji kompletnego RTS-a. Układ odbiornika schematycznie przedstawiono na rysunku 9.



Rys. 9. Odbiornik SRTS

Fig. 9. Receiver SRTS

Odebrana siecią ATM wartość RTS porównywana jest w komparatorze z aktualną wartością czterobitowego licznika zliczającego modulo 16, taktowanego zegarem odniesienia f_n . Na wyjściu komparatora pojawiają się impulsy z częstotliwością $f_n/16$. Wśród tych impulsów jeden niesie informację o interesującej nas różnicy faz. By wyodrębnić ten właściwy impuls, zegar f_n odmierza czas równy $3000/f_n$, o osiem okresów krótszy od okresu T_{RTS} . W chwili odmierzenia tego czasu otwierana jest bramka na wyjściu komparatora i pierwszy po odmierzonego czasie impuls pojawia się na wyjściu bramki jako M_q . Równocześnie rozpocznie się odmierzenie kolejnego czasu równego $3000/f_n$. Impulsy M_q mogą być wykorzystane do synchronizacji pętli fazowej sterującej generatorem VCO. Generuje on odtworzony zegar taktujący strumień danych wyjściowych synchronicznie z impulsami M_q , a tym samym z zegarem wejściowym do nadajnika.

Wartość liczników modulo 16, zarówno w nadajniku, jak i w odbiorniku, wzrasta liniowo. Pracują one synchronicznie w tej samej fazie. Nadajnik odmierza chwile czasu o okresie $T_{RTS} = N/f_s$ ($N=3008$). Wartość licznika nadajnika znana jest odbiornikowi (z pewnym opóźnieniem). Od chwili pojawienia się kolejnego impulsu M_q odbiornik odmierza czas n/f_n ($n=3000$) i w chwili zrównania się stanu licznika modulo 16 z odebraną wartością RTS generowany jest impuls M_q i następuje odmierzenie kolejnego czasu martwego $3000/f_n$.

5. Kontrola sekwencji odbieranych komórek a odtwarzanie zegara wyjściowego

W węźle docelowym sieci warstwa ATM sprawdza pięć pierwszych bajtów komórki. Jeżeli są one poprawne, a adres zgodny ze wzorcem, to komórka jest przyjmowana przez układ odbiornika [7]. Owa kontrola ma małe znaczenie z punktu widzenia układów odtwarzania zegara. Rezultatem owej kontroli może być eliminacja komórki.

W warstwie AAL kontroli podlega bajt SAR-PDU. Jeżeli kod korekcyjny jest prawidłowy, to komórka uznana jest za dobrą. Odbierane komórki są pamiętane w pamięci buforowej bez względu na wynik kontroli bajtu SAR-PDU; decyduje tu wynik kontroli w warstwie ATM. Akceptacja pamiętanej komórki następuje dopiero wtedy, gdy odbiornik zidentyfikuje komórkę następną. Wtedy układ kontroli sekwencji komórek sprawdza pole SN w bajcie SAR-PDU. Z punktu widzenia układu odtwarzania zegara istotne jest:

- w metodzie adaptacyjnej wykrycie ilości komórek zgubionych i wtrąconych,
- w metodzie SRTS:
 - właściwy podział komórek na ramki,
 - poprawna ekstrakcja czterech bitów RTS,
 - określenie poprawności RTS-a; RTS jest poprawny, gdy wszystkie komórki w ramce są akceptowane i dobre.

Trudno jest analizować metodę odtwarzania zegara bez uwzględnienia algorytmów kontroli sekwencji komórek [7, 13]. Algorytmy kontroli sekwencji komórek zaimplementowano w urządzeniu modelowym, które stanowi nadajnik i odbiornik strumienia danych o przepływności 2.048 Mbit/s kodowanego w kodzie HDB3. Między nadajnikiem a węzłem sieci włączono programowalne urządzenie umożliwiające eliminację wybranych komórek ATM. Badano metodę adaptacyjną i SRTS. Do synchronizacji pętli fazowej należy uwzględnić tylko RTS uznany za poprawny. Jeżeli odebrany RTS jest niepoprawny, to jest ignorowany, a częstotliwość generatora zegara odtwarzanego nie ulega zmianie. Układ odtwarzania zegara powinien czekać ze zmianą fazy do chwili wykrycia dwóch kolejnych poprawnych wartości RTS. Dokładniejsza analiza wykazuje, że przy założeniu realnych stałości temperaturowych generatora VCO i układów filtrów można uodpornić system odtwarzania zegara na czas odbioru 120 ramek. To znaczy, że układ będzie pracował poprawnie przy 120 x 8 zgubionych kolejnych komórkach lub przy zakłóceniach powodujących uszkodzenie bajtu SAR-PDU, nośnika wartości RTS-a, nie trwających dłużej niż czas odbioru 120 ramek. Warunkiem poprawnej reakcji na zgubienie komórki lub zakłócenie bajtu SAR-PDU jest wykrycie przez układ kontroli sekwencji braku lub niepoprawności RTS-a.

6. Wnioski

Aby dokładniej ocenić własności obu przedstawionych metod odtwarzania zegara, wykonano badania eksperymentalne. Wykonano model nadajnika od sieci ATM i odbiornika z sieci ATM przepływności 2Mbit/s. W modelach zaimplementowano warstwę AAL1 z czterema różnymi algorytmami odtwarzania zegara. Dwa algorytmy realizowały metodę adaptacyjną, a dwa metodę SRTS. Pomiary jakości odtworzonego zegara przeprowadzono zgodnie z normą G.823. Ważniejsze wyniki pomiarów zebrano w tabeli 2.

Tabela 2

Wyniki pomiaru fluktuacji fazy zegara wyjściowego

Metoda	Aplituda fluktuacji fazy						
	bardzo niskiej częstotliwości		niskiej częstotliwości		2 do 20 Hz		>20 Hz
	[u.i.]	T [min]	[u.i.]	T [s]	[u.i.]	f [Hz]	[u.i.]
SRTS regulator cyfrowy	<3	20	0.170	32.0	0.001	-	0.001
Regulator analogowy SRTS	<4.1	18	0.250	38.0	0.001	-	0.001
Metoda adaptacyjna reg. analogowy	<2.7	10	0.137	6.2	0.010	2.7	0.001
Metoda adaptacyjna reg. cyfrowy	<3	10	0.370	9.1	0.002	-	0.001

Okazało się, że

1) parametry odtwarzanego zegara taktowania strumienia danych wyjściowych zależą przede wszystkim od:

- algorytmu zastosowanego w regulatorze sterującym VCO,
- skuteczności działania układu kontroli sekwencji komórek;

2) wyższość metody SRTS uwidacznia się w niezależności od zmian opóźnień transportu komórek. Metoda adaptacyjna jest bardzo czuła na zmiany opóźnień wprowadzanych przez sieć ATM. Zaleta ta może się okazać decydująca przy wyborze metody, szczególnie polecana będzie w sieciach o spodziewanych dużych różnicach czasów transportu komórek;

3) pocieszające są wyniki testu metody SRTS w przypadku niezależnych zegarów odniesienia;
4) przebadane metody charakteryzują się dużą odpornością na zgubienie komórek. Test polegał na kasowaniu w układzie symulatora sieci ATM zadanej liczby kolejnych ramek (jedna ramka zawiera osiem komórek ATM). Obserwowano zegar odtworzony w stosunku do zegara wejściowego. Każde zgubienie kilku ramek powoduje zaburzenie fazy zegara odtwarzanego. Szybkość zmian fazy w czasie zaburzenia zależy od własności dynamicznych regulatora fazy.

Test powtarzano wielokrotnie:

- zgubienie 126 ramek nigdy nie spowodowało utraty synchronizmu.
- zgubienie 143 ramek zawsze powodowało zgubienie synchronizmu. Po pewnym czasie układ synchronizował się ponownie.

LITERATURA

1. ITU-T Recommendation I.361: B-ISDN ATM Layer Specification. Genewa 1993.
2. CCITT COM XVIII/8 - D.174: Synchronous Residual Time Stamp: A Combination of SFET/TS. USA, Melbourne 1991.
3. ITU-T Recommendations G.823, G.824.:the Control of Jitter and Wander within Digital Networks. 1993.
4. CCITT SG XVIII Us contribution.: Synchronous Residual Time Stamp: A Combination of SFET/TS. 1991.
5. ITU-T Recommendation I.363: B-ISDN ATM Adaptation Layer (ALL) Specification. 1993.
6. Gonzales J.: Méthode de réduction de la gigue dans les réseaux ATM, référence commune aux deux extrémités. NT/LAB/SMR/51, Paryż 1990.
7. Dzikowska M., Dzikowski L.: Mise en oeuvre de la méthode de récupération de rythme SRTS dans les réseaux ATM. Résultats des tests., RP/LAA/RSL/7 CNET, Francja 1994.
8. Dzikowska M.: Développement du circuit d'émission des cellules ATM avec l'information de rythme RTS. RP/LAA/RSL/8 CNET, Francja 1994.
9. Dzikowski L.: Développement du circuit de récepteur des cellules ATM avec la possibilité de récupération de rythme par la méthode SRTS ou la méthode adaptative MA. RP/LAA/RSL/9 CNET, Francja 1994.
10. Dzikowska M.: Metoda SRTS odtwarzania zegara taktowania danych w sieci ATM. Krajowe Sympozjum Telekomunikacji KST'95. Referaty sekcji, tom D, Instytut Telekomunikacji Politechniki Warszawskiej, str. 396-403. Bydgoszcz 1995.
11. Dzikowska M., Dzikowski L.: Algorytm integracji metody SRTS i adaptacyjnej odtwarzania zegara taktowania danych w sieciach ATM. Krajowe Sympozjum

- Telekomunikacji KST'96. Referaty sekcji, tom D, Instytut Telekomunikacji Politechniki Warszawskiej, str. 115-122. Bydgoszcz 1996.
12. Dziczkowska M., Dziczkowski L.: Karta wejścia/wyjścia do węzła sieci ATM przepływności 2Mbit/s poprzez warstwę AAL1. Krajowe Sympozjum Telekomunikacji KST9. Referaty sekcji, tom C, Instytut Telekomunikacji Politechniki Warszawskiej, str. 269-275. Bydgoszcz 1997.
 13. Dziczkowska M.: Znaczenie funkcji kontroli sekwencji komórek w warstwie AAL1 sieci ATM. Krajowe Sympozjum Telekomunikacji, KST98. Referaty sekcji, tom C, Instytut Telekomunikacji Politechniki Warszawskiej, str. 245-25. Bydgoszcz 1998.
 14. Rolin P.: Réseaux haut débit, HERMES, Francja 1996.
 15. Händel R., Huber M. N., Schröder S.: ATM Networks Concepts, Protocols, Applications. ADDISON-WESLEY P. C. Inc., Wielka Brytania 1995.

Recenzent: Dr inż. Henryk Małygał

Wpłynęło do Redakcji 14 kwietnia 1999 r.

Abstract

The aim of this document is to analyse the SRTS method, to develop its mathematical representations, to examine protection against errors and cell loss, and to envisage possible SRTS applications.

The performance of a transport network can be measured using several parameters like end to end error rate, transfer delay or output jitter. The Synchronous Residual Time Stamp (SRTS) method gives a new approach to get rid of the jitter, created in a transport network using asynchronous transfer mode (ATM), and its performance are independent of the number of nodes in the network.

Before the CCITT meeting (Melbourne - December 1991), two methods have been in competition with one another for source clock frequency recovery: Synchronous Frequency Encoding Technique (SFET) and Time Stamp (TS). Both methods, which were proposed for emulation services in ATM networks, had qualities and drawbacks. The advantage of SFET lay in the fact that it did not need overhead in the CS-PDU layer and its disadvantage was that it needed a reference clock frequency fairly near to the service frequency, which means that fairly complex frequency dividers have to be used. Moreover, the principal advantage of the TS method was that

it can use any reference clock frequency, within the limits imposed by low frequency jitter, and its disadvantage was that it used an overhead in the CS-PDU layer.

In the Melbourne meeting, the CCITT has decided to use the SRTS method. This method uses Residual Time Stamp (RTS) to measure and carry information concerning the frequency difference between a common reference clock, derived from the network, and a service clock [5, 10]. The same reference clock must be present at both the transmitting and receiving side. The SRTS method enables actual jitter standards to be respected: G.823 for the hierarchy at 2.048 Mbit/s and G.824 for the hierarchy at 1.544 Mbit/s.

This document is divided into 6 chapters. Chapter 1 presents introduction for ATM networks, chapter 2 briefly describes AAL1 layer, chapter 3 presents the adaptive clock method. Chapter 4 describes SRTS. The problems concerning protection against errors and cell loss are described in chapter 5. Finally, chapter 6 presents the conclusions.