

RZECZPOSPOLITA
POLSKA



URZĄD
PATENTOWY
RP

OPIS PATENTOWY 151 187

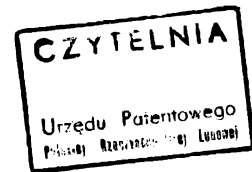
Patent dodatkowy
do patentu nr _____

Zgłoszono: 85 07 23 /P. 254671/

Pierwszeństwo _____

Zgłoszenie ogłoszono: 87 01 26

Opis patentowy opublikowano: 1990 12 31



Int. Cl.⁵ H03K 3/027

Twórcy wynalazku: Jan Wajler, Henryk Kolka, Ryszard Siurek

Uprawniony z patentu: Politechnika Śląska im. Wincentego Pstrowskiego,
Gliwice /Polska/

PRZERZUTNIK RS Z BRAMEK CMOS ZWŁASZCZA DLA WOLNOZMIENNYCH SYGNAŁÓW WEJŚCIOWYCH

Przedmiotem wynalazku jest przerzutnik z bramek CMOS zwłaszcza dla wolnozmiennych sygnałów wejściowych.

Dodatknie sprzężenie zwrotne występujące w znanej dla przerzutnika RS konfiguracji bramek NOR typu CMOS bywa niekiedy zbyt słabe. Ujawnia się to zwłaszcza przy wolnozmiennych sygnałach wejściowych, kiedy to na wyjściu przerzutnika występują oscylacje, w czasie, gdy na jednym z wejść sygnał ma wartość pośrednią między zerem logicznym a logiczną jedynką. Dodatkową niedogodnością występującą przy wolnozmiennych sygnałach wejściowych jest znaczny wzrost poboru prądu zasilania bramek CMOS /z których zbudowany jest przerzutnik/ podczas przełączania. Jeśli napięcie zasilające również narasta wolno od zera do swojej wartości nominalnej to nie można stosować dynamicznego ustawiania stanu wyjść przerzutnika po włączeniu zasilania.

Przerzutnik RS z bramek CMOS zwłaszcza dla wolnozmiennych sygnałów wejściowych według wynalazku posiada dwie bramki NOR połączone w znanej dla przerzutnika RS konfiguracji, wejście zerujące, wejście ustawiające, pierwsze wyjście, drugie wyjście wyprowadzenie masy połączone z masą układu oraz wyprowadzenie zasilania. Źródło napięcia zasilającego połączone zostało z wyprowadzeniem zasilania przerzutnika poprzez rezystor. Źródło napięcia zasilającego może być połączone poprzez drugi rezystor z pierwszym wyjściem przerzutnika. Przerzutnik z bramek CMOS zwłaszcza dla wolnozmiennych sygnałów dzięki dodatkowemu dodatniemu sprzężeniu zwrotnemu eliminuje możliwość wystąpienia pasożytniczych oscylacji na wyjściu przerzutnika oraz zapewnia ustawienie wymaganego stanu logicznego wyjść przerzutnika po włączeniu napięcia zasilającego. Wynalazek pokazano w przykładzie wykonania na rysunku, który przedstawia schemat ideowy układu.

Dwie bramki NOR połączone są w znanej dla przerzutnika RS konfiguracji. Przerzutnik RS posiada wejście ustawiające S, wejście zerujące R, pierwsze wyjście Wy1, drugie wyjście Wy2,

wyprowadzenie masy U_{SS} połączone z masą układu oraz wyprowadzenie zasilania U_{DD} . Źródło napięcia zasilającego E_{DD} połączone zostało z wyprowadzeniem zasilania U_{DD} poprzez pierwszy rezystor $R1$. W drugim rozwiązaniu dodatkowo połączono pierwsze wyjście $Wy1$ przerzutnika RS ze źródłem napięcia zasilania E_{DD} przez drugi rezystor $R2$.

Działanie przerzutnika przedstawiono poniżej.

Rozważmy sytuację gdy wejście ustawiające S , drugie wyjście $Wy2$ znajdują się w stanie logicznego zera, pierwsze wyjście $Wy1$ w stanie logicznej jedynki, a na wejściu zerującym R napięcie narasta od poziomu logicznego zera do poziomu logicznej jedynki. Z chwilą, gdy napięcie na wejściu zerującym R osiągnie połowę wartości napięcia na wyprowadzeniu zasilania U_{DD} rozpocznie się proces przełączania przerzutnika RS przyspieszany dodatkowym dodatnim sprzężeniem zwrotnym. To dodatkowe dodatnie sprzężenie zwrotne wykorzystuje fakt, że dla bramek CMOS w stanie przełączania bardzo silnie wzrasta prąd pobierany ze źródła napięcia zasilającego E_{DD} . Rośnie więc spadek napięcia na pierwszym rezystorze $R1$, maleje napięcie na wyprowadzeniu zasilania U_{DD} a w konsekwencji obniżeniu ulega próg przełączenia przerzutnika RS . Opisany wyżej mechanizm istotnie przyspiesza przerzut niedopuszczając do wystąpienia pasożytniczych oscylacji. Pierwszy rezystor $R1$ ogranicza również pobór prądu zasilającego przerzutnika RS podczas przełączania. Drugi rezystor $R2$ powoduje, że podczas włączania źródła napięcia zasilającego E_{DD} , gdy oba wejścia R i S znajdują się w stanie logicznego zera, na pierwszym wyjściu $Wy1$ ustawiony zostanie stan logicznej jedynki.

Z a s t r z e ż e n i a p a t e n t o w e

1. Przerzutnik RS z bramek CMOS zwłaszcza dla wolnozmiennych sygnałów wejściowych wykonany z bramek NOR posiadający wejście ustawiające, wejście zerujące, dwa wyjścia, wyprowadzenie masy połączone z masą układu oraz wyprowadzenie zasilania, z n a m i e n n y t y m, że wyprowadzenie zasilania $/U_{DD}/$ jest połączone ze źródłem napięcia zasilającego $/E_{DD}/$ poprzez rezystor $/R1/$.

2. Przerzutnik według zastrz. 1, z n a m i e n n y t y m, że źródło napięcia zasilającego $/E_{DD}/$ poprzez drugi rezystor $/R2/$ jest połączone z pierwszym wyjściem $/Wy1/$.

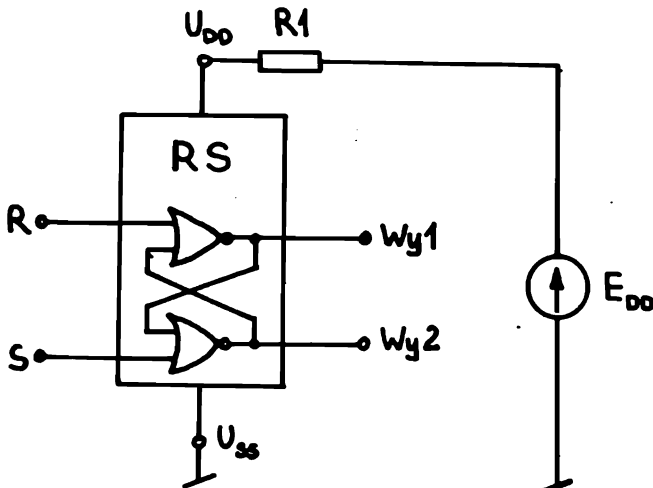


fig. 1

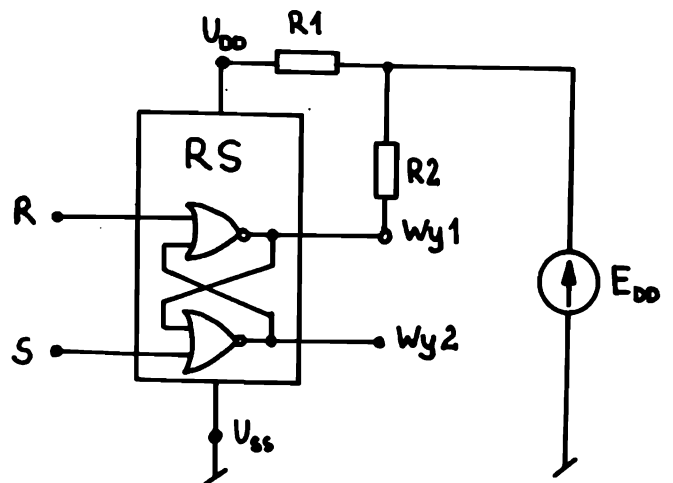


fig. 2