

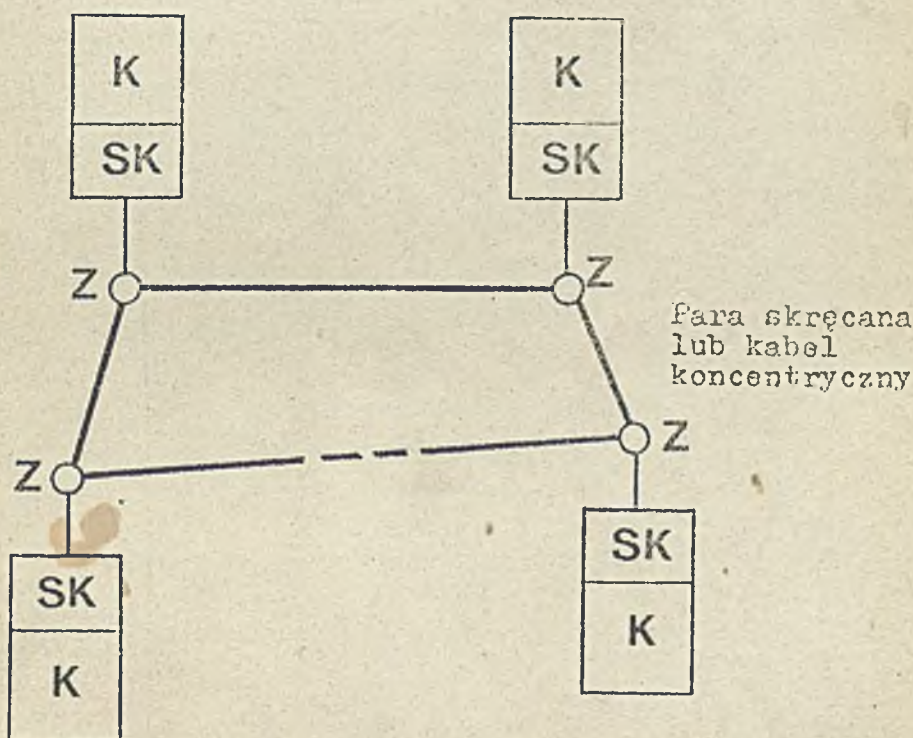
P. 3057/86

techniki komputerowe

5-6
'86



BIULETYN INFORMACYJNY



INSTYTUT MASZYN MATEMATYCZNYCH
BRANŻOWY OŚRODEK INTE

Rysunek na okładce: Schemat pierścieniowej sieci lokalnej według normy P802.5. Oznaczenia: K - komputer, SK - sterownik komunikacyjny, Z - złącze



P. 3057/86

TECHNIKI KOMPUTEROWE

Rok XXIV

Nr 5-6

1986

Spis treści

	str.
KACPRZAK M.: Komputerowe sieci lokalne - problematyka oraz propozycja realizacji	3
SALACIŃSKI J.: Testowanie pamięci półprzewodnikowych RAM	15
ZABOROWSKI M.: Budowa systemu kompilacji języka PASCAL-GKS dla systemu komputerowego ODRA 1305 - grafoskop UG-1	27
KWIATKOWSKI S.: Problemy interakcji uczeń-komputer w procesie dydaktycznym	33
BŁACH L.: Prognozowanie wspomagane komputerowo elementem systemu zarządzania i planowania w jednostkach gospodarczych	39
Nowości techniczne - oprac. J.RYŻKO	52
Sprawozdania	
Komunikacja w systemach komputerowych. Lokalne sieci komputerowe. IX Szkoła Mikroprocesorowa, Łódź 27-29.X.1986 r. Oprac. A.RAPP	59

D W U M I E S I Ę C Z N I K

Wydaje:

I N S T Y T U T M A S Z Y N M A T E M A T Y C Z N Y C H
Branżowy Ośrodek Informacji Naukowej Technicznej i Ekonomicznej

Komitety Redakcyjny

dr inż. Stanisława BONKOWICZ-SITTAUER (redaktor naczelny),
mgr Hanna DROZDOWSKA (sekretarz redakcji)
mgr inż. Zdzisław GROCHOWSKI
mgr inż. Zygmunt HAUSWIRT
mgr inż. Jan KLIMOWICZ
dr inż. Piotr PERKOWSKI
mgr inż. Romuald SYNAK

Adres redakcji

ul. Krzywickiego 34, 02-078 Warszawa
tel. 28-37-29, 21-84-41 w.244 - sekr.red., w.211 - red.nacz.

ISSN 0239-8044

mgr inż. Marek KACIŹAK

Instytut Maszyn Matematycznych

Komputerowe sieci lokalne – problematyka oraz propozycja realizacji

Celem niniejszego opracowania jest omówienie stanu prac projektowych i normalizacyjnych w dziedzinie komputerowych sieci lokalnych prowadzonych w kraju i na świecie oraz przedstawienie propozycji prowadzenia prac w tej dziedzinie dla produkowanego i opracowywanego w kraju sprzętu mini- i mikrokomputerowego.

Wprowadzenie w tematykę komputerowych sieci lokalnych

Sieć komputerowa jest systemem transmisji danych, który umożliwia wzajemną komunikację pewnej liczby niezależnych urządzeń przetwarzania danych.

Ze względu na zasięg sieci komputerowe dzieli się na trzy typy:

- sieci globalne (zwane też zdalnymi) – Wide Area Networks (WAN),
- sieci miejskie – Metropolitan Area Networks (MAN),
- sieci lokalne – Local Area Networks (LAN).

Sieci globalne oraz miejskie są nazywane sieciami telekomunikacyjnymi. Siecią lokalną będziemy nazywać w niniejszym opracowaniu sieć komputerową, w której maksymalna odległość między dwoma dowolnymi urządzeniami należącymi do sieci wynosi od kilkunastu metrów do 10 km. Sieć lokalna transmisji danych jest rozmieszczona na niewielkim obszarze, najczęściej w jednym budynku lub w zespole przyległych budynków. Sieć lokalna jest z reguły siecią prywatną, tzn. należącą do jednej instytucji i korzystającą z własnych linii komunikacyjnych.

W sieciach lokalnych stosuje się duże szybkości przesyłania danych: od 100 kb/s do 20 Mb/s. Stosowana jest transmisja szeregową. Sieci lokalne mają specyficzną architekturę (opisaną w rozdziale "Architektura sieci lokalnych"), różną od architektury sieci telekomunikacyjnych.

Ze względu na sposób rozwiązania transmisji informacji sieci lokalne dzielą się na 3 grupy:

- sieci lokalne z transmisją bez podziału częstotliwości (typu baseband),
- sieci lokalne z transmisją z podziałem częstotliwości (typu broadband),
- sieci lokalne na bazie centrali abonentów (typu PBX – Private Branch Exchange).

Sieci lokalne stanowią jeden z intensywniej rozwijanych kierunków komunikacji cyfrowej. Na wzrost liczby prac teoretycznych i eksperymentalnych oraz dynamiczny rozwój sieci lokalnych wpływają następujące czynniki:

- rosnące zapotrzebowanie na rozłożone (rozproszone) systemy przetwarzania danych dla różnych, stale rozszerzających się dziedzin zastosowań,
- dużą ilość dostępnego handlowo sprzętu różnych producentów,
- rozwój nowych technologii (specjalizowane układy mikroprocesorowe, postęp w nośnikach informacji – kablach koncentrycznych i światłowodach).

Sieci lokalne umożliwiają:

- zwiększenie stopnia wykorzystania zasobów sieci (przez podział zasobów sprzętowych i programowych oraz przez podział obciążenia – zadań realizowanych w sieci),

- obniżenie kosztów całego systemu (przez dostosowanie środków komputerowych do wykonywanych zadań oraz przez przetwarzanie danych w pobliżu źródeł informacji, a więc zmniejszenie ilości i wielkości przesyłanych informacji między różnymi użytkownikami sieci),
- tworzenie systemów odpornych na awarie (fail-softness).

Sieci lokalne są wykorzystywane w różnorodnych dziedzinach:

- do tworzenia dużych systemów przetwarzania danych,
- do sterowania procesami (w wyniku sterowania następują przemieszczenia masy i energii),
- do innych zastosowań czasu rzeczywistego (zbierania danych laboratoryjnych i medycznych, nadzorowania i sterowania pracą testerów przemysłowych i urządzeń pomiarowych, automatyzacji prac bankowych, biurowych i handlowych, rezerwacji miejsc),
- do tworzenia komputerowych central telefonicznych dla potrzeb telefonii cyfrowej (PBX, digital voice),
- w systemach komputerowo wspomaganego projektowania i nauczania,
- w systemach graficznych, systemach przetwarzania tekstów itp.

Sieci lokalne realizują – niezależnie od konkretnych potrzeb dla różnych zastosowań – następujące główne funkcje sieciowe:

- dostęp każdego użytkownika sieci do określonych zasobów sieci,
- zdalne inicjowanie wykonania programów,
- zdalne przysyłanie programów i zbiorów danych,
- realizację poczty elektronicznej,
- specjalistyczną wymianę informacji (np. łączne przysyłanie danych, sygnałów mowy i sygnałów wizyjnych).

W skład sieci lokalnych wchodzi urządzenia aktywne (procesory, koncentratory linii i danych, programowalne urządzenia interfejsowe itp.) oraz urządzenia pasywne (np. pamięci masowe), które są połączone liniami transmisyjnymi.

W zastosowaniach do sterowania procesami w skład sieci wchodzi również urządzenia sprzężenia z obiektem, urządzenia sprzężenia z operatorem oraz urządzenia serwisowe. Natomiast w zastosowaniach biurowych i handlowych w skład sieci wchodzi urządzenia zbierania, przetwarzania, przechowywania i wprowadzania tekstów, obrazów cyfrowych lub innych danych: różnego rodzaju terminale, pamięci masowe, urządzenia zewnętrzne (drukarki, pisaki X-Y, fotokopiarki, telekopiarki, urządzenia symiliograficzne itp.), urządzenia sprzęgające z innymi sieciami.

Rozwój sieci lokalnych, które wyodrębniły się ze zdalnych (rozległych) sieci telekomunikacyjnych, rozpoczął się w latach siedemdziesiątych. Wyniki prac badawczo-konstrukcyjnych wykazały, że w sieciach lokalnych, wobec małych odległości przysyłania informacji, można stosować nowe, tańsze a jednocześnie szybsze i bardziej niezawodne środki transmisji i odmienną od sieci telekomunikacyjnych architekturę sieci.

Obecnie jest dostępnych w sprzedaży około 100 rodzajów sieci lokalnych o różnych architekturach, przeznaczonych do różnych zastosowań. Prowadzone są również w licznych organizacjach międzynarodowych prace normalizacyjne, dotyczące sieci lokalnych.

Architektura sieci lokalnych

Architekturę sieci lokalnych określają: struktura połączeń elementów sieci, metody dostępu do sieci, rodzaje torów transmisyjnych i stosowane protokoły komunikacyjne. Ze względu na różnorodne zastosowania sieci lokalnych, architektury poszczególnych sieci znacznie się od siebie różnią.

Struktura połączeń elementów sieci

W sieciach lokalnych stosuje się następujące struktury połączeń: magistralową (bus), pierścieniową (ring), gwiazdową, w pełni połączoną, hierarchiczną oraz struktury mieszane.

Sposób połączenia elementów sieci zależy od liczby elementów, charakteru ich wzajemnych powiązań, wymaganej szybkości i wielkości przesyłanych informacji oraz wymagań niezawodnościowych. Najbardziej jest rozpowszechniona struktura magistralowa, w nieco mniejszym stopniu – pierścieniowa. Dla obu typów połączeń stosuje się wydzielone lokalne łącza niekomutowane, transmisję szeregową, półduplexową. Połączenie elementów sieci do magistrali lub pierścienia jest wykonywane za pomocą urządzeń interfejsowych (sterowników komunikacyjnych).

Metody dostępu do sieci

W sieciach lokalnych stosuje się następujące metody, umożliwiające dostęp do sieci wielu użytkownikom: podział czasu (TDM), podział częstotliwości (FDM), metody rywalizacyjne (contention-based) oraz metody selekcyjne.

W głównych topologiach sieci lokalnych - magistrali i pierścieniu, do sterowania dostępem do wspólnej magistrali szeregowej stosuje się metody rywalizacyjne i selekcyjne. Sama funkcja sterowania dostępem do sieci jest rozdzielona między wszystkie urządzenia interfejsowe, dołączone do magistrali lub pierścienia.

Pośród kilku metod rywalizacyjnych najczęściej jest stosowana metoda CSMA/CD (carrier-sense multiple-access with collision detection - próbkowanie fali nośnej z wykrywaniem kolizji w trakcie nadawania). Jest ona przeznaczona dla struktury magistralowej. Zaletami tej metody są: prostota i łatwa implementacja algorytmu dostępu na układach scalonych LSI, dobre wykorzystanie kanału transmisyjnego i małe opóźnienia transmisji dla kanału średnioobciążonego. Do wad jej należą: duże prawdopodobieństwo kolizji przy dużych obciążeniach kanału, brak wbudowanego mechanizmu priorytetowego i ograniczony zasięg sieci.

Przykładem metody selektywnej jest metoda przesyłania uprawnień (token-passing) stosowana w sieciach o strukturze pierścieniowej oraz magistralowej (w tym wypadku przyjmuje się ustaloną kolejność obiegu informacji dla elementów należących do sieci).

Zaletami tej metody są: możliwość stosowania mechanizmu priorytetowego oraz dobre działanie przy różnych obciążeniach kanału, różnych szybkościach transmisji i różnych długościach linii transmisyjnej. Do wad należą: większa podatność na błędy i trudniejsza implementacja niż w metodzie CSMA/CD. Metoda jest niewydatna dla niezrównoważonych przepływów informacji między elementami sieci.

Rodzaje torów transmisyjnych

W sieciach lokalnych najtańszym rozwiązaniem jest stosowanie par skręconych przewodów. Dla podstawowych topologii sieci lokalnych - magistrali i pierścienia stosuje się zazwyczaj kable koncentryczne standardowe i szerokopasmowe oraz (na razie rzadko) światłowody.

Standardowe kable koncentryczne są tanie, umożliwiają przesyłanie informacji na odległość 1 + 2 km z szybkością do 3 Mb/s. Szerokopasmowe kable koncentryczne, droższe od standardowych, są stosowane do przesyłania informacji (z możliwością równoczesnego przesyłania po jednym kablu danych, sygnału mowy i sygnału wizyjnego) na odległość do 300 km z szybkością do 150 Mb/s. Dla transmisji danych muszą być stosowane modemy. Światłowody są najkosztowniejszym torem transmisyjnym. Umożliwiają przesyłanie informacji na odległość do 300 km z szybkością do kilku Gb/s. Transmisja światłowodami odznacza się dużą odpornością na zakłócenia.

W sieciach lokalnych najczęściej stosuje się standardowe kable koncentryczne. Szerokopasmowe kable koncentryczne są wykorzystywane w sieciach z dużą liczbą węzłów, przesyłających informacje z dużymi szybkościami. Światłowody są wykorzystywane do łączenia procesorów wymieniających informacje z bardzo dużymi szybkościami (rzędu GB/s), do sprzęgania sieci komputerowych, a także do szybkiego sterowania procesami w warunkach zakłóceń.

Protokoły komunikacyjne

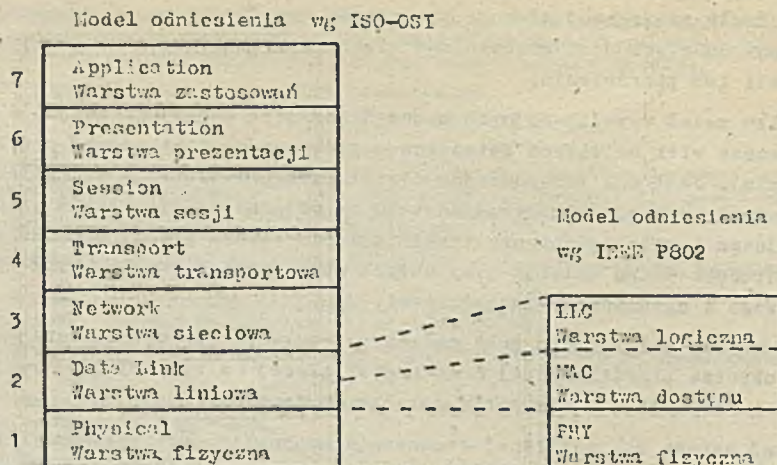
Dla sieci telekomunikacyjnych została opracowana norma ISO-OSI [1] (Open Systems Interconnection Reference Model), określająca architekturę tzw. otwartych sieci komputerowych. Norma przewiduje warstwową strukturę protokołów komunikacyjnych.

W koncepcji tej zakłada się, że zadania, jakie muszą być realizowane podczas wymiany informacji w sieci komputerowej, są podzielone na określone warstwy.

Warstwa najniższa (o numerze 1) realizuje obsługę łączy fizycznego. Kolejne warstwy są powiązane ze sobą hierarchicznie, przy czym warstwa o numerze n wykonuje zlecenia warstwy o numerze $n+1$ (świadczy usługi dla warstwy $n+1$). Współpracę warstw sąsiednich (warstwy n i warstwy $n+1$) określa interfejs międzywarstwowy. Współpracę procesów tej samej warstwy, które znajdują się w różnych maszynach, określa protokół danej warstwy.

Norma ISO-OSI określa 7 warstw protokołów komunikacyjnych, przedstawionych na rys. 1.

Warstwy 1 + 4 realizują wszystkie funkcje komunikacyjne w sieci, tzn. przesyłanie informacji między stacjami. Warstwy 5 + 7 realizują funkcje związane z przetwarzaniem danych.



Rys.1. Warstwowa architektura sieci telekomunikacyjnych według ISO-OSI oraz sieci lokalnych według IEEE P802

Dla potrzeb sieci lokalnych potrzebna jest nieco odmienna struktura warstwowa protokołów, a koncepcja ISO-OSI jest traktowana jako model odniesienia.

Na ogół obserwuje się następujące podejście:

- między warstwami 1 (fizyczną) i warstwą 2 (liniową) wprowadza się dodatkową warstwę sterowania dostępem do wspólnego dla stacji nośnika informacji,
- warstwa 3 (sieci) jest pomijana (w sieciach lokalnych o strukturze magistrali i pierścienia nie ma potrzeby doboru trasy),
- funkcje warstwy 5 (sesji) zostają znacznie ograniczone.

Przykłady realizacji sieci lokalnych

Wobec wielkiej różnorodności zastosowań sieci lokalnych, różnych wymagań na szybkości transmisji i wielkości przesyłanej informacji, wymaganej niezawodności itp., architektura sieci lokalnej zależy od konkretnego przeznaczenia sieci. Obszerny przegląd różnych rozwiązań sieci przedstawiony jest np. w pracy D.N. Chorafosa [2].

Sieci lokalne typu baseband

Są to sieci najbardziej rozpowszechnione. Architektura sieci:

- topologia: magistralowa, pierścieniowa lub mieszana
- metoda dostępu: CSMA/CD lub przesyłanie uprawnień
- nośnik: para skręcona, kabel koncentryczny lub światłowód
- warstwowa struktura protokołów komunikacyjnych

Klasycznym rozwiązaniem sieci lokalnej typu baseband jest opracowana wspólnie przez trzy firmy: DEC, Intel i Xerox sieć Ethernet [3]. Jest to sieć magistralowa, z dostępem CSMA/CD, zbudowana na specjalnym kablu koncentrycznym, o szybkości transmisji 10 Mb/s. Sieć Ethernet jest uznawana za standard w dziedzinie sieci magistralowych.

Szerokopasmowe sieci lokalne (typu broadband)

Szerokopasmowe sieci lokalne wykorzystują jako łączę kabel koncentryczny oraz urządzenia transmisyjne telewizji przewodowej (CATV - Community Antenna TV).

Pasmo przenoszenia podzielone jest za pomocą metody FDM na kilka kanałów wykorzystywanych do przesyłania danych oraz sygnałów wizyjnych i akustycznych. FDM umożliwia jednoczesną, równoległą transmisję w wielu kanałach informacyjnych, pracujących z różnymi szybkościami transmisji. Za pomocą FDM można tworzyć kanały dzielone między węzłami sieci. W szerokopasmowych sieciach lokalnych FDM jest stosowana wraz z metodą TDM (Time Division Multiplexing) lub z metodą CSMA/CD.

Topologia szerokopasmowej sieci lokalnej jest taka, jak w telewizji przewodowej, tzn. ma strukturę rozgałęzionego drzewa. Przykładem sieci typu broadband jest sieć WangNet firmy Wang.

Sieci lokalne transmisji danych na bazie central abonentów (typu PBX)

Jednym ze sposobów rozwiązania problemu przesyłania informacji na terenie nowoczesnych zakładów pracy i urzędów jest wykorzystanie do tego celu central abonentów.

Istotną zaletą tego właśnie sposobu realizacji sieci jest to, że oparta jest ona na istniejącym już w każdym zakładzie pracy systemie kabli telefonicznych oraz, że sieć taka jest zdolna przysyłać, zarówno dane cyfrowe, jak i rozmowy telefoniczne. Nowsze rozwiązania central abonentów wykorzystują cyfrową metodę komutacji, opartą na systemie kodowania PCM (Pulse Coded Modulation). Centrale te mogą być bardzo łatwo dostosowane do transmisji danych cyfrowych i umożliwiają wyeliminowanie kosztowych urządzeń dla konwersji analogowo-cyfrowej (modemów). Prędkość transmisji w oferowanych obecnie na świecie centralkach komutujących, zarówno rozmowy telefoniczne, jak i dane cyfrowe wynosi 56 lub 64 kb/s. Większość central umożliwia dołączenie urządzeń spełniających standard RS-232C. Przykładami sieci lokalnych typu PBX są: PBX/S40 firmy IntelCom, ISX firmy Datapoint, CBX firmy Rolm.

Prace normalizacyjne w dziedzinie sieci lokalnych na świecie

W dziedzinie sieci lokalnych są prowadzone intensywne prace normalizacyjne przez różne organizacje międzynarodowe: ISO, IEC, IEEE, ECMA. Głównymi pracami są: IEC-PROWAY i IEEE-Project 802.

Norma IEC-PROWAY opisuje sieć lokalną o charakterze przemysłowym, przystosowaną do pracy w warunkach środowiska przemysłowego, tj. obecności zakłóceń elektro-magnetycznych i mechanicznych oraz różnicy potencjałów ziemi. Przeznaczona jest do budowy rozłożonych przestrzennie systemów sterowania procesami (tzn. systemów, które powodują przemieszczenia masy i energii) ciągłymi i dyskretnymi.

Architektura sieci PROWAY:

topologia magistralowa,
metoda dostępu - przekazywanie uprawnień,
podstawowy nośnik informacji - kabel koncentryczny,
5-warstwowa struktura protokołów komunikacyjnych, obejmująca cały model ISO-OSI.

Typowe szybkości transmisji: 30 kb/s przy długości kabla 2 km, 100 kb/s przy długości kabla 200 m.

Obecnie opracowywane są 3 wersje normy PROWAY [4,5]:

PROWAY A - z ramką HDLC (ISO 3309),
PROWAY B - z ramką wg IEC/TC57,
PROWAY C - z ramką wg IEEE P802.2 i P802.4.

Norma IEC-PROWAY jest opracowywana od 1979 roku, przewidywany termin zakończenia - 1987 rok.

IEEE-P802 jest zbiorem norm opisujących sieci lokalne przeznaczone do pracy poza środowiskiem przemysłowym. W szczególności, nie jest przewidziane użycie sieci do sterowania procesami i innych zastosowań czasu rzeczywistego, wymagających dużej niezawodności.

Normy P802 są opracowywane od 1980 roku, najpierw przez IEEE, a od 1983 r. przez ISO/TC97/SC6. P802 jest uważana za główną pracę w dziedzinie sieci lokalnych. Przewiduje się, że odegra ona również doniosłą rolę, jak norma ISO-OSI, opisująca model sieci otwartej.

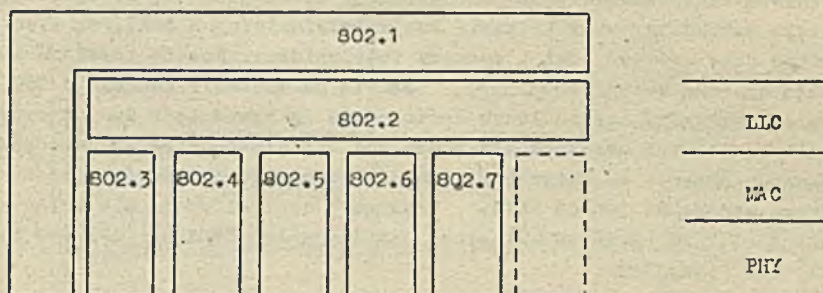
Warstwowa struktura protokołów sieci lokalnej wg normy P802 i jej porównanie z modelem ISO-OSI są przedstawione na rys. 1. Norma P802 dotyczy tylko dwóch pierwszych warstw protokołów modelu ISO-OSI (Physical i Data Link). Funkcje tych dwóch warstw zostały w P802 rozdzielone na trzy warstwy: LLC (Logical Link Control), MAC (Medium Access Control) i PHY (Physical).

Przewiduje się dwa typy usług, tj.: bezpołączeniowe (typ 1), połączeniowe (typ 2).

W operacjach typu 1 ramki są wymieniane między warstwami LLC stacji bez potrzeby ustanowienia łącza logicznego między dwoma portami. W warstwie LLC ramki te nie są potwierdzane, nie ma sterowania przepływem ani procedur usuwania błędów.

W operacjach typu 2 jest ustanawiana łączność logiczna między parami portów przed wymianą danych użytkownika. Zapewnione jest sterowanie przepływem i procedury usuwania błędów. Dodatkowo wprowadzona warstwa MAC sterowania dostępem do nośnika realizuje część funkcji warstwy 2 i część funkcji warstwy 1 modelu ISO-OSI.

Norma P802 składa się obecnie z siedmiu dokumentów, których wzajemne powiązania przedstawia rys. 2.



Rys. 2. Części składowe normy IEEE P802

Dokument P802.1 [6] zawiera opis architektury, sposób adresowania, zasady sprzęgania i zarządzania siecią. Dokument P802.2 [7] opisuje warstwę LLC. Pozostałe dokumenty opisują warstwy MAC i PHY dla 4 równoprawnych wersji sieci lokalnej (odzwierciedla to fakt, że żadna z rozważanych wersji sieci nie ma charakteru dominującego):

- P802.3 [8] – sieć magistralowa z dostępem CSMA/CD, kabel koncentryczny 50 om, 10 Mb/s, kod Manchester; rozwiązanie oparte na sieci Ethernet wg specyfikacji 1.0,
- P802.4 [9] – sieć magistralowa z przesyłaniem uprawnień, przewidziane są 3 warianty:
 - sieć baseband, kabel koncentryczny 75 om, 1 Mb/s, modulacja PSK (Frequency Shift Keying) typu Phase Continuous,
 - sieć baseband, kabel koncentryczny 75 om, 5 i 10 Mb/s, modulacja PSK typu Phase Coherent.
 - sieć broadband, kabel koncentryczny 75 om, 1,5 i 10 Mb/s, modulacja amplitudy + PSK (Phase Shift Keying),
- P802.5 [10] – sieć pierścieniowa z przesyłaniem uprawnień, 1 i 4 Mb/s, rodzaj nośnika nie jest określony (para skręcana, kabel koncentryczny lub światłowód),
- P802.7 [11] – sieć pierścieniowa z dostępem typu szoselina (slot), 10 Mb/s, rodzaj nośnika nie jest określony.

Prowadzone są dalsze prace nad innymi wersjami sieci: miejskimi (P802.6) oraz lokalnymi (np. sieć magistralowa z dostępem CSMA/CD typu broadband, sieci wersji P802.3 o szybkościach transmisji 1 i 5 Mb/s, o mniejszym zasięgu itp.).

Rozwiązania sieci lokalnych dla komputerów firm DEC i IBM

Firma DEC jako podstawową sieć lokalną dla komputerów linii PDP11 i VAX11 oraz dla własnych komputerów personalnych lansuje wspomnianą sieć Ethernet. Oprogramowanie DECnet faza IV umożliwia proste dołączenie sieci Ethernet do sieci telekomunikacyjnych o architekturze sieciowej DNA.

Natomiast firma IBM nie opracowała dotychczas własnego rozwiązania sieci lokalnej dla mikrokomputerów IBM PC. Z zapowiedzi wiadomo, że przygotowywana jest sieć pierścieniowa z dostępem typu przesyłania żetonu, czyli rozwiązanie podobne do normy P802.5. Oczywiście z obawą opracowania sieci, przedstawione przez IBM rozwiązanie stanie się standardem de facto, nawet jeżeli nie będzie ono zgodne z normą P802.5. Obecnie liczne firmy zaobudnie produkują sterowniki komunikacyjne, umożliwiające tworzenie sieci lokalnych dla mikrokomputerów IBM PC/XT i AT.

Do najbardziej znanych rozwiązań należą następujące sieci lokalne: sieci magistralowe PCnet, Omninet i Etherlink oraz sieć pierścieniowa Net Source/PC-LAN. Sieci magistralowe różnią się architekturą i ceną:

PCnet - kabel koncentryczny, 1 Mb/s, dostęp CSMA/CD,
Omnet - para skręcana, 1 Mb/s, dostęp CSMA,
Etherlink - kabel koncentryczny, 10 Mb/s, dostęp CSMA/CD.

Najtańszą siecią jest Omnet, a najdroższą - Etherlink.

Sieć Etherlink firmy 3 Com. Corp. jest odpowiednikiem sieci Ethernet. Sieć pierścieniowa Net Source/PC-LAN firmy Western Digital ma dostęp typu przesyłania usprawnień, szybkość 1 Mb/s, wykorzystuje parę skręcaną.

Prace w dziedzinie sieci lokalnych w krajach RWPG i w Polsce

Tematyka sieci lokalnych stanowi przedmiot zainteresowania Wspólnej Sekcji Specjalistów ds. Sieci Komputerowych, działającej w ramach organizacji Głównych Konstruktorów Systemów JS i SM EMC. Sekcja opracowała koncepcję otwartych sieci komputerowych zarówno zdalnych, jak i lokalnych, tworzonych na środkach sprzętowych i programowych rodzin JS i SM EMC [12].

W koncepcji omawiane są sieci lokalne typu baseband i broadband. Stwierdzono, że wobec wielkiej różnorodności oferowanych do sprzedaży sieci lokalnych oraz wobec niezakończonych głównych prac normalizacyjnych (P802, PROWAY), dopuszczalne są dowolne rozwiązania sieci, których architektura logiczna jest oparta na modelu warstwowym sieci otwartych ISO-OSI. Przyjęto również zalecenie, że rozwiązania sieci powinny być oparte na prowadzonych pracach ISO (chodzi tu głównie o TC97/SC6, czyli o normę P802), a wobec ich braku - na innych pracach normalizacyjnych bądź na rozwiązaniach sieci przodujących firmy światowych. Obecnie przygotowywane są materiały normalizacyjne RWPG, które będą wiernym tłumaczeniem norm P802.1, P802.2, P802.3, P802.4 i P802.5.

Sekcja uznaje, że istnieje potrzeba budowania otwartych sieci lokalnych, ale "otwartość" (czyli możliwość dołączenia do sieci środków komputerowych różnych producentów) choć pożądana, ma w sieciach lokalnych mniejsze znaczenie niż w sieciach zdalnych ponieważ przedmiotem sprzedaży będzie najczęściej kompletna sieć lokalna.

Na podstawie informacji udostępnianych na posiedzeniach Sekcji niemal wszystkie kraje RWPG prowadzą zaawansowane prace nad sieciami lokalnymi. Najczęściej są to "narodowe" wersje sieci Ethernet, dostosowane do dostępnych kabli i bazy elementowej. Stosowane są szybkości transmisji 1 + 10 Mb/s. Prace takie są prowadzone w Bułgarii, NRD, Rumunii, ZSRR i na Węgrzech. W CSRS opracowana jest sieć typu Cambridge Ring o szybkości 1 Mb/s. Prace nad siecią pierścieniową o szybkości 125 kb/s prowadzi Bułgaria.

Na Węgrzech opracowano ponadto dwie sieci lokalne dla mikrokomputerów PROPER-16, kompatybilnych z IBM PC/XT: sieć magistralową 500 kb/s na parze skręconej oraz sieć pierścieniową 1 Mb/s na kablu koncentrycznym. Obie sieci są już przedmiotem dostaw.

Prace w dziedzinie sieci lokalnych w Polsce są prowadzone przez kilkanaście instytucji. Do głównych należą:

• sieć INTEL DIGIT - PROWAY, opracowywana przez PIAP (Warszawa). Jest to sieć do zastosowań przemysłowych, oparta na normie IEC PROWAY. Stosowany jest kabel koncentryczny o długości 1 km, szybkość 500 kb/s,

• sieć LOKAL - SM, opracowywana przez Instytut Informatyki Politechniki Śląskiej (Gliwice). Sieć umożliwi dołączenie komputerów rodziny SM EMC z magistralami UNIBUS, Q-BUS i MULTIBUS. Sieć stanowi krajową wersję sieci Ethernet: polski kabel koncentryczny o długości segmentu 500 m, szybkość 5 Mb/s.

• sieć pierścieniowa, opracowywana przez Centrum Obliczeniowe Uniwersytetu Toruńskiego. Sieć jest odpowiednikiem sieci brytyjskiej Cambridge Ring, wykonywanym na polskich światłowodach, szybkość 10 Mb/s.

• sieć mikrokomputerów Meritum, wykonywana przez Politechnikę Śląską (Gliwice). Sieć magistralowa, kabel koncentryczny, szybkość 9,6 kb/s.

Propozycja prowadzenia prac w dziedzinie sieci lokalnych w ramach CPBR 8.7

Komputerowe sieci lokalne są oczywistym kierunkiem rozwoju światowej informatyki. Polska wkracza w tę dziedzinę z dużym opóźnieniem, a co gorsza, następuje dublowanie prac i rozproszenie sił i środków. Finansowanie prac w latach 1986-90 w ramach Centralnego Programu Badawczo-Rozwojowego 8.7, którego generalnym wykonawcą jest Instytut Maszyn Matematycznych

a kierownikiem prof. dr inż. Krzysztof Badźmirowski, daje możliwość przynajmniej częściowego ujednolicenia tematyki, koordynacji prac, wzajemnej wymiany uzyskanych wyników i doświadczeń. Zgłoszenia do finansowania prac w ramach CPBR 8.7 w dziedzinie sieci lokalnych zostały przedstawione (stan z maja 1986 r.) przez następujące instytucje: IKSAiP, Instytut Informatyki Politechniki Śląskiej, ISS, Meraster, KFAP i IMM. Propozycje dotyczą budowy sieci lokalnych (o różnych architekturach, najczęściej - sieci magistralowej z dostępem CSMA/CD) dla mini- i mikrokomputerów produkowanych i opracowywanych w Polsce:

- z magistralą UNIBUS (SM4, SM1300, SM44),
- z magistralą Q-BUS (MERA-60, MERA-660),
- z magistralą MULTIBUS,
- kompatybilnych z IBM PC (KRAK-86, SM1914),
- innych (Elwro-800, MK-45),

W Polsce istnieje potrzeba łączenia produkowanego sprzętu komputerowego w sieci lokalne, przeznaczone do różnych zastosowań: systemów zarządzania, systemów komputerowo wspomaganego projektowania i nauczania, sterowania procesami przemysłowymi, automatyzacji eksperymentów naukowych, automatyzacji prac biurowych. Opracowanie sprzętu i oprogramowania dla sieci lokalnych zwiększy również atrakcyjność polskiej oferty eksportowej. Wymieniony sprzęt komputerowy może być stosowany w sieciach lokalnych, pełniąc w nich różne funkcje: stacji roboczych (workstation) oraz stacji obsługi (server) terminali, drukarek i pamięci masowych.

Propozycja prowadzenia prac w dziedzinie sieci lokalnych w ramach CPBR 8.7 musi być poprzedzona rozważaniami na temat typów sieci możliwych do realizacji w Polsce i ich architektury. Na podstawie przeprowadzonych analiz [13] można stwierdzić, że spośród wymienionych w opracowaniu trzech typów sieci lokalnych (baseband, broadband i PBX) obecnie mogą i powinny być opracowywane w kraju przede wszystkim sieci typu baseband. Realizacja sieci lokalnych typu broadband nie jest obecnie możliwa z powodu braku w krajach RWPG odpowiednich urządzeń pośredniczących, niezbędnych do wykonania magistrali komunikacyjnej. Również realizacja sieci typu PBX na rozpatrywanym sprzęcie komputerowym nie jest możliwa, ze względu na jego nieodpowiednią moc obliczeniową.

Architektura sieci lokalnych zależy wybitnie od przewidywanych zastosowań. Dlatego celowe jest opracowanie w Polsce kilku rodzajów sieci lokalnych typu baseband o różnej architekturze:

- | | |
|--|---|
| A. topologia: magistralowa
metoda dostępu: CSMA/CD
nośnik: kabel koncentryczny
szybkość: 5 + 10 Mb/s | D. topologia: pierścieniowa
metoda dostępu: przesyłanie uprawnień
nośnik: kabel koncentryczny
szybkość: 1 lub 4 Mb/s |
| B. topologia: magistralowa
metoda dostępu: CSMA/CD
nośnik: para skręcana
szybkość: 0,5 + 1 Mb/s | E. topologia: pierścieniowa
metoda dostępu: przesyłanie uprawnień
nośnik: para skręcana
szybkość: 0,5 + 1 Mb/s |
| C. topologia: magistralowa
metoda dostępu: przesyłanie uprawnień
nośnik: kabel koncentryczny
szybkość: 0,5 Mb/s | |

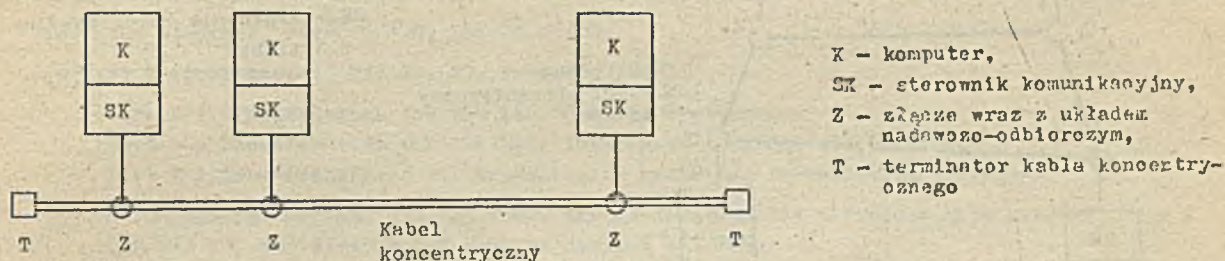
We wszystkich rodzajach sieci należy przyjąć warstwową strukturę protokołów komunikacyjnych, zgodną z modelem systemów otwartych ISO-OSI.

Sieć rodzaju C jest przeznaczona do zastosowań przemysłowych. Pozostałe rodzaje sieci (A, B, D i E) mogą być wykorzystywane we wszystkich zastosowaniach, z wyjątkiem zastosowań przemysłowych. Sieci pierścieniowe (rodzaju D i E) powinny być stosowane w systemach komputerowo wspomaganego projektowania. Sieci rodzaju B i E są tańszymi i prostszymi w realizacji wariantami odpowiednio sieci rodzaju A i D. Biorąc pod uwagę: światowe tendencje rozwoju sieci lokalnych, stan prac normalizacyjnych, dotychczasowe prace prowadzone w kraju, przedstawione zgłoszenia do CPBR 8.7, realizowanie w ramach CPBR 8.7 lokalnych sieci typu baseband rodzaju A, D i E jest celowe i uzasadnione.

Sieć rodzaju B, wobec braku zgłoszeń, nie będzie realizowana w ramach CPBR 8.7. Warto jednak zwrócić uwagę na to, że sieci tego rodzaju są potrzebne i dla wielu zastosowań mogą być użyte zamiast sieci rodzaju A. Sieć rodzaju C jest już realizowana przez PIAP jako sieć INTELDIGIT-PROWAY, nie jest więc przewidziane finansowanie tej pracy z CPBR 8.7.

Sieć magistralowa rodzaju A

Sieć rodzaju A (rys. 3) powinna być opracowywana według normy P802.3. Będzie to kontynuacja pracy "Sieć lokalna LOXAL-SM", prowadzonej dotychczas w ramach problemu węzłowego 06.1 przez



Rys. 3. Schemat magistralowej sieci lokalnej /wg normy P802.3/

Politechnikę Śląską. Dotychczas została opracowana i przebadana magistrala komunikacyjna tj. segment kabla koncentrycznego wraz z szybkozłączami i transiwerami - układami nadawczo-odbiorczymi. Magistrala ta powinna zostać udostępniona wszystkim zainteresowanym instytucjom w celu wykonania przez nie sterowników komunikacyjnych do odpowiednich środków komputerowych. Proponuje się następujący podział wykonawców:

- linia DECa : (magistrala UNIBUS i Q-BUS) oraz linia Intela (magistrala MULTIBUS) - Politechnika Śląska i Meraster,
- mikrokomputery MK-45 i KRAK-86 - KPAP,
- minikomputer Elwro-800 - IKSAiP,
- mikrokomputer SM1914 - IMM

Należy zwrócić uwagę na znaczne trudności w realizacji sterowników komunikacyjnych przy wykorzystaniu dostępnej bazy elementowej - w sterowniku trzeba użyć około 100 układów scalonych. Jest to dopuszczalne w rozwiązaniach modelowych, natomiast w rozwiązaniach prototypowych należy dążyć do użycia specjalnych układów scalonych, np. opracowywanych przez ZSRR odpowiedników 82501 i 82586 firmy Intel, co pozwoli zmniejszyć liczbę niezbędnych układów scalonych do około 50.

Do końca 1989 r. powinny zostać opracowane i przebadane prototypy wymienionych sterowników komunikacyjnych. Pozwoli to na zestawienie i badania eksperymentalnych sieci magistralowych:

- sieci homogenicznej komputerów linii DEC z oprogramowaniem sieciowym DECnet ph.IV (odpowiedzi sieci Ethernet),
- sieci homogenicznej mikrokomputerów linii IBM PC KRAK-86, SM1914 z oprogramowaniem sieciowym dla systemu operacyjnego MS-DOS (odpowiednik sieci EtherLink/EtherShare),
- sieci heterogenicznej, łączącej wszystkie rozpatrywane środki komputerowe, z oprogramowaniem sieciowym UNET lub innym, opracowywanym samodzielnie.

Prace nad oprogramowaniem sieciowym powinny być prowadzone przez kilka instytucji:

- oprogramowanie sieciowe DECnet ph.IV - IMM,
- oprogramowanie sieciowe dla odpowiedników IBM PC - IKSAiP, ISS, Meraster, KPAP, IMM,
- oprogramowanie sieci heterogenicznej - ISS, Meraster, IMM.

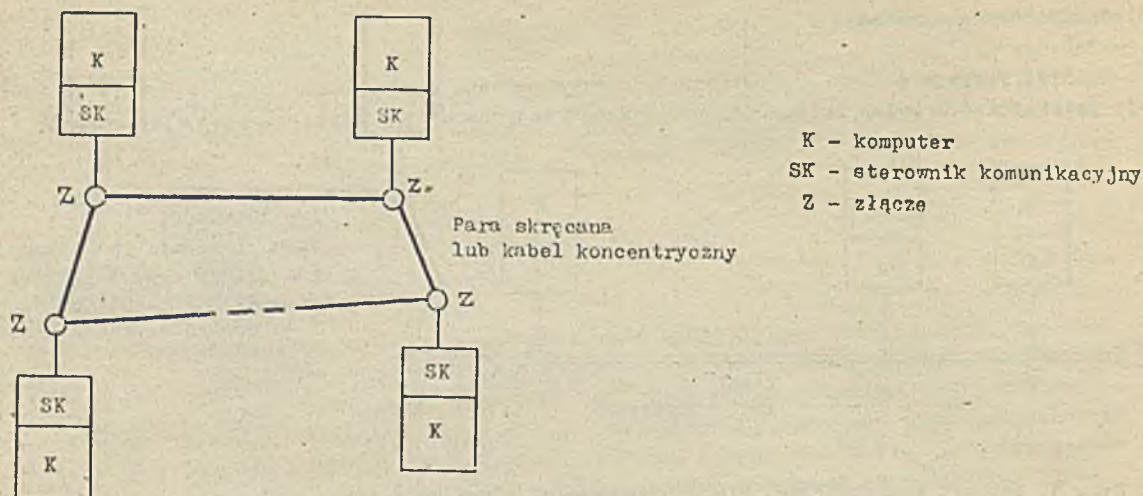
Wdrożenie do produkcji sterowników komunikacyjnych i opracowanie oprogramowania sieciowego powinno nastąpić do 1990 r.

Sieć pierścieniowa rodzaju D

Sieć rodzaju D (rys. 4) powinna być opracowywana według normy P802.5.

Podobnie jak dla sieci magistralowej rodzaju A, należy opracować sterowniki komunikacyjne dla rozpatrywanych środków komputerowych; proponuje się podobny podział wykonawców, jak dla sieci magistralowej.

Do opracowania i przebadaniu prototypów sterowników komunikacyjnych należy zestawić i zbadać eksperymentalną sieć heterogeniczną, łączącą wszystkie omawiane środki komputerowe. Oprogramowanie takiej sieci powinno być opracowane przez: IKSAiP, ISS, Meraster, KPAP, IMM.



Rys. 4. Schemat pierścieniowej sieci lokalnej wg normy P802.5

Wdrożenie do produkcji sterowników komunikacyjnych i opracowanie oprogramowania sieciowego powinno nastąpić do 1990 r.

Sieć pierścieniowa rodzaju E

Sieć rodzaju E (rys. 4) jest taną i prostą w implementacji wersją sieci pierścieniowej rodzaju D. W wielu dziedzinach sieć rodzaju E z powodzeniem może być stosowana zamiast sieci rodzaju D. Zgodnie z przedstawionymi zgłoszeniami do CPBR 8.7, proponuje się realizację dwóch sieci (sieci te nie są opracowywane według normy P802) dla mikrokomputerów klasy IBM PC:

- sieci do zastosowań w systemach komputerowo wspomaganych projektowania (przypuszczalnie odpowiednik sieci 10-NET firmy FOX), opracowujący - ISS,

- sieci ogólnego przeznaczenia dla mikrokomputerów SM1914 (odpowiednik sieci Net Source / PC LAN firmy Western Digital), opracowujący - IMM.

Opracowujący przygotowują również niezbędne opracowanie sieciowe.

Wdrożenie do produkcji sterowników komunikacyjnych dla tych sieci i opracowanie oprogramowania sieciowego powinno nastąpić do 1989 r.

Równolegle z wymienionymi celami wdrożeniowymi, w ramach CPBR 8.7 należy realizować cele poznawcze, dotyczące sieci lokalnych:

- budowę eksperymentalnej światłowodowej lokalnej sieci wielofunkcyjnej (umożliwiającej równoczesne przesyłanie danych, mowy i obrazów), opracowujący - IMM,

- opracowanie stacji sprzęgającej (gateway) sieci lokalne magistralowe i pierścieniowe z innymi sieciami (np. z protokołem X.25 lub z siecią klasy DECnet), opracowujący - KPAP, IMM.

Wnioski

W opracowaniu zaproponowano zakres prowadzenia prac w dziedzinie sieci lokalnych w ramach CPBR 8.7. Przewidziana jest realizacja celów wdrożeniowych i poznawczych. Cele wdrożeniowe obejmują:

- wdrożenie do produkcji rodziny sterowników komunikacyjnych dla większości mini- i mikrokomputerów produkowanych i opracowywanych w kraju,

- opracowanie oprogramowania sieciowego,

- zestawienie i przebadanie eksperymentalnych homogenicznych i heterogenicznych sieci lokalnych magistralowych i pierścieniowych.

Cele poznawcze to budowa eksperymentalnej wielofunkcyjnej lokalnej sieci światłowodowej oraz opracowanie stacji do sprzęgnięcia sieci lokalnych z innymi sieciami.

Wymienione cele będą realizowane w latach 1986-1990 wspólnie przez 6 instytucji: IKSAiP, Politechnikę Śląską, ISS, Meraster, KPAP i IMM.

Literatura

- [1] ISO/DIS 7498. Information processing systems - Open systems interconnection - Basic reference model.
- [2] Chorafos D.N.: Designing and implementing local area networks, McGraw - Hill: London 1984.
- [3] The Ethernet, version 1.0, DIX 30.09.80.
- [4] 65 C (Secretariat) 21, 22, 23. February 1984.
Part 5 : Specification for the Line Coupler Protocol.
Part 6 : Specification for the Line Interface - Logical and Physical.
Part 7 : Recommendations for transmission media and installation practices.
- [5] 65 C (Central Office) 17. May 1985. IEC Publication 955 : Process data highway, type C (PROWAY C), for distributed process control systems.
- [6] ISO (TC 97) SC 6 N3030. Draft IEEE Standard 802.1 (Part A). Overview and architecture. Revision B. June, 1983.
- [7] ANSI/IEEE Std 802.2 - 1985. ISO DIS 8802/2. IEEE Standards for Local Area Networks: Logical Link Control. Approved December 28, 1984. ANSI.
- [8] ANSI/IEEE Std 802.3 - 1985. IEEE Standards for Local Area Networks: Carrier Sense Multiple Access with Collision Detection (CSMA/CD) Access Method and Physical Layer Specifications.
- [9] ANSI/IEEE Std 802.4 - 1985. ISO DIS 8802/4. IEEE Standards for Local Area Networks: Token-Passing Bus Access Method and Physical Layer Specifications. Approved December 17, 1984, ANSI.
- [10] ISO DIS 8802/5. Information processing systems - Local area networks - Part 5: Token ring access method and physical layer specification. ISO/TC 97, submitted on 1986-02-27.
- [11] ISO (TC 97) SC 6 N3974. Information processing systems - Local area networks - Part 7: Slotted ring access method and physical layer specification. 1986-02-03.
- [12] Edinaja setevaja koncepcija JS i SM ENM, red. 2 - 86.
- [13] M.Kaprzak i inni: System MERA-60 w komputerowych sieciach lokalnych (opracowanie wewnętrzne), Warszawa 1984.

mgr inż. JANUSZ SZACIŃSKI
Instytut Maszyn Matematycznych

Testowanie pamięci półprzewodnikowych RAM

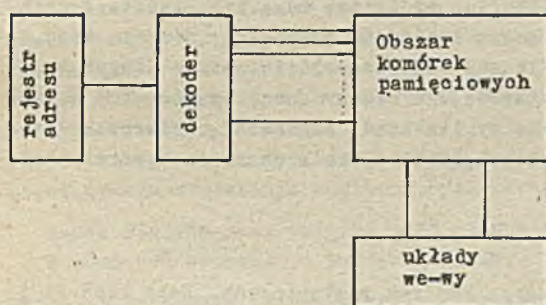
Dokonano przeglądu i porównania procedur testowania funkcjonalnego pamięci półprzewodnikowej RAM oraz przedstawiono sposób uwzględnienia w procedurach testowania topologii komórek pamięciowych.

Wprowadzenie

Rozwój technologii pamięci półprzewodnikowych pociąga za sobą konieczność ulepszania istniejących metod testowania pamięci oraz opracowania nowych. Powstało wiele różnych procedur testowania, a ich doskonalenie ma na celu sprawdzenie większej liczby różnych błędów w mikroukładzie pamięci oraz zwiększenie szybkości działania tych procedur.

W mikroukładzie pamięci mogą pojawiać się uszkodzenia, mówiąc ogólnie – nieprawidłowości działania różnego rodzaju i w różnych obszarach mikroukładu. Procedury testowania uszkodzeń dzieli się na trzy grupy: testowanie parametrów stałych mikroukładu, testowanie parametrów zmiennych i testowanie funkcjonalne. W opracowaniu rozważamy tylko funkcjonalne testowanie pamięci, czyli sprawdzenie prawidłowości realizacji przez pamięć jej podstawowych funkcji, tj. zapisu i odczytu. Testowanie polega na stworzeniu sytuacji, w której może wystąpić błąd i na sprawdzeniu, czy błąd wystąpił.

W funkcjonalnym testowaniu w mikroukładzie pamięci RAM można wyróżnić następujące obszary: rejestr adresu, dekodery, układy wejścia – wyjścia i obszar komórek pamięciowych (rys. 1).



Rys. 1. Organizacja pamięci RAM na poziomie opisu funkcjonalnego

Rejestr adresu połączony z dekodernem rozpatruje się niekiedy jako jeden obszar dekodera i wtedy błąd rejestru adresu traktuje się jako błąd na wejściu dekodera.

Każda operacja zapisu bitu informacji do komórki pamięci, a nawet operacja odczytu [2] może spowodować zmianę informacji w innej komórce pamięci. Choćby sprawdzić wszystkie możliwości powstania błędu, trzeba byłoby sprawdzić stan każdej komórki dla wszystkich możliwych stanów pozostałych komórek, czyli wpisywać zera, a potem jedynki do poszczególnych komórek

pamięci, zmieniać stan w każdej z pozostałych komórek i po każdej zmianie sprawdzać ich stan. W ten sposób można byłoby wykryć wszystkie możliwe rodzaje błędów w mikroukładzie pamięci. Jednakże złożoność takiego testu (liczba potrzebnych operacji zapisu i odczytu) byłaby rzędu 2^n [1], gdzie n jest liczbą komórek pamięciowych w mikroukładzie. Na przykład testowanie pamięci RAM 1Kx1 o czasie dostępu 500 ns zajęłoby ok. 10^{293} sekund. Ponieważ sprawdzenie wszystkich możliwości powstania błędu jest oczywiście niemożliwe, testowanie zawęża się do wykrywania określonych rodzajów błędów i badania wzajemnych wpływów ograniczonej liczby komórek.

Rodzaje błędów i ich modele

Zwykle wyróżnia się następujące rodzaje błędów:

- ⊗ błąd zwarcia (stuck at fault) – trwałe zapisanie jedynki lub zera w komórce pamięci lub w pewnym obszarze układu, spowodowane zwarciem do linii masy lub linii zasilania,
- ⊗ sprzężenie komórek (coupling fault)
- ⊗ błąd wynikający z oddziaływania komórek sąsiednich przy pewnej kombinacji rozmieszczenia w nich zer i jedynek, co tworzy pewien wzór (pattern sensitive fault – PSP)

Błędy zwarcia

Zwarcie może wystąpić, zarówno w samych komórkach pamięci, jak i w dekodерze czy w układach wejścia-wyjścia.

Dekoder. Jeśli błąd zwarcia wystąpi w obszarze dekodera, wówczas może zaistnieć jedna z następujących sytuacji:

- ⊗ dekodер nie daje dostępu do adresowanej komórki,
- ⊗ dekodер daje dostęp do nieadresowanej komórki,
- ⊗ dekodер daje dostęp do kilku komórek łącznie z adresowaną komórką.

Jeżeli dekodер nie daje dostępu do adresowanej komórki błąd ten można traktować jako zapisanie zera lub jedynki w tej komórce, a zatem jako błąd zwarcia w obszarze komórki pamięci. W drugim wypadku wybranie nieadresowanej komórki może być efektem tylko błędu na wejściu dekodera, a zatem błędu w rejestrze adresu. Testowanie błędów rejestru adresu polega na wpisaniu znanej wartości x do jakiejś komórki pamięci i odczytaniu x .

Natomiast w trzeciej wymienionej sytuacji błąd dekodera można traktować jako błąd sprzężenia komórek pamięciowych, a zatem znowu jako błąd w obszarze komórek pamięciowych. Reasumując, błędy zwarcia w obszarze dekodera można rozpatrywać jako błędy innego typu występujące tylko w obszarze komórek pamięciowych.

Układy wejścia-wyjścia. Niektóre linie wejściowe lub wyjściowe mogą być zwarte z masą bądź z linią zasilania układu. Takie sytuacje można traktować jako błędy zwarcia tych komórek pamięci, którym odpowiadają zwarte linie w układach wejścia-wyjścia. Linie danych wejściowych lub wyjściowych mogą być również zwarte lub sprzężone między sobą, co może być rozpatrywane jako zwarcie pomiędzy komórkami pamięciowymi. Wynika stąd, że testując układ pamięci RAM wystarczy skoncentrować się na błędach występujących tylko w obszarze komórek pamięciowych.

Błędy sprzężenia komórek

Błędy tego rodzaju mogą wystąpić tylko w obszarze komórek pamięciowych. Dwie komórki i oraz j uważa się za sprzężone, jeżeli zmiana stanu w komórce i powoduje zmianę zawartości komórki j z zera na jeden lub z jeden na zero. To oczywiście nie implikuje podobnej zmiany stanu w komórce i , gdy komórka j zmienia swój stan. Tak sprzężone mogą być dowolne pary komórek tzn. komórka k może tworzyć jedną parę z komórką i , a drugą parę z komórką j . Mówimy wówczas, że istnieje jednocześnie wiele sprzężonych par.

Błędy wynikające z oddziaływania komórek sąsiednich (PSP)

Błąd PSP polega na tym, że stan komórki pamięciowej zmienia się w rezultacie istnienia pewnej kombinacji stanów oraz przejść $1 \rightarrow 0$ lub $0 \rightarrow 1$ w innych komórkach (określenie "przejście $x \rightarrow y$ " oznacza zapis wartości x w miejsce wartości y). Dla celów testowania należy określić, które komórki z najbliższego otoczenia mogą oddziaływać na daną komórkę. Model błędu PSP jest zawsze związany z określeniem liczby wzajemnie na siebie oddziałujących komórek. Najczęściej definiuje się dwa typy sąsiedztwa [3]:

- typ 1 stanowi pięć komórek, z których jedna jest komórką bazową, a pozostałe są rozmieszczone powyżej, poniżej, na prawo i na lewo od komórki bazowej (rys. 2a),
- typ 2 stanowi m komórek, z których bazowa ma z lewej strony m_1 kolumn komórek sąsiednich, od góry m_2 rzędów, z prawej strony m_3 kolumn i od dołu m_4 rzędów komórek sąsiednich, gdzie $m_1, m_2, m_3, m_4 \geq 0$, całkowita liczba komórek sąsiedztwa typu 2 wynosi $m = (m_1 + 1) \times (m_2 + m_3 + 1)$. Najczęściej rozpatruje się takie sąsiedztwo typu 2, że $m_1 = m_2 = m_3 = m_4 = 1$, wówczas $m = 9$, (rys. 2b).



Rys. 2. a/ typ 1 sąsiedztwa, b/ typ 2 sąsiedztwa
dla $m_1 = m_2 = m_3 = m_4 = 1$

Procedury testowania

Testowanie błędów zwarcia

Z poprzednich rozważań wynika, że błędy zwarcia testuje się jako błędy występujące w obszarze komórek pamięciowych lub w rejestrze adresu. Chcąc wykryć zwarcie zera lub jedynki w rejestrze adresu, trzeba wpisać do jakiejś komórki wartość x i próbować ją zmienić przez wpisywanie wartości $y \neq x$ do komórek, których adres różni się o jeden bit. Jeśli wartość x nie ulegnie zmianie, to znaczy, że nie ma błędu w rejestrze adresu. Taki krótki test wystarczy do sprawdzenia całego rejestru adresów przy założeniu, że nie występują jednocześnie błędy innego typu w mikroukładzie. Testowanie błędów w rejestrze dokonuje się automatycznie podczas testowania błędów sprzężenia w obszarze komórek pamięci. Testowanie błędów zwarcia w obszarze komórek pamięci wymaga spełnienia następujących warunków:

każda komórka musi zmienić swój stan z "0" na "1" (przez operację zapisu) i z "1" na "0" i musi być czytana po każdym zapisie.

Znane są procedury, które wykrywają wszystkie błędy zwarcia w całym mikroukładzie pamięci [6]; są to procedury o złożoności rzędu kilku n , gdzie n jest liczbą komórek pamięci w mikroukładzie, np. złożoność $4n$ oznacza, że procedura wymaga przeprowadzenia $4n$ operacji zapisu i odczytu.

Testowanie błędów sprzężenia komórek

Testowanie błędów tego rodzaju jest bardziej skomplikowane, stąd też procedury testowania zakładają pewne ograniczenia w modelu błędu. Ograniczenia mogą polegać na tym, że test wykrywa wszystkie błędy typu sprzężenia dwóch komórek, albo dwóch komórek z sąsiednich kolumn, albo zakłada, że nie występują błędy zwarcia itp.

Istnieją procedury które wykrywają wszystkie błędy sprzężenia komórek, przy założeniu, że tylko pary komórek mogą być sprzężone. Złożoności tych procedur są różne, np. test Modified GALPAT [1] ma złożoność $4n^2 + 4n$, czas trwania tego testu dla pamięci 256kx1 przy założeniu czasu dostępu 200 ns wyniosłby około kilkunastu godzin, natomiast procedura Nair, Thatte i

Abraham [4] pokrywając ten sam zakres błędów przy złożoności 30 n taką samą pamięć testuje w czasie kilku sekund.

Wykrycie błędów sprzężenia dwóch komórek wymaga spełnienia następujących warunków.

Warunek 1. Dla każdej pary komórek (i, j) stan komórki i musi być odczytany po każdej operacji zapisu w komórce j oraz przed każdą operacją zapisu w każdej z komórek dla następujących sytuacji:

- komórka i jest w stanie "0", komórka j dokonuje przejścia $0 \rightarrow 1$,
- komórka i jest w stanie "1", komórka j dokonuje przejścia $0 \rightarrow 1$,
- komórka i jest w stanie "0", komórka j dokonuje przejścia $1 \rightarrow 0$,
- komórka i jest w stanie "1", komórka j dokonuje przejścia $1 \rightarrow 0$.

Warunek 2. Dla każdej trójki komórek (i, j, k), jeśli komórka j dokonuje przejścia $y \rightarrow \bar{y}$, a wcześniej komórka i dokonała przejścia $x \rightarrow \bar{x}$, to:

- stan z komórki k musi być odczytany po przejściu $x \rightarrow \bar{x}$ komórki i oraz przed przejściem $y \rightarrow \bar{y}$ komórki j,
- stan $\bar{z}$ komórki k musi być odczytany po przejściu $y \rightarrow \bar{y}$ komórki j oraz przed przejściem $x \rightarrow \bar{x}$ komórki i, gdzie x, y, z, $\bar{z}$ ze $\{0, 1\}$.

Gdyby warunek 2 nie był spełniony, mogłaby zaistnieć sytuacja zamaskowania błędu, np. komórka k jest w stanie "0", komórka i dokonuje przejścia $0 \rightarrow 1$ przed komórką j, a gdy komórka k jest w stanie "1", komórka j dokonuje przejścia $1 \rightarrow 0$ przed komórką i; jeśli następnie przejście $0 \rightarrow 1$ w komórce i powoduje zmianę stanu z "0" na "1" w komórce k (z powodu sprzężenia $i \leftrightarrow k$), podobnie przejście $1 \rightarrow 0$ w komórce j powoduje zmianę stanu z "1" na "0" w komórce k (z powodu sprzężenia $j \leftrightarrow k$) wówczas błąd pozostałby niewykryty, zamaskowany.

Dowód na to, że powyższe warunki są konieczne i wystarczające do wykrycia błędów sprzężenia dwóch komórek znajduje się w pracy Nair R., Thatte S.M., Abraham J.A.

Istnieją różne testy spełniające powyższe warunki. Jednym z najkrótszych pod względem czasu działania jest test Nair, Thatte i Abraham [4], którego algorytm przedstawiono w tab. 1. Złożoność powyższego testu jest 30 n, gdzie n jest liczbą komórek pamięci. Przedstawiony algorytm zakłada, że pary sprzężone mogą tworzyć tylko komórki o sąsiednich numerach. Numery te mogą być odpowiednikami binarnych wartości adresów, albo mogą mieć inne znaczenie, w zależności od fizycznego usytuowania komórek względem siebie.

Testowanie błędów PSF

Testowanie błędów PSF jest najbardziej skomplikowane ze względu na największą liczbę sytuacji, w których może wystąpić błąd PSF. Procedury testujące błędy PSF mają zazwyczaj złożoność powyżej 100 n. Błąd typu PSF może spowodować jedna z trzech operacji:

- operacja zapisu zmieniająca stan komórki pamięci (przejście $x \rightarrow y$),
- operacja zapisu nie zmieniająca stanu komórki pamięci, tj. zapis wartości x do komórki, która jest w stanie x,
- operacja odczytu.

Dla powyższych operacji tworzy się osobne procedury testowania, najoczęściej jednak tworzy się procedury do testowania błędów PSF powodowanych przez przejście $x \rightarrow y$. Operację tę uważa się za najbardziej sprzyjającą powstawaniu błędów i dlatego w dalszych rozważaniach tylko ta operacja będzie traktowana jako źródło błędów.

Tabela 1. Algorytm Nair, Thatte i Abraham

Numer komórki	Początek tekstu	Sekwencja 1	Sekwencja 2	Sekwencja 3	Sekwencja 4
1	0	R↑	R↓	R↑	R↓
2	0	R↑	R↓	R↑	R↓
3	0	R↑	R↓	R↑	R↓
⋮	⋮	⋮	⋮	⋮	⋮
n-1	0	R↑	R↓	R↑	R↓
n	0	R↑	R↓	R↑	R↓

→ czas

Numer komórki	Sekwencja 5	Sekwencja 6	Ustawienie	Sekwencja 7	Sekwencja 8
1	R↑	R↑	1	R↑	R↑
2	R↑	R↑	1	R↑	R↑
3	R↑	R↑	1	R↑	R↑
⋮	⋮	⋮	⋮	⋮	⋮
n-1	R↑	R↑	1	R↑	R↑
n	R↑	R↑	1	R↑	R↑

→ czas

- ↑ - przejście 0 → 1
- ↓ - przejście 1 → 0
- R - operacja odczytu
- 0 - ustawienie komórki w stan "0"
- 1 - ustawienie komórki w stan "1"

Ze względu na operację $x \rightarrow y$ wyróżnia się dwa rodzaje sąsiedztwa komórki bazowej:

- jeśli stan komórki bazowej zmienia się w rezultacie operacji zapisu w jednej z komórek sąsiedztwa przy pewnej kombinacji stanów pozostałych komórek sąsiedztwa, to występuje błąd PSF w sąsiedztwie aktywnym (active neighborhood PSF - ANPSF),
- jeśli komórka bazowa nie może zmienić swojego stanu przez operację zapisu ponieważ istnieje pewna kombinacja stanów komórek sąsiedztwa, to występuje błąd PSF w sąsiedztwie pasywnym (passive neighborhood PSF - PNPSF).

W celu wykrycia ANPSF i PNPSF trzeba stworzyć następujące warunki dla każdej komórki bazowej:

- wygenerować kolejno wszystkie kombinacje sąsiedztwa,
- po każdym wygenerowaniu kombinacji sąsiedztwa odczytać stan komórki bazowej.

Dla k - wymiarowego sąsiedztwa liczba kombinacji sąsiedztwa aktywnego potrzebnych do wygenerowania wszystkich ANPSF jest $(k-1)2^k$, bo każda z $k-1$ komórek sąsiednich musi dostąpić przejścia $1 \rightarrow 0$ i $0 \rightarrow 1$, stąd $2(k-1)$, podczas gdy pozostałe $k-1$ komórek (włącznie z komórką bazową) przyjmują wszystkie możliwe stany, co daje 2^{k-1} kombinacji. Podobnie do wykrycia wszystkich możliwych PNPSF potrzeba wygenerować 2^k kombinacji sąsiedztwa pasywnego. W tabeli 2 podano wszystkie możliwe kombinacje sąsiedztwa aktywnego, w tabeli 3 wszystkie możliwe kombinacje sąsiedztwa pasywnego dla 3-wymiarowego sąsiedztwa ($k=3$).

Tabela 2. Kombinacje sąsiedztwa aktywnego dla 5-komórkowego sąsiedztwa

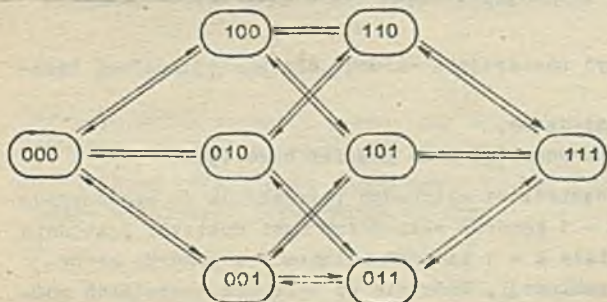
K_A	K_B	K_C	K_D	K_E
↑↑↑↑↑↑↑	↓↓↓↓↓↓↓	↑↑↑↑↑↑↑	↓↓↓↓↓↓↓	
K_B 00001111	00001111	00001111	00001111	
K_C 00110011	00110011	00110011	00110011	
K_D 01010101	01010101	01010101	01010101	
K_E 00000000	00000000	11111111	11111111	
K_A 00001111	00001111	00001111	00001111	
K_B ↑↑↑↑↑↑↑	↓↓↓↓↓↓↓	↑↑↑↑↑↑↑	↓↓↓↓↓↓↓	
K_C 00110011	00110011	00110011	00110011	
K_D 01010101	01010101	01010101	01010101	
K_E 00000000	00000000	11111111	11111111	
K_A 00001111	00001111	00001111	00001111	
K_B 00110011	00110011	00110011	00110011	
K_C ↑↑↑↑↑↑↑	↓↓↓↓↓↓↓	↑↑↑↑↑↑↑	↓↓↓↓↓↓↓	
K_D 01010101	01010101	01010101	01010101	
K_E 00000000	00000000	11111111	11111111	
K_A 00001111	00001111	00001111	00001111	
K_B 00110011	00110011	00110011	00110011	
K_C 01010101	01010101	01010101	01010101	
K_D ↑↑↑↑↑↑↑	↓↓↓↓↓↓↓	↑↑↑↑↑↑↑	↓↓↓↓↓↓↓	
K_E 00000000	00000000	11111111	11111111	

Tabela 3. Kombinacje sąsiedztwa pasywnego dla 5-komórkowego sąsiedztwa

K_A	K_B	K_C	K_D	K_E
0	0	0	0	↑
0	0	0	1	↑
0	0	1	0	↑
0	0	1	1	↑
0	1	0	0	↑
0	1	0	1	↑
0	1	1	0	↑
0	1	1	1	↑
1	0	0	0	↑
1	0	0	1	↑
1	0	1	0	↑
1	0	1	1	↑
1	1	0	0	↑
1	1	0	1	↑
1	1	1	0	↑
1	1	1	1	↑

Chcąc wygenerować żądane kombinacje, trzeba sąsiedztwo danego typu sprowadzić do pożądanego stanu a następnie dokonać przejścia w jednej z komórek sąsiedztwa, np. niech K_0 będzie komórką bazową, a K_a , K_b , K_c , K_d będą komórkami z sąsiedztwa umieszczonymi kolejno powyżej, poniżej, z lewej i z prawej strony komórki bazowej. Wówczas zapis 0↑010 (tab. 2) oznacza kombinację sąsiedztwa aktywnego dla sąsiedztwa typu 1 inicjującą błąd ANPSP, który, jeśli istnieje, może zmienić zawartość komórki bazowej K_0 z "0" na "1", podczas gdy K_a , K_b i K_d mają stany "0", "0" i "1" a w komórce K_c zachodzi przejście 0→1. Zapis 1101↑ (tab. 3) oznacza kombinację sąsiedztwa pasywnego inicjującą błąd PNPSF, który, jeśli istnieje, może uniemożliwić przejście 1→0 w komórce bazowej K_0 , podczas gdy K_a , K_b , K_c i K_d mają stany "1", "1", "0", "1".

Wszystkie możliwe kombinacje stanów k -wymiarowego sąsiedztwa wygodnie jest przedstawić w postaci grafu G , w którym węzły stanowią stany stabilne komórek, sąsiedztwa. Węzły, które różnią się tylko jednym bitem są połączone łukami. W tak zdefiniowanym grafie łuki odpowiadałyby kombinacjom sąsiedztwa aktywnego i pasywnego (rys. 3).



Rys. 3. Graf Eulera dla $k = 3$

Jeśli założymy, że w 3-wymiarowym sąsiedztwie pozycja środkowa odpowiada komórce bazowej, to łuk od węzła 000 do 010 określa kombinację sąsiedztwa pasywnego 0↑0, a łuk od węzła 101 do 100 określa kombinację sąsiedztwa aktywnego 10↓. Sekwencję operacji zapisu testującą błędy ANPSP i PNPSF można wyznaczyć jako odpowiednią ścieżkę grafu G (to jest taką sekwencję łuków, których końcowy węzeł łuku byłby początkiem następnego łuku); aby ta sekwencja była jak najkrótsza, musimy

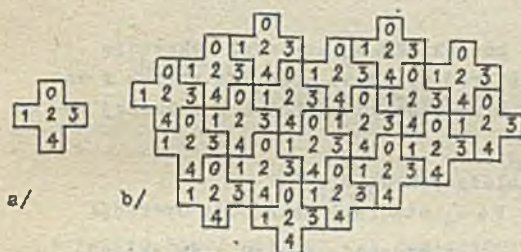
znaleść najkrótszą ścieżkę grafu G zawierającą wszystkie łuki. Z teorii grafów wiadomo, że taką ścieżką jest ścieżka Eulera. Zatem wyznaczenie ścieżki Eulera dla grafu G jest znalezieniem algorytmu operacji zapisu testującego błędy ANPSF i PNPSF dla k - wymiarowego sąsiedztwa.

W celu zastosowania tego algorytmu w całym obszarze komórek pamięci, dzieli się cały obszar na wzajemnie przylegające do siebie pola, z których każde stanowi k - wymiarowe sąsiedztwo komórki bazowej. Taki podział ma nam umożliwić zastosowanie jednakowego algorytmu testującego w wszystkich polach.

Zasady podziału obszaru pamięci na pola są następujące:

- każda komórka musi należeć dokładnie do jednego pola,
- każda komórka w polu musi być oznaczona (cyfrą, kolorem itp.), komórki jednakowo rozmieszczone w każdym polu muszą być jednakowo oznaczone rys. 4a ,
- komórki jednakowo oznaczone nie mogą do siebie przylegać.

Podział obszaru pamięci na pola 5-komórkowe przedstawiono na rys. 4b.



Rys. 4 a/ Przykład oznaczenia komórek w sąsiedztwie 5-wymiarowym
b/ Podział obszaru pamięci na pola 5-wymiarowe

Niech $N_k = v_0, v_1, \dots, v_r$, gdzie $r = k \cdot 2^k$ oznacza sekwencję operacji zapisu otrzymaną ze ścieżki Eulera dla k -wymiarowego sąsiedztwa. Następująca procedura pokazuje jak skonstruować optymalną sekwencję zapisu N_n dla pamięci n -wymiarowej przy założeniu k -wymiarowego sąsiedztwa:

Procedura zapisu PZ1:

- wygenerować sekwencję zapisu $N_k = v_0, v_1, \dots, v_r$, gdzie $r = k \cdot 2^k$,
- ponumerować wszystkie komórki w każdym polu jednakowo,
- dla każdej operacji v_i , która wpisuje wartość x do komórki K utworzyć sekwencję operacji $v_i = v_{i0}, \dots, v_{ip-1}$, gdzie $p = \frac{n}{k}$, w której v_{ij} jest operacją zapisu x do każdej komórki K' oznaczonej tym samym numerem co K ,
- utworzyć N_n jako następstwo sekwencji $v_0, v_1, \dots, v_{r-1}$, gdzie $r = k \cdot 2^k$.

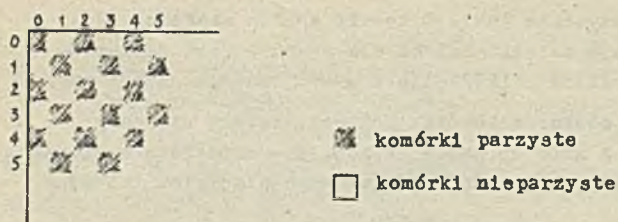
Liczba operacji zapisu w procedurze PZ1 jest

$$p \cdot r = \frac{n}{k} \cdot k \cdot 2^k = n 2^k$$

Algorytm PZ1 generuje wszystkie kombinacje sąsiedztwa aktywnego i pasywnego dla każdej komórki pamięci, niezależnie od jej numeru w polu, przy założeniu k -wymiarowego sąsiedztwa.

Odpowiednia liczba operacji odczytu następujących po każdej operacji zapisu stworzy możliwość traktowania komórki K , w której dokonuje się zapisu bądź jako komórki bazowej, bądź jednej z pozostałych $k - 1$ komórek sąsiedztwa. Dla każdej operacji zapisu w komórce K trzeba zatem przeprowadzić k odczytów - odczyt komórki K i $k - 1$ odczytów komórek sąsiedztwa. W celu uproszczenia realizacji powyższych operacji dzieli się cały obszar pamięci na obszar komórek parzystych S_p i nieparzystych S_n . Komórki parzyste to takie, dla których suma numeru wiersza i kolumny jest liczbą parzystą, nieparzyste zaś to takie, dla których suma numeru wiersza i kolumny jest liczbą nieparzystą.

Łatwo zauważyć, że każda komórka bazowa należąca do obszaru S_p (S_n) ma komórki sąsiednie w obszarze S_n (S_p). Ta obserwacja sugeruje, że gdy dokonujemy zapisu w komórkach parzystych, odczytu musimy dokonać w komórkach nieparzystych dla wykrycia błędów ANPSF oraz w komórkach, w których



Rys. 5. Podział obszaru pamięci na komórki parzyste i nieparzyste

dokonywaliśmy zapisu dla wykrycia błędów PTPSF. W obszarze pamięci podzielonym na pola jak na rys. 4 te same numery mają, zarówno komórki parzyste, jak i nieparzyste. Zatem budując algorytm operacji odczytu trzeba podzielić procedurę PZ1 na dwie części, w których dokonuje się osobno operacji zapisu w komórkach parzystych i nieparzystych.

Podana poniżej procedura PTPSF testowania pamięci o N - komórkach, wymaga

gająca $N2^k$ operacji zapisu oraz $(k + 1) \cdot N2^k$ operacji odczytu wykrywa wszystkie błędy typu PSF przy założeniu sąsiedztwa typu 1.

- Wygenerować sekwencję zapisu $N_k = v_0, v_1, \dots, v_r$, gdzie $r = k2^k$
- Ponumerować jednakowo wszystkie komórki położone w każdym polu (sąsiedztwie) w tym samym miejscu
- Dla każdej operacji v_i , która wpisuje wartość x do komórki $K \in S_p$ utworzyć sekwencję operacji $v_{i1} = v_{i0}, v_{i1}, \dots, v_{i\frac{p-1}{2}}$, gdzie $p = \frac{n}{2^k}$, w której v_{ij} jest operacją zapisu x do każdej komórki K oznaczonej tym samym numerem co K oraz odczytu wartości x z każdej komórki K .
- Wygenerować sekwencję odczytu wszystkich komórek należących do S_n .
- Dla każdej operacji v_i , która wpisuje x do komórki $P \in S_n$ utworzyć sekwencję operacji $v'_{i1} = v'_{i0}, v'_{i1}, \dots, v'_{i\frac{p-1}{2}}$, gdzie $p = \frac{n}{2^k}$, w której v'_{ij} jest operacją zapisu x do każdej komórki P oznaczonej tym samym numerem co P oraz odczytu wartości x z każdej komórki P .
- Wygenerować sekwencję odczytu wszystkich komórek należących do S_p .

Liczba operacji odczytu w powyższej procedurze jest

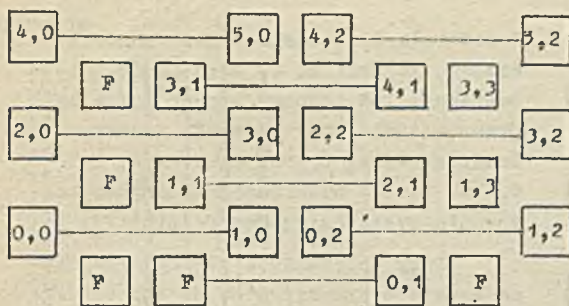
$$\begin{aligned}
 & k \cdot 2^k \cdot N + N \cdot 2^k, \text{ gdyż} \\
 & k \cdot 2^k \cdot \frac{n}{2} - \text{ilość operacji odczytu zbioru } S_n, \\
 & k \cdot 2^k \cdot \frac{n}{2} - \text{ilość operacji odczytu } S_p, \\
 & k \cdot 2^k \cdot \frac{n}{k} = N \cdot 2^k - \text{ilość operacji zapisu}
 \end{aligned}$$

Całkowita liczba operacji zapisu i odczytu wynosi zatem $(k + 2) N2^k$. Liczba operacji odczytu nie jest w powyższej procedurze minimalna, ponieważ odczytuje się cały zbiór $S_n(S_p)$ po dokonaniu zapisu tylko w połowie komórek oznaczonych tym samym numerem. Jest to efekt uproszczenia procedury. Złożoność procedury PTPSF określona przez liczbę operacji $(k + 2)N2^k$ jest większa niż złożoność procedury Suk i Reddy [3], gdzie liczba operacji wynosi $(k + 5) 2^{k-1}N$, ale procedura PTPSF wydaje się prostsza w realizacji.

Procedura PTPSF, jak również wspomniana procedura Suk i Reddy wykrywają wszystkie błędy typu PSF spowodowane tylko przez operację zapisu zmieniającą stan komórki pamięci. Istnieją procedury wykrywające błędy PSF spowodowane również przez operację odczytu [2]. Koncepty tworzenia procedury jest wówczas podobna, zwiększa się natomiast liczba testowanych sytuacji tworzących błędy o operacje zapisu nie zmieniającego stanu komórki oraz zwiększa się odpowiednio liczba odczytów.

Testowanie błędów PSF dla szczególnego przypadku topologii komórek pamięci

Firma Mostek zamieszcza w swoich katalogach informację o topologii komórek pamięciowych, mianowicie maksymalne upakowanie komórek pamięciowych uzyskuje się w matrycy jak na rys. 6.



Rys. 6. Matryca komórek pamięci (lewy dolny róg)

Z wzajemnego ułożenia komórek względem siebie wynika, że każda komórka ma maksimum trzy komórki sąsiednie. Do określenia komórek sąsiednich do komórki bazowej B oznaczonej (i, j) służy następujący algorytm.

Rząd: jeśli komórka bazowa $B \in S_p$, to komórki sąsiednie mają rzędy

$$1 + 2, 1 + 1, 1$$

Jeśli $B \in S_n$, to komórki sąsiednie mają rzędy

$$1, 1 - 1, 1 - 2$$

Kolumna: jeśli $B \in S_p$, to komórki sąsiednie mają kolumny

$$j - 1, j - 2, j - 1$$

jeśli $B \in S_n$, to komórki sąsiednie mają

kolumny

$$j + 1, j + 2, j + 1$$

Na przykład:

komórka bazowa B	komórki sąsiednie
2,4	4,3; 3, 2; 2, 3
3,2	3,3; 2, 4; 1, 3
5,3	7,2; 6, 1; 5, 2,

Dla takiej topologii komórek pamięciowych nie da się zastosować bezpośrednio algorytmów testujących błędy PSF zakładających typ 1 lub typ 2 sąsiedztwa; w tym wypadku algorytm testujący musi uwzględnić szczególny typ sąsiedztwa. Wiadomo, że aby zminimalizować złożoność procedury testowania trzeba podzielić obszar pamięci na wzajemnie przylegające do siebie pola, z których każde zawiera wszystkie komórki sąsiedztwa i tylko te komórki. Wówczas można dokonywać zapisów kolejno do wszystkich komórek oznaczonych tym samym numerem w poszczególnych polach, a dopiero potem dokonywać odczytów. Ponadto podział na pola musi być dokonany tak, aby każda komórka nie miała w swoim sąsiedztwie komórki tak samo oznaczonej. W sąsiedztwie typu Mostek matryca pamięci da się podzielić na wzajemnie przylegające pola i podział spełnia powyższe warunki.

Podział P1 matrycy typu Mostek na pola

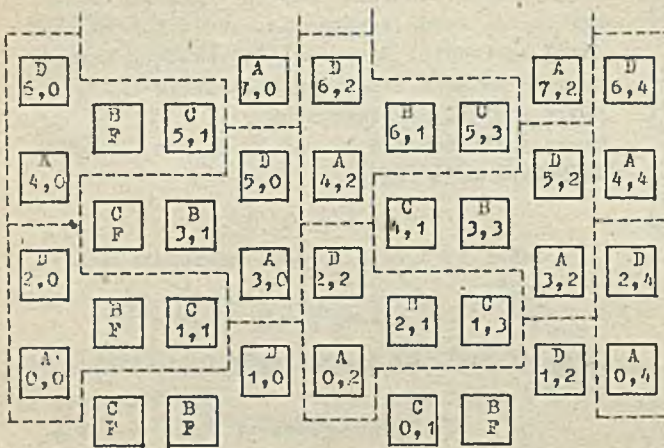
Każde pole składa się z czterech komórek oznaczonych A, B, C, D (rys. 7). Algorytm oznaczenia komórek jest następujący:

$$A(i_A, j_A): i_A = 4i', j_A = 2j' \\ \text{lub } i_A = 4i' + 3, j_A = 2j'; i', j' = 0, 1, 2, \dots$$

$$B(i_B, j_B): i_B = 4i' + 2; j_B = 2j' + 1 \\ \text{lub } i_B = 4i' + 3; j_B = 2j' + 1 \quad i', j' = 0, 1, 2, \dots$$

$$C(i_C, j_C): i_C = 4i' + 1; j_C = 2j' + 1 \\ \text{lub } i_C = 4i'; j_C = 2j' + 1 \quad i', j' = 0, 1, 2, \dots$$

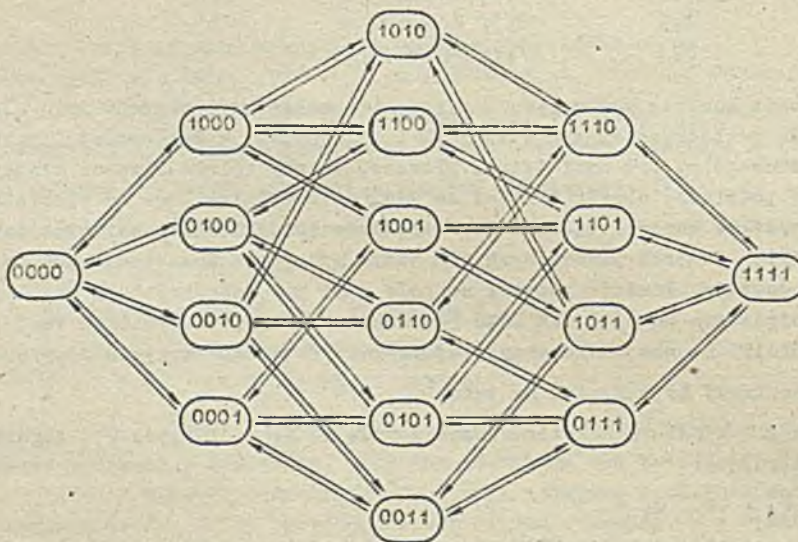
$$D(i_D, j_D): i_D = 4i' + 1; j_D = 2j' \\ \text{lub } i_D = 4i' + 2; j_D = 2j' \quad i', j' = 0, 1, 2, \dots$$



Rys. 7. Podział matrycy typu Mostek na pola
- lewy dolny róg matrycy

W podziale P1 komórka B jest komórką bazową, komórki A, C, D są komórkami sąsiednimi. W podobny sposób można by przeprowadzić inny podział, w którym komórką bazową byłaby komórka A, lub C, lub D. Dla utworzenia algorytmu testowania wystarczy jeden podział P1.

Przy budowaniu algorytmu przydatne będzie spostrzeżenie, że gdy komórka bazowa należy do $S_n(S_n)$, to komórki sąsiednie należą do $S_n(S_p)$. Algorytm napisów dla jednego pola składającego się z komórek A, B, C, D można określić za pomocą sieci Eulera, której węzły przedstawiałyby wszystkie kombinacje stanów stabilnych komórek A, B, C i D, zaś łuki przedstawiałyby operację zapisu w jednej z komórek. Taki graf przedstawiono na rys. 8.



Rys. 8. Graf Eulera dla czterech komórek A, B, C i D

Tabela 3

Operacja	A	B	C	D
1	0	0	0	↑
2	0	0	↑	1
3	0	↑	1	1
4	0	1	↑	1
5	0	1	↑	0
6	0	1	↑	0
7	↑	1	1	0
8	↑	1	↑	0
9	↑	0	1	0
10	0	↑	1	0

Operacja	A	B	C	D
33	0	0	↑	C
34	0	0	1	↑
35	↑	0	1	↑
36	1	↑	1	↑
37	1	↑	1	↑
38	↑	0	1	↑
39	0	0	↑	0
40	0	0	↑	0
41	↑	0	0	0
42	1	0	0	↑

Operacja	A	B	C	D	Operacja	A	B	C	D
11	0	1	1	↑	43	↑	↑	0	1
12	↑	1	↑	1	44	↑	↑	0	1
13	↑	1	↑	1	45	0	↑	0	1
14	↑	1	0	↓	46	↑	0	0	1
15	↓	1	0	0	47	↑	0	↑	1
16	0	↑	0	0	48	↑	0	↑	↑
17	0	↑	0	0	49	↑	0	↑	0
18	↑	↑	0	0	50	↑	↑	0	0
19	↑	↑	0	↑	51	↑	↑	↑	0
20	↑	↑	↑	↑	52	↑	↑	↑	↑
21	↓	↑	↑	↑	53	↑	↑	↑	↑
22	0	↑	↑	↓	54	↑	↑	↑	0
23	0	↑	↑	0	55	↑	↑	0	0
24	↑	0	↑	0	56	↑	0	↑	0
25	↑	↑	↑	0	57	↑	0	↑	↑
26	↓	↑	↑	0	58	↑	0	↑	↑
27	0	↑	↓	0	59	↑	0	0	↑
28	0	↑	0	↑	60	0	↑	0	↑
29	0	↑	↑	↑	61	↑	↑	0	↑
30	0	↓	↑	↑	62	↑	↑	0	↑
31	0	0	↓	↑	63	↑	0	0	↑
32	0	0	0	↓	64	↑	0	0	0

↑ - operacja zapisu " 1 " w miejsce " 0 "

↓ - operacja zapisu " 0 " w miejsce " 0 "

Powyższa tabela podaje zestaw operacji zapisu potrzebnych do testowania błędów ANPSF i FNPSF w obrębie sąsiedztwa typu Mostek.

Znając sposób oznaczania komórek w sąsiedztwie można teraz zbudować algorytm testowania błędów PSF w obszarze pamięci o sąsiedztwie typu Mostek - ATPSF M.

Procedura ATPSF M

- ⊙ Wpisać wartość " 0. " do wszystkich komórek pamięci
- ⊙ Ustalić $i = 1$
- ⊙ Wykonać operację i w całym obszarze pamięci
- ⊙ odczytać kolejno wszystkie zbiory A, B, C, D
- ⊙ Zwiększyć i o jeden
- ⊙ Jeśli $i = 65$ wykonać krok 7, w przeciwnym przypadku powrócić do p. 3.
- ⊙ STOP

Zbiór A jest to zbiór komórek oznaczonych literą A, podobnie zbiory B, C, D. Liczba operacji zapisu w algorytmie ATPSF M jest równa $N + \frac{N}{4} \cdot 64 = 17N$, liczba operacji odczytu wynosi $64N$, zatem złożoność algorytmu ATPSF M jest $81N$, gdzie N jest liczbą komórek pamięciowych.

Przeprowadzając odczyty jak w pozycji 4 musi być wiadomo, jakie wartości logiczne są zapisane w poszczególnych zbiorach komórek A, B, C, D, np. po operacji numer 21 w zbiorach A, B, C i D są zapisane odpowiednio wartości " 0 ", " 1 ", " 1 ", " 1 ", zatem odczytując te zbiory odczytujemy wartość " 0 " ze zbioru A, wartość " 1 " ze zbioru B itp.

Zakończenie

W niniejszym opracowaniu założono pewien model błędów, a o tym idzie przyjęto pewne uproszczenia ograniczające liczbę błędów do najbardziej prawdopodobnych. Istnieje ścisły związek między stopniem wykrycia różnego typu błędów przez test a złożonością tego testu oraz czasem testowania. W opracowaniu podano sposób testowania błędów typu zwarcie lub sprzężenie komórek oraz błędów PSF wynikających z wzajemnego oddziaływania komórek. Błędy sprzężenia rozpatrywano przy założeniu, że tylko pary komórek mogą być sprzężone. Błędy PSF analizowano przy następujących założeniach

- ⊙ wzajemny wpływ na siebie mają tylko komórki z określonego sąsiedztwa
- ⊙ błąd może spowodować tylko operacja zapisu zmieniająca stan komórki pamięci.

Istnieją procedury, które wykrywają błędy sprzężenia trzech komórek oraz procedury, które wykrywają błędy PSF uwzględniające więcej sytuacji powodujących błąd, mianowicie operację odczytu [2] lub operację zapisu nie zmieniającą stanu komórki, to jest zapisu zera w miejsce zera lub jedynki w miejsce jedynki [5].

Przy testowaniu układów pamięci o bardzo dużej skali integracji istotna jest złożoność procedury testowania. Dąży się tego, aby procedury testowania były rzędu N , wówczas czas testowania wynosi kilka sekund, a najwyżej kilka minut. Przy procedurach o złożoności N^2 czas ten wynosi co najmniej kilka godzin dla błędów sprzężenia oraz dziesiątki godzin dla błędów PSF.

Przedstawiono procedurę testowania błędów PSF dla struktury mikroukładu pamięci firmy Mostek. Procedura ATPSF M jest rzędu N i wykrywa wszystkie błędy PSF przy założeniu czterokomórkowego sąsiedztwa; przyjęto, że błąd powoduje tylko operacja zapisu zmieniająca stan komórki.

Literatura

- [1] Abadir M., Reghbati H.K.: Functional Testing of Semiconductor Random ACCESS Memories. Computing Surveys, 1983 vol 15, nr 3
- [2] Hayes J. P.: Detection of pattern - sensitive Faults in Random ACCESS Memories. IEEE Trans. Comput. 1975 vol. 34.
- [3] Suk D.S., Reddy S. M.: Test Procedures for a Class of Pattern Sensitive Faults in Semiconductor Random ACCESS Memories. IEEE Trans. Comput. 1980 vol. C-29.
- [4] Nair R., Thatte S.M., Abraham J.A.: Efficient Algorithms for Testing Semiconductor Random ACCESS Memories. IEEE Trans. Comput. 1978 vol. C-27
- [5] Hayes J.P.: Testing Memories for Single-Cell Pattern-Sensitive Faults. IEEE Trans. Comput. 1980 vol. C-29
- [6] Kaniuk J., Hartman C.R.P.: An Optimal Algorithm for Testing Atuck - at Faults in Random ACCESS Memories. IEEE Trans. Comput. 1977 vol. C-26.

Marian ZABOROWSKI

Student Wojskowej Akademii Technicznej

Budowa systemu kompilacji języka PASCAL - GKS dla systemu komputerowego ODRA 1305 - grafoskop UG-1

Publikujemy kolejny referat spośród nagrodzonych na INFOSEM '85. Marian Zaborowski otrzymał drugą nagrodę w dziale METODOLOGIA i GRAFIKA. Gratulujemy Autorowi!

Koncepcja systemu graficznego "Graphical Kernel System GKS" według projektu normy ISO/DIS 7942

Wstęp

W połowie 1983 r. Międzynarodowa Organizacja Normalizacji przedstawiła projekt normy systemu graficznego "Graphical Kernel System" (GKS) poprzedzony kilkuletnimi eksperymentami implementacyjnymi w krajach Europy Zachodniej. Od tamtej pory stworzono kilka dobrych systemów graficznych, zbliżonych do systemu przedstawionego w normie. Wprowadzenie standardu dla grafiki komputerowej

- ma umożliwić bardzo proste przenoszenie złożonego oprogramowania graficznego między różnymi instalacjami komputerowymi,
- pomóc programistom, zarówno zaawansowanym, jak i początkującym, w zrozumieniu i stosowaniu metod grafiki komputerowej, bezpośrednio związanych z programowaniem strukturalnym i modularnym w językach wysokiego poziomu,
- wskazać producentom sprzętu graficznego drogi rozwoju nowych zestawów sprzętu graficznego o coraz większych możliwościach programowych i sprzętowych.

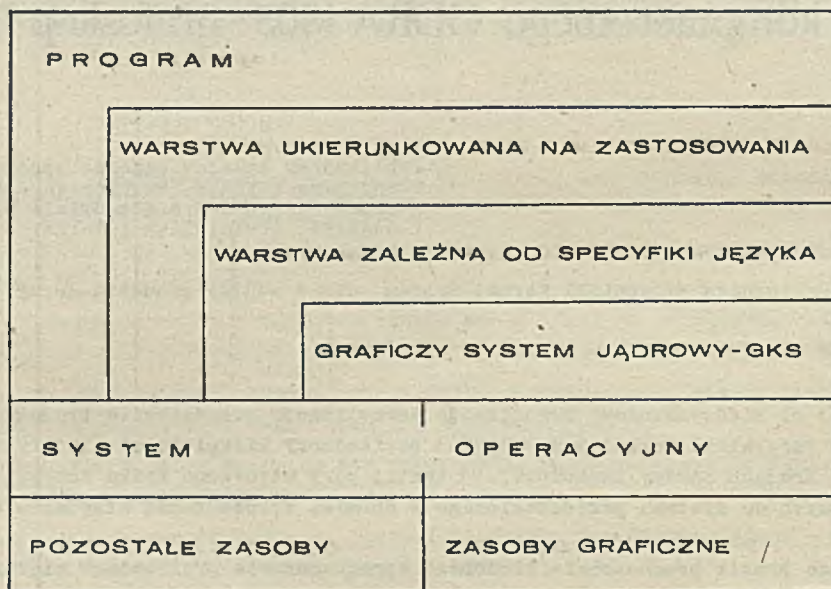
Chociaż osiągnięte te cele GKS zaprojektowano opierając się na następujących założeniach:

- GKS powinien zawierać wszystkie możliwe konstrukcje niezbędne w tworzeniu programów graficznych,
- GKS powinien z łatwością współdziałać z różnymi urządzeniami graficznymi,
- GKS powinien dostarczać wszelkich możliwości wymaganych przez większość zastosowań bez zbędnego rozbudowywania programu.

System graficzny GKS stanowi łączy funkcjonalne pomiędzy wykonywanym programem użytkowym a konfiguracją graficznych urządzeń wejściowych i wyjściowych. Połączenie to realizowane jest na takim poziomie abstrakcji, że pewne charakterystyczne właściwości sprzętu nie są zauważalne z poziomu programu. W rezultacie otrzymuje się uproszczone złącze, reprezentowane przez jednolity zestaw elementarnych graficznych operacji wyjściowych: POLYLINE, POLYMARKER, TEXT, FILL AREA, CELL ARRAY, GENERALIZED DRAWING PRIMITIVE oraz jednolity zestaw klas operacji wejścia: LOCATOR, STROKE, VALUATOR, CHOICE, PICK, STRING.

Projekt normy GKS przewiduje możliwość istnienia implementacji nie zawierających pełnego zbioru funkcji. W związku z tym podzielono zbiór funkcji na dziewięć poziomów implementacyjnych, stanowiących dziewięć nierozłącznych podzbiorów funkcji GKS-u. Każda implementacja GKS-u ma funkcje należące do ściśle określonego, jednego poziomu, przy czym poziomy są rosnąco zgodne, co oznacza, że implementacja poziomu 2 jest zgodna z poziomem 1, ale nie na odwrót. Ogólnie można stwierdzić, że poziomy wyższe są rozszerzeniami poziomów niższych, zarówno pod względem wielkości podzbioru funkcji, jak jakości niektórych parametrów (atrybutów) charakteryzujących funkcję. W związku z tym w prezentowanej implementacji przyjęto zasadę stopniowego przechodzenia od poziomu najniższego do najwyższego.

GKS definiuje jedynie niezależne od języka jądro systemu graficznego, dlatego nazwa GKS-u w tłumaczeniu na język polski brzmi: graficzny system jądrowy. Na rysunku 1 przedstawiono model warstwowy ilustrujący rolę i miejsce GKS-u w systemie graficznym.



Rys. 1. Warstwowy model systemu GKS
wg ISO/DIS 7942

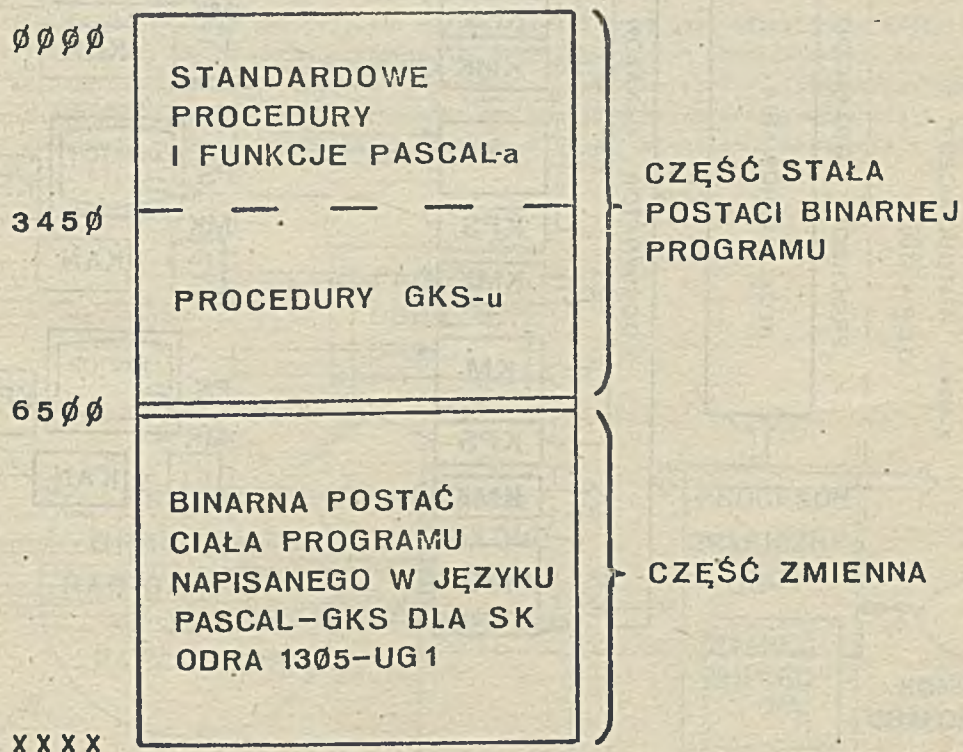
Podstawowe pojęcia

Graficzne dane wyjściowe generowane przez GKS są określone przez dwie kategorie: podstawowe operacje wyjściowe oraz ich podstawowe atrybuty. Podstawowe dane wyjściowe są abstrakcyjną klasą podstawowych działań urządzenia, takich jak rysowanie linii lub wyświetlanie tekstu, natomiast atrybuty kontrolują pewne cechy tych danych np. rodzaj linii, kolor, wysokość znaku itp. Informacja graficzna, wprowadzana z urządzenia zewnętrznego, będąca rezultatem działań operatora, jest przydzielana przez GKS jednej z sześciu klas wejściowych, z których każda jest reprezentowana przez typ danych powiązany z logiczną wartością wejściową. Taka reprezentacja jest nazywana logicznym urządzeniem wejściowym.

Pojęcie obszaru pracy (workstation) jest centralnym pojęciem GKS-u, umożliwiającym jego strukturalizację i realizację niezależności urządzeń. Obszar pracy musi być reprezentowany przez zespół złożony co najwyżej z jednego urządzenia wyjściowego i dowolnej liczby (również zerowej) urządzeń wejściowych. Obszar pracy organizując komunikację programu z tymi urządzeniami, traktowanymi przez program jako konfiguracja urządzeń abstrakcyjnych, izoluje program od właściwości sprzętu.

Elementarne wyjściowe operacje graficzne wraz z podstawowymi atrybutami mogą tworzyć tzw. segmenty. Segmenty są podstawowymi jednostkami GKS-u, podlegającymi manipulacjom i przekształceniom. Do manipulacji zalicza się: tworzenie, kasowanie, zmianę nazwy segmentu. Natomiast za przekształcenia segmentu uważa się: jego przekształcenia geometryczne (powiększenie, zmniejszenie, obrót, przesunięcie), zapalenie, rozjaśnienie, zmianę koloru itp. Segmenty tworzą również bazę dla niezależnej od obszarów pracy pamięci segmentów, istniejącej tylko w czasie pracy programu. Za pośrednictwem tej pamięci, tworzonej przez specjalne obszary pracy zwane obszarami pracy niezależnej pamięci segmentów, segmenty mogą być przemieszczane pomiędzy różnymi obszarami pracy.

W czasie pracy GKS może znajdować się w jednym z pięciu różnych stanów operacyjnych (rys. 2). Z każdym stanem jest związany zbiór funkcji dopuszczalnych w tym stanie oraz zbiór



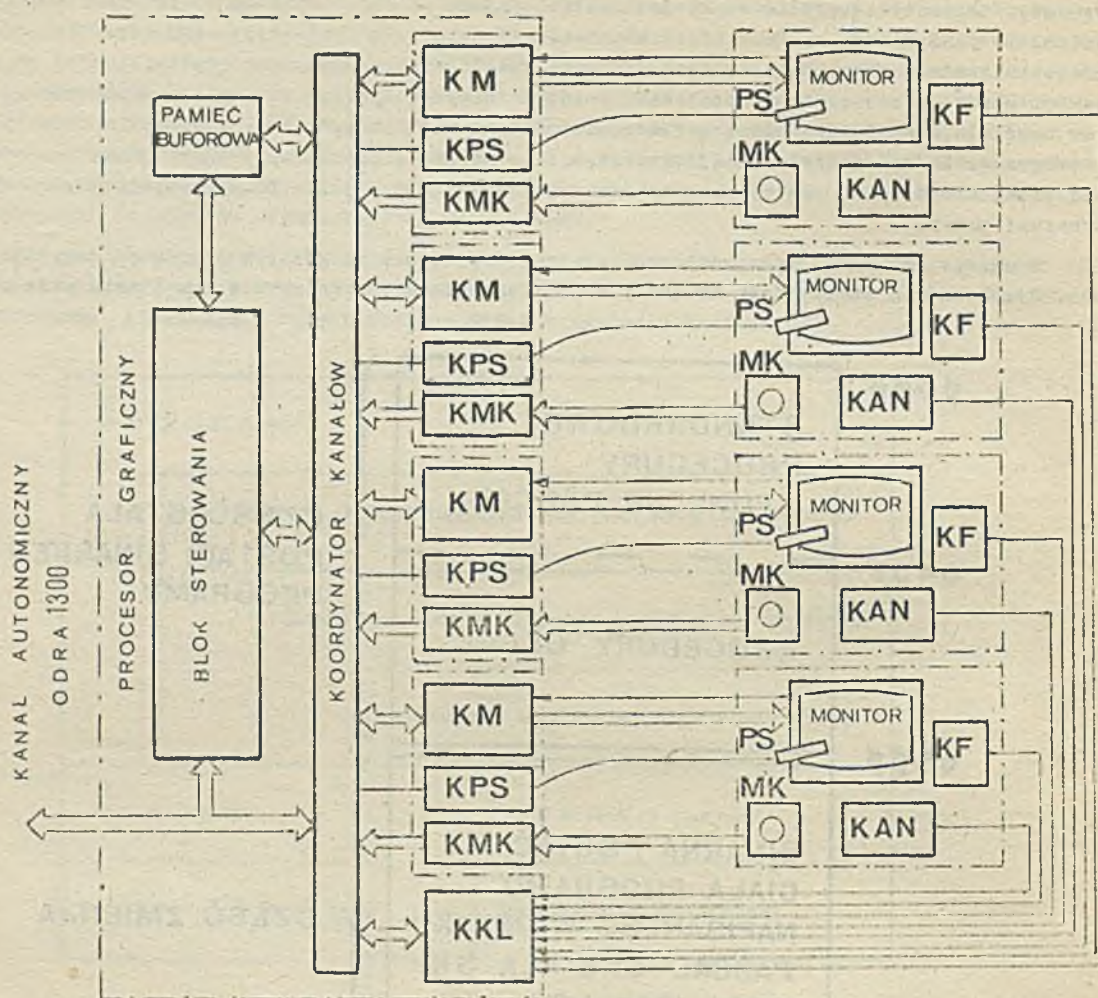
Rys. 2. Mapa pamięci dla programu skompilowanego przez ;
kompilator języka PASCAL-GKS

zmiennych stanu. GKS umożliwia przechowywanie przez system informacji graficznych w pliku systemowym GKSM (GKSMetatile) o organizacji sekwencyjnej. Plik ten zapisuje tzw. wyjściowy obszar pracy dla metapliku, natomiast czyta go wejściowy obszar pracy dla metapliku. Czytanie z metapliku jest kontrolowane przez funkcje odczytujące i interpretujące przeczytane oznaczniki odpowiednich funkcji GKS-u, dające taki sam efekt jak wywołanie tych funkcji z poziomu programu.

Budowa kompilatora języka PASCAL i sposób dołączenia GKS-u.

Wskazówki implementacyjne

- Wszystkie funkcje GKS-u powinny być traktowane z poziomu programu jako podstawowe, tzn., że nie wolno budować pojedynczych funkcji z sekwencji instrukcji języka gościnnego (host language) np. języka PASCAL.
- Należy określić dla każdej funkcji GKS-u nazwę, będącą identyfikatorem dopuszczalnym dla danego języka gościnnego.



Rys. 3. Schemat blokowy grafoskopu UG-1

- Należy określić dla każdego typu danych GKS-u odpowiedni typ danych, dopuszczalny w danym języku gościnnym.
- Dla każdej abstrakcyjnej funkcji GKS-u należy określić jak odpowiednia funkcja języka ma być wywołana oraz znaczenie, typy i listę parametrów wejściowych i wyjściowych, z podaniem odpowiadających im parametrów abstrakcyjnych.
- Dana implementacja GKS-u nie powinna ograniczać wykorzystania w programie użytkowym jakichkolwiek udogodnień na wejściu/wyjściu, dostarczonych przez język gościnny lub system operacyjny. Jednocześnie powinna zapobiegać omijaniu w programie funkcji GKS-u i bezpośredniemu dostępowi do zasobów graficznych. GKS powinien mieć wyłączną kontrolę nad zasobami graficznymi systemu operacyjnego, jednocześnie nie powinien ograniczać dostępu z poziomu programu do pozostałych zasobów.

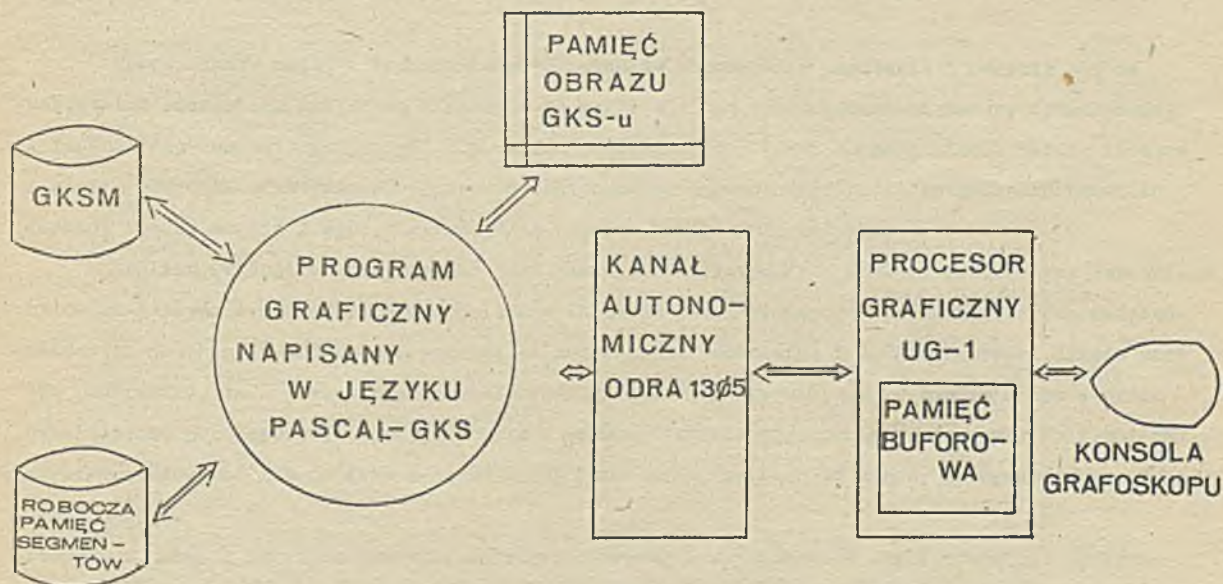
Implementacja GKS-u w języku PASCAL

Wszystkie dostępne kompilatory języka PASCAL są kompilatorami jednorazowymi, a więc nie wytwarzająymi standardowej postaci pótkompilowanej. W związku z tym nie ma możliwości umieszczenia zbioru funkcji GKS-u w odpowiedniej bibliotece podprogramów. Autorzy prezentowanej implementacji "zaszyli" w kompilatorze zbiór funkcji GKS-u. Efekt tego zabiegu ilustruje rysunek 2, na którym została przedstawiona mapa pamięci programu skompilowanego przez kompilator języka PASCAL-GKS. Podprogramy realizujące funkcje GKS-u wraz ze standardowymi funkcjami i podprogramami PASCAL-a znajdują się w części stałej pamięci programu.

Kompilator języka PASCAL rozszerzony o GKS w systemie ODRA 1305-UG1

Wymagania czasowe określone dla systemu graficznego tworzenia obrazu

Jednym z głównych założeń powstającego systemu graficznego jest odpowiednio krótki czas tworzenia kompletnego obrazu na ekranie grafoskopu w ramach jednego obszaru pracy. Choć osiągnięcie ten cel autorzy implementacji dąży do stworzenia optymalnych (pod względem czasu wykonywania się) procedur GKS-u, generujących optymalne (pod względem czasu wykonywania się i zajętości pamięci sekwencje rozkazów graficznych grafoskopu UG-1, umieszczone następnie w pamięci obrazu GKS-u (rys. 4).



Rys. 4. Zasady pracy programów napisanych w języku PASCAL-GKS

Ograniczenia wielkości pamięci zajmowanej przez system graficzny i jego moduły

Ze względu na specyfikę systemu komputerowego ODRA 1305-UG-1 w Wojskowej Akademii Technicznej system graficzny PASCAL-GKS ma do swojej dyspozycji całą pamięć operacyjną maszyny oraz pełen zestaw urządzeń zewnętrznych pamięci dyskowe, taśmowe, drukarki wierszowe itp., a zatem praktycznie nie istnieje ograniczenie wielkości pamięci operacyjnej potrzebnej dla kompilatora języka PASCAL-GKS oraz dla programów skompilowanych przez niego. Właśnie brak tych ograniczeń umożliwił pełną realizację przedstawionej implementacji GKS-u. Jednym, ale bardzo istotnym ograniczeniem jest wielkość pamięci obrazu (pamięci buforowej grafoskopu). Dlatego obszary pracy powinny generować sekwencje rozkazów graficznych, optymalne pod względem zajętości pamięci oraz czasu ich wykonywania.

TECHNIKI KOMPUTEROWE 5-6/86

dr inż. Stefan M. KWIATKOWSKI

Politechnika Warszawska

Problemy interakcji uczeń-komputer w procesie dydaktycznym

Wprowadzanie metod i technik komputerowych do wspomagania nauczania i uczenia się na wszystkich szczeblach kształcenia skłania do refleksji nad uwarunkowaniami natury dydaktycznej i technicznej charakterystycznymi dla układu uczeń-komputer. Jest to zagadnienie bardzo istotne z punktu widzenia efektywności procesu dydaktycznego, a w szczególności optymalnego podziału funkcji między ucznia i sprzęt cyfrowy /techniczne środki informatyki/.

Analiza relacji uczeń-komputer jest szczególnym przypadkiem analizy systemu czy też układu człowiek-maszyna i wymaga interdyscyplinarnych badań pedagogicznych i psychologicznych uwzględniających aktualne i dające się przewidzieć rozwiązania techniczne i technologiczne. Należy przy tym podkreślić, że w początkowym okresie rozwoju techniki komputerowej w bardzo małym stopniu uwzględniano predyspozycje, przygotowanie i przyzwyczajenia użytkowników. Z reguły byli oni zmuszeni dostosowywać się do form i metod pracy komputerów, zarówno od strony oprogramowania, jak sprzętu [3].

Stopniowo, wraz z rozwojem techniki mikroprocesorowej i zwiększaniem skali produkcji sprzętu cyfrowego, konstruktorzy i programiści w coraz większym stopniu starają się dostosowywać możliwości urządzeń do oczekiwań potencjalnych użytkowników. Wielokrotnie odchodzi się od systemów uniwersalnych opracowując systemy specjalistyczne skierowane na realizację określonych celów. Taką sytuację obserwujemy np. w dziedzinie komputerowego wspomagania projektowania, diagnostyce medycznej czy też zastosowaniach dydaktycznych.

Od czasu pierwszych prób zastosowania komputerów w dydaktyce /1958 r., IBM-650/ prowadzone są badania mające na celu określenie funkcji tych urządzeń w procesie nauczania i uczenia się. Funkcje te wynikają z jednej strony z możliwości technicznych sprzętu, z drugiej zaś są pochodną szczegółowych celów kształcenia poszczególnych przedmiotów. W przedmiotach technicznych funkcje te są w pewnym stopniu określone przebiegiem czynności poznawczych uczniów w trakcie zdobywania wiedzy i kształtowania umiejętności zawodowych. Model czynności poznawczych jest również niezbędnym elementem prac związanych z metodyką wykorzystania nowoczesnego środka dydaktycznego, jakim

jest komputer. Oczywiście wraz z rozwojem sprzętu i oprogramowania zmieniają się jego funkcje i znacznie modyfikują się sposoby posługiwania się nim podczas realizacji różnorodnych zadań dydaktycznych.

Funkcje komputerów i metodyka ich wykorzystania w procesie dydaktycznym zależą, jak już wspomiano, od rodzaju sprzętu i oprogramowania. Można zatem rozpatrywać funkcje i metodykę przyjmując za punkt wyjścia aktualny stan standardowej produkcji sprzętu i oprogramowania lub też biorąc pod uwagę cele kształcenia - próbować formułować wymagania dydaktyczne, ergonomiczne i techniczne, jakie powinien spełniać komputer szkolny. To drugie podejście preferują ze zrozumiałych względów dydaktycy i dlatego coraz częściej używa się pojęcia komputer szkolny i sieć edukacyjna. Znane są konkursy na opracowanie komputera szkolnego /np. BBC/, podejmuje się też na szeroką skalę produkcję oprogramowania dydaktycznego. Działania takie mają jednak sens tylko wówczas, gdy wcześniej określone są szczegółowe cele kształcenia. Ich analiza pozwala dopiero na wstępną charakterystykę sprzętu. Taka charakterystyka została sporządzona np. przez Ministerstwo Oświaty i Wychowania w odniesieniu do mikrokomputera przeznaczonego do realizacji przedmiotu "elementy informatyki" w szkołach ogólnokształcących. Analiza celów i programu przedmiotu doprowadziła do przedstawienia kilku podstawowych warunków, jakie powinien spełniać mikrokomputer. Zaliczono do nich między innymi:

- ⊙ pojemność pamięci wewnętrznej - minimum 64 kB,
- ⊙ pamięć zewnętrzna na dyskach elastycznych,
- ⊙ monitor ekranowy z grafiką,
- ⊙ klawiatura odpowiadająca polskim normom i polski alfabet na wszystkich urządzeniach wyjściowych,
- ⊙ możliwość przyłączenia drukarki,
- ⊙ możliwość przyłączenia magnetofonu,
- ⊙ otwartość struktury /możliwość dołączenia dodatkowych urządzeń zewnętrznych, możliwość łączenia mikrokomputerów w sieć/ [8].

Jak widać są to wymagania ogólne będące już syntezą pewnych wymagań dydaktycznych.

Można je uściślić w odniesieniu do niektórych urządzeń zewnętrznych określając cechy najważniejsze dla użytkownika. A więc np. w stosunku do monitorów ekranowych cechami tymi mogą być barwa /liczba kolorów/ lub liczba odcieni szarości i rozdzielczość. Przyjmuje się, że układ grafiki mikrokomputera szkolnego powinien zapewnić rozdzielczość 256×192 punkty przy zestawie 16 kolorów. Drukarki powinny akceptować papier z perforacją lub bez perforacji oraz pojedyncze kartki. Istotne jest również zastosowanie łatwo dostępnej taśmy, niski poziom hałasu i możliwość łączenia tekstu alfanumerycznego z grafiką. Mniejszą znaczenie dla użytkownika ma w tym kontekście rodzaj zastosowanych dysków elastycznych lub typ magnetofonu /przy założeniu dużej niezawodności/.

Szczegółowe wymagania dydaktyczne wynikające z celów procesu kształcenia, wymagania ergonomiczne uwzględniające problematykę współpracy uczeń-komputer oraz wymagania techniczne będące na ogół kompromisem między postulatami użytkowników a kosztami produkcji można opracować na podstawie analizy treści poszczególnych przedmiotów a także formy i czasu pracy z komputerem. Badania z tego zakresu są dopiero w fazie wstępnej, ale ich wyniki wskazują na konieczność ścisłego

współdziałania pedagogów, dydaktyków i psychologów z informatykami. Współpraca ta może przebiegać w zespołach interdyscyplinarnych wspólnie przygotowujących wskazówki dla konstruktorów sprzętu i autorów oprogramowania, może uwzględniać swoiste zlecenie /zbiór wymagań/ przekazywane przez zespoły teoretyków i praktyków procesów edukacyjnych zespołom informatyków.

W badaniach prowadzonych od roku 1982 w Zakładzie Pedagogiki Politechniki Warszawskiej przyjęto drugi spośród podanych wyżej wariantów. Zespół 200 studentów¹ zaocznych magisterskich studiów nauczycielskich /nauczyciele szkół zawodowych/ i 70 asystentów PW /słuchaczy studiów podyplomowych z zakresu pedagogiki/ opracował zbiory wymagań dydaktycznych, ergonomicznych i technicznych stawianych komputerom i systemom komputerowym. Wszyscy badani studenci zaznajomili się z budową i zasadami działania komputerów, w tym przede wszystkim różnych typów urządzeń wyjściowych i wejściowych, w ramach laboratorium z przedmiotu "Informatyka". Z kolei asystenci PW mieli za sobą zaliczony przedmiot ETO lub pokrewny na studiach oraz zajęcia z zakresu pedagogiki, dydaktyki, metodyki nauczania przedmiotów technicznych i psychologii na studiach podyplomowych.

Istotnym elementem metodologii badań było sformułowanie szczegółowych celów kształcenia wybranych przedmiotów /elektrotechnika, mechanika techniczna/ oraz opracowanie struktur czynności i umiejętności wynikających z realizacji przyjętych celów.

Z kolei analiza relacji między umiejętnościami zawodowymi, której efektem było wyróżnienie umiejętności podstawowych umożliwiała hierarchizację celów kształcenia i określenie zadań dydaktycznych dla uczniów. Analiza tych zadań umożliwiła już projektowanie przebiegu czynności poznawczych uczniów, w tym także czynności wykonywanych we współpracy z komputerem.

W gronie badanych celowo nie było specjalistów informatyków, aby nie ograniczali oni tworzonych zbiorów wymagań barierami natury technicznej, technologicznej czy też barierami wynikającymi z możliwości oprogramowania. Dlatego też część wymagań jest trudnych do zrealizowania, inne natomiast spełniane są nawet w najprostszych rozwiązaniach.

A oto przykłady elementów zbioru wymagań ogólnotechnicznych i ergonomicznych opracowanych w wyniku analizy celów i treści kształcenia podstawowych przedmiotów zawodowych:

- ⊗ niezawodność,
- ⊗ możliwość połączenia terminala uczniowskiego z dużym komputerem,
- ⊗ zastosowanie monitorów alfanumerycznych i graficznych jako podstawowych urządzeń wejścia/wyjścia,
- ⊗ wysoka jakość monitorów, ze szczególnym zwróceniem uwagi na:
 - rozmiar i pojemność ekranu,
 - pole zobrazowania /powierzchnia ekranu wykorzystywana do celów dydaktycznych/,
 - zestaw kolorów umożliwiający długotrwałą pracę,
- ⊗ pełny zestaw znaków alfanumerycznych i specjalnych /polski alfabet i znaki specjalne charakterystyczne dla sterowania procesem nauczania - uczenia się/,
- ⊗ wydzielone pola znaków numerycznych, liter i znaków specjalnych,
- ⊗ zmienny kąt nachylenia klawiatury i monitora,
- ⊗ zastosowanie powłok antyodblaskowych,
- ⊗ konstrukcja modułowa umożliwiająca dołączenie dodatkowych urządzeń np. różnego rodzaju manipulatorów, magnetowidu, drukarki, czytnika mikrofilmów,

- ⊗ zapewnienie komunikacji wizualnej i fonicznej z nauczycielem /jeśli w szkole funkcjonuje sieć lokalna/.

Wśród wymagań szczegółowych wyróżniono między innymi zagadnienia dotyczące:

- ⊗ układu klawiatury,
- ⊗ wymiarów klawiatury,
- ⊗ odległości między klawiszami,
- ⊗ wymiarów klawiszy,
- ⊗ minimalnej siły nacisku.

Badani nauczyciele dużą wagę przywiązywali do optymalizacji klawiatury /od strony funkcjonalnej/ i zwracali uwagę na potrzebę badań w tym zakresie.

Analiza zbioru wymagań ogólnotechnicznych i ergonomicznych potwierdza tezę o decydującym znaczeniu funkcji i metodyki wykorzystania sprzętu cyfrowego przy doborze i charakterystyce jego poszczególnych składników. A więc np. potrzeba dokumentowania przebiegu lekcji wymaga zastosowania drukarki lub urządzeń mikrofilmowych /COM - Computer Output Microfilm/, a przy wykorzystaniu mikrokomputera w laboratoriach i pracowniach niezbędna jest współpraca z różnorodnymi urządzeniami pomiarowymi i wykonawczymi.

Zbiór podstawowych wymagań dydaktycznych badani studenci i asystenci przedstawili w następującej postaci:

- ⊗ czas reakcji komputera na informację wejściową wprowadzoną przez ucznia - 1,5 s,
- ⊗ łatwość obsługi /wprowadzanie komend i tekstów, kasowanie pomyłek, wprowadzanie i uruchamianie programów z pamięci zewnętrznej/,
- ⊗ możliwość prezentowania na monitorze i na drukarce tekstów łącznie z rysunkami i wykresami,
- ⊗ rozbudowana diagnostyka błędów popełnionych przez uczniów,
- ⊗ tworzenie pełnej dokumentacji przebiegu zajęć,
- ⊗ ochrona zbioru danych charakteryzujących ucznia i indywidualny przebieg procesu uczenia się przed osobami nieupoważnionymi /np. innymi uczniami/,
- ⊗ możliwość definiowania znaków specjalnych /np. symboli stosowanych w mechanice i elektrotechnice/,
- ⊗ wyposażenie klawiatury w specjalistyczne klawisze sterujące podobne do używanych w systemie PLATO /np. POMOC, OCENA, DALEJ/ [5] ,
- ⊗ możliwość zobrazowania klawiatury na ekranie /w celu wprowadzania danych cyfrowych, symboli i dyrektyw/,
- ⊗ prowadzenie dialogu za pomocą plóra świetlnego i innych urządzeń wejściowych np. manipulatorów /jest to szczególnie istotne w procesie projektowania wspomagane komputernie oraz w symulacji zjawisk/,
- ⊗ zastosowanie koloru do kodowania informacji /wyróżnienie informacji podstawowych oraz pytań i zadań/,
- ⊗ wykorzystanie migotania i podwójnej jasności w celu ułatwienia lokalizacji wybranych elementów prezentowanych tekstów i obrazów,

- ⊗ tworzenie, wybieranie i modyfikowanie obrazów,
- ⊗ generowanie i modyfikowanie obrazów perspektywicznych /trójwymiarowych/,
- ⊗ generowanie krzywych,
 - używanie zmiennej grubości linii, linii kreskowanych, punktowych, falistych, łamanych,
 - kreskowanie i kolorowanie figur,
 - manipulowanie elementami obrazu: przesuwanie, zmniejszanie, powiększanie, usuwanie elementów nieistotnych, obrót.

Przy tworzeniu zbioru wymagań dydaktycznych szczególną uwagę zwrócono na wizualną stronę komunikatów prezentowanych na ekranie monitora. Podkreślano rolę koloru w procesie prezentowania zróżnicowanych tematycznie fragmentów treści odpowiadających np. strukturze programów blokowych /w strukturze tej Cz. Kupisiewicz wyróżnił bloki informacyjne, testowe, problemowe i testowo-problemowe [6]/. Obok koloru w programach dydaktycznych istotne znaczenie odgrywa ruch - możliwości generowania obrazów dynamicznych zmienianych i modyfikowanych przez ucznia. Modyfikacja elementów obrazu /szczególnie za pomocą pióra świetlnego/ ułatwia i uatrakcyjnia dialog uczeń-komputer podczas rozwiązywania problemów.

Precyzyjne opisanie przedstawionych wyżej cech wymaga na ogół długotrwałych interdyscyplinarnych badań. Określenie przedmiotu badań jest jedynie wstępnym etapem procedury mającej na celu możliwie wszechstronne uwzględnienie cech psychofizycznych użytkowników i przewidywanych zastosowań sprzętu [4] .

W badaniach zwrócono także uwagę na znaczenie terminali specjalistycznych, służących do realizacji tylko jednej ściśle określonej funkcji np. do automatycznego testowania uczniów. Terminal specjalistyczny może być bardziej rozbudowany, co ma istotne znaczenie w kształceniu zawodowym przy współpracy komputera z różnego rodzaju urządzeniami treningowymi. Ukierunkowanie funkcji terminala umożliwia nie tylko uwzględnienia szczegółowych celów kształcenia ale również dostosowanie sposobu przekazywania i kodowania informacji do cech psychofizycznych użytkowników.

Prace nad projektowaniem i wdrażaniem do praktyki edukacyjnej terminali specjalistycznych prowadzono w Politechnice Wrocławskiej. Tam też opracowano terminale dydaktyczne CONTEST i DIASTOR [7] .

Tworzenie zbiorów wymagań przez przyszłych użytkowników komputerów jest elementem metodologii projektowania układów człowiek-maszyna [1] . W zastosowaniach edukacyjnych niezbędne wydaje się przyjęcie tzw. podejścia antropocentrycznego eksponującego czynności ucznia podczas sesji nauczania i uczenia się wspomaganego komputerem. Koncepcje dydaktyków w tym zakresie są zbieżne z założeniami prac mających na celu przetwarzanie języka naturalnego i w efekcie dialog uczeń-komputer w języku naturalnym [2] . Stopień zaawansowania badań nad formalizacją poszczególnych języków naturalnych pozwala na sformułowanie tezy o przełomowym znaczeniu swobodnej konwersacji w procesach nauczania i uczenia się, a szczególnie komunikacji uczeń-komputer. Dialog, nawet ograniczony tematycznie, stwarza znacznie większe możliwości wykorzystania komputerów w dyscyplinach zwanych tradycyjnie humanistycznymi oraz we wszystkich tych przedmiotach, w których podstawową rolę odgrywa samodzielne konstruowanie odpowiedzi.

Przedstawione wyniki badań należy traktować jako pierwszy, wstępny element prac nad pro-

blemasi interakcji uczeń-komputer w procesie dydaktycznym. Wraz z masowymi zastosowaniami mikrokomputerów w procesie nauczania - uczenia się zwiększa się rola badań nad funkcjami sprzętu informatycznego w różnych typach szkół. Osobnymi zagadnieniami wymagającymi odrębnych badań są tworzenie i weryfikowanie oprogramowania dydaktycznego oraz przygotowanie i rola nauczycieli. Rozległość i złożoność problematyki badawczej wymaga przy tym ścisłej współpracy międzynarodowej i wykorzystania doświadczeń krajów, w których mikrokomputery i sieci mikrokomputerowe są już od kilku lat wykorzystywane w szkolnictwie.

Literatura

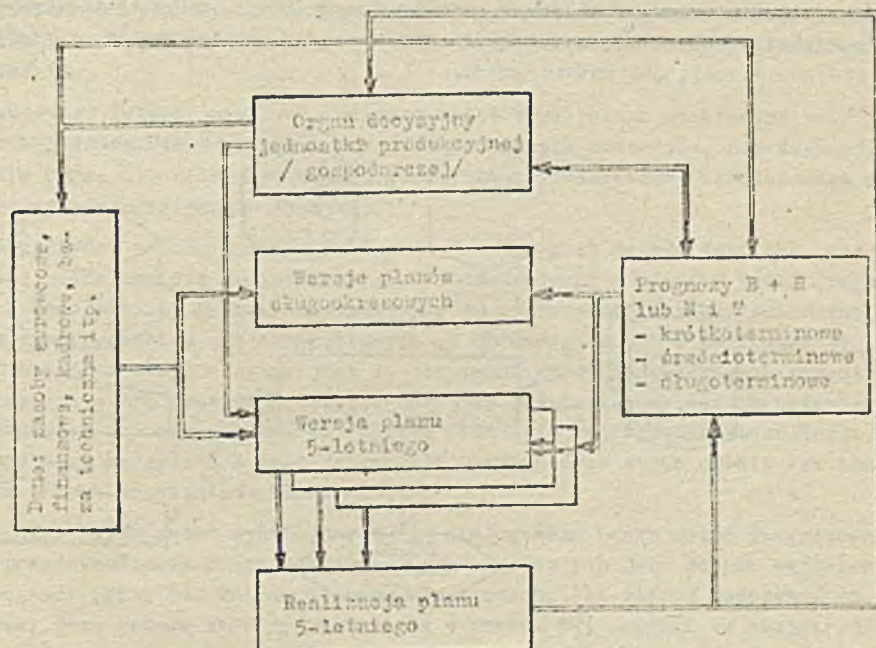
- [1] Apter M.J.: Komputery a psychika. Symulacja zachowania. Warszawa 1973, PWN.
- [2] Bole L., Cichy M., Różańska L.: Przetwarzanie języka naturalnego. Warszawa 1982, WNT.
- [3] Edwards E., Lees F.P.: Man and computer in process control. London 1973, Institution of Chemical Engineers.
- [4] Hartley J.R.: Some psychological aspects of computer - assisted learning and teaching. Programmed Learning and Educational Technology 1985 nr 2.
- [5] Hołyński M.: Symulacja procesu nauczania w systemie FLATO. Informatyka 1981 nr 2.
- [6] Kupisiewicz Cz.: Podstawy dydaktyki ogólnej. Warszawa 1982 PWN.
- [7] Materiały informacyjne Centrum Obliczeniowego oraz Zakładu Aparatury Naukowej i Dydaktycznej Politechniki Wrocławskiej. Wrocław 1978.
- [8] Program edukacji w zakresie wiedzy informatycznej oraz wdrażania i zastosowania techniki komputerowej w procesach kształcenia w średnich szkołach ogólnokształcących i zawodowych w latach 1986 - 1990. Warszawa 1985, MOiW.

dr inż. Lechosław BŁACH
Ośrodek Badań Progностycznych
Politechniki Wrocławskiej

Prognozowanie wspomagane komputerowo elementem systemu zarządzania i planowania w jednostkach gospodarczych

Uwagi ogólne

Planowanie zamierzeń gospodarczych, poczynając od szczebla najwyższego, tj. gospodarki narodowej, aż do podstawowych jednostek produkcyjnych (gospodarstwach), jest główną funkcją zarządzania. Opracowywanie planów rozwoju gospodarczego wymaga kompleksowego rozpoznania wszystkich czynników, które mogą wpłynąć na powodzenie realizacji tych planów. Jedną z form rozpoznania tych czynników jest opracowywanie prognoz problemów i parametrów wyzyskiwanych w procesie planowania. Role i miejsce prognoz w tym procesie ilustruje rys. 1.



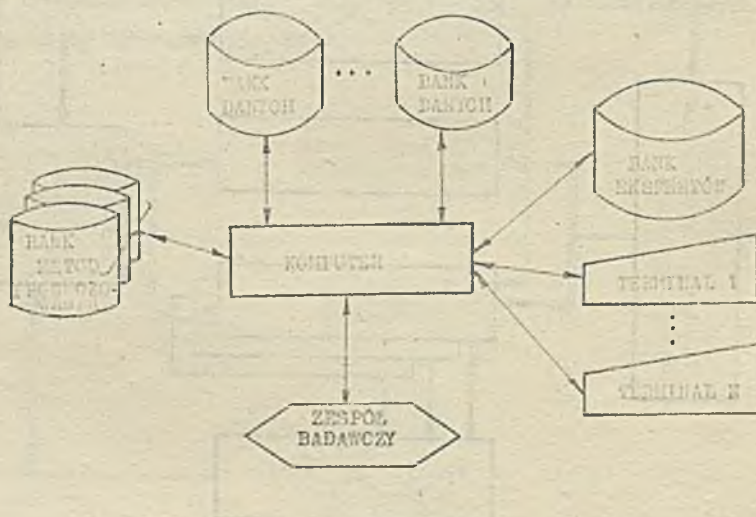
Rys. 1. Wykorzystanie prognoz w procesie planowania

Realizowanie zadań występujących w procesie zarządzania ułatwić mogą zautomatyzowane systemy, realizowane jako układ człowiek-komputer [1], [2], [6]. Jednym z takich systemów powinien być system komputerowego wspomagania opracowania prognoz. Strukturę systemu wraz z funkcjonalnymi zadaniami również i jego elementów przedstawiono w poniższej pracy. Wymagania jakie spełniać powinien sprzęt stosowany w budowie systemu wraz z przykładami realizacji poszczególnych elementów podane zostaną w następujących opracowaniach.

System prognozowania dla potrzeb jednostki gospodarczej

Abstrahując od odpowiedzi na pytanie, czy możliwość metod prognozowania jest cechą pozytywną czy negatywną należy wykorzystywać każdą możliwość, która elastycznie i ułatwia wykorzystanie ich w praktyce. Przyjmując pogląd, że prognozowanie nie może być jednorazowym aktem lecz procesem dynamicznym, "wyrażenie rozłożonym w czasie prowadzącym do łagodzenia błędów i rozbieżności opinii" [3] należy tworzyć warunki, w których możliwe jest uzyskiwanie wariantów prognoz. Odnosi się to przez wykorzystanie różnych możliwych w danych sytuacjach metod prognozowania czy też różną logiką, dopuszczającą interpretację danych zebranych do praso nad prognozą. Możliwość taką stwarzają interakcyjne systemy prognozowania, dostępne w systemie dialogowym, z wykorzystaniem elektronicznej techniki obliczeniowej, które po włączeniu ich w system zarządzania i planowania stają się podsystemami. Oprócz znacznego skrócenia czasu opracowywania prognozy co uzyskuje się przez skrócenie czasu obliczeń, przez bezpośredni dostęp do danych oraz umożliwienie rozproszonej grupie badaczy (ekspertów) ciągłej wymiany poglądów, systemy te wnoszą dodatkowe zalety, istotne dla potencjalnych użytkowników prognoz. Na pierwszy rzut oka może się wydawać zupełnie niepotrzebne, aby użytkownik wiedział o jakichkolwiek metodach opracowywania prognoz. Na pewno jest jednak lepiej, jeżeli zdecydowana bierze udział w opracowywaniu prognozy, chociażby z tego względu, że bardziej niż prognosta-metodolog zna naturę procesu (analizując - łatwiej programiście napisać program, jeżeli zdecydowany nie jest obojętny algorytm).

Na ogół użytkownik ma świadomość istnienia różnorodnych metod prognozowania. Główną jest natomiast zapytać go o znajomość on też sprawą w ich wyszukiwaniu. Sytuacja taka powoduje, że często dla różnych obiektów prognozowania wykorzystywana jest jedna i ta sama metoda. Komputerowy system prognozowania elastycznie możliwości korzystania z różnych metod prognozowania, powinien oferować je na zasadzie katalogu. Przedstawiany schemat blokowy takiego systemu (ryś. 2). Proponowana struktura systemu umożliwia wyszukiwanie metod prognozowania, zarówno ilościowych (wzrosty też naukowe), jak intuicyjnych.



Rys. 2. Schemat dialogowego systemu prognozowania

Pierwsza grupa metod wymaga znajomości związków przyczynowo-skutkowych określających zmiany obiektu prognozowania oraz usystematyzowanej informacji o jego stanie. Opracowanie prognozy polega na analitycznym wydzieleniu tych elementów przeszłości i teraźniejszości, które do momentu rozpoczęcia prognozowania osiągnęły już określoną energię ruchu. Przy budowie prognoz z wyzyskaniem tej grupy metod zasadnicze znaczenie mają bank metod prognozowania oraz banki danych. Udział ekspertów w zasadzie jest przewidywany przy analizie i dyskusji o uzyskanych wynikach.

W prognozach intuicyjnych czynnik informacyjny traci z kolei decydujące znaczenie. Z reguły odległy horyzont prognozowania utrudnia ustalenie związków między przyszłym stanem obiektu a jego stanem w przeszłości. Wówczas bardziej przydatna staje się intuicja oparta na przesłankach naukowych lub praktycznych, wyobraźnia i fantazja. Wzrasta wówczas rola ekspertów.

Zbudowanie systemu wymaga rozwiązywania następujących zadań metodologicznych (zob. również [1]):

- opracowanie jego wewnętrznej struktury oraz mechanizmów funkcjonowania,
- zorganizowanie procesów informacyjnych, tj. ustalenie zasad gromadzenia przechowywania i aktualizacji informacji oraz określenie wszystkich strumieni informacji przepływających między jego elementami,
- oprogramowanie, systemu, tj. opracowanie programu zarządzającego oraz programów umożliwiających funkcjonowanie poszczególnych elementów systemu.

Poniżej przedstawiono niektóre zagadnienia, które występują w funkcjonowaniu dialogowego banku metod prognozowania oraz banku ekspertów. Pominięto zagadnienia związane z organizacją banków danych ponieważ swymi zadaniami a tym samym strukturą zasadniczo nie odbiegają od banków danych stosowanych w innych systemach

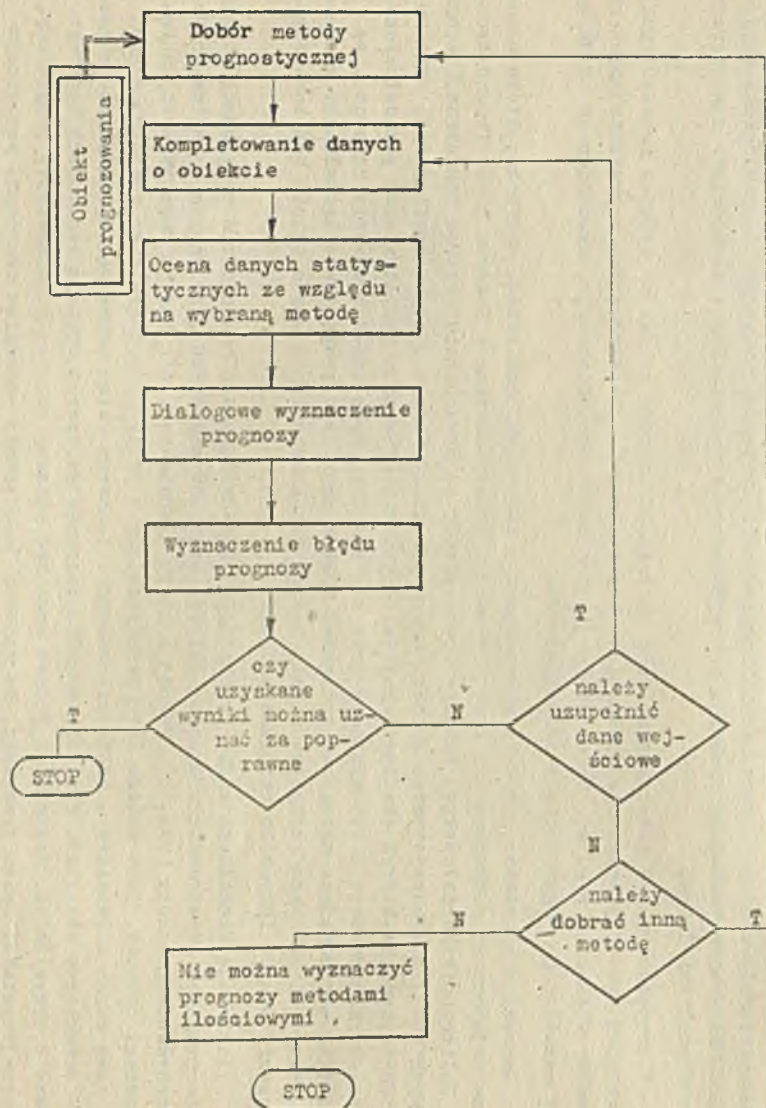
Dialogowy bank metod prognozowania

Przy wyznaczeniu prognoz z wyzyskaniem poszczególnych grup przed zespołem badawczym staje odmienne zadanie. W metodach ilościowych prace przygotowawcze polegają na sprawdzeniu i ewentualnym poszerzeniu danych dostępnych w bankach danych oraz wyborze odpowiednich metod obliczeniowych. Wyznaczenie wariantów prognozy (rys. 3) polegać będzie przede wszystkim na uruchomieniu odpowiednich procedur obliczeniowych w systemie dialogowym i wyznaczeniu błędów prognoz. Na koniec pozostaje dyskusja o prognozach z użytkownikiem i ewentualnie z ekspertami z określonej dziedziny.

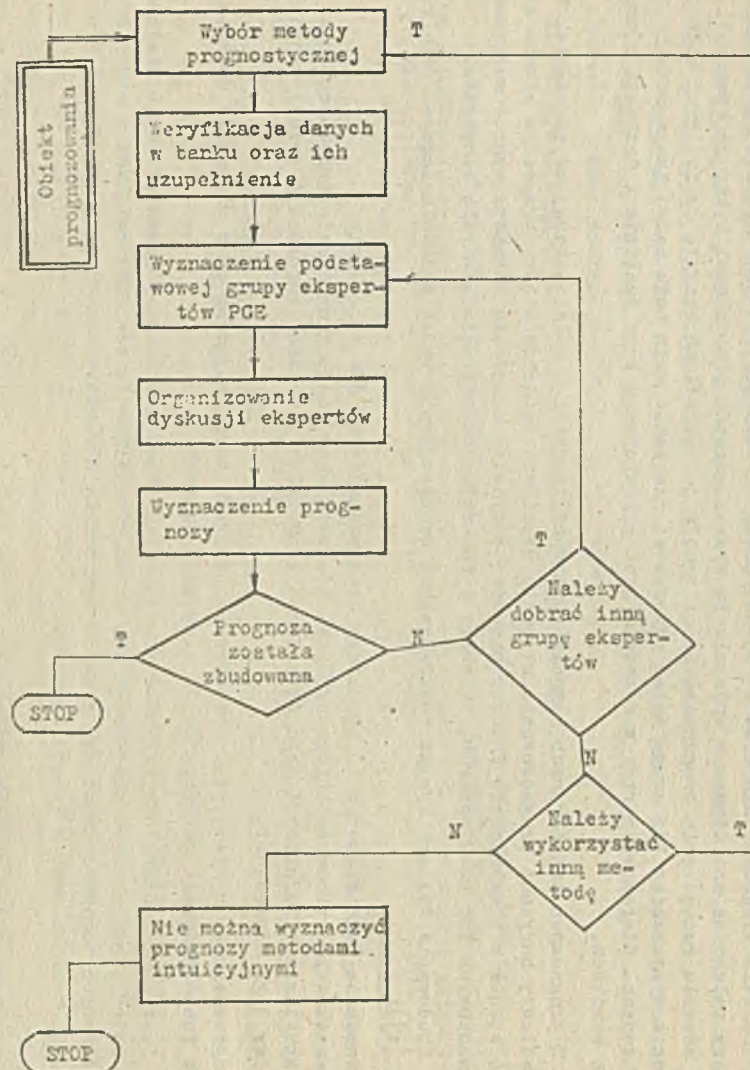
W przypadku metod intuicyjnych rola zespołu badawczego polega na wyborze metody strukturalizującej sposób prowadzenia dyskusji w rozproszonej grupie ekspertów, reprezentujących różne punkty widzenia (rys. 4). Celem dyskusji jest uzyskanie zbiorowego, uzgodnionego osądu na temat określonego zagadnienia prognostycznego.

Szeroko wyzyskiwaną metodą prognozowania z tej grupy jest metoda delficka, która uchodzi za najoporniej poddającą się komputeryzacji. Przeprowadzone w Ośrodku Badań Prognostycznych Politechniki Wrocławskiej badania doprowadziły do opracowania systemu konferencji komputerowych (CCS) z wykorzystaniem systemu operacyjnego SO George 3 [4]. Konfigurację systemu wielodostępnego, w którym eksploatowany jest system konferencji komputerowych przedstawiono na rys. 5. Konferencja w tym systemie jawi się raz jako podstawowe narzędzia badawcze, po wtóre jako wspomagające narzędzie badawcze. System umożliwia prowadzenie konsultacji z ekspertami, eksperci zaś mogą korzystać z bazy danych dla uzasadnienia swych opinii bądź kontrargumentowania osądów innych uczestników badania.

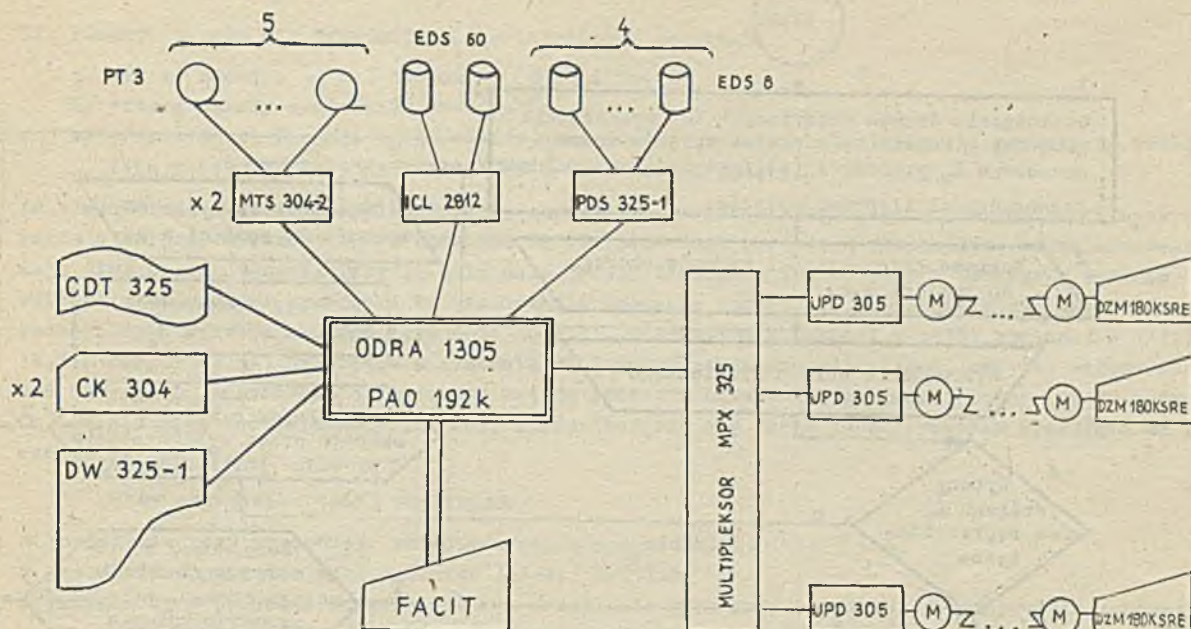
Ilustracją niektórych zadań wynikających dla dialogowego banku metod prognozowania niech będzie przykład przeprowadzenia oceny jakości szeregów czasowych jako danych wejściowych do opracowywania prognozy (rys. 6). Metodą z grupy ilościowych, dla której podstawowymi danymi są szeregi czasowe, jest metoda ARPO przedstawiona w pracy [5]. Szeregi te rozpatruje się jako sumę dwóch składników - zdeterminowanego i losowego (stąd nazwa metody addytywnego rozkładu parametrów obiektu). Wartości wyrazów szeregów czasowych opasują realizację badanego procesu w przyszłości. Ażkolwiek proces może być opisany zbiorem k parametrów, przyjmujemy, dla przejrzystości opisu procedury, że opisany jest jednym szeregiem czasowym, oznaczonym



Rys. 3. Procedura wyznaczania prognozy metodami ilościowymi



Rys. 4. Procedura wyznaczania prognozy metodami intuicyjnymi



Rys.5. Konfiguracja sprzętu do eksploatacji konferencji komputerowej

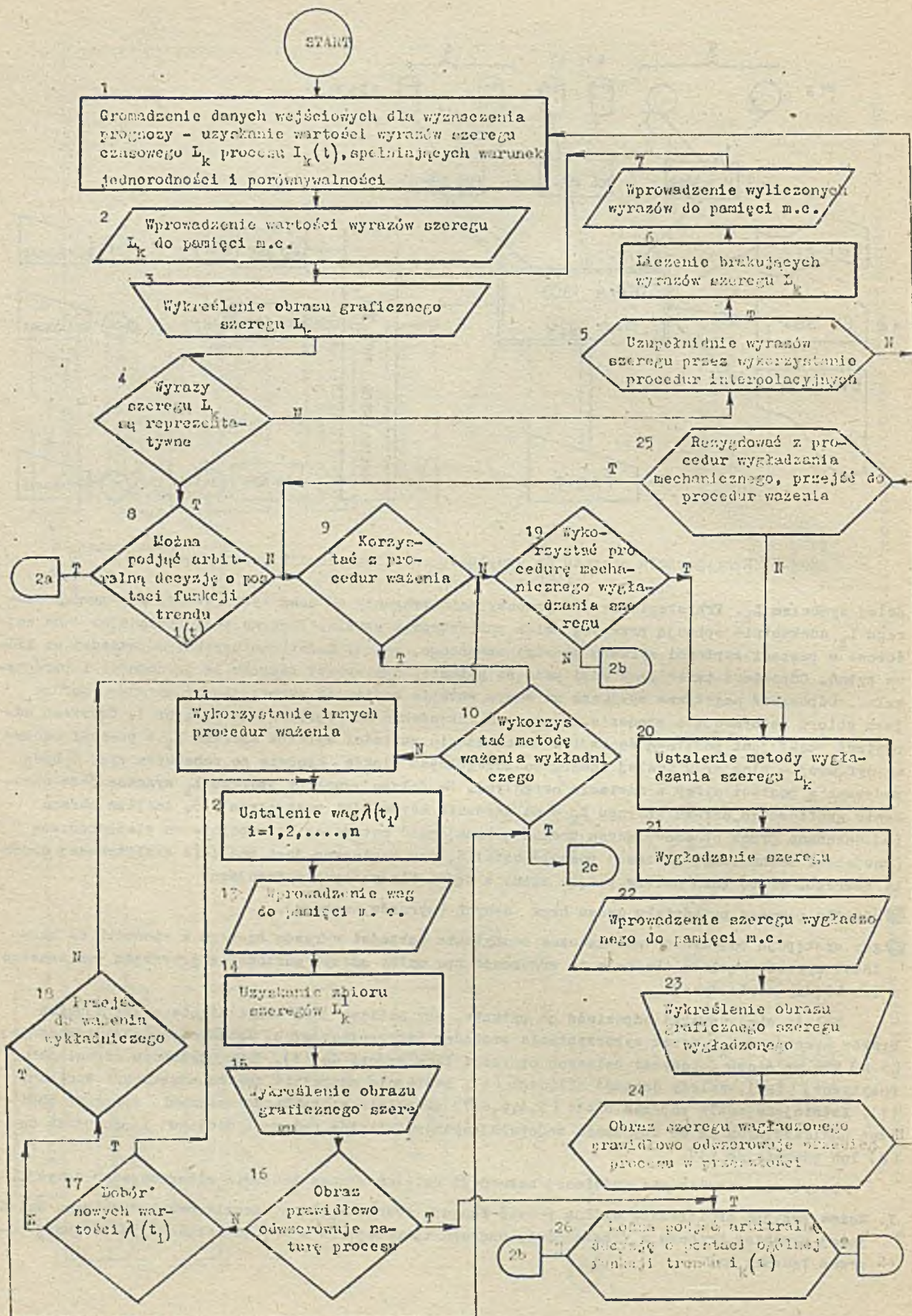
dalej symbolem L_k . Przystąpienie do opracowywania prognozy ma sens tylko wtedy, gdy wyrazy szeregu L_k adekwatnie opisują przebieg zmian parametrów w czasie. Dlatego też, posiadając dane wejściowe w postaci wartości wyrazów szeregu czasowego, należy dodatkowo uzyskać odpowiedzi na kilka pytań. Odpowiedź twierdząca musi paść na pytanie, czy wyrazy szeregu są jednorodne i porównywalne. Odpowiedź negatywna wyklucza na samym wstępie możliwość wykorzystania wyrazów szeregu jako zbioru informacji o procesie. Na rys. 6 rozważania te reprezentuje blok nr 1. Uzyskana odpowiedź "tak" jest podstawą decyzji o umieszczeniu wartości wyrazów szeregu L_k w pamięci maszyny cyfrowej - blok nr 2 (dalej numery poszczególnych bloków, zgodnie ze schematem rys. 6 będą podawane w postaci cyfry w nawiasie okrągłym). Do dalszej analizy szeregu L_k wygodne jest uzyskanie graficznego obrazu szeregu L_k - co zapewnia odpowiedni podprogram (3). Analiza obrazu (4) dokonana przez opracowywujących prognozę (znajomość metodologii) wspólnie ze zleceńiodawcą (znajomość technologii procesu) pozwala ustalić, czy konieczne jest podjęcie analitycznej obróbki szeregu. Próbkę taką należy podjąć m.in. w dwóch klasycznych sytuacjach:

- ⊗ gdy dla pewnego przedziału czasu brak danych (wyrazów szeregu),
- ⊗ gdy występują pojedyncze ale znaczne odchylenia wartości wyrazów szeregu w stosunku do wartości wyrazów sąsiednich: może to sugerować np. mylny odczyt wartości z przyrządu pomiarowego lub błędny zapis danej.

Należy więc uzyskać odpowiedź na pytanie, czy możliwe jest uzupełnienie występujących braków wyrazów w L_k , przez wykorzystanie procedur interpolacyjnych. Wobec odpowiedzi przeczącej (5-N) nie ma sensu dokonywać dalszych operacji lecz wrócić do (1). Przy uzyskaniu odpowiedzi pozytywnej (5-T), należy dokonać obliczeń (6), następnie uzupełnić szereg uzyskanymi wynikami (7). Istniejąca pętla poprzez bloki (3,4,5,6,7) umożliwia kilkakrotne wykonanie operacji obliczeń analitycznych aż do uzyskania zadowalających rezultatów (element dialogu) i przejścia do (8) lub powrotu do (1).

Pozytywne założenie omówionej sekwencji działań wymaga podjęcia alternatywnej decyzji.

- I. Można przyjąć arbitralnie ogólną postać funkcji trendu $i_k(t)$ ze zdeklarowanego zbioru, opisującej przebieg procesu w przeszłości, oznacza to przejście z (8) do wyznaczania prognozy poprzez łącznik 2a.



Rys. 6. Procedura oceny jakości szeregów czasowych jako danych wejściowych do opracowywania prognozy

II. Funkcji trendu nie przyjmuje się arbitralnie, ponieważ:

- a/ wyrazy szeregu L_k należy ważyć (9-T) albo,
- b/ szereg należy wygładzić (19-T) albo,
- c/ przy wyborze funkcji $i_k(t)$ należy korzystać z kryteriów obiektywnych; oznacza to przejście z (19) poprzez łącznik 2b do wyznaczenia prognozy.

Ad. IIA/ Potrzeba ważenia wykładniczego wszystkich wyrazów szeregu (10-T) lub poszczególnych wyrazów albo grup wyrazów (10-N) oznacza, że dla przebiegu procesu w przyszłości różne znaczenie mają dane z przeszłości. Decyzję taką może podjąć technolog lub eksperci. Decyzja o ważeniu wykładniczym oznacza przejście do wyznaczania prognozy łącznikiem 2c. Konieczność ważenia poszczególnych wyrazów oznacza przejście do (11). Realizacja czynności w pętli złożonej z (12, 13, 14, 15, 16-N, 17-T, 12) umożliwia w systemie dialogowym uzyskanie odpowiedzi, czy tak ważona postać szeregu L_k prawidłowo odwzorowuje naturę procesu. Uzyskanie pozytywnej oceny (16-T) prowadzi do konieczności podjęcia decyzji (26), sprowadzającej się teraz do alternatywy przejścia do łącznika 2a lub 2b.

Ocena negatywna (16-N) implikuje:

- pozostanie przy procedurze ważenia wyrazów indywidualnie (17-T) lub,
- przejście do ważenia wykładniczego (17-N, 18-T) lub,
- rezygnację z procedur ważenia (18-N). Jeżeli nie rezygnuje się tutaj z opracowania prognozy, to znaczy że przechodzi się do sytuacji przedstawionych w punkcie IIB(19-N) lub w punkcie IIO (19-T).

Ad. IIB/ Gdy punkty obrazu graficznego szeregu wykazują rozrzut wokół wyraźnie zarysowanej się krzywej trendu, można podjąć decyzję o wygładzeniu szeregu.

Możliwość wielokrotnego wykorzystania procedur wygładzania zapewnia pętla, składająca się z bloków (20, 21, 22, 23, 24-N, 25-N, 20). Wyjście z pętli jest możliwe jeżeli uzna się, że:

- uzyskany obraz szeregu wygładzonego prawidłowo odwzoruje przebieg procesu w przeszłości (24-T); przechodzi się wówczas dalej (26) poprzez łączniki 2a lub 2b,
- nie jest możliwe uzyskanie szeregu wygładzonego prawidłowo odwzorującego przebieg procesu w przeszłości; należy więc zrezygnować z wygładzania szeregu (25-T) i korzystać albo z procedur ważenia - punkt IIA, lub próbować wybrać funkcję $i_k(t)$ z wykorzystaniem z kryteriów obiektywnych (25-T, 9-N, 19-N) łącznik 2b.

Ad. IIO/. Dobór ogólnej postaci funkcji i_k z wykorzystaniem kryteriów obiektywnych możliwy jest dla szeregu czasowego: a/ nieobrabianego, b/ wygładzonego, c/ o wyrazach ważonych indywidualnie. Nie przewiduje się natomiast korzystania z kryteriów obiektywnych dla szeregu ważonego wykładniczo. Wtedy bowiem do wyznaczania prognozy wykorzystuje się metodę Browna - łącznik 2b.

Bank ekspertów

Wiarygodność uzyskanej prognozy formułowanej na podstawie opinii ekspertów, zależy od doboru grupy ekspertów. Istotne są tutaj takie czynniki jak: liczba ekspertów, reprezentowane przez nich specjalności, cechy charakteryzujące kompetencje ekspertów określone na podstawie kryteriów obiektywnych oraz na podstawie cech intelektu i osobowości.

Niektóre cechy charakteryzujące eksperta mogą być lizone na podstawie danych, zebranych w postaci zbioru w pamięci maszyny cyfrowej. Na ich bazie, wykorzystując odpowiednie procedury obliczeniowe, uwzględniające specyfikę obiektu prognozy, możliwe jest dobranie grup ekspertów o strukturze adekwatnej do określonego zadania badawczego [7], [8].

Wymagania związane z doбором specyficznych grup ekspertów mają charakter merytoryczny i organizacyjny. Aspekt merytoryczny dotyczy zestawu cech, opisujących zakres przydatności każdego z potencjalnych ekspertów oraz kryteria ich weryfikacji. Wymagania organizacyjne sprowadzają się natomiast do możliwości szybkiego zidentyfikowania osób, których indywidualne charakterystyki zostały przez organizatora badania prognostycznego zadane.

Oba typy wymagań narzucają konieczność stworzenia zbioru danych o ekspertach, spełniającego dwa założenia:

- wieloocchowa ewidencja potencjalnych ekspertów jest kompletowana z wyprzedzeniem w stosunku do konkretnych badań prognostycznych,
- użytkownicy zbioru mają możliwość dobierania grup ekspertów o dowolnej strukturze, odpowiednio do celów określonej prognozy.

W pracy [7] zaproponowano budowę zhierarchizowanych składowych cech zasadniczych eksperta umożliwiającą ocenę eksperta praktyka oraz eksperta - teoretyka.

Opis eksperta

Każdego eksperta można scharakteryzować zespołem cech zapisanych w postaci "wektora"

$$e^{(m)} = \langle D; X_1^{(m)}, \dots, X_n^{(m)}; Y_1, Y_2, \dots, Y_r; Z_1^{(m)}, Z_2^{(m)}, \dots, Z_s^{(m)} \rangle$$

gdzie:

D - dziedzina wiedzy uprawiana przez eksperta teoretycznie lub/ i praktycznie,

$X_i^{(m)}$ - i-ta c e c h a z a s a d n i o z a eksperta $i=1,2,\dots,n$

Y_k - k-ta o c e h a u z u p e ł n i a j ą c a eksperta; $k=1,2,\dots,r$,

$Z_j^{(m)}$ - j-ta c e c h a z a g r e g o w a n a eksperta; $j=1,2,\dots,s$, $m=1$ - teoretyka,
 $m=2$ - praktyka

Większość informacji o ekspertach uzyskiwana jest bezpośrednio od ekspertów w formie wypełnionej przez nich ankiety. Informacje z ankiet przenoszone są do zbioru na taśmie magnetycznej, tam wstępnie przetworzone, a następnie programem zakładania relacji wprowadzane do właściwego zbioru danych, który jest zbiorem dyskowym.

Organizacja zbioru danych o ekspertach

Na kształt koncepcji organizacji zbioru danych o ekspertach mają wpływ następujące czynniki:

- zestawienie danych, które są przechowywane w zbiorze należy traktować jako zestaw wyjściowy, który w trakcie eksploatacji będzie się rozszerzał; można tu wymienić np. dane obrazujące uczestnictwo ekspertów w prowadzonych badaniach prognostycznych,
- z punktu widzenia projektanta zbioru pożądaną jest określenie zbioru pytań kierowanych przez użytkowników pod adresem zbioru. Pozwala to na przyjęcie optymalnej organizacji zbioru, optymalnej, tzn. takiej, która z jednej strony pozwala na minimalizację wykorzystania zasobów systemu cyfrowego (tj. pamięci oraz czasu pracy programów wypracowujących odpowiedzi), a z drugiej strony ogranicza nakłady pracy przy wprowadzeniu przyszłych zmian, których jak ogólnie wiadomo nie da się uniknąć przy najlepszych nawet projektach. Zakłada się jednak, że założenie zbioru danych o ekspertach i jego eksploatacja będzie generować nowe wymagania użytkowników, zarówno co do jego zawartości, jak i nowych sposobów jej wykorzystywania.

Dlatego wyzyskano idee leżące u podstaw tzw. relacyjnych baz danych. A więc:

- po pierwsze: oddzielnie przechowywać w pamięci dane i związki między danymi;
- po drugie: związki pomiędzy danymi przechowywać w ujednoliconej formie dwuwymiarowych tablic.

Rozdzielenie danych i związków między danymi ułatwia osiągnięcie pewnego stopnia niezależności między danymi a programami użytkowymi. Niezależność ta wyraża się tym, że zmiany w danych nie pociągają za sobą konieczności zmiany programów użytkowych i na odwrót. Pozwala to między innymi na wczesne rozpoczęcie prac nad programami użytkowymi bez obawy, że przyszłe zmiany w strukturze danych uczynią te prace bezużytecznymi.

Forma dwuwymiarowych tablic przyjęta dla przechowywania związków między danymi jest przejrzysta dla użytkownika i pozwala mu formułować różnorodne pytania w takiej formie, że uzyskanie odpowiedzi na nie sprowadza się do wykonania na tych tablicach ciągu podstawowych operacji algebry relacyjnej.

Opis procedury zakładania zbioru

Dyskowy zbiór danych o ekspertach będzie zawierał następujące rodzaje informacji:

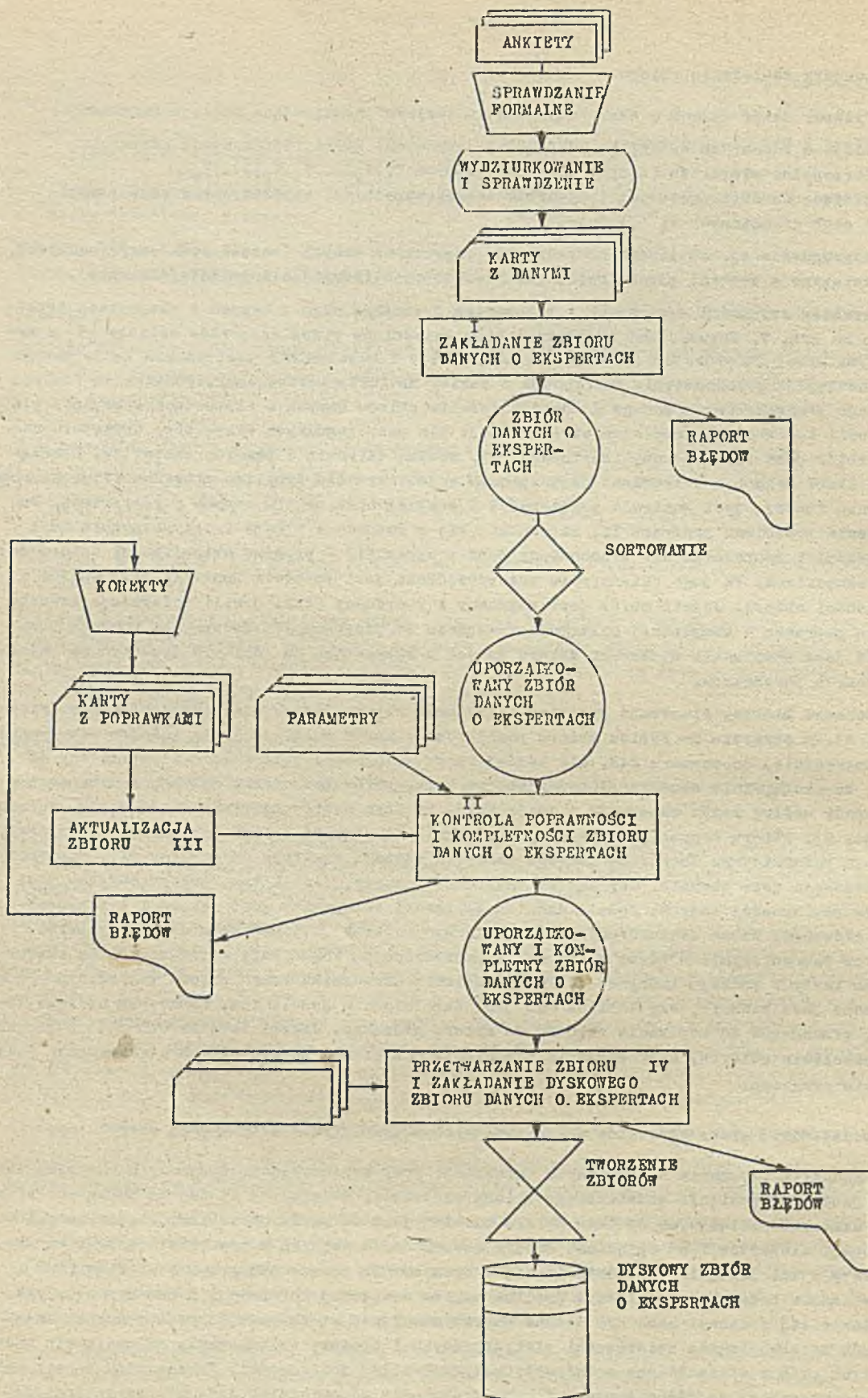
- informacje o rodzajach dyscyplin (dziedzin) naukowych, które reprezentują eksperci,
- dane personalne ekspertów (zespół cech oznaczonych $Y_1, Y_2, \dots, Y_1, Y_2, \dots, Y_x$),
- dane służące do obliczania współczynników zagregowanych np. współczynnika kompetencji (zespół cech oznaczonych $X_1^m, X_2^m, \dots, X_n^m$)
- dane zagregowane tj. obliczone na podstawie powyższych danych (zespół cech zagregowanych),
- dane związane z testami psychologicznymi (zespół cech indywidualnego doświadczenia).

Przebieg czynności związanych z założeniem dyskowego zbioru danych o ekspertach przedstawiono na rys. 7. Dokumentami źródłowymi będą wypełnione przez ekspertów ankiety [9] z wymienionymi wyżej informacjami. Po sprawdzeniu ankiet i ewentualnie przepisaniu kodów pewnym danym, następuje przeniesienie informacji z ankiet na karty perforowane. Podstawową funkcją pierwszego programu (oznaczonego I) jest założenie zbioru danych o ekspertach oraz kontrola poprawności kodowania i kompletności informacji dla poszczególnych ekspertów. Następnie założony zbiór jest porządkowany (sortowany) np. według dziedzin i numerów ekspertów. Uporządkowany zbiór danych o ekspertach jest zbiorem wejściowym dla drugiego programu (II), którego podstawową funkcją jest kontrola poprawności i kompletności zbioru danych o ekspertach. Po zakończeniu przebiegu programu II, zapoznaniu się z raportami błędów i przygotowaniu kart z poprawkami i uzupełnieniami uruchomiony jest program III - program aktualizacji zbioru danych o ekspertach. Po jego zakończeniu przeprowadzana jest ponownie kontrola poprawności i kompletności zbioru. Jeżeli zbiór jest poprawny i kompletny (tzn. jeżeli informacje zawarte w nim są poprawne i kompletne) następuje przejście do programu IV. Podstawową funkcją programu IV jest utworzenie dyskowego zbioru danych o ekspertach na pakiecie dyskowym na podstawie zadanych parametrów.

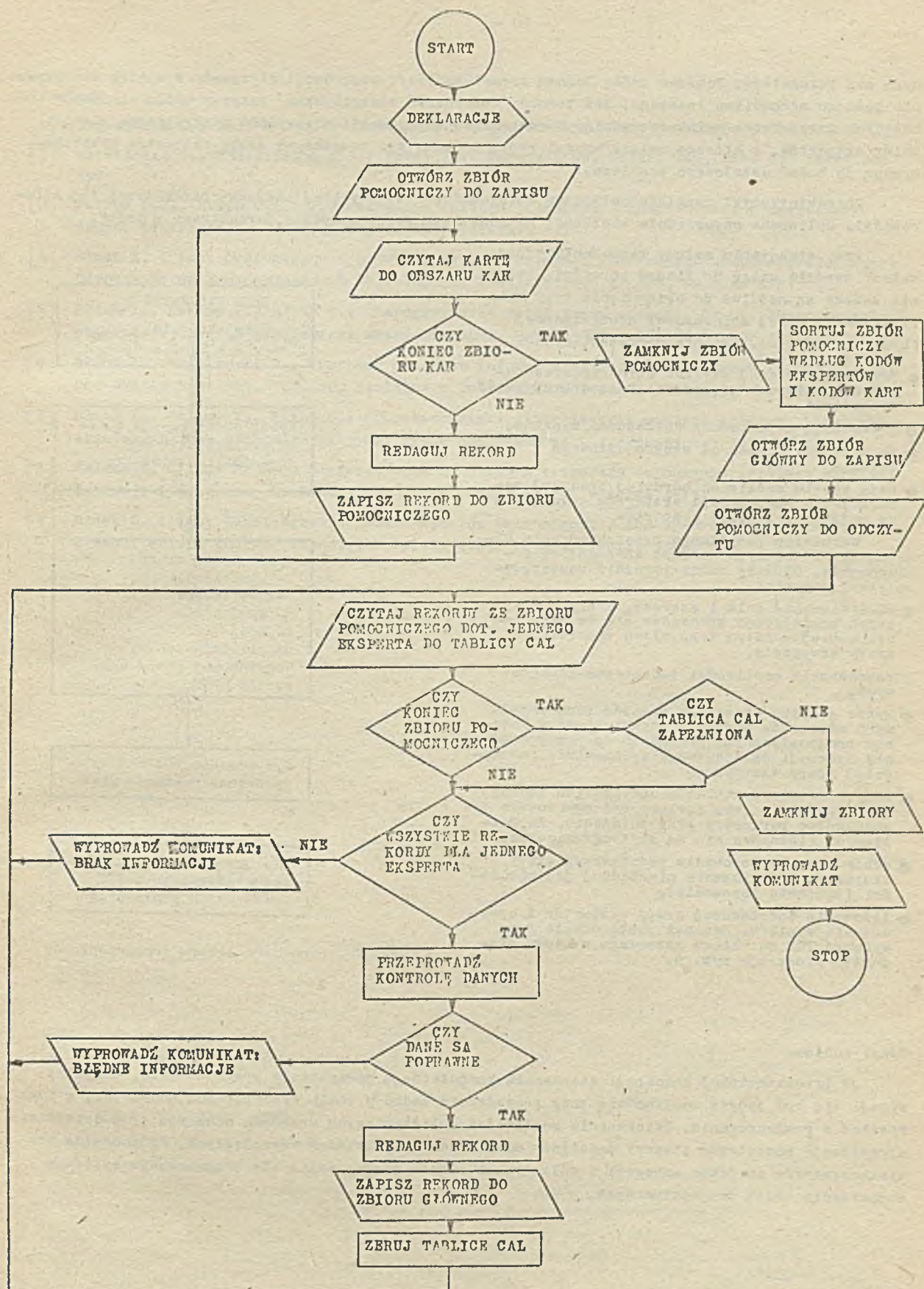
Schemat blokowy ilustruje przebieg zakładania zbioru danych o ekspertach (przedstawionego na rys. 8). Po otwarciu do zapisu zbioru pomocniczego karty perforowane są kolejno wczytywane (alfanumerycznie) do obszaru KAR, dla każdej karty redagowany jest rekord i zapisywany do zbioru. Po wystąpieniu oznacznika końca zbioru kart, zbiór pomocniczy zostaje zamknięty i posortowany według kodów ekspertów i kodów kart, po czym następuje otwarcie do zapisu zbioru głównego, tj. zbioru danych o ekspertach i otwarcie do odczytu zbioru pomocniczego. Rekordy ze zbioru pomocniczego dotyczące jednego eksperta zostają wczytane do tablicy CAL, następnie przeprowadzane jest badanie, czy są tam wszystkie rekordy, jeżeli tak, przeprowadzana jest kontrola poprawności danych. Jeżeli dane są poprawne, redagowany jest rekord i zapisywany do zbioru głównego. Wobec stwierdzenia braku informacji (brak jakiegoś rekordu dla eksperta w zbiorze pomocniczym) lub błędu w danych, wyprowadzane są komunikaty z podaniem kodu eksperta, kodu karty i rodzaju informacji. Po wystąpieniu oznacznika końca zbioru pomocniczego przeprowadzane jest badanie, czy tablica CAL jest zapełniona - jeżeli tak, następuje opisana procedura, prowadząca do zapisania rekordu do zbioru głównego. Jeżeli tablica CAL jest pusta następuje zamknięcie zbiorów, wyprowadzenie komunikatu o złożeniu zbioru danych o ekspertach i zatrzymanie programu.

Wybór podstawowej grupy ekspertów uczestniczących w ekspertyzie wspomaganej komputerowo

Warunkiem uzyskania wiarygodnych informacji przy opracowywaniu prognozy z udziałem ekspertów jest wyodrębnienie podstawowego zbioru ekspertów, należących do danego banku ekspertów. Liczba ekspertów należących do tego zbioru zależna jest od wielu czynników, między innymi od kompetencji ekspertów i od czynników natury ekspertów. W związku z tym powstaje problem wyboru grupy o mniejszej liczebności, zwanej w opracowaniu podstawową grupą ekspertów (PGE), która w czasie badań będzie głównym źródłem szybko dostępnej informacji o badanym obiekcie. Przydatna w tej sytuacji może być metoda reprezentacyjna, która podaje sposoby wyboru losowych prób ze skończonych zbiorowości statystycznych i sposoby wnioskowania na podstawie obserwacji tych prób o własnościach i charakterystykach całej zbiorowości. Przedmiotem teorii metody reprezentacyjnej są różne sposoby doboru próby oraz odpowiednich estymatorów interesują-



Rys. 7. Schemat przetwarzania danych ankietowych dla ekspertów



Rys. 8. Zakładanie zbioru danych o ekspertach

owych nas parametrów. Poprzez próbę losową rozumiemy zbiór obserwacji otrzymany w wyniku zastosowania pewnego mechanizmu losowego, zaś termin 'zbiorowość statystyczna' dotyczy ogółu elementów będących przedmiotem zainteresowania. W rozpatrywanej sytuacji zbiorowość statystyczną stanowi zbiór ekspertów, z którego należy wybrać próbę losową, tj. podstawową grupę ekspertów wykorzystaną do badań ustalonego problemu.

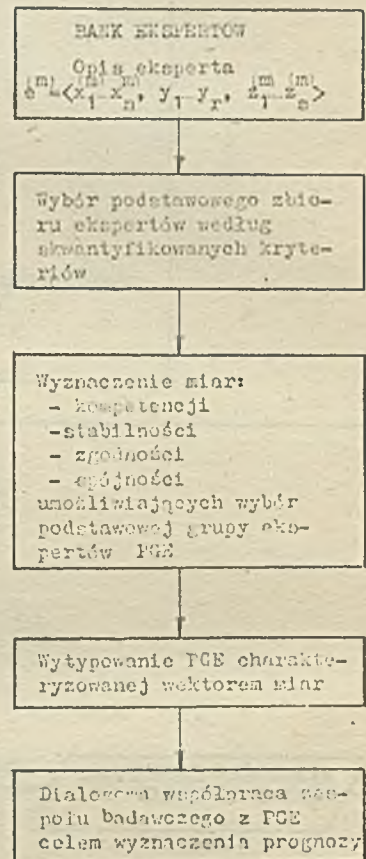
Charakterystyki rozkładu dotyczące zbiorowości statystycznej nazywamy parametrami tej zbiorowości. Obliczone odpowiednio wielkości na podstawie próby nazywamy parametrami z próby.

Przy stosowaniu metody reprezentacyjnej należy zwrócić uwagę na liczne korzyści, które nie zawsze są możliwe do osiągnięcia przy wykorzystaniu całej zbiorowości statystycznej (banku ekspertów). Badania reprezentacyjne:

- pozwalają prędzej uzyskać obraz interesującej nas zbiorowości, co zwiększa operatywność statystyki,
- gwarantują odpowiednią dokładność wyników,
- są z reguły tańsze od stuprocentowego badania,
- dają często możliwość bardziej precyzyjnego określenia kompetencji ekspertów należących do podstawowej grupy ekspertów.

Warunkiem pomyślnego przeprowadzenia badania reprezentacyjnego jest szczegółowe zaplanowanie. Ogólnie można wyróżnić następujące etapy badania:

- sformułowanie celu i zakresu, który w naszych przykładach sprowadza się do określenia dobrej w całym tego słowa znaczeniu grupy ekspertów,
- rozpoznanie możliwości techniczno-finansowych,
- wybór z banku ekspertów wykazów poszczególnych ekspertów mogących uczestniczyć w badaniu prognostycznym, służących do przeprowadzenia operacji ostatecznego wylosowania podstawowej grupy ekspertów,
- sformułowanie postulatów dotyczących żądanej dokładności, z jaką powinny być oszacowane poszczególne parametry przy założeniu, że możliwości finansowe nie są zbyt ograniczone,
- wybór sposobu losowania podstawowej grupy ekspertów i obliczenie niezbędnej jej wielkości (schematu losowania),
- losowanie podstawowej grupy ekspertów i opracowanie wyników. Schemat postępowania przy wyborze FGE ze zbioru zawartego w banku ekspertów ilustruje rys. 9.



Rys. 9. Procedura doboru grup ekspertów

Uwagi końcowe

W przedstawionej koncepcji stosowania komputerów w podsystemie prognozowania, komputer wydaje się być jedyną możliwością przy prowadzeniu badań w wielu dyscyplinach naukowych, w tym również w prognozowaniu. Zwiększenie możliwości obliczeniowych urządzeń oraz postęp w dziedzinie organizacji komputerów stworzy dodatkowe możliwości np. obliczeń równoległych. Nadchodząca era minikomputerów na pewno wzbogaci i uelastyczni zakres posługiwania się proponowanym systemem wspomagania badań prognostycznych.

Literatura

- [1] Rajackas R.L.: System modeli planowania i prognozowania. PWN: Warszawa 1981
- [2] Marvidakis S., Wheelwright S.C.: Interactive Forecasting, Holden Day, Inc. San Francisco 1978.
- [3] Cetron M.J., Ralph C.A.: Prognozowanie rozwoju przemysłu - zastosowanie w zarządzaniu dużymi organizacjami gospodarczymi. WNT: Warszawa 1978.
- [4] Błażach L. i in.: Organizacja i przebieg eksperymentalnej konferencji komputerowej. Raport Ośrodka Badań Prognostycznych Politechniki Wrocławskiej, nr 170, Wrocław 1981.
- [5] Błażach L., Galano T., Mikuś J.: Dialogowy bank metod prognozowania. Cz. I. Prognozowanie obiektów wpisanych parametrami autonomicznymi. Raport OBP Polit. Wroo. nr 196. Wrocław 1981.
- [6] Błażach L., Waśniowski R.: Computer assisted futures research. (w:) Progress in Cybernetics and system Research. Vol. 10. Hemisphere Publishing Corporation Washington: 1982.
- [7] Błażach L., Galano T., Mikuś J.: Charakterystyka eksperta oraz macierz zhierarchizowanych składowych jego cech zasadniczych. Prace Naukowe i Prognostyczne 1982 nr 1-2.
- [8] Galano T. i in.: Badania prognostyczne z udziałem ekspertów wspomagane systemem minikonferencji komputerowych. Raport OBP Polit. Wroo. nr 73, Wrocław 1979.
- [9] Błażach L. i in.: Kwantyfikacja cech ekspertów oraz algorytm ich wykorzystania przy organizacji zbioru danych. Raport OBP Polit. Wroo. nr 89. Wrocław 1980.

NOWOŚCI TECHNICZNE

Linia produkcyjna układów GaAs

Firmy Texas Instruments Inc i Honeywell Inc. wspólnie opracowują trzecią już linią produkcyjną do układów z arsenku galu, na której będzie można wytwarzać szybkie pamięci i układy logiczne współpracujące z mikroprocesorami 32-bitowymi o częstotliwości zegara 200 MHz, które zostały opracowane dla planów obrony strategicznej USA. Uruchomienie tej linii przewidywane było jesienią 1986 r.

Electronics nr 26/86

Współpraca Fairchilda i Hitachi w dziedzinie układów CMOS

Amerykańska firma półprzewodnikowa Fairchild Semiconductor Corp. i japońska Hitachi Ltd. podpisały 5-letnią umowę, w ramach której obie firmy produkować będą opracowane przez Fairchilda układy typu FACT (Fairchild Advanced CMOS Technology). Są to krzemowe układy o długości kanału 1,3 μm z podwójną metalizacją. Firma Fairchild produkuje je w South Portland w stanie Maine, a w pierwszej połowie 1987 r. rozpoczyna produkcję w Japonii w Nagasaki. Hitachi ma uzyskać próbne układy w końcu 1986 r., a w pierwszym kwartale 1987 planuje rozpocząć produkcję.

Electronics nr 26/86

Oprogramowanie do systemów ekspertowych

Firma Computer Thought Inc. oferuje nową wersję (3.0) oprogramowania o nazwie OPS3+, które służy do uruchamiania systemów ekspertowych, obejmujących do 1500 reguł. Koszt tego oprogramowania wynosi 1850 dol. i można wykonywać je na komputerach osobistych IBM Corp. i Macintosh firmy Apple Computer Inc. Wersje na komputerowe stanowiska robocze firmy Apollo Computer i Sun Microsystems mają być dostępne za dwa miesiące.

Electronics nr 26/86

Stacja dysku o średnicy 3 1/2 cala i pojemności 51 Mbajty

Firma Newbury Data Corp. oferuje stację dysków typu Winchester o średnicy 3 1/2 cala i pojemności 51 Mbajtów. Jest ona obecnie oceniana przez wydawców sprzętu z USA i Europy. Była ona pierwotnie opracowana przed około dwu laty przez firmę Hermosa Beach z Kalifornii lecz ostatecznie

jej prezentacja opóźniła się w związku z pojawiającymi się problemami opracowania. Jej obecny średni czas dostępu wynosi 40 ms, przesyła dane z prędkością 5Mb/s, waży ~0,75 kg i pobiera 12W mocy. Cena w dużych partiach wynosi poniżej tysiąca dolarów.

Electronics nr 26/86

Nowe, tanie sieci lokalne

Firma Server Technology Inc. z Sunnyvale w Kalifornii oferuje nowe rozwiązanie sieci lokalnych, opartych głównie na oprogramowaniu, które charakteryzują się stosunkowo niską prędkością przesyłania (57kb/s) i ograniczają się do mikrokomputerów kompatybilnych z PC AT firmy IBM. Obejmują one też niewielką liczbę użytkowników, ale są niezwykle tanie, bo kosztują tylko około 100 dolarów za połączenie, podczas gdy wartość ta dla sieci standardowych wynosi od 750 dolarów. Z badań rynku wynika, że największe zapotrzebowanie jest właśnie na małe sieci, gdyż użytkownicy chcą dzielić drukarki, dyski o dużej pojemności i modemy, aby zaoszczędzić na tych urządzeniach.

Sieć nazywa się EasyLAN i łączy się koncentrycznym kablem i łączówką RS-232-C z portem szeregowym, co eliminuje potrzebę pakietu sieciowego. Sterowanie odbywa się za pomocą oprogramowania zawartego w pamięci.

Jeszcze tańsze sieci oferuje firma Applied Knowledge Group Inc. z Mountain View, które to sieci mogą pracować w różnych układach: - szyny, gałęzi, drzewa. Stacje tych sieci wtyka się w proste obudowy szyny typu RJ-11. Pracują one w układzie sieci Ethernet. Odległe urządzenia peryferyjne należą do sieci i użytkownicy mają do nich dostęp standardowymi rozkazami.

Jeszcze inne sieci można nabyć od Avatar Technologies Inc. z Hopkinton po 895 dolarów za system dla ośmiu użytkowników. Działają one z centralnym sterownikiem i nie ma tu problemu z połączeniem sieci.

Podobne sieci można uzyskać od Software Link Inc. z Atlanty o nazwie LANLink. Przesyłają one informacje z prędkością 115 kb/s i mogą być rozbudowane do kilkudziesięciu użytkowników.

Electronics nr 26/86

Planowany ośrodek IBM w Holandii

Firma IBM Corp. rozważa projekt utworzenia w Holandii dużego ośrodka zajmującego się rozszerzeniem swych systemów komputerowych w Europie. Byłyby to też zakłady montażu systemów opracowywanych na zamówienia klientów, wytwarzanych z elementów produkowanych w Europie. Istniejąca obecnie w Amsterdamie wytwórnia dalekopisów i drukarek byłaby przerobiona lub przeniesiona zagranicę w ramach tej reorganizacji.

International Herald Tribune z 1986.11.1-2

Automatyzacja w zakładach Forda

Od trzech i pół roku w zakładach Ford Motor Co. działa ośrodek "programowej" automatyzacji, zatrudniający 25 inżynierów i działający z robotami, systemami wizyjnymi, komputerami i układami sztucznej inteligencji. Celem jest opracowanie linii produkcyjnych, które byłyby szybsze, bardziej ekonomiczne i bardziej elastyczne. Takie ośrodki rzadko spotyka się w amerykańskim przemyśle motoryzacyjnym, lecz jego kierownik M. Whitney uważa, że są one niezbędne w dobie silnej konkurencji. Opracowano już około 200 projektów, z których 80% wdrożono do produkcji. Klientami są różne oddziały Forda i wytwórcy części.

W pierwszym etapie symuluje się postawiany problem na komputerze. Następnie opracowuje się sprzęt, którym najczęściej są roboty wraz z narzędziami. Po opracowaniu procesu jest filmowany i przedstawiony dyrekcji. Przykładem może być problem sortowania podzespołów z pojemników dostawczych i wykładania ich na taśmę do montażu. Dotychczas nie udało się zatrudnić do tego celu robotów, ze względu na wysokie wymagania odnoszące się do oseny podzespołów. Ośrodek rozwiązał ten problem i wiosną 1987 r. zademonstruje swój system.

Rozwiązania oparte na takim podejściu są łatwiejsze do wprowadzania gdyż nie wymagają zmiany kosztownego sprzętu.

International Herald Tribune z 86.10.03

Stany Zjednoczone obniżają ceny na japońskie kostki

Departament Handlu USA ustalił nowe ceny na kostki mikromodułów, które mogą w Stanach Zjednoczonych sprzedawać wytwórcy japońscy. Są one znacznie niższe od dotychczasowych, ustalono je na podstawie umowy amerykańsko-japońskiej mającej na celu ochronę interesów wytwórców amerykańskich przed dumpingowym działaniem Japończyków. Nie mogą oni sprzedawać poniżej ustalonych cen, natomiast firmy amerykańskie mogą sprzedawać ich wyroby po dowolnych cenach.

Według źródeł przemysłowych te nowe ceny są około 50% niższe od cen ustalonych w lipcu 1986 r., np. minimalne ceny kostki dynamicznej pamięci operacyjnej DRAM o pojemności 256 kbitów, które w lipcu wynosiły 4-8 dolarów zostały obniżone do 2,5-4 dolarów. Również ceny za elektronicznie programowane pamięci stałe (EPROM) zostają obniżone co najmniej o 20%. Ceny te określone są kwartalnie na podstawie informacji dostarczanych do Departamentu Handlu przez wytwórców japońskich. Podane obecnie wartości obowiązywać będą od 16 października do 31 grudnia 1986 r.

Obniżanie dokładnych wartości tych cen odbywa się za pomocą tej samej zależności, jaką stosuje się do wyznaczenia antydumpingowych ceł na wszystkie importowane towary. Określone są one przez dodanie kosztów materiałów i wytwarzania, ogólnych wydatków nie mniejszych niż 10% wartości materiałów i wytwarzania, zysku nie mniejszego niż 8% poprzedniej sumy i kosztu eksportu do USA.

Analitycy rynku sądzą, że nowe ceny na pewno zwiększą zamówienia, zarówno dla wytwórców amerykańskich, jak japońskich, lecz nie jest pewne czy powiększy to ich zyski. Wielu bowiem klientów wstrzymało się z zamówieniami do ogłoszenia obniżki. Nieznana jest wielkość tych zamówień, a stąd i ceny jakie się ustalą. Ostatnie raporty gospodarcze nie są zbyt optymistyczne. Ponadto Amerykańskie Stowarzyszenie Przemysłu Półprzewodnikowego (SIA - Semiconductor Industry Association) przewiduje, iż Japończycy będą kontynuować swe poczynania dumpingowe w innych krajach.

International Herald Tribune z 1986.10.14

Ścisłejsze powiązania Fujitsu z elektroniką amerykańską

Największa firma komputerowa Japonii - Fujitsu Ltd. stanowi poważne zagrożenie dla amerykańskiej IBM. Przed kilku laty przekroczyła ona udział IBM w japońskim rynku komputerowym, obecnie to samo dotyczy superkomputerów.

Fujitsu jest bardzo aktywna w inwestycjach zagranicznych, m.in. w USA, 23 października 1986 r. ujawniono, iż firma zakupiła 80% akcji Fairchild Semiconductor Corp., a wiadomo, że posiada już 49% akcji Amdahl Corp., które to firma sprzedaje też komputery Fujitsu.

Działania te kreuje Fujitsu na silnego wytwórcę półprzewodników, a więc dziedziny, która określa rozwój i ma powiązania z najnowocześniejszą techniką. Pewne jednak opracowania półprzewodnikowe tej firmy nie są zbyt zyskowne i wymagają nowego oprogramowania. Rośnie też konkurencja ze strony IBM. Ponadto silna pozycja jena na giełdach światowych obniża dochody firmy o ponad

połowę. I dlatego zakup Fairchilda może mieć różne konsekwencje. Wartość sprzedanych półprzewodników i elementów elektronicznych Fujitsu w roku obliczeniowym kończącym się 30 czerwca 1986 r. była o 27% niższa niż rok wcześniej i wynosiła tylko 1,25 mld dolarów. Lepiej wygląda sytuacja w dziedzinie komputerów i sprzętu przetwarzania danych, których wartość wzrosła o 17% do 6,2 mld.

Podobnie jak inne duże firmy półprzewodnikowe, Fujitsu nie zarabia na kosztach pamięciowych z powodu nadprodukcji, a silna pozycja jena zmusza producentów japońskich do kupowania zagranicą, obniżając w ten sposób zapotrzebowanie w kraju. Również ostatnia umowa z USA o granicznej cenie na półprzewodniki japońskie, odbija się na wskaźnikach firmy.

Zakup Fairchilda pozwoli Fujitsu produkować półprzewodniki w USA, powinno to zwiększyć jej konkurencyjność w stosunku do rywali, takich jak NEC czy Hitachi, które muszą eksportować swe wyroby. Ocenia się, że przez ten zakup udział Fujitsu w amerykańskim rynku półprzewodnikowym podwoił się i osiągnął 6%. Ponieważ elementy produkowane w zakładach Fairchilda nie podlegają ograniczeniom cenowym, mówi się, że będą tam produkowane również kostki pamięciowe. Przedstawiciel firmy powiedział, że nie ma jeszcze ustalonych planów produkcyjnych, ale zakup jest udany, gdyż produkcja obu firm na ogół nie pokrywa się. Oczekuje się, że będzie się tam wytwarzać układy logiczne, zwłaszcza do specjalnych zastosowań.

W ostatnim roku Fujitsu opracowała kilka układów matrycy programowych, a ostatnio podała informację o opracowaniu, wspólnie z Hitachi, mikroprocesora 32-bitowego. Jednakże analitycy rynku zwracają uwagę, że aktualne zapotrzebowanie na układy półprzewodnikowe nie jest duże, a w przeciągu mniej więcej roku pojawią się na rynku konkurencyjne przedsiębiorstwa południowo-koreańskie. Przedstawiciel firmy stwierdził jednak, że Fujitsu będąc jednocześnie producentem komputerów i sprzętu telekomunikacyjnego nie jest tak zagrożona jak przedsiębiorstwa produkujące tylko półprzewodniki. Według ostatnich prognoz sprzedaż w roku 1986 osiągnie 9,4 mld dolarów, z czego 66% przypada na komputery i systemy przetwarzania danych, 15% na systemy łączności, 13% na półprzewodniki i elementy elektroniczne, 4% na elektronikę samochodową łącznie z urządzeniami dźwiękowymi, a 2% na inne dziedziny. Jeżeli chodzi zaś o udział Fujitsu w japońskim rynku dużych komputerów, którego wartość ocenia się na 6,7 mld dolarów, to wynosi on 27%, podczas gdy pozostali rywale mają wskaźniki: IBM 21%, Hitachi 19%, NEC 16% i inni 15%. Natomiast udział firmy w japońskim rynku półprzewodników wynosi 10,9%.

Fujitsu reklamuje swe duże komputery jako posiadające lepszą wydajność od odpowiedników firmy IBM, a ponadto krótszy okres pomiędzy datą ogłoszenia, a sprzedażą. Firma produkowała komputery, które mogły wykorzystywać programy, instrukcje obsługi i urządzenia peryferyjne swych odpowiedników IBM, co spowodowało oskarżenie IBM o nadużycia praw autorskich. W roku 1983 obie firmy podpisały porozumienie, którego szeregów nie ujawniono, lecz mówiło się o opłatach dokonanych przez Fujitsu i wymianie systemów operacyjnych. Dwa lata później IBM oskarżyła partnera o niedotrzymanie porozumienia i sprawa jest w toku. Ostatnio widać próby Japończyków wycofania się z uzależnienia od systemów IBM. W październiku 1986 r. Fujitsu zaoferowała swój pierwszy komputer działający z systemem operacyjnym Unix, opracowanym przez ATT Corp., a ponadto firma dołączyła do innych wytwórców japońskich i europejskich próbujących opracować międzynarodowy standard umożliwiający łączność pomiędzy różnymi systemami operacyjnymi (Open Systems Interconnection - OSI).

International Herald Tribune z 1986.11.05

Amerykański przemysł elektroniczny w drugiej połowie 1986 r.

Wyniki pierwszego półroczia 1986 pokazują, że ostatecznie zgodnie z przewidywaniami na początku roku, nastąpiła pewna poprawa w stosunku do słabych wyników roku 1985, to jednak tempo przewidywanego wzrostu jest niższe, niż przewidywano.

W dziedzinie półprzewodników wg Semiconductor Industry Association, przewidzianą wartość sprzedaży (25,5 mld dolarów) zmniejszono o 0,5 mld przyjmując, że tempo wzrostu wyniesie 16,3% zamiast przewidywanych 18,6%. Inne źródła są mniej optymistyczne. Dataquest Inc. ocenia ten wzrost

na 11,1%, przy czym dla układów scalonych, stanowiących ponad 80% całego rynku półprzewodnikowego, jest on nieco słabszy i wynosi 10,2%. Wśród nich wolniej (2,8%) rośnie sprzedaż dla układów biplanarnych, a szybciej (14,3%) dla układów cyfrowych MOS. Szybsze tempo rozwoju (29%) wykazują optoelektroniczne układy półprzewodnikowe, ale stanowią one tylko 4% rynku półprzewodników.

W ramach poszczególnych firm Texas Instruments Inc. uzyskała w pierwszym półroczu 10% wzrost (po 30% stracie w 1985 r.) na rynku amerykańskim i 15% wzrost na rynku międzynarodowym. Co jest charakterystyczne, to zmniejszanie się zapasów, gdyż użytkownicy chcieliby przestawić się szybko na nowocześniejsze układy. Powoli wzrasta stosunek zamówień do sprzedaży co tradycyjnie związane jest ze wzrostem zamówień.

Wszyscy są zgodni z tym, że o wskaźnikach rynku półprzewodników zadecyduje rozwój przemysłu komputerowego, który jak dotychczas nie wykazuje spodziewanego wzrostu. IBM Corp. osiągnęła w pierwszym kwartale minimalny wzrost (3,6% do 10,13 mld dolarów) w obrotach i podobny (3,5% do 1,02 mld) w zyskach, a przewidywania na drugi kwartał nie wykazują na poprawę. Jedną z przyczyn takich wyników jest redukcja cen. Dane uzyskane przez Dataquest Inc. przewidują nieco ponad 5% wzrost (do 20 mld dolarów) sprzedaży komputerów osobistych, o 7,3% systemów dla przedsiębiorstw (business systems - do 20,4 mld) i systemów technicznych o ponad 27% do 11,7 mld. Podobne tempo wzrostu ma utrzymać się w latach następnych (np. w r. 1987 w wymienionych trzech dziedzinach odpowiednio 11,3%, 7,8% i 26,5%). W rezultacie w r. 1990 przewiduje się sprzedaż komputerów osobistych w USA za 33,3 mld dolarów, systemów technicznych za 29 mld i systemów dla przedsiębiorstw za 25,5 mld.

Wśród firm, którym udało się odnieść korzyści na komputerach osobistych należy Compaq Computer Corp. z Houston. Jej dochody w pierwszym kwartale (niewysokie zresztą w porównaniu z dużymi firmami bo tylko 144 mln dolarów) były o 48% wyższe aniżeli w analogicznym okresie 1985 r., a zyski (8,3 mln) aż o 80% wyższe.

W dziedzinie telekomunikacji aktualne prognozy są tylko nieznacznie niższe od przewidywań z początku roku. W dalszym ciągu rozwijają się cyfrowe centrale telefoniczne, których ceny jednak obniżyły się o 20-30%, przy czym podobnie, jak w innych dziedzinach szybciej rosły obroty zagranicą niż w USA.

Aktualne przewidywania dla rynku sprzętu związanego z telekomunikacją mówią o 10% wzroście w 1986 r. liczby terminali (drukujących, ekranowych itd. do wartości 3,2 mld dolarów), 20,5% dla sprzętu przesyłania danych (do 3,7% mln), 19,3% dla połączeń sieci lokalnych (do 0,65 mld) 23% dla sprzętu przełączającego (do 5,8 mld) i 23,8% dla dołączonych funkcji sieciowych (do 0,78 mld). W następnych latach szczególnie szybko będzie wzrastał ten ostatni dział osiągając 2,2 mld dolarów w 1990 r. Tempo wzrostu zbliżone do obecnego utrzyma sprzęt do przesyłania danych (6,6 mld w 1990 r.), najniższe zaś, lecz wyższe od obecnego, wykazywać będzie sprzęt przyłączający (7,6 mld).

Sprzedaż urządzeń telekomunikacyjnych do użytku publicznego osiągnie w 1986 r. zawrotną sumę 145,5 mld dolarów i będzie o 19% wyższa niż w roku ubiegłym. W przyszłych latach to tempo wzrostu nieco spadnie i wartość sprzedaży wyniesie 222,6 mld w 1990 r.

W dziedzinie aparatury pomiarowej oczekiwano wzrostu sprzedaży o 12%, obecnie jednak okazało się, że zaledwie uda się utrzymać stan z roku 1985 i to głównie w wyniku sprzedaży za granicą. Jedynie niektóre rodzaje sprzętu, jak przenośne oscyloskopy cyfrowe i przyrządy związane z systemami wykorzystującymi światłowody wykazują wyższą dynamikę. Te ostatnie wykazują wzrost sprzedaży o 20% do wartości 60-80 mln dolarów. Również aparatura badawcza łączności wykazuje w firmie Tektronix 10% wzrost. Rozwój automatycznej aparatury pomiarowej do układów scalonych nie wykazuje obecnie dużego wskaźnika wzrostu, ale pojawiają się pewne oznaki poprawy. Na przykład firma Gen Rad otrzymała ostatnio duże zamówienie od Jaguar Motors z Wielkiej Brytanii. Ponadto ocenia się, że aparatury tego typu wytwarza się za ok 3-5% wartości badanych na niej układów. W związku z przewidywanym rozwojem światowej sprzedaży półprzewodników (do 70,1 mld dolarów w 1990 r.), szczególnie duże zapotrzebowanie będzie na aparaturę dla układów pamięciowych (za 412 mln dolarów), których 84% wytwarzać będą producenci japońscy.

Jeśli chodzi o inne podzespoły i elementy to na początku roku przewidywano wzrost produkcji o 10%, a obecnie prognozy należy skorygować do 6% (przy wartości 12,3 mld dolarów). Najszybszy rozwój wykazują tu łączówki wraz z podstawkami układów scalonych, gdyż tempo wzrostu ma osiągnąć

prawie 10% do wartości 4,06 mld dolarów. Na drugim miejscu pod względem wzrostu plasują się pakiety obwodów drukowanych, stanowiące największą rozryję wśród podzespołów i elementów (26,7% wartości całego działu). Podzespoły te mają współczynnik wzrostu zbliżony do średniego dla wszystkich podzespołów, a mianowicie 5,5%. Najniższy współczynnik wzrostu wykazują przełączniki i rezystory - ok. 0,5%. Dane te, opracowane przez Gnostie Concepts Inc., mówią o lepszych perspektywach na rok 1987, kiedy współczynnik wzrostu ma wynieść 9,1% do wartości 13,7 mld dolarów. Nadal najszybciej rozwijać ma się produkcja łączówek (12,2%), następnie pakietów obwodów drukowanych (11,6%), przełączników (5,7%), kondensatorów (5,4%) a najwolniej przekazników (2,1%) i rezystorów (2,5%). Poszczególne firmy utrzymają swe wskaźniki zbliżone do średniego (Bours Inc., Cannon Inc.) bądź wyższe (Molex Inc. ok. 14-15%). Wyjątkiem są tu elementy do montażu powierzchniowego, które w firmie Allen-Bradley Co. wykazują wzrost o 10-20% z kwartału na kwartał.

Electronics nr 26/86

Wyjątkowo złe wyniki IBM w trzecim kwartale 1986 r.

Trzeci kwartał 1986 r. przyniósł znaczne obniżenie zysków największej firmie komputerowej International Business Machines Corp. Wyniosły one zaledwie 1,08 mld dolarów, co daje 1,76 dolara za akcję w porównaniu z 1,47 mld i 2,4 dolara za akcję w tym samym okresie 1985 r. Wpływy wzrosły o 1,8% do wartości 11,9 mld dolarów.

Ogłoszenie tych danych 13 października spowodowało spadek cen akcji IBM na giełdzie nowojorskiej o 1,75 dolara do wartości 121,875 dol. Firma już tydzień wcześniej ujawniła, że rozwój na rynkach światowych został przyhamowany, a na wewnętrznym rynku nie ma objawów poprawy. Do złych wyników, oprócz ogólnej stagnacji gospodarki, przyczyniła się silna konkurencja zwłaszcza w zakresie minikomputerów (Digital Equipment Corp.) i komputerów osobistych (liczne firmy wytwarzające mikrokomputery kompatybilne z PC). Sprzedaż komputerów z USA przestała rosnąć w ostatnich dwóch latach i obecnie wiele firm amerykańskich liczy tylko na obrót zagraniczny. Silny spadek w trzecim kwartale jest wynikiem zmniejszenia się zamówień, zarówno z Europy, jak z Azji.

Obecnie należy się spodziewać podobnych rezultatów dla innych przedsiębiorstw amerykańskich. Należy dodać, że osłabienie dolara złagodziło wskaźniki. Przy stałej wymianie spadek dochodów wyniósłby 7%, a zyski spadłyby o 36,8%.

International Herald Tribune
z 1986.10.14

Zmiany w amerykańskich firmach komputerowych

W 1986 r. firma Burroughs Corp. zakupiła inną dużą firmę komputerową Sperry Corp., która to transakcja pozostawiła Burroughsa z długami rzędu 4,8 mld dolarów. Na początku listopada 86 firma podała, że w celu spłacenia części tych długów ma zamiar sprzedać za 550 mln. dolarów część swych zakładów wytwarzających pamięci komputerowe, które w 1981 r. zostały zakupione za 117 mln dolarów od firmy Memorex. Nowe przedsiębiorstwo międzynarodowe, zachowujące nazwę Memorex, miałoby swą siedzibę w Londynie, dochód roczny ok 900 mln dolarów i zatrudniałoby około 6 tysięcy pracowników, z których 70% pracuje poza granicami USA. Firma wytwarzałaby i obsługiwała urządzenia pamięciowe dla dużych i średnich komputerów IBM i kompatybilnych z nimi, a także urządzenia łączności jak terminale, drukarki i sterowniki, oraz nośniki pamięciowe jak dyski elastyczne, taśmy komputerowe i kasety.

International Herald Tribune z 86.11.07

Współpraca Siemens z BASF

W listopadzie 1986 r. dwie firmy zachodnioniemieckie Siemens AG i BASF AG zamierzają utworzyć wspólne przedsięwzięcie dla wytwarzania dużych komputerów kompatybilnych z odpowiednikami IBM. Wzmocni to konkurencyjność wspólnych wyrobów. Według oczekiwań będzie to przedsiębiorstwo uplasowane na drugim miejscu w tej dziedzinie za Amdahl Corp. z USA. Nie zostało podane, jaki będzie udział każdej ze stron. Dotychczas sprzedaż dużych komputerów kompatybilnych z IBM sięgała dla obu firm miliarda marek (około pół miliarda dolarów) przy czym Siemens sprzedawał wyroby japońskiej firmy Fujitsu Ltd. Na początku 1986 r. Fujitsu musiała zaprzestać dostarczania oprogramowania na podstawie umowy z IBM dotyczącej prawa autorskiego i klienci Siemens przeszedli na oprogramowanie IBM. Nowe przedsiębiorstwo przejmie umowę z Fujitsu, która to umowa obowiązywać będzie do początku lat dziewięćdziesiątych.

International Herald Tribune z 1986.10.14

Spadek udziału elektroniki w dochodzie narodowym USA

Przy wartości sprzedanych wyrobów 229 mld dolarów, udział amerykańskiego przemysłu elektrotechnicznego w dochodzie narodowym w 1985 r. wyniósł 5,7%, podczas gdy w 1984 r. wynosił 6,1%. Amerykańskie Zrzeszenie Elektroniczne (American Electronics Association - AEA) określiło tę sytuację jako chwilowe załamanie przy długofalowej tendencji do wzrostu. Elektronika jest trzecią co do wielkości pozycją w przemyśle USA. Wyprzedza ją przemysł środków transportu (7,8% udziału) oraz przemysł spożywczy wraz z zakładami pokrewnymi (7,4%).

Electronics nr 26/86

Bipolarne matryce programowane o częstotliwości zegara 100 MHz

Firma Ferranti Interdesign oferuje matryce programowane zawierające 10 tysięcy bramek i działające z częstotliwością zegara 100 MHz. Dotychczas taki poziom integracji uzyskiwano dla układów CMOS.

Układy te, oznaczone jako DS, mają opóźnienie 1 ns na bramkę i mogą pracować z wyższą częstotliwością zegara, gdyż obciążenie nie wywiera tu wpływu. Wykorzystują one różnicowe obwody logiczne, z których utworzone przerzutniki rozpraszają 750 μ W mocy przy częstotliwości 250 MHz. Dla większości istniejących układów parametr ten wyniósł 1 μ W i na ogół nie zawierały one więcej niż 5000 bramek.

Opóźnienia w całym przerzutniku wynoszą 1,5 ns. W zależności od rodzaju matrycy wykorzystuje się od 32 do 138 układów wejścia-wyjścia, które mogą dostarczać do 48 mA prądu, to jest 2-5 razy więcej niż układy CMOS.

Dostawca oferuje też oprogramowanie na różne stanowiska skomputeryzowane jak VAX, Daisy, Mentor i inne. Czas opracowania wynosi 6 tygodni. Cena za pierwsze opracowanie 6 tys. dolarów, a przy masowym wytwarzaniu od 2,9 dolara.

EDN nr 15/86

Opracował mgr inż. Jan Ryżko

sprawozdania

Komunikacja w systemach komputerowych. Lokalne sieci komputerowe
IX Szkoła Mikroprocesorowa, Łódź 27-29 października 1986 r.

Odbywające się w Łodzi Szkoły Mikroprocesorowe należą już do tradycji. Głównym inicjatorem tego rodzaju wymiany doświadczeń był już nieżyjący mgr inż. Jerzy Dańda. Jego też pamięci autorzy i organizatorzy poświęcili IX Szkołę.

Nad stroną merytoryczną i organizacyjną czuwała Rada Naukowo-Organizacyjna.

Ogółem wygłoszono 17 referatów i jeden komunikat. Przedstawimy obecnie krótką charakterystykę wszystkich referatów, co pozwoli zorientować się ogólnie w ich zawartości. Zainteresowanych szczegółami odesyłamy do materiałów wydanych przez organizatora - CSI ZETO-Łódź i Towarzystwo Naukowe Organizacji i Kierownictwa Oddział Łódź lub bezpośrednio do autorów.

● "Podstawowe zagadnienia konstrukcji lokalnych sieci komputerowych", dr hab. inż. K. Zieliński, Instytut Informatyki AGH, Kraków

W pracy przedstawiono zagadnienia konstrukcji lokalnych sieci komputerowych LSK na tle aktualnego rozwoju prac standaryzacyjnych w odniesieniu do modelu OSI/ISO.

- | |
|------------------------|
| 7. Aplikacji |
| 6. Prezentacji |
| 5. Sesji |
| 4. Transportu |
| 3. Sieci |
| 2. Połączeń logicznych |
| 1. Fizyczna |

Następnie omówiono wiele problemów związanych z konstrukcją sprzętu i oprogramowania systemów sieciowych. Pokazano całość konstrukcji różnych rozwiązań podsystemu transmisji w zależności od aplikacji sieci. W konkluzji stwierdzono, że konstrukcja LSK jest nadal jeszcze na ogół trudnym przedsięwzięciem technicznym zwłaszcza w zakresie oprogramowania.

rys. 1 Warstwy modelu OSI/ISO

● "Model OSI/ISO RM. Wpływ na standardy sieci lokalnych", dr inż. Jerzy Wojtusiek, Zakład Telekomunikacji Politechniki Śląskiej.

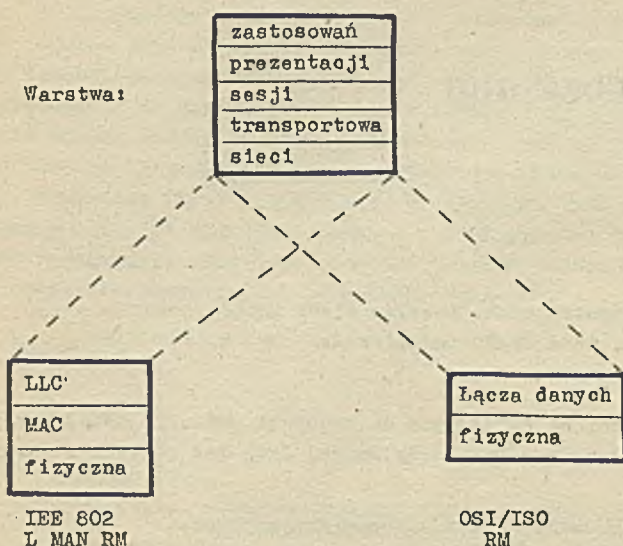
W referacie zaprezentowano ogólne koncepcje modelu warstwowego architektury sieci komputerowych i przedstawiono model OSI/ISO RM. Określono wpływ tego modelu na architekturę warstwową sieci lokalnych.

Scharakteryzowano standardy stosowane w Local Area Network (LAN) i zwrócono uwagę na ich powiązania ze standardami sieci WAN (Wide Area Network).

● "Przegląd standardu IEEE-802", mgr inż. Tomasz Walasek, Instytut Informatyki AGH, Kraków

Praca stanowi przegląd zasadniczych koncepcji IEEE-802 specyfikującego funkcję warstw transmisji danych w LSK i powiązania (interfejs) między warstwami. Przedstawiono modele architektury sieci lokalnej a następnie scharakteryzowano warstwę fizyczną, protokołu dostępu, protokołu

połączeń logicznych i protokół międzysieciowy.



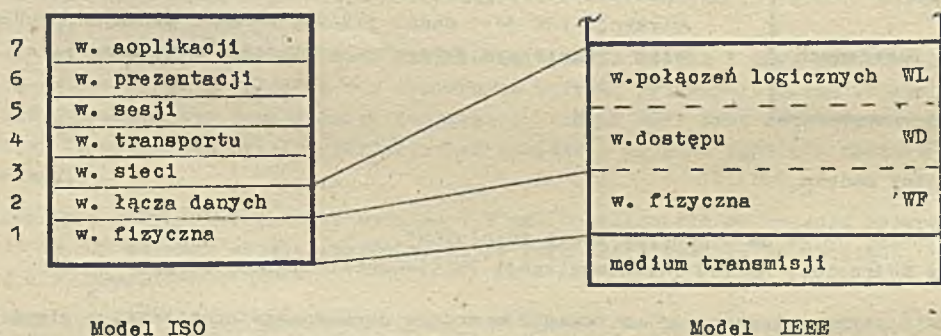
MAC - Media Access Controller - sterowanie dostępem do medium transmisyjnego

LLC - Local Link Controller - sterowanie łączem

rys. 2 Podział na warstwy w modelach OSI/ISO RM i IEEE 802 L MAN RM (Local and Metropolitan Area Network Reference Model)

Układ warstw architektury sieci został odwzorowany w zbiorze dokumentów stowarzyszenia IEEE, które zawierają powiązane ze sobą standardy:

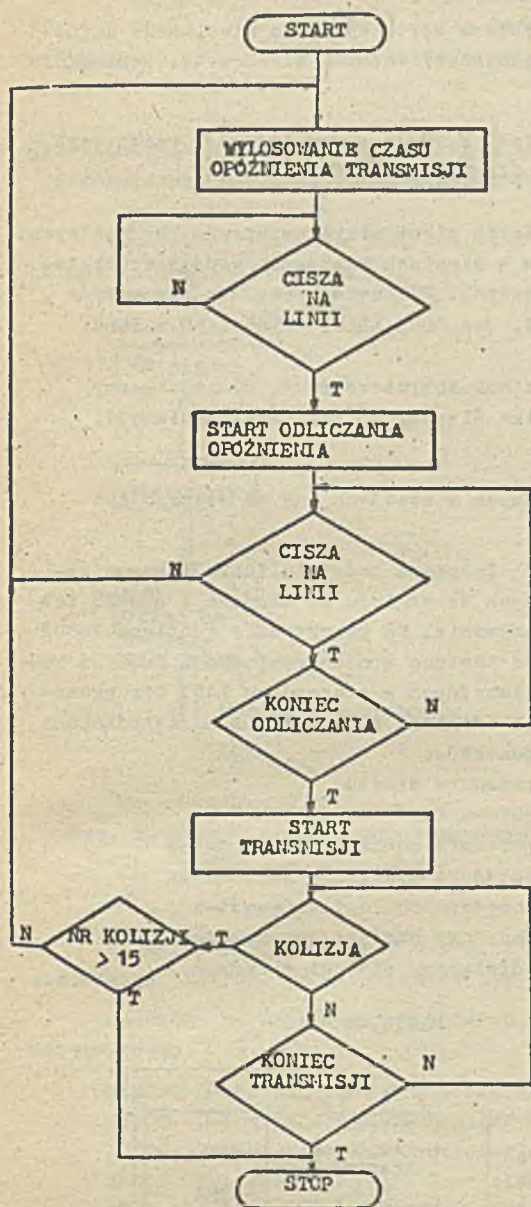
- 802.1 - architektura sieci i protokół międzysieciowy
- 802.2 - protokół warstwy połączeń logicznych
- 802.3 - warstwy fizyczne (WF) i dostępu (WD) dla sieci szynowej z protokołem dostępu CSMA/CD
- 802.4 - warstwy WF i WD dla sieci szynowej z protokołem dostępu TPBAM (Token-Passing BUS Access Method) - przekazywane znaczniki
- 802.6 - warstwy WF i WD dla sieci pierścieniowej z protokołem TPRAM (Token - Passing Ring Access Method) - przekazywanie znacznika
- 802.6 - warstwy WF i WD dla sieci miejskiej (tzn. sieci lokalnej obejmującej znaczny obszar geograficzny i przystosowany do łączenia innych sieci lokalnych).



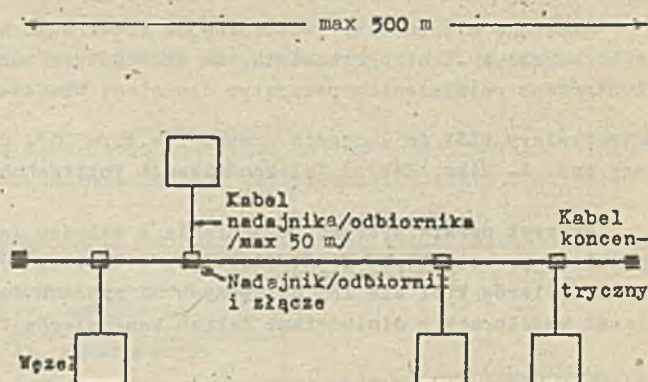
rys. 3. Model architektury lokalnej sieci komputerowej w relacji z modelem systemów otwartych ISO

❶ "Sieć ETHERNET i jej znaczenie dla rozwoju systemów lokalnych sieci komputerowych", dr Jadwiga Indulska, Instytut Informatyki AGH, Kraków

Ethernet jest podsystemem komunikacji stosującym transmisję w trybie rozgłaszania, z rozproszonym dostępem do medium transmisji realizowanym według protokołu CSMA/CD (Carrier Sense Multiple Access with Collision Detection).



Rys. 4. Schemat protokołu CSMA/CD



Rys. 5 Podstawowa konfiguracja sieci Ethernet pojedynczy segment kabla

Tryb rozgłaszania polega na "słyszaniu" przez wszystkie urządzenia wysyłanej informacji, która jest odbierana tylko przez adresata.

W opracowaniu przedstawiono podstawową charakterystykę rozwiązania: zastosowaną architekturę, model funkcjonalny i fizyczne składniki tworzące podsystem komunikacji. Przedstawione zostały również własności użytkowe sieci i wpływ specyfikacji Ethernet na standaryzację w dziedzinach lokalnych sieci komputerowych.

Na uwagę zasługuje fakt, iż wśród 105 typów sieci lokalnych wyprodukowanych w roku 1983, 37 opierało się na koncepcji Ethernet. W pozostałych nie daje się wyróżnić podzbioru jednego typu.

Wpływ układu VLSI na konstrukcję podsystemów transmisji i architekturę oprogramowania sieci", dr inż. Roman Krasowski, dr hab. inż. Krzysztof Zieliński, Instytut Informatyki AGH, Kraków

W referacie przedstawiono zagadnienia dotyczące wpływu układów VLSI na konstrukcję sprzętu i oprogramowania podsystemu transmisji LSK. W tabelicy podano przegląd obecnie dostępnych układów VLSI stosowanych w LSK.

Producent	Nazwa	Protokół	Maksymalna szybkość
Amd	AM7990 LANCE	Ethernet	10 Mbps
Intel	82586	"	10 Mbps
Mostek	MK68590 LANCE	"	10 "
Seeg	8001 EDLC	"	10 "
Ungermann -			
Bass/Pujitsu	MB61301 DLG	"	10 "
Harris	HD-15530-B	1553	2,5 Mbps
Stadard			
Microsystems	COM 9026	Token Passing ARC	2,5 Mbps
Western			
Digital	WD 2840	HDLC/Token Passing	1 Mbps

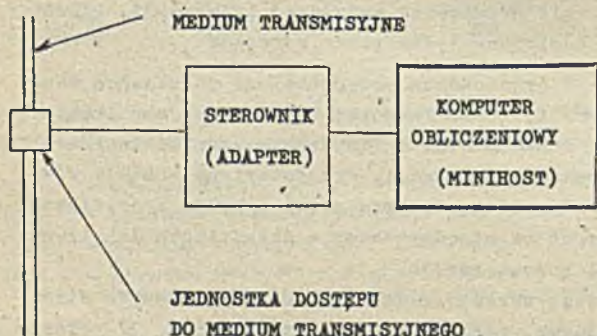
Omówiono alternatywy konstrukcyjne interfejsu komputera użytkownika do sieci oraz zagadnienia konstrukcji oprogramowania, ze szczególnym uwzględnieniem warstwy transportu. Rozważania zilustrowano rozwiązaniem przyjętym dla sieci UMNCAN-2.

• "Kontrolery VLSI do łączenia komputerów typu PC", dr inż. M. Budka, mgr inż. J. Grzegorzczak, mgr inż. A. Mika, Zakład Telekomunikacji Politechniki Śląskiej, Gliwice

Referat omawia wybrane zagadnienia z zakresu lokalnych sieci mikrokomputerów personalnych. Uwypuklono problem trybu współpracy tych mikrokomputerów w sieciach zdeterminowanych charakterem kontrolerów VLSI dla LAN dostępnych na rynkach światowych. Dokonano przeglądu parametrów i zasad współpracy z minihostami takich kontrolerów VLSI, jak 8003 ECLC, 82586 LANC i inne.

• "Architektura sterowników i oprogramowanie lokalnych sieci komputerowych", dr inż. Jerzy Wojtuszek, mgr inż. Elżbieta Wojciechowska, Politechnika Śląska, Zakład Telekomunikacji, Gliwice

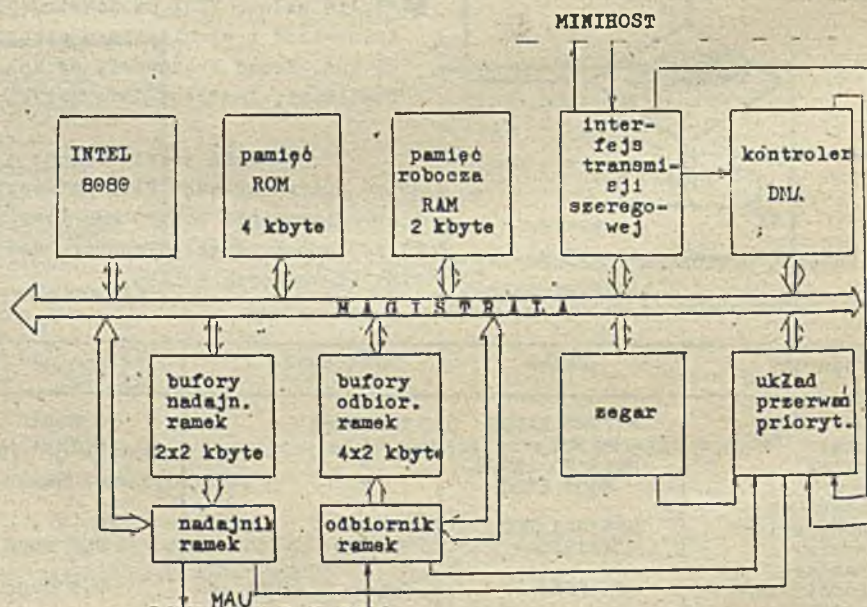
W referacie opisano realizację funkcji komunikacyjnych w stacjach LAN ze szczególnym uwzględnieniem funkcji realizowanych programowo.



Rys. 6. Schemat blokowy stacji lokalnej sieci komputerowej

Dokonano podziału funkcji komunikacyjnych ze względu na miejsce i sposób ich wykonywania. Na przykładzie adaptera P-802 przedstawiono sposób realizacji funkcji komunikacyjnych w sterowniku LAN. Oprogramowanie adaptera składa się z następujących komponentów:

- procedura startu
- koordynator
- procedura pomiaru time-out-u
- procedura wysyłania komunikatu
- procedura obsługi time-out-u
- procedura obsługi komunikatu
- podprogramy obsługi przerwań

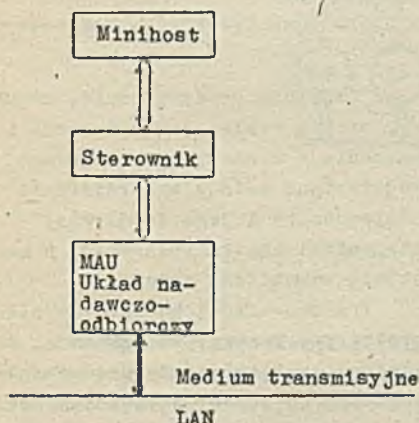


Rys. 7. Uproszczony schemat blokowy adaptera P-802

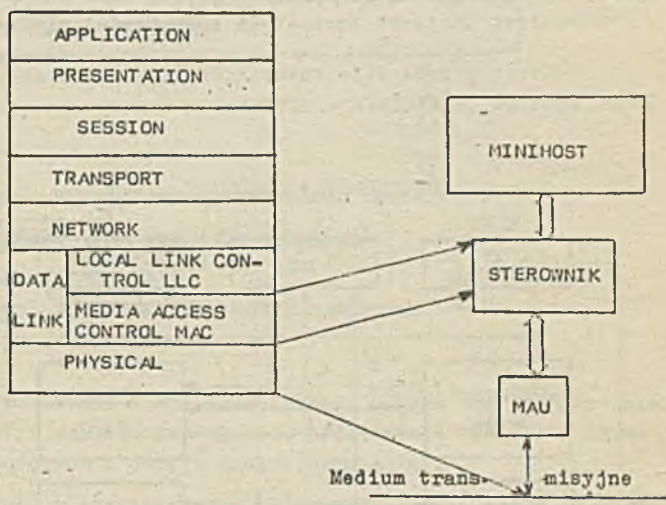
W pracy zaprezentowano również oprogramowanie minihosta rywalizującego funkcją warstwy transportowej. Głównym zadaniem tej warstwy jest dostarczenie niezawodnych usług transmisyjnych rozumianych jako niezawodny transfer wiadomości od danego minihosta źródłowego do dowolnego minihosta docelowego.

- Konstrukcja sterowników lokalnych sieci komputerowych, dr inż. Marian Budka, mgr inż. Józef Grzegorezyk, mgr inż. Andrzej Mika, Zakład Telekomunikacji Politechniki Śląskiej, Gliwice

Tematem opracowania jest budowa sterowników pozwalających na dołączenie komputerów do lokalnych sieci komputerowych.



Rys. 8. Sposób podłączenia komputera do LAN



Rys. 9. Podział funkcji komunikacyjnych realizowanych przez poszczególne elementy połączenia na tle modelu warstwowego ISO/OSI

Funkcje komunikacyjne sterownika LAN wygodnie jest przedstawić na tle warstwowego modelu sieciowego ISO/OSI RM (omawianego już w innych referatach).

Omówiono na schematach blokowych sterowniki LAN/V-Z4 oraz LAN/QRUS. Wspomniano również konstrukcję:

- NI2010 Q-bus Ethernet Communications Controller - firmy Interlan
- 3C200 Q-bus Ethernet Controller - firmy 3 Com
- 3C300 Unibus Ethernet Controller - firmy 3 Com
- 3C400 Multibus Ethernet Controller - firmy 3 Com
- ISBC 550 Ethernet Controller - firmy Intel.

Podstawową wadą tych rozwiązań jest stosowanie elementów małej i średniej skali integracji, przez co konstrukcje te są złożone kosztowne i zawodne.

- Implementacja protokołu PROWAY-A do systemu automatyki, mgr inż. Krzysztof Czarnowski, Przemysłowy Instytut Automatyki i Pomiarów, Warszawa.

W 1980 roku w PIAiP w Warszawie rozpoczęto konstruowanie nowego mikroprocesorowego systemu automatyki, wykorzystującego jeden z międzynarodowych standardów na sieć lokalną - o nazwie PROWAY.

Praca zawiera krótki opis standardu PROWAY-A. Przedstawiono standardowe fizyczne parametry transmisji, strukturę logiczną systemu i jego funkcję. Oto ważniejsze fizyczne parametry transmisji, strukturę logiczną systemu i jego funkcję. Oto ważniejsze fizyczne parametry transmisji stawiane przez normę PROWAY-a:

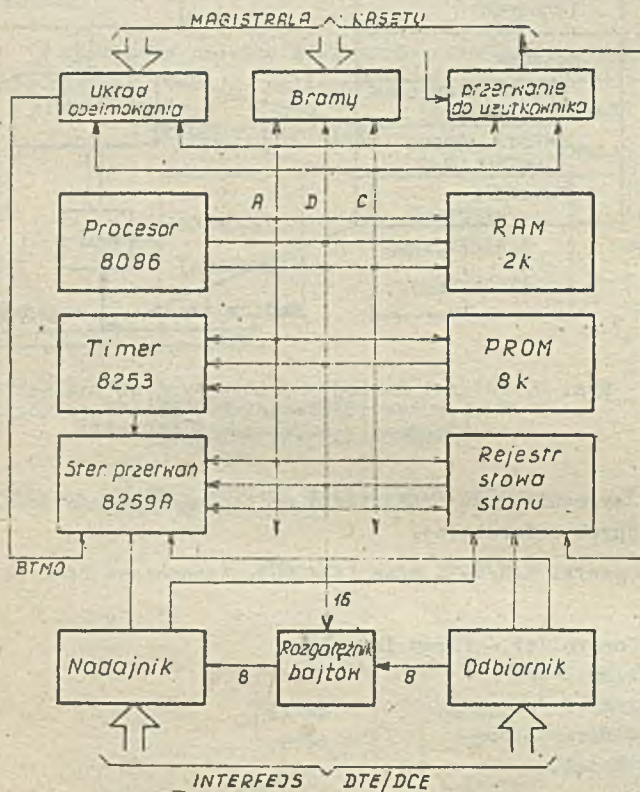
- długość magistrali 2000 m

- maksymalna liczba stacji 100
- typowa przepływność binarna 1 Mb/s
- czas dostępu do magistrali - poniżej 20 ms (przy określonych warunkach)
- minimalna szybkość przekazu 12,5 kb/s informacji użytkownika.

Omówione zostały zasady współpracy urządzeń należących do systemu PROTAY z otoczeniem. Scharakteryzowano oprogramowanie mikroprocesorowego urządzenia realizującego określony standard, protokół komunikacyjny.

❶ "Kontroler komunikacyjny PROTAY-A", dr inż. Andrzej Syrczyński, mgr inż. Mirosław Słodożyk, Przemysłowy Instytut Automatyki i Pomiarów, Warszawa

Referat przedstawia rozwiązania mikroprocesorowego kontrolera komunikacyjnego pakietu UK40 systemu INTEL DIGIT - PROTAY.



Rys. 10. Schemat blokowy kontrolera komunikacyjnego

Omówiono przeznaczenie, strukturę, sposób realizowania funkcji i powiązanie w systemie. Szczegółowo przedstawiono metody wykorzystania mikroprocesora i jego współpracy z elementami kanału transmisji z magistralą wewnętrzną stacji.

Przeprowadzone badania modeli i prototypów kontrolera wskazują, że spełnione zostały podstawowe wymagania standardu PROTAY i pakiet może być wdrożony do produkcji, w ślad za już opracowanymi i aplikowanymi urządzeniami systemu.

❷ "Struktura sprzętu i metody badań kanałów transmisji szeregowej sieci lokalnej INTEL DIGIT - PROTAY" - mgr inż. Kazimierz Majdan, Przemysłowy Instytut Automatyki i Pomiarów, Warszawa.

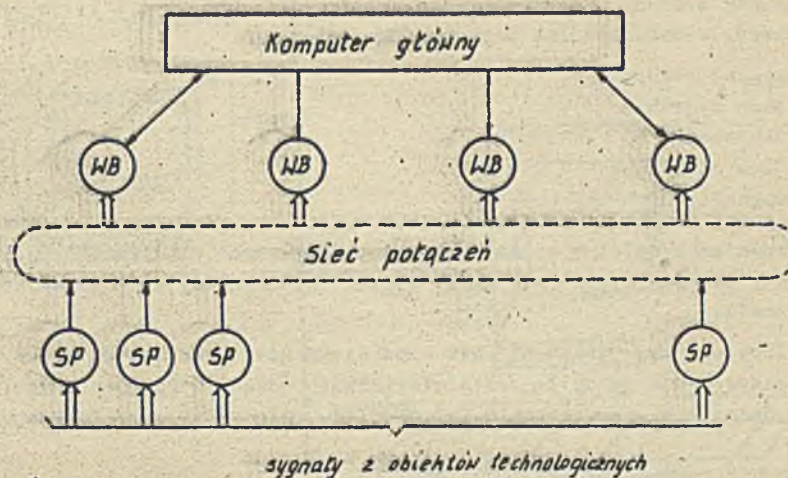
W referacie przedstawiono wybrane zagadnienia dotyczące rozwiązań konstrukcyjnych oraz metod analizy i badań kanałów transmisji szeregowej 1 Mb/s w obrębie warstw kanałowej i fizycznej przemysłowej sieci lokalnej wg IEC-PROTAY. Zaprezentowano ogólny opis interfejsów wewnętrznych i wykonywanych prototypów urządzeń transmi-

syjnych. Przedstawiono m.in. wiele charakterystyk tłumieniowych, zależności czasowe i fazowe sygnałów interfejsu DTE/DCE oraz przebiegi czasowe sygnału liniowego. Zaproponowano metodę oceny efektywności przesyłania informacji w kanałach utworzonych na magistrali sieciowej.

❸ "Lokalne sieci komputerowe do zbierania danych z obiektów przemysłowych", dr inż. Janusz Sosnowski, mgr inż. Mariusz Turlej, Instytut Informatyki P.

Analiza procesów technologicznych dokonywana jest na podstawie śledzenia wartości różnych parametrów fizycznych. Proces ten wymaga dość złożonego przetwarzania sygnałów dostarczanych przez czujniki.

W referacie przedstawiono problem zbierania danych z rozproszonych obiektów technologicznych oraz sposób rozwiązania tego problemu przy wykorzystywaniu lokalnych sieci komputerowych.



Rys. 11. Struktura systemu. WB - węzeł buforowy,
SP - stacja pomiarowa

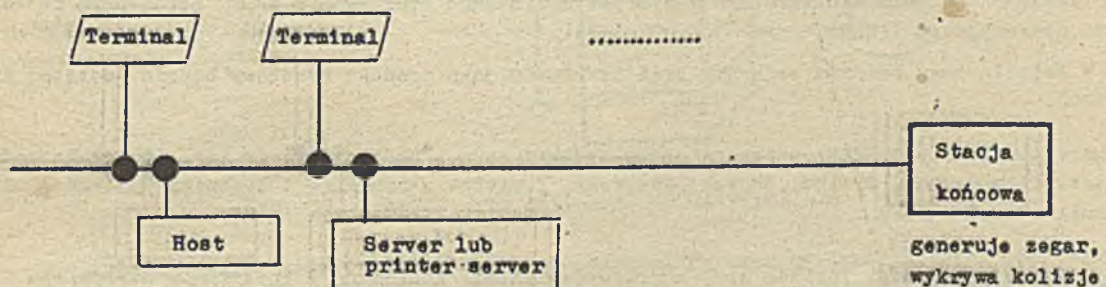
Przesyłanie informacji między stacją pomiarową i węzłem buforowym odbywa się za pośrednictwem wydzielonych kabli telefonicznych TIG7 z szybkością 600-1200 b/p. Stacja pomiarowa SP ma strukturę systemu mikrokomputerowego z jedną szyną i jednym kontrolerem szyny.

Szczególne uwagę zwrócono na przesyłanie i przetwarzanie informacji. Zagadnienia te zostały omówione na przykładzie lokalnej sieci realizowanej dla kopalni siarki.

● "Lokalna sieć komputerowa UTI - NET", mgr inż. Zygmunt Mazurkiewicz, Wyższa Szkoła Inżynierska w Zielonej Górze, OETG.

W referacie przedstawiono krótką charakterystykę lokalnej sieci komputerowej UTI-NET, zgodnej ze standardem ISO-OSI przeznaczonej do łączenia urządzeń mikrokomputerowych.

Sieć UTI-NET Utility Network zaprojektowano w 1983 roku w Cern w Szwajcarii. Jest to wieloużytkowa sieć komputerowa wykorzystująca protokół komunikacyjny HDLC klasy BAC. 2.7 z dostępem do nośnika CSMA/CD.



Rys. 12. Schemat sieci UTI-NET

Podstawowym elementem sieci UTI-NET jest segment. Cała sieć może składać się z wielu segmentów pracujących niezależnie od siebie. Pojedynczy segment w konfiguracji sztywnej może łączyć maksymalnie 254 stacje. W konfiguracji elastycznej wymagana jest w każdym segmencie specjalna stacja "usługodawca adresowy" - Directory server sieć może łączyć dowolną liczbę stacji przy

Ograniczeniu maksymalnej liczby jednocześnie pracujących do 124. Odległości pomiędzy najbardziej odległymi stacjami jednego segmentu od 100 m do 10 km. Nośnikiem transmisyjnym jest płaski kabel wstążkowy złożony z 4 par skręconych przewodów (koszt 1 m kabla produkcji szwajcarskiej 1,15 franka szwaj.). Poszczególne pary przekazują:

S	sygnał zegarowy
T	dane nadawane
C	Sterowanie
R	Dane odbierane
I	Sygnalizacja

Podano również kompletny wykaz procedur programowych użytkownika realizowanych przez mikroprocesorowy sterownik sieciowy tzw. "Sprzęg inteligentny". Opracowanie sieciowe zostało napisane w Pascalu.

Duże walory użytkowe sieci UTI-NET oraz niski koszt instalacji poszczególnych stacji szczególnie predysponują ją do łączenia niewielkich urządzeń komputerowych. W WSI Zielonej Górze podjęto decyzję o wykorzystaniu tej sieci do połączenia sprzętu komputerowego, takiego jak:

- minikomputery SM-4/20, SM52/11 PLUS,
- minikomputery IBM/PC, Schneider CPC 6128, RTOS-8, OS-9
- terminale alfanumeryczne, wyposażone w szeregowy sprzęg asynchroniczny V.24.

• "Architektura lokalnej sieci mikrokomputerów ELWRO-800", mgr inż. Jerzy Kręglewski, inż. Maciej Stroński, Instytut Automatyki Politechniki Poznańskiej.

W referacie opisano architekturę sieci ELWRO-800 i zasady implementacji funkcji komunikacyjnych w mikrokomputerze ELWRO-800. Sieć ELWRO-800 adaptuje standardy Ethernet i architekturę logiczną 7-warstwowego modelu OSI/RM. Jest to sieć o topologii wspólnej magistrali zrealizowanej na kablu koncentrycznym 50Ω z zastosowaniem techniki transmisji cyfrowej w paśmie podstawowym i szybkością transmisji 10 Mb/s.

Budowa sieci ma przebiegać w dwóch fazach. Po zakończeniu fazy pierwszej możliwe będzie współużytkowanie zasobów sieciowych, takich jak: dyski, drukarki i inne specjalistyczne urządzenia, scentralizowana baza danych i poczta elektroniczna. Oprogramowanie sieciowe będzie współpracowało z funkcjonalnymi odpowiednikami systemów operacyjnych MS/DOS i iRMX86.

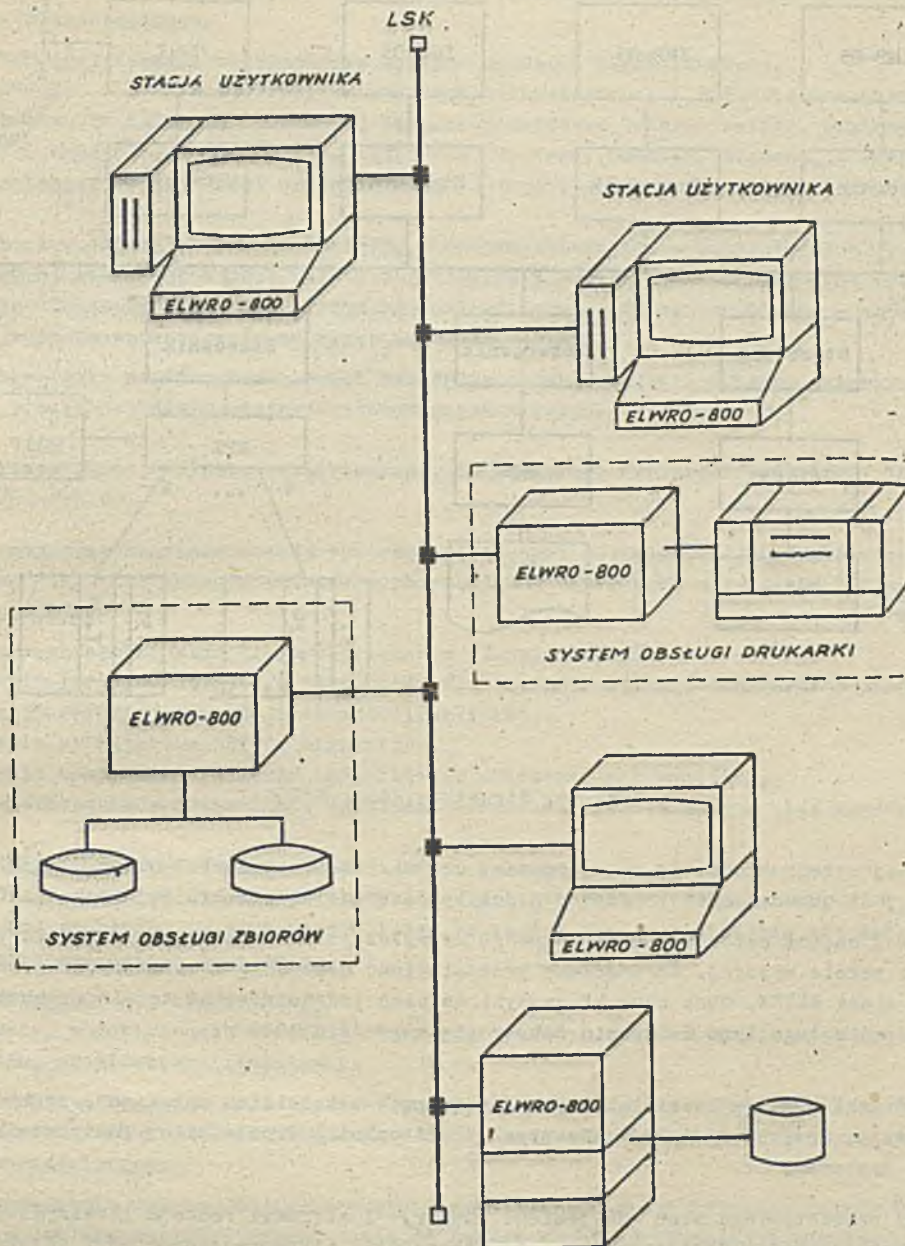
W drugiej fazie sieć zostanie rozbudowana o mechanizmy współpracy z innymi sieciami lokalnymi i rozległymi, cyfrowe przesyłanie głosu i obrazów, rozproszone bazy danych itp. Oprogramowanie sieciowe zostanie zintegrowane z sieciowym systemem operacyjnym NETOS zbudowanym na bazie systemu operacyjnego iRMX86.

W świetle ocen autorów referatu sieć ELWRO-800 jako produkt handlowy będzie dostępna około roku 1990.

• "Wykorzystanie sieci NETEX w laboratorium dydaktycznym i badawczym", dr inż. Leszek Borzewski, dr inż. Adam Grzech, dr inż. Andrzej Kasprzak, Instytut sterowania i Techniki Systemów Politechniki Wrocławskiej

Referat prezentuje lokalną sieć komputerową NETEX zbudowaną w Instytucie Sterowania i TS Politechniki Wrocławskiej, która jak twierdzą autorzy, wśród sieci lokalnych budowanych w kraju należy do najbardziej zaawansowanych.

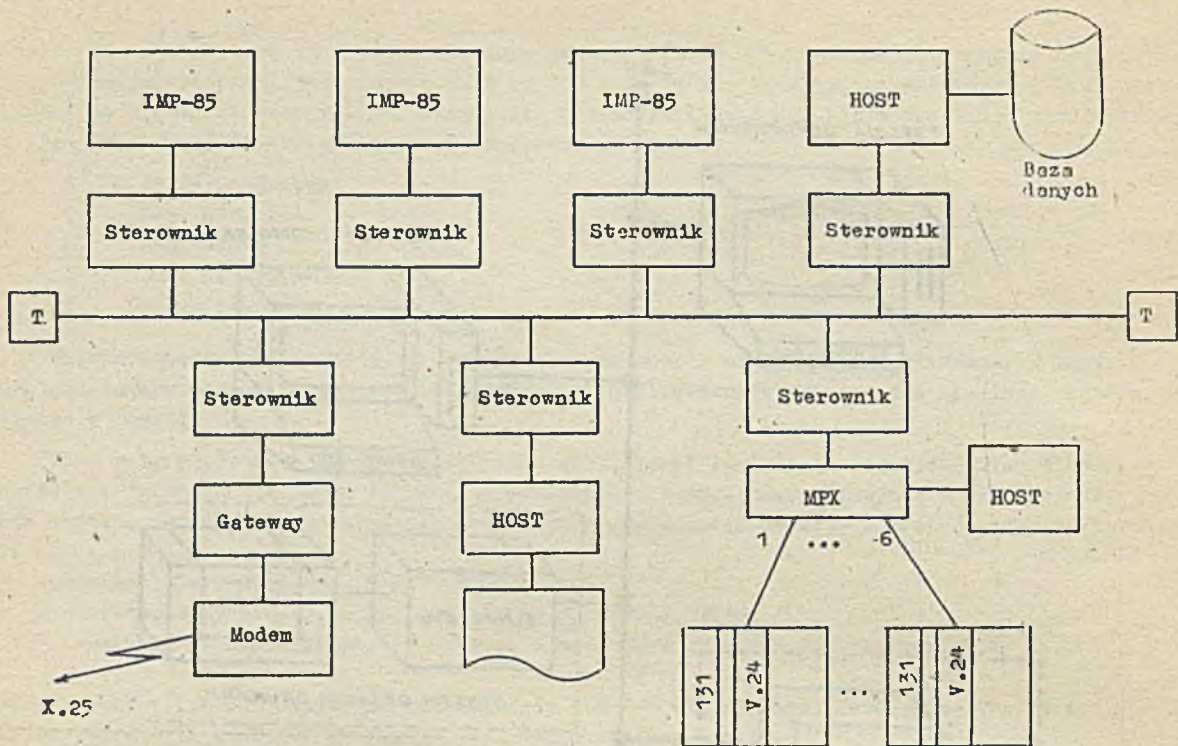
Architektura sieci jest oparta na modelu ISO/RM z wykorzystaniem ustaleń standaryzacyjnych standardu IEEE 802.3 związanych z siecią typu BUS i metodą dostępu CSMA/CD. Medium transmisji sieci NETEX jest kabel koncentryczny 50Ω, transmisja szeregową z szybkością 2 Mbit/s, długość kabla ok. 200 m. Urządzenia dołączane są przez tzw. "szybkozłącze" złącze penetrujące czyli umożliwiające połączenie do kabla koncentrycznego bez konieczności jego rozcinania.



Rys. 13. Lokalna sieć mikrokomputerów ELWRO-800

Na oprogramowanie sieciowe składa się oprogramowanie warstwy transportowej oraz tzw. system GANGWAY. Korzystanie z sieci NETEX za pośrednictwem systemu GANGWAY zabezpiecza ją przed:

- przekłamaniami w trakcie transmisji
- zagubieniem wiadomości
- zagubieniem kolejnej wartości przekazywanego ciągu zmiennych
- nieskończonym czasem trwania programu ze względu na przyczyny, których użytkownik nie musi przewidywać w etapie rozwiązywania problemu.
- brakiem informacji od oprogramowania systemowego gdy realizacja procedur systemowych przeciąga się w czasie.



Rys. 14. Struktura sieci NETEX

W obecnej wersji sieciowej wygenerowanej dla mikrokomputerów IMP-85/ z CP/M 2.2, 64 kB RAM możliwe jest uruchomienie programów w języku Fortran nie przekraczających 14 kB.

W dalszej części referatu skupiono uwagę na wykorzystaniu lokalnych sieci komputerowych w dydaktyce w szkole wyższej. Szczegółowo przedstawiono ćwiczenia laboratoryjne wykonywane z wykorzystaniem sieci NETEX. Obok charakterystyki ćwiczeń podano również termin uruchamiania ćwiczenia. Pierwsze z tego typu ćwiczenia odbyły się w grudniu 1985 r.

❶ "Stan i kierunki rozwoju sieci lokalnych dla potrzeb szkolnictwa wyższego", dr inż. L. Borczemski, dr inż. A. Grzech, dr inż. A. Kasprzak, Politechniki Wrocławskiej Instytut Skrawania i Techniki Systemów.

W pracy przedstawiono stan do jesieni 1985 r. i kierunki rozwoju lokalnych sieci komputerowych z uwzględnieniem dostępnych w kraju technologii mikroprocesorowych i telekomunikacyjnych. W trakcie budowy było 9 sieci: NETEX, LSKTP, Politechnika Poznańska - Ring, Politechnika Poznańska - BUS, LSK Meritum, Local SM, UMMIAN, Politechnika Warszawska Instytut Sterowania, LSK minikomputerów PRS-4. W trakcie projektów wstępnych było 5 sieci:

LSK dla Wydziału Chemii UW, LSK dla Wydziału Fizyki UW, LSK - COMPAN, LSK - ELWRO 800, LSK SM.

W postaci tabelarycznej scharakteryzowano poszczególne sieci pod kątem transmisji danych, obszaru zastosowań, atencji i funkcji LSK. Na podstawie prezentowanych materiałów autorzy wyciągnęli kilka generalnych wniosków dotyczących stanu i kierunków rozwojowych LSK dla potrzeb szkolnictwa wyższego. Stwierdzili m.in. iż stan techniki mikroprocesorowej w kraju nie pozwala oczekiwać w najbliższym czasie produkcji wielu układów mikroprocesorowych niezbędnych do wykonania elementów technicznych sieci. W związku z tym uczelnie budujące pojedyncze LSK mogą mieć duże trudności w otrzymaniu w kraju niezbędnych układów.

Wiele miejsc przeznaczono na omówienie standaryzacji LSK na świecie. Prace takie prowadzone są przez liczne organizacje profesjonalne, producentów i dostawców systemów komputerowych. Wymienimy tylko niektóre:

- firmy DEC/Intel Xerox - zastosowania biurowe na bazie sieci Ethernet,
- grupa PROWAY - sterowanie procesami technologicznymi w czasie rzeczywistym,
- grupa firm z USA i Europy Zachodniej pod przewodnictwem General Motors, National Bureau of Standards, Motorola, Concord Data, IBM, DEC, UP, Ford, Boeing, Siemens, - prace dotyczące oprogramowania protokołu MAP (Manufacturing Automation Protocol) - dla zastosowań przemysłowych,
- firma Intel - ogłosiła projekt OpenNET, standard Ethernet a w przyszłości MAP,
- firma IBM od kilku lat buduje LSK typu pętlowego z metodą dostępu opartą na przekazywaniu znacznika Token-Passing Ring; temu produktowi ze względu na producenta - wróży się od nadchodzącego momentu wypuszczenia na rynek - szybką karierę.

To tylko niewielkie ozdobienie przedsięwzięć standaryzacyjnych w skali świata. Autorzy wspomnieli również o pracach standaryzacyjnych prowadzonych w kraju.

● "Perspektywy rozwoju systemów sieciowych", dr hab. inż. Krzysztof Zieliński, Instytut Informatyki AGH Kraków.

W pracy przedstawiono rozwój systemów sieciowych rozważanych jako rozproszone systemy komputerowe RSK/. Zestawienie podstawowych problemów badawczych w zakresie RSK można ująć w następujące punkty:

- . rozwój nowych architektur dla przetwarzania równoległego,
- . opracowanie lepszych języków i algorytmów dla specyfikacji zjawisk współbieżności,
- . konstrukcje bardziej precyzyjnych modeli obliczeń,
- . dopasowanie architektur RSK do algorytmów,
- . zrozumienie kompromisu pomiędzy komunikacją, obliczaniem i pamięcią,
- . ocena współczynników zwiększania szybkości przetwarzania dla danych klas algorytmów i architektur,
- . ocena efektywności pod względem kosztu sieci rozproszonego przetwarzania,
- . badania rozproszonych algorytmów dla przetwarzania informacji w sieciach,
- . badania nad problemem, w jaki sposób luźno powiązane samo-organizujące się składowe systemy mogą realizować celowe działania,
- . rozwój makroskopowej teorii RSK,
- . zrozumienie, w jaki sposób określić miary efektywności systemu ujmującego uśredniony wpływ algorytmów, architektur i topologii.

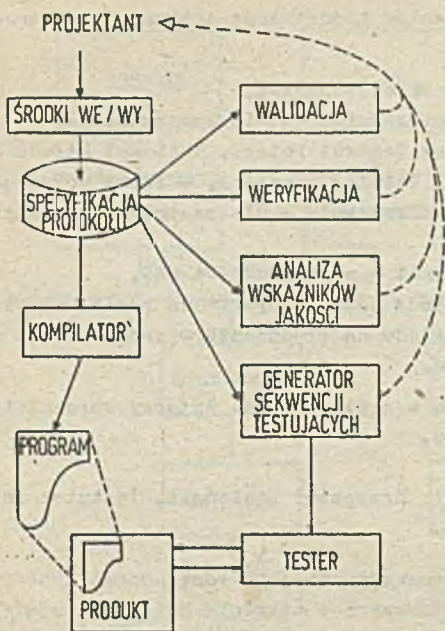
Powyższe problemy badawcze zostały określone przez L. Kleinrocka z University of California Los Angeles, a większość z nich dotyczy organizacji przetwarzania w RSK czyli oprogramowania systemowego i narzędziowego.

Obserwuje się rosnący udział sprzętu w realizacji funkcji systemu. Rozwój RSK jest w dużym stopniu uzależniony od: budowy torów do bardzo szybkiej transmisji rozwoju układów VLSI opracowania automatycznych środków wspomagających projektowanie systemów rozproszonych w zakresie ich oprogramowania, np. w Bell Laboratories osiągnięto ostatnio szybkość transmisji $4 \cdot 10^9$ Mbit/s na długości 117 km, bez zastosowania układów regeneracji sygnału na długości toru.

Przewiduje się, iż wzrost czystości włókien szklanych pozwoli na uzyskanie szybkości transmisji 10^{15} Mbit/s, co pozwoli np. na utworzenie 10^6 kanałów o szybkości 100 Mbit/s (sieć typu Ethernet - 10 Mbit/s).

Rodzaje systemów operacyjnych dla RSK

Sieciowe systemy operacyjne	(obecnie na rynku - zespół środków, o które trzeba uzupełnić istniejące systemy operacyjne aby była łączność sieciowa).
NSM	
RSEXEC	
XROS	



Rys. 15. Struktura systemu automatyzacji procesu konstrukcji oprogramowania sieci

Rozproszone systemy operacyjne nazwy projektów na uniwersytetach USA

Accent	Eden
Apollo	RIG
CHOUROS - francuski	RISCOE
DCS	TRIX
DEMOS/MP	UNIX(6 rozszerzeń)
Domain Structure	WEB
LOCUS	

Systemy operacyjne rozproszonego przetwarzania dążenie do zwiększenia niezawodności

ADCOB	HXDP
ARCHOS	Medusa -
CLOUDS	Micros
Fulby DP	Star OS.

Kategorie języków dla RSK

Języki programowania współbieżnego

Concurrent Pascal
Modula
Mesa

Języki oparte na przesyłaniu wiadomości

CSP
Gypsy
ELISTS
Guardian - extended CIO
Smalltalk

Języki wykorzystujące zdalne wywołanie procedur

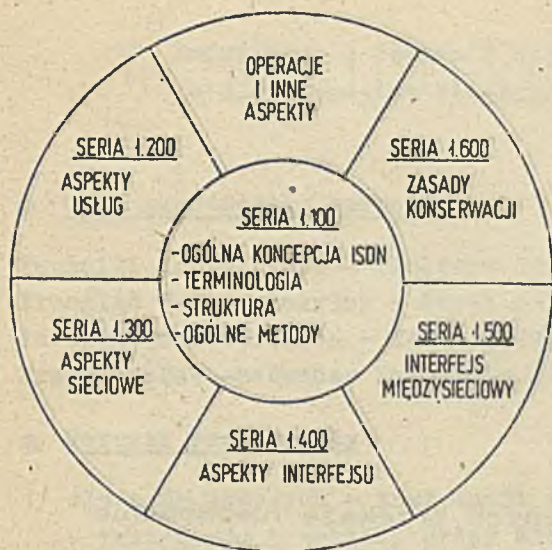
Distributed Processes
Argus
Ada

Języki hybrydowe (wykorzystują zarówno zdalne wywołanie procedur jak i przesłanie wiadomości).

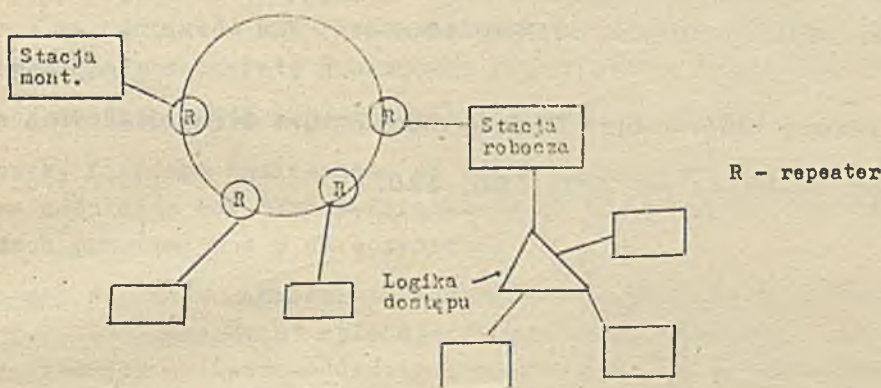
MOD
SR

Rozpoczęto intensywno prace zmierzające do ustalenia zasad budowy zintegrowanych systemów teleinformatycznych ISDN (Integrated Service Digital Network). Zaplanowano je na kilkanaście lat a obecnie są na etapie opracowania rodziny rekomendacji, tak zwanej I-Rekomendacji. Składa się ona z serii 6 raportów obejmujących całokształt konstrukcji systemów ISDN. Przedstawiony w referacie materiał skłania autora do wniosków, iż systemy rozproszonego przetwarzania będą w najbliższym czasie jedną z najszybciej rozwijających się dziedzin informatyki. Upowszechnienie się tych systemów wywrze bardzo duży wpływ na rozwój społeczeństwa w zakresie organizacji i zarządzania procesami wytwórczymi oraz życia codziennego. Kraje o wysokim stopniu zaawansowania technologii np. USA, Japonia, Francja, RFN już rozpoczęły budowę tych systemów a rok 1986 został ogłoszony rokiem systemów ISDN.

W trakcie trwania IX Szkoły Mikroprocesorowej na prośbę uczestników Ryszard Lew z Uniwersytetu w Toruniu wygłosił komunikat o stanie sieci zbudowanej w Uniwersytecie im. M.Kopernika. Twórcy tej sieci postawili sobie podstawowe pytania dotyczące potrzeb usług sieciowych i specyfiki użytkowników. Potencjalni użytkownicy czyli wydziały Fizyki, Biologii, Astronomii itp.



Rys. 16. Struktura I-Rekomendacji



Rys. 17. Uproszczony schemat sieci

Synchronizacja przesyłania danych zapewniają repeatery na 10 MHz. Zasilanie jest centralne - mianowicie w światłowodzie są dwie żyły docierające do repeaterów.

Aktualnie oprogramowanie jest w typowych powijkach tzn. w fazie początkowej. Na zakończenie prelegent przedstawił koszty własne związane z budową sieci.

Repeater	- 40 tys zł
Stacja robocza	30 tys zł
Logika dostępu	30 tys zł
Stacja monitorowa	30 tys zł
1 km światłowodu ok.	1 mln zł

Na podstawie wydawnictwa: "IX Szkoła Mikroprocesorowa. Zagadnienia komunikacji w systemach komputerowych. Lokalne sieci komputerowe". Łódź 27-29 października 1986 r. Łódź 1986, Centrum Szkolenia Informatycznego ZETO - Łódź, Towarzystwo Naukowe Organizacji i Kierownictwa, Oddział Łódź

opracował

Andrzej RAFF

tego Uniwersytetu różni się zasadniczo w zakresie wymagań co do mocy obliczeniowych, przekazywania danych, dostępu do zasobów itd. Ponadto są rozproszone na terenie miasta. Powyższe uwarunkowania zdecydowały o powstaniu sieci.

Jest to sieć typu pierścieniowego zgodna z protokołem IEEE 802,7. Medium transmisji - światłowod, szybkość transmisji 10 Mbps, stopa błędów - mała 10^{-9} , czas dostępu do pominięcia dla 100 terminali (obecnie jest 40).

U W A G A !

Instytut Maszyn Matematycznych przekaże nieodpłatnie do eksploatacji sprzętowo niezależny system programowania grafiki komputerów PSG zaimplementowany na minikomputerze MERA 400.

Blizsze informacje: Pracownia Grafiki Komputerowej,
tel. 21-84-41 w. 271, 388, 428.

Informacja o cenach i warunkach prenumeraty na 1987 r.
- dla czasopism Instytutu Maszyn Matematycznych

● Cena prenumeraty rocznej

Techniki Komputerowe - Biuletyn Informacyjny	2280.- dwumr.
Przegląd Dokumentacyjny - Nauki i Techniki Komputerowe	1860.- dwumr.
Informacja Ekspresowa - Nauki i Techniki Komputerowe	4200.- mies.
Prace naukowo-badawcze Instytutu Maszyn Matematycznych	1800.- 3x w roku

● Warunki prenumeraty

1/ dla osób prawnych - instytucji i zakładów pracy:

- instytucje i zakłady pracy zlokalizowane w miastach wojewódzkich i pozostałych miastach, w których znajdują się siedziby oddziałów RSW "Prasa-Książka-Ruch" zamawiają prenumeratę w tych oddziałach;
- instytucje i zakłady pracy zlokalizowane w miejscowościach, gdzie nie ma oddziałów RSW "Prasa-Książka-Ruch" i na terenach wiejskich opłacają prenumeratę w urzędach pocztowych i u doręczycieli;

2/ dla osób fizycznych - prenumeratorów indywidualnych:

- osoby fizyczne zamieszkałe na wsi i w miejscowościach, gdzie nie ma oddziałów RSW "Prasa-Książka-Ruch" opłacają prenumeratę w urzędach pocztowych i u doręczycieli;
- osoby fizyczne zamieszkałe w miastach - siedzibach oddziałów RSW "Prasa-Książka-Ruch" opłacają prenumeratę wyłącznie w urzędach pocztowych nadawczo-odbiorczych właściwych dla miejsca zamieszkania prenumeratora. Wpłaty dokonują używając "blankietu wpłaty" na rachunek bankowy miejscowego oddziału RSW "Prasa-Książka-Ruch";

3/ Prenumeratę ze zleceniem wysyłki za granicę przyjmuje RSW "Prasa-Książka-Ruch", Centrala Kolportażu Prasy i Wydawnictw, ul. Towarowa 28, 00-958 Warszawa, konto NBP XV Oddział w Warszawie nr 1153-201045-139-11. Prenumerata ze zleceniem wysyłki za granicę pocztą zwykłą jest droższa od prenumeraty krajowej o 50% dla zleceniodawców indywidualnych i o 100% dla zlecających instytucji i zakładów pracy.

● Terminy przyjmowania prenumeraty na kraj i za granicę:

- do dnia 10 listopada na I kwartał, I półrocze roku następnego oraz na cały rok następny,
- do dnia 1 - każdego miesiąca poprzedzającego okres prenumeraty roku bieżącego.

Zamówienia na prenumeratę "Prac naukowo-badawczych Instytutu Maszyn Matematycznych" przyjmuje Dział Sprzedaży Wyszłkowej Ośrodka Rozpowszechniania Wydawnictw Naukowych PAN, Warszawa, Pałac Kultury i Nauki, tel. 20-02-11 w. 2516. Egzemplarze pojedyncze Prac są do nabycia w księgarni ORSW PAN, Warszawa, Pałac Kultury i Nauki, tel. 20-02-11 w. 2105.

P.3057/86

Cena zł. 520.-

ISSN 0239-8044