

Swetla STOJANOWA

Katedra Automatykacji Procesów Przemysłowych
Politechnika w Rousse, Bułgaria

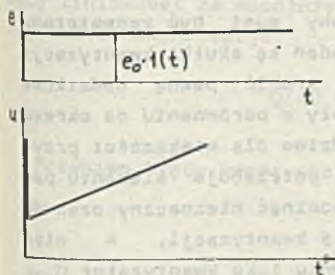
SYNTEZA MIKROPROCESOROWEGO REGULATORA CYFROWEGO

Streszczenie. Omówiono zasadnicze problemy regulatora cyfrowego z mikroprocesorem o ograniczonej długości słowa, wyposażonego w uproszczone przetworniki A/D i D/A. Zwrócono uwagę na zjawiska, jakie napotyka się przy realizacji idealnej charakterystyki PID niy-ciągłej.

1. WSTĘP

Idealny klasyczny regulator PID posiada sygnał wyjściowy, proporcjonalny do sygnału uchybu regulacji, do całki tego sygnału oraz do jego pochodnej

$$u(t) = K \cdot e(t) + \frac{K}{I} \cdot \int_0^t e(t)dt + K \cdot T_D \cdot \frac{de(t)}{dt} \quad (1)$$



Rys. 1. Charakterystyki idealnego ciągłego regulatora PID

Na rys. 1 przedstawiono odpowiedź skokową idealnego regulatora PID. Regulator ten posiada liniowe własności statyczne i dynamiczne.

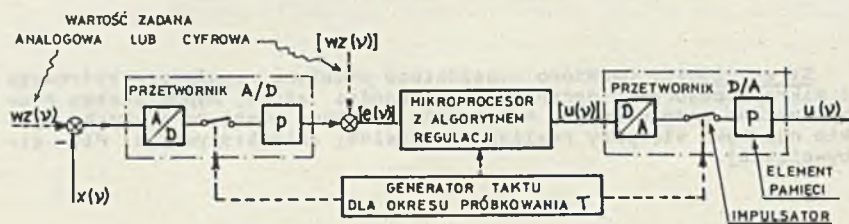
W regulatorach analogowych charakterystyki rzeczywiste są zniekształcone przez różne inercje i nieliniowości.

Najprostszy regulator cyfrowy, zgodnie ze schematem (rys. 2), winien realizować idealną charakterystykę PID. Byłoby to możliwe, gdyby przyjęć występowanie w idealnym układzie idealnych elementów, czyli:

- 1) Przetwornika analogowo-cyfrowego (A/D) o charakterystyce idealnej, tzn. pracującego z dużą rozdzielczością, np. $N_{AD} = 12$ bity i czasem przetwarzania równym zeru.
- 2) Mikroprocesora, operującego długim słowem, np. $N_M = 32$ bity, jak standardowej maszynie cyfrowej.

3) Przetwornika cyfrowo-analogowego (D/A) o charakterystyce idealnej, tzn. pracującego z dużą rozdzielczością, np. $N_{DA} = 12$ bity i czasem przetwarzania równym zeru.

Regulatory cyfrowe, budowane na mikroprocesorach 8-bitowych i przetwornikach A/D i D/A o ograniczonych charakterystykach przetwarzania, będą również posiadały charakterystyki PID zdeformowane względem charakterystyki idealnej. Ażeby to wyjaśnić, prześledźmy kolejno, w jaki sposób wpływają na nie wymienione elementy składowe regulatora cyfrowego.



Rys. 2. Schemat blokowy ilustrujący zasadę działania regulatora cyfrowego

2. WPŁYW SKWANTOWANEJ CHARAKTERYSTYKI PRZETWORNIKA A/D

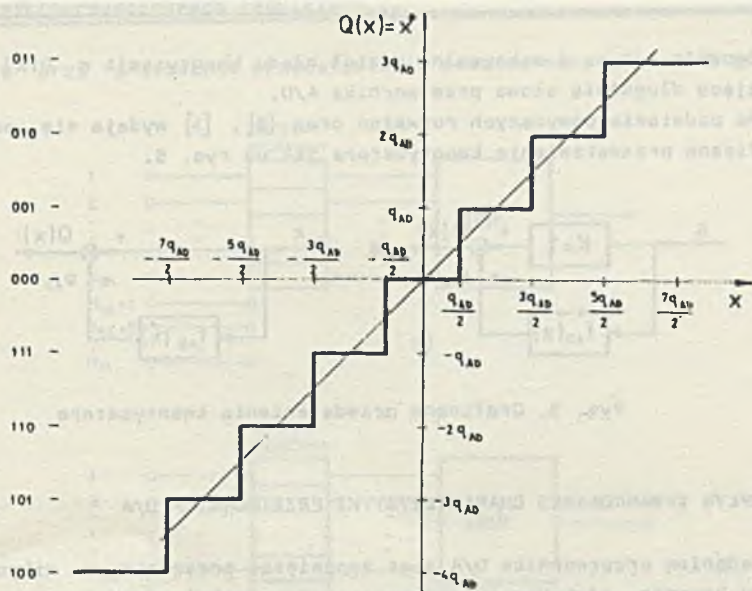
Zakładamy stałość sygnału analogowego podawanego na wejście przetwornika A/D w czasie trwania impulsu sterującego. Ten czas jest potrzebny przetwornikowi dla kwantyzacji i binarnego zakodowania wartości wielkości analogowej. Wytworzony w ten sposób sygnał cyfrowy musi być zapamiętany do następnego taktu. Ale ponieważ przedmiotem badań są skutki kwantyzacji a nie własności czasowe przetwornika A/D, można zrobić pewne dodatkowe założenie, przyjmując czas przetwarzania jako mały w porównaniu do okresu próbkowania i dlatego pominąć go. (Jest to prawdziwe dla większości przypadków rzeczywistych). Ale taki przetwornik nie potrzebuje elementu pamięci. Tak samo dla opisu matematycznego można pominąć nieznaczny czas kodowania. Pozostaje więc tylko podstawowa operacja kwantyzacji. A więc przetwornik A/D będzie przedstawiony w przybliżeniu jako kwantyzator Q_{AD} .

Styczne własności wejścia/wyjścia, obowiązujące dla wszystkich typów przetworników A/D, opisuje statyczna charakterystyka ekwantowana (rys.3).

Wysokość i szerokość jednego schodka tej charakterystyki nazywamy kwantem i oznaczamy przez q_{AD} .

Jeśli przy programowaniu algorytmu regulacji zastosujemy - ze względu na szybkość operacji - arytmetykę stałoprzecinkową, to dla ułamków stałopozycyjnych zakres przetwarzanych liczb wynosi:

$$-1 < x < 1 - q_{AD} \quad [1]. \quad (2)$$



Rys. 3. Podstawowa skwantowana charakterystyka statyczna przetwornika A/D

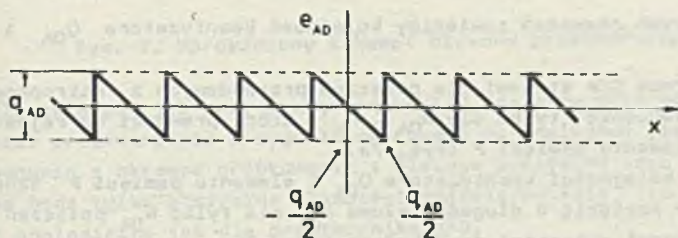
Związek pomiędzy wielkością kwantu a długością słowa przetwornika wyraża się wzorem:

$$q_{AD} = 2^{1-N_{AD}} \quad [1]. \quad (3)$$

Pokazaną podstawową krzywą schodkową można opisać analitycznie za pomocą liniowości ze współczynnikiem proporcjonalności równym 1 i addytywnego błędu kwantyzacji

$$Q(x) = x + f_{AD}(x) = x + e_{AD}. \quad (4)$$

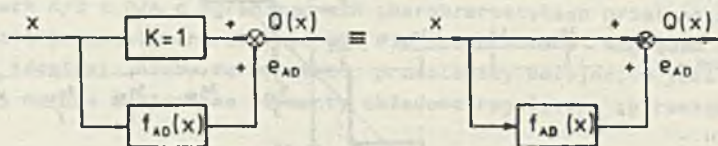
Przebieg błędu kwantyzacji pokazany jest na rys. 4.



Rys. 4. Charakterystyka błędu kwantyzacji

Zgodnie z rys. 4 maksymalny udział błędu kwantyzacji w $Q(x)$ rośnie z malejącą długością słowa przetwornika A/D.

Na podstawie powyższych rozważań oraz [2], [3] wydaje się odpowiednia graficzne przedstawienie kwantyzatora jak na rys. 5.



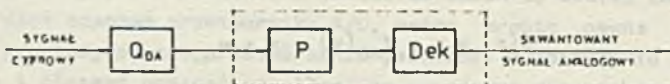
Rys. 5. Graficzne przedstawienie kwantyzatora

3. WPŁYW SKWANTOWANEJ CHARAKTERYSTYKI PRZETWORNIKA D/A

Zadaniem przetwornika D/A jest zapamiętać przesłane z mikroprocesora słowo binarne, zdekodować je i następnie przesłać jako sygnał analogowy. Jeśli długość słowa przetwornika D/A jest mniejsza od długości słowa mikroprocesora

$$N_{DA} < N_M$$

to skwantowane słowo binarne przy transmisji z mikroprocesora do przetwornika D/A jest ponownie kwantowane na większe pod względem wysokości i szerokości schodki, więc działanie przetwornika D/A można zilustrować jak na rys. 6.



Rys. 6. Schemat blokowy przetwornika D/A przy $N_{DA} < N_M$

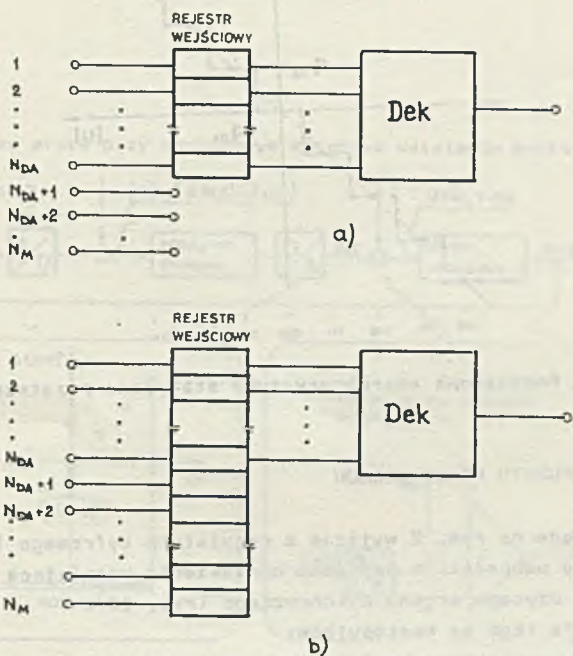
Do dalszych rozważań zamienimy kolejność kwantyzatora Q_{DA} i elementu pamięci P.

Przetwornik D/A stanowi dla połączeń przewodowych z mikroprocesora o N_M bitach końcówkę (tylko dla $N_{DA} < N_M$), która prowadzi do rejestru wejściowego elementu pamięci P (rys. 7a).

Zmiana kolejności kwantyzatora Q_{DA} i elementu pamięci P oznacza, że dysponujemy pamięcią o długości słowa N_M , ale tylko N_{DA} połączeń przewodowych prowadzi z pamięci do dekodera (rys. 7b).

Dla opisu matematycznego istnienie sygnału wyjściowego jako liczby, względnie jako napięcia elektrycznego, jest zupełnie równoważne. Na tej

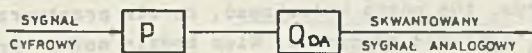
podstawie przy graficznym przedstawieniu przetwornika D/A można pominąć dekodery.



Rys. 7. Ilustracja układu przy połączeniu mikroprocesora o N_M bitach z przetwornikiem D/A o N_{DA} bitach przy $N_{DA} < N_M$

a) odpowiada elementom schematu wg kolejności elementów jak na rys. 6.
 b) odpowiada zmienionej kolejności Q_{DA} i P w stosunku do rys. 6

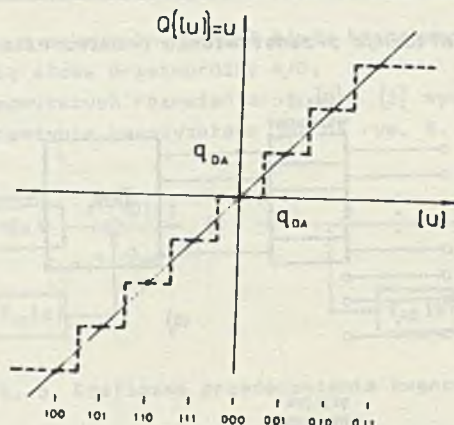
Ostatecznie schemat blokowy przetwornika D/A będzie wyglądać jak na rys. 8.



Rys. 8. Uproszczony schemat blokowy przetwornika D/A

Jeśli założyc, jak przy przetworniku A/D, że przy przetworniku D/A również czas przetwarzania z sygnału cyfrowego na analogowy jest bardzo mały w porównaniu z okresem próbkowania i dlatego pomijalny oraz że interesować nas będą tylko statyczne własności wejścia/wyjścia, to otrzymuje się wyniki analogiczne jak dla przetwornika A/D.

Podstawową charakterystykę statyczną przetwornika D/A można przedstawić jak na rys.9.



Rys. 9. Podstawowa charakterystyka statyczna przetwornika D/A

4. USTALANIE PUNKTU PRACY UKŁADU

Przedstawione na rys. 2 wyjście z regulatora cyfrowego (po przetworniku D/A) należy uzupełnić o napięcie odniesienia ustalające punkt pracy w zależności od użytego organu wykonawczego (rys. 10).

Konsekwencje tego są następujące:

Zakres pracy przetwornika D/A jako symetryczny jest zadany z góry przez zakres liczb dwójkowych mikroprocesora. W stanie spoczynku układu ($\Delta wz=0$, $\lim_{\varphi \rightarrow \infty} x(\varphi) = x_A = \text{const}$) dwójkowa wartość liczby $d^* = (00\dots00)_2$ musiała by leżeć w początku układu współrzędnych.

Dla wstępnego ustalenia punktu pracy napięcie u_A , równe wielkości sterującej, która realizuje x_A , musi być zaumowane po przetworniku D/A z Δu , jak na rys. 10a. W przypadku sumowania przed przetwornikiem D/A wielkości sterującej przyporządkowuje się asymetryczny zakres pracy (jak na rys. 10b). Z rys. 10a można wnioskować, że dla przetwarzania D/A wartość bezwzględna u_A jest bez znaczenia. Więc będzie można przyjąć $u_A=0$ (i tym samym $x_A=0$).

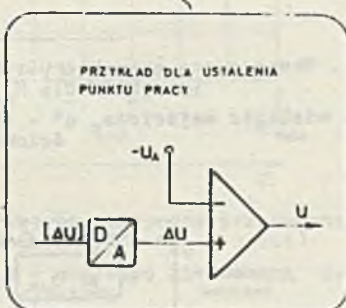
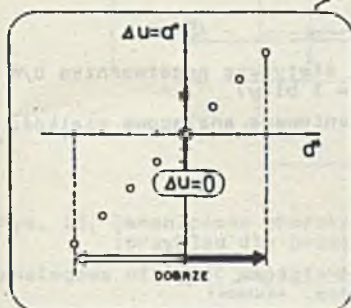
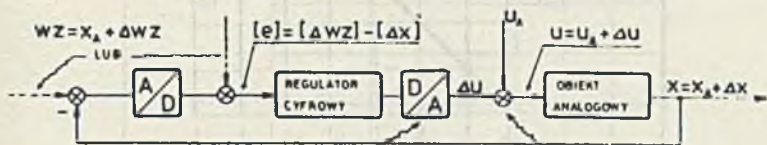
W przypadku współpracy przetwornika D/A z mikroprocesorem przy

$$N_{DA} > N_M$$

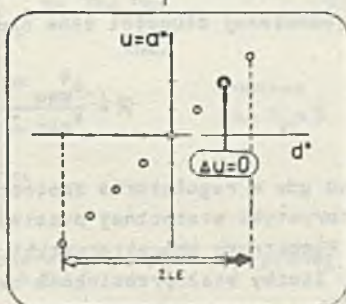
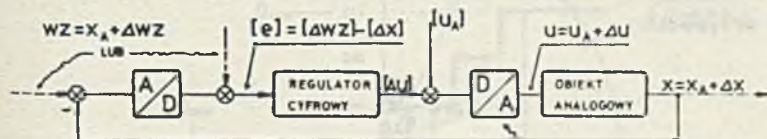
przetwornik D/A zamienia bez zaokrąglenia cyfrową wielkość na analogową. Posiada on teraz liniową, proporcjonalną charakterystykę, co widać na rys. 11.

Z tej przyczyny przetwornik D/A będzie dalej przedstawiany w schemacie blokowym jako liniowy człon proporcjonalny (rys. 12) i jest traktowane jako współczynnik wzmocnienia.

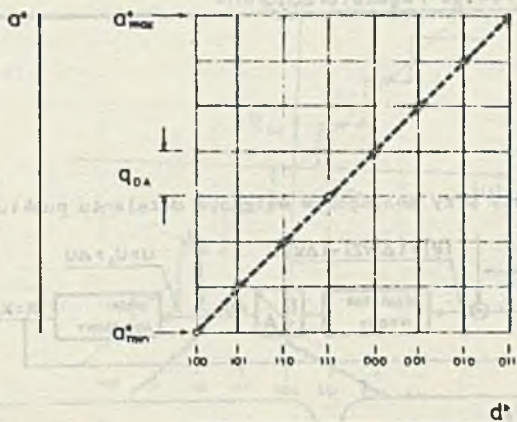
Ⓐ Zakres pracy przy analogowym wstępnym ustaleniu punktu pracy



Ⓑ Zakres pracy przy cyfrowym wstępnym ustaleniu punktu pracy

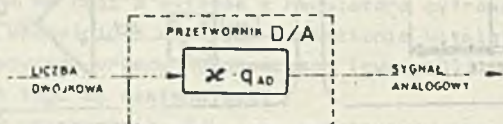


Rys. 10. Ustalenie punktu pracy układu



Rys. 11. Skwantowana charakterystyka statyczna przetwornika D/A (przykład dla $N_{DA} = 3$ bity)

d^* - cyfrowa wielkość wejściowa, a^* - skwantowana analogowa wielkość wyjściowa



Rys. 12. Uproszczony schemat blokowy przetwornika D/A przy $N_{DA} \geq N_M$

W ogólnym przypadku

$$\mathcal{R} = \frac{q_{DA}}{q_{AD}}$$

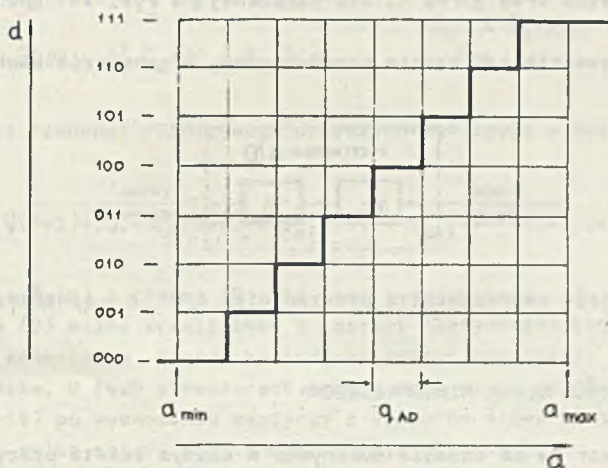
W przypadku jednakowej długości słów obu przetworników

$$\mathcal{R} = \frac{a_{max}^* - a_{min}^*}{a_{max} - a_{min}}$$

W przypadku gdy w regulatorze zastosowano klasyczny sumator analogowy, wpływ charakterystyki statycznej przetwornika A/D będzie uwidaczniał się następująco. Rozpatrzmy charakterystykę skwantowaną, tym razem dla odmiany wykorzystując liczby stałoprzecinkowe całkowite (rys. 13).

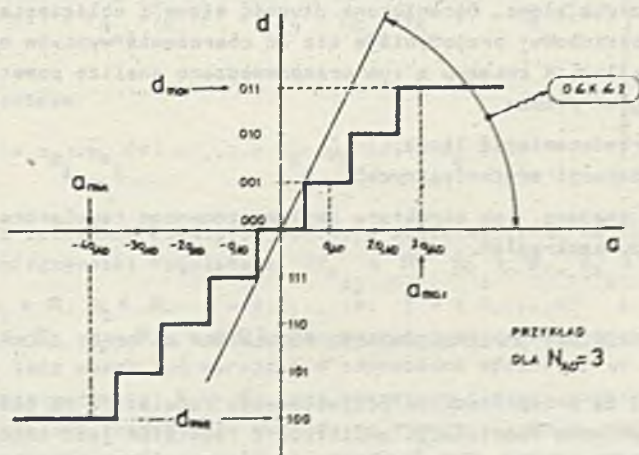
Zakres pracy jest tak wybrany, że w punkcie pracy układu ($\Delta w_z = 0$, $\lim_{\vartheta \rightarrow \infty} x(\vartheta) = x_A = \text{const}$) wielkość wejściowa przetwornika leży w środku charakterystyki schodkowej

$$a_A = \frac{a_{\max} - a_{\min}}{2} \quad (6)$$



Rys. 13. Skwantowana charakterystyka statyczna przetwornika A/D (przykład dla przetwornika A/D o $N_{AD} = 3$ bit)

a - analogowa wielkość wejściowa, d - dwójkowo zakodowana cyfrowa wielkość wyjściowa



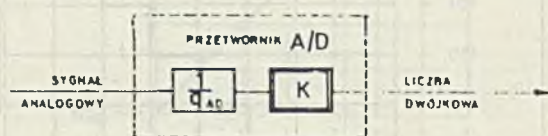
Rys. 14. Interpretacja własności charakterystyki statycznej przetwornika A/D

Nieliniowe własności transmitancyjne charakterystyki przetwornika A/D mogą być interpretowane jako zmienne wzmocnienie K, zdefiniowane w następujący sposób:

$$K = \frac{d(\varphi)}{a(\varphi)}, \left\{ K \in \mathbb{R}^+, K \in [0, \hat{K}], K = f[a(\varphi)] \right\} \quad (7)$$

Przez \hat{K} oznaczono kres górny K . Dla pokazanej na rys. 14 charakterystyki $K=2$.

Dalej przetwornik A/D będzie przedstawiany w schemacie blokowym jak na rys. 15.



Rys. 15. Przyjęta reprezentacja przetwornika A/D w schemacie blokowym

5. WPŁYW DŁUGOŚCI SŁOWA MIKROPROCESORA

Mikroprocesor ma za zadanie dokonywać w każdym takcie pracy obliczenia wartości cyfrowej wielkości sterującej według założonego w nim algorytmu regulacji.

Ażebymy otrzymać małe zapotrzebowanie pamięci i nakładów programowania, trzeba było ograniczyć operacje arytmetyczne do czterech podstawowych działań i wyprowadzić je w arytmetyce stałoprzecinkowej na liczbach z ograniczoną długością słowa. Ograniczona długość słowa i obliczenia w arytmetyce stałoprzecinkowej przyczyniają się do obarczenia wyników obliczeń błędami zaokrągleń. W związku z tym przeprowadzono analizę powstawania błędów zaokrągleń przez:

- sposób przedstawienia liczb,
- rodzaj operacji arytmetycznych.

W tym celu zbadano, jak struktura implementowanego regulatora może wpłynąć na błędy zaokrągleń.

6. WPŁYW STRUKTURY IMPLEMENTOWANEGO REGULATORA NA BŁĘDY ZAOKRĄGLEŃ

Załóżmy, że przeprowadzono projektowanie regulatora na płaszczyźnie z bez uwzględnienia kwantyzacji amplitudy i regulator jest określony funkcją przejęcia:

$$W_R(z) = \frac{\bar{U}(z)}{\bar{E}(z)} = \frac{\beta_n z^n + \beta_{n-1} z^{n-1} + \dots + \beta_1 z + \beta_0}{z^n + \alpha_{n-1} z^{n-1} + \dots + \alpha_1 z + \alpha_0} \quad [4] \quad (8)$$

Algorytm działania regulatora można zapisać ogólnie w postaci równań stanu w następujący sposób:

$$\begin{aligned} \bar{y}_R(\vartheta+1) &= \bar{G}_R \cdot \bar{y}_R(\vartheta) + \bar{h}_R \cdot \bar{e}(\vartheta)^{1)} \\ \bar{u}(\vartheta) &= \bar{c}_R^T \cdot \bar{y}_R(\vartheta) + \bar{d}_R \cdot \bar{e}(\vartheta) \end{aligned} \quad \bar{y}_{R_0} = \bar{y}_R(\vartheta=0) \quad (9)$$

lub w postaci równania różnicowego przyczynowego, czyli w postaci rekurencyjnej

$$\bar{u}(\vartheta) = -\alpha_{m-1} \bar{u}(\vartheta-1) - \dots - \alpha_0 \bar{u}(\vartheta-m) + \beta_m \cdot \bar{e}(\vartheta) + \beta_{m-1} \cdot \bar{e}(\vartheta-1) + \dots + \beta_0 \cdot \bar{e}(\vartheta-m) \quad (10)$$

Obliczenie $\bar{W}_R(z)$ z równań (9) nie jest jednoznaczne. Z tej przyczyny układ równań (9) można zrealizować w postaci różnych struktur, np. 1. i 2. postaci kanoniczne, postać kaskadowa, postać równoległa [5] lub postać wejścia/wyjście. O tych strukturach będzie mowa nieco później.

Równania (9) po wymnożeniu macierzy i wektorów można zapisać w postaci zawierającej tylko cztery podstawowe rodzaje obliczeń:

Równania stanu

$$\left. \begin{aligned} \bar{y}_{R_1}(\vartheta+1) &= \varphi_{R_{11}} \cdot \bar{y}_{R_1}(\vartheta) + \dots + \varphi_{R_{1m}} \cdot \bar{y}_{R_m}(\vartheta) + h_{R_1} \cdot \bar{e}(\vartheta) \\ \vdots & \\ \bar{y}_{R_m}(\vartheta+1) &= \varphi_{R_{m1}} \cdot \bar{y}_{R_1}(\vartheta) + \dots + \varphi_{R_{mm}} \cdot \bar{y}_{R_m}(\vartheta) + h_{R_m} \cdot \bar{e}(\vartheta) \end{aligned} \right\} \quad (11)$$

Równanie wyjściowe

$$\bar{u}(\vartheta) = c_{R_1} \cdot \bar{y}_{R_1}(\vartheta) + \dots + c_{R_m} \cdot \bar{y}_{R_m}(\vartheta) + d_R \cdot \bar{e}(\vartheta)$$

Ponieważ z założenia regulator dokonuje obliczeń tylko na liczbach całkowitych, współczynniki regulatora ($\varphi_{R_{ij}} \in R$, $h_{R_i} \in R$, $c_{R_i} \in R$, $d_R \in R$ względnie $\alpha_i \in R$, $\beta_i \in R$, $i = 1, 2, \dots, m$, $j = 1, 2, \dots, m$) i wielkości zmienne ($y_R \in R$, $e \in R$, $u \in R$) nie mogą być przedstawione jako liczby rzeczywiste¹⁾, lecz muszą być wyrażone w odpowiedni sposób przez liczby całkowite. To przetwarzanie $R \rightarrow C$ jest obarczone błędami zaokrąglenia, które były szczegółowo zbadane. Ze względu na zupełnie różne oddziaływania skutki zaokrąglenia współczynników i zmiennych były badane oddzielnie.

1) - kreska u dołu litery oznacza "zmienna stanu",
 - kreska u góry oznacza "należy do liniowego regulatora bez błędu zaokrąglenia".

7. ZAOKRĄGLANIE WSPÓŁCZYNNIKÓW

Współczynniki z zakresu liczb rzeczywistych, nazwijmy je ogólnie przez $\varphi \in \mathbb{R}$, mogą być przedstawione dowolnie dokładnie w arytmetyce stałoprzecinkowej za pomocą ilorazu dwóch liczb całkowitych ($\varphi \approx \frac{L}{M}$, $\varphi \in \mathbb{R}$, $L \in \mathbb{C}$, $M \in \mathbb{C}$)

$$\text{(np. } 127,82 = \frac{6391}{50} \quad \text{lub} \quad -0,5 = -\frac{1}{2}\text{)}.$$

Tutaj współczynniki spełniają już wymagania arytmetyki stałoprzecinkowej, ale jeszcze nie wymagania związane z ograniczoną długością słowa. Z tej przyczyny będzie wymagane, żeby licznik L i mianownik M , tak jak wzmianne, przedstawić z długością słowa N bitów. Żeby przedstawić algebraiczny znak φ L przyjmuje tak dodatnie, jak też ujemne wartości, natomiast dla M muszą być brane tylko dodatnie wartości. Tak więc licznik i mianownik za każdym razem mogą przyjmować 2^N różnych całkowitych wartości w zakresie:

$$\begin{aligned} -2^{N-1} &\leq L \leq 2^{N-1} - 1 \\ 1 &\leq M \leq 2^N \end{aligned} \quad (12)$$

i tym będzie spełnione wymaganie ograniczonej długości słowa.

Na skutek zaokrąglania współczynników dla biegunów i zer regulatora jest możliwa tylko skończona liczba miejsc w kole jednostkowym.

8. ZAOKRĄGLANIE ZMIENNYCH

Zakładamy, że μP ma długość słowa N bitów, jak również że wielkość wejściowa $[e(\varphi)]$, wielkość wyjściowa $[u(\varphi)]$ oraz zmienne stanu $[Y_R(\varphi)]$ będą przedstawiane z długością słowa N . Oprócz tego dla wszystkich zmiennych są dozwolone dodatnie i ujemne wartości, więc mogą one przyjmować 2^N różnych całkowitych wartości w zakresie:

$$\begin{aligned} -2^{N-1} &< [e(\varphi)] \leq 2^{N-1} - 1 \\ -2^{N-1} &< [Y_R(\varphi)] \leq 2^{N-1} - 1 \quad i = 1, 2, \dots, m \\ -2^{N-1} &< [u(\varphi)] < 2^{N-1} - 1 \end{aligned} \quad (13)$$

Operacje arytmetyczne w μP powinny z założenia ograniczać się do powiązania całkowitych liczb dwójkowych przez cztery podstawowe działania arytmetyczne. Ważne są następujące stwierdzenia:

- Przy dodawaniu, odejmowaniu i mnożeniu na liczbach dwójkowych nie występuje żaden błąd zaokrąglenia. Wynik dodawania lub odejmowania dwóch liczb dwójkowych z długością N bitów ma, nie zważając na ewentualne końcowe przeniesienie, znowu długość N bitów. Wynik mnożenia dwóch liczb dwójkowych z długością słowa N bitów ma długość słowa $2N$ bitów.

- Przy dzieleniu dwóch liczb dwójkowych zawsze wystąpi błąd zaokrąglenia, dopóki dzielna nie jest całkowitą wielokrotnością dzielnika. Wynik dzielenia liczby dwójkowej o długości słowa $2N$ bitów przez liczbę dwójkową o długości słowa N bitów ma długość N bitów.

np przykład $(0000\ 1000\ 0110\ 1110)_2 : (0100\ 1001)_2 = (0001\ 1101)_2 \hat{=}$

$$\hat{=} (2158)_{10} : (73)_{10} = (29)_{10} + \frac{\begin{matrix} (41) \\ (73) \end{matrix} \cdot 10}{10}$$

Ta reszta będzie pominięta \Rightarrow błąd zaokrąglenia

Wpływ błędu zaokrąglenia będzie opisany jako zmienne wzmocnienie K , zdefiniowane w analogiczny sposób jak poprzednio dla przetwornika A/D

$$K = \frac{\text{sygnał wyjściowy}}{\text{sygnał wejściowy}} \quad K \in \mathbb{R}^+ \quad \text{1} \quad \begin{cases} 0 \leq K \leq 1 & \text{przy obciążeniu} \\ 0 \leq K \leq 2 & \text{przy zaokrągleniu} \end{cases} \quad (14)$$

Wyraz nie obciążony błędem zaokrąglenia

$$\frac{L}{M} \cdot [Y]$$

będzie przy uwzględnieniu błędu zaokrąglenia wyrażony przez

$$K \cdot \frac{L}{M} \cdot [Y]$$

Jeśli otrzymane wyniki wprowadzić do algorytmu regulacji (11), otrzymamy nowy układ równań, który symbolizuje przebieg operacji arytmetycznych przy obliczaniu w mikroprocesorze z ograniczoną długością słowa i w arytmetyce stałooprzecinkowej.

Równania stanu:

$$\left. \begin{aligned} [Y_{R_1}(\varphi+1)] &= K_{11} \frac{L_{11}}{M_{11}} \cdot [Y_{R_1}(\varphi)] + \dots + K_{1m} \cdot \frac{L_{1m}}{M_{1m}} \cdot [Y_{R_m}(\varphi)] + K_{n1} \frac{L_{h1}}{M_{h1}} \cdot [e(\varphi)] \\ \vdots & \qquad \qquad \qquad \vdots & \qquad \qquad \qquad \vdots & \qquad \qquad \qquad \vdots \\ [Y_{R_n}(\varphi+1)] &= K_{n1} \cdot \frac{L_{n1}}{M_{n1}} \cdot [Y_{R_1}(\varphi)] + \dots + K_{nn} \cdot \frac{L_{nn}}{M_{nn}} \cdot [Y_{R_n}(\varphi)] + K_{hn} \cdot \frac{L_{hn}}{M_{hn}} \cdot [e(\varphi)] \end{aligned} \right\} (15)$$

Równanie wyjściowe:

$$[u(\varphi)] = K_{c1} \frac{L_{c1}}{M_{c1}} \cdot [y_{R_1}(\varphi)] + \dots + K_{cm} \frac{L_{cm}}{M_{cm}} \cdot [y_{R_m}(\varphi)] + K_d \cdot \frac{L_d}{M_d} \cdot [e(\varphi)]$$

Przetwarzanie A/D:

$$[e(\varphi)] = K_{AD} \cdot \frac{1}{q} \cdot e(\varphi) \quad (15)$$

Przetwarzanie D/A:

$$u(\varphi) = \mathcal{X} \cdot q \cdot [u(\varphi)]$$

Równanie wejścia/wyjścia:

$$[u(\varphi)] = -K_{\alpha_{m-1}} \frac{L_{\alpha_{m-1}}}{M_{\alpha_{m-1}}} [u(\varphi-1)] - \dots - K_{\alpha_0} \frac{L_{\alpha_0}}{M_{\alpha_0}} [u(\varphi-m)] + K_{\beta_m} \frac{L_{\beta_m}}{M_{\beta_m}} [e(\varphi)] + \dots + K_{\beta_0} \frac{L_{\beta_0}}{M_{\beta_0}} [e(\varphi-m)] \quad (16)$$

Przetwarzanie A/D:

$$[e(\varphi)] = K_{AD} \cdot \frac{1}{q} \cdot e(\varphi)$$

Przetwarzanie D/A:

$$u(\varphi) = \mathcal{X} \cdot q \cdot [u(\varphi)]$$

z ograniczonymi zmiennymi

$$-2^{N-1} \leq \left\{ \begin{array}{l} [e(\varphi)] \in \mathbf{C} \\ [y_{R_1}(\varphi)] \in \mathbf{C} \\ [u(\varphi)] \in \mathbf{C} \end{array} \right\} < 2^{N-1} - 1$$

i ograniczonymi współczynnikami:

$$-2^{N-1} < \left\{ L_{INDEX} \in \mathbf{C} \right\} \leq 2^{N-1} - 1$$

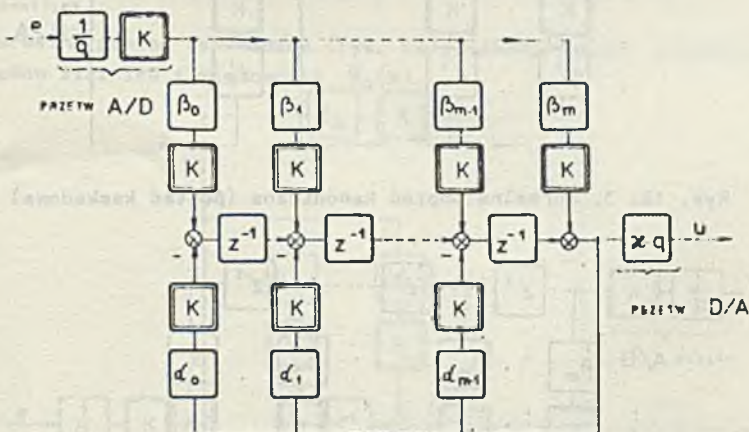
$$1 < \left\{ M_{INDEX} \in \mathbf{C} \right\} \leq 2^N$$

I zmiennymi wzmocnieniami:

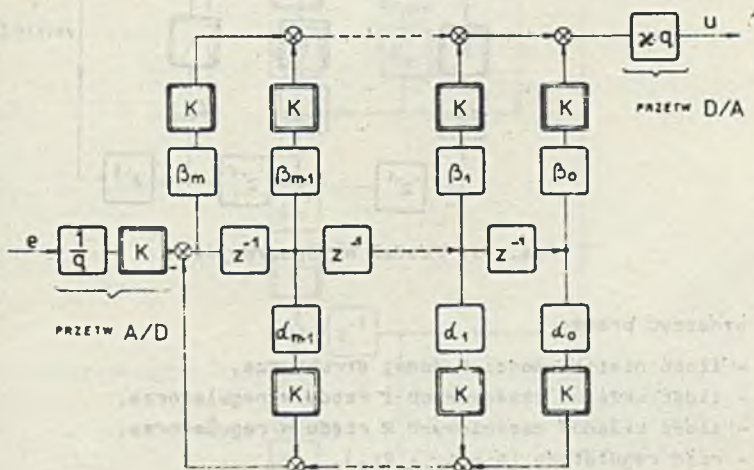
$$0 \leq \left\{ K_{\text{INDEX}} = K_{\text{INDEX}}(\varphi) \in C \right\} \leq 2$$

przy zaokrągleniu

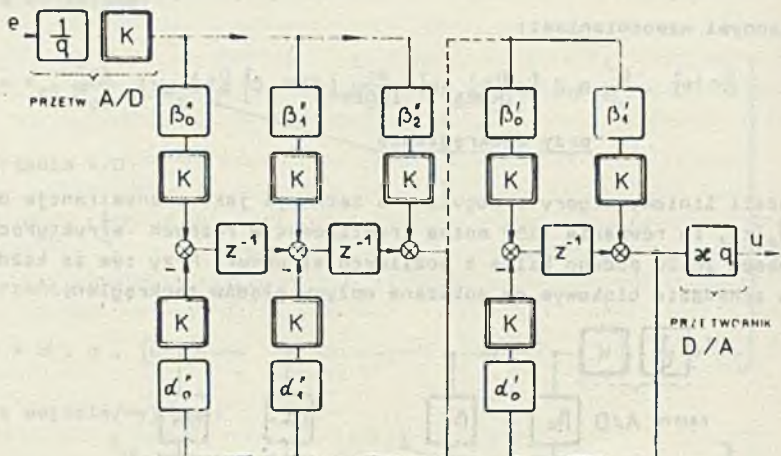
Jeżeli liniowy algorytm regulatora istnieje jako transmitancja dyskretna $\bar{W}_R(z)$, to równania (15) można zrealizować w różnych strukturach. Na rysunkach 16-20 podano kilka z możliwych struktur. Przy tym za każdym razem w schemacie blokowym są pokazane wpływy błędów zaokrążeń.



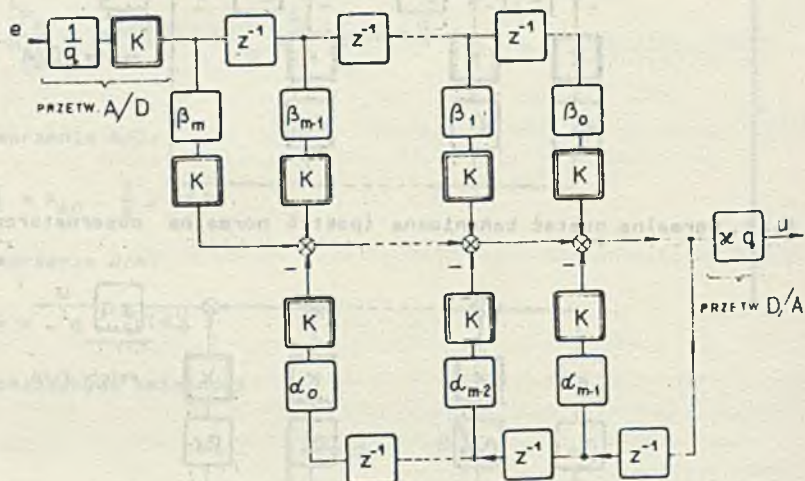
Rys. 16. 1. Normalna postać kanoniczna (postać normalna obserwatorowa)



Rys. 17. 2. Normalna postać kanoniczna (postać normalna regulatorowa)



Rys. 18. 3. Normalna postać kanoniczna (postać kaskadowa)



Rys. 19. Postać wejście/wyjście

Jeśli oznaczyć przez:

- I_N - ilość nieliniowości w danej strukturze,
- i_1 - ilość układów częściowych 1 rzędu w regulatorze,
- i_2 - ilość układów częściowych 2 rzędu w regulatorze,
- m - rząd regulatora ($m = i_1 + 2i_2$).

wtedy dla podanych struktur otrzymuje się:

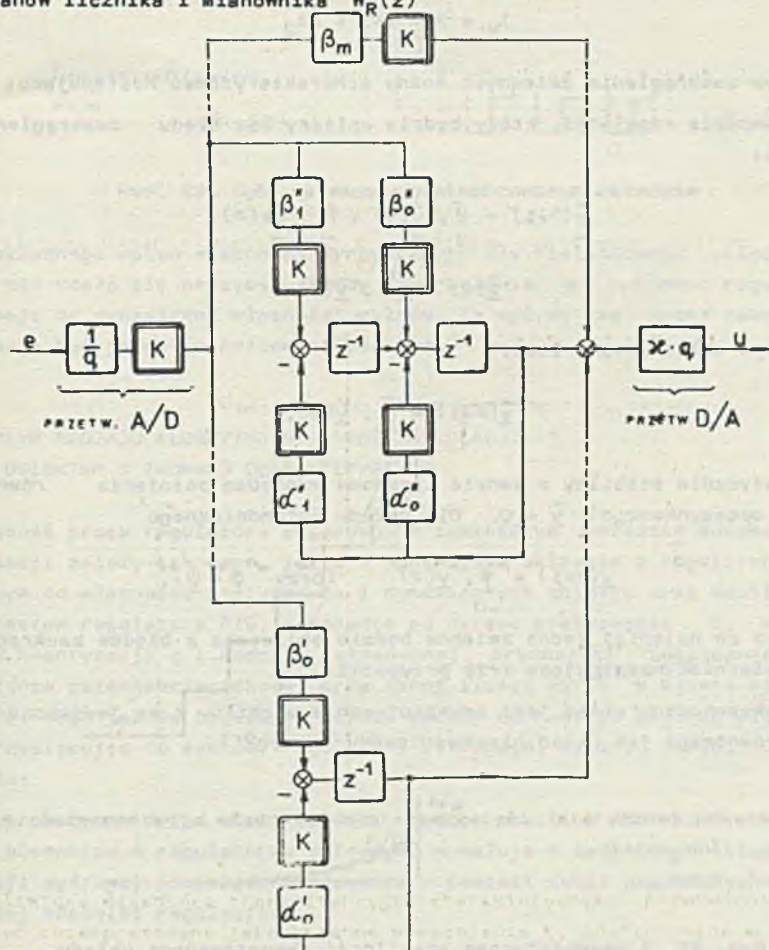
1) normalna postać kanoniczna, zwana również postacią normalną obserwatorową (rys. 16)

$$I_N = 2m + 2$$

2) normalna postać kanoniczna, zwana również postacią normalną regulatorową (rys. 17)

$$I_N = 2m + 2$$

3) normalna postać kanoniczna (rys. 18), odpowiadająca przedstawieniu wielomianów licznika i mianownika $\bar{W}_R(z)$



Rys. 20. 4. Normalna postać kanoniczna (postać równoległa)

jako produktu czynników liniowych i czynników kwadratowych. (Wszystkie układy częściowe są przedstawiane w 1. normalnej postaci kanonicznej)

$$I_N = 1 + 3i_1 + 5i_2$$

- postać wejście/wyjście (rys. 19)

$$I_N = 2n + 2$$

4) normalna postać kanoniczna (rys. 20), odpowiadająca przedstawieniu $\bar{W}_R(z)$ jako sumy z rozkładu na ułamki proste. (Wszystkie układy częściowe są przedstawiane w 1. normalnej postaci kanonicznej)

$$I_N = 2 + 2i_1 + 4i_2$$

Wpływ zaokrąglania zmiennych można scharakteryzować następująco:

w obwodzie regulacji, który będzie opisany bez błędu zaokrąglenia w postaci:

$$\bar{y}(\varphi+1) = \bar{\phi} \cdot \bar{y}(\varphi) + \bar{h} \cdot \bar{wz}(\varphi)$$

$$\bar{x}(\varphi) = \bar{c}^T \cdot \bar{y}(\varphi)$$

występuje układ autonomiczny

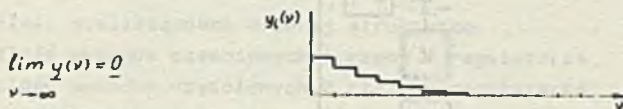
$$\bar{y}(\varphi+1) = \bar{\phi} \cdot \bar{y}(\varphi),$$

asymptotycznie stabilny w sensie Lapunowa względem położenia równowagi (stanu spoczynkowego) $\bar{y} = 0$. Dla układu autonomicznego

$$\underline{y}(\varphi+1) = \underline{\phi} \cdot \underline{y}(\varphi) \quad (\text{przy } \bar{\phi} = \underline{\phi}),$$

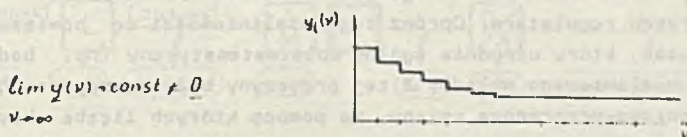
w którym co najmniej jedna zmienna będzie obliczana z błędem zaokrąglenia, mogą zaistnieć następujące trzy przypadki:

A. Skwantowany układ jest asymptotycznie stabilny i ma jednakowe położenie równowagi jak układ nieskwantowany (rys. 21).



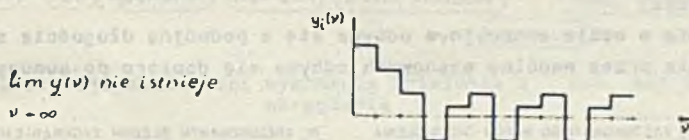
Rys. 21. I asymptotyczna stabilność skwantowanego układu

B. Skwantowany układ jest asymptotycznie stabilny, ale ma inne położenie równowagi w porównaniu do nieskwantowanego układu (rys. 22).



Rys. 22. II asymptotyczna stabilność skwantowanego układu

C. Skwantowany układ opisuje cykl graniczny wokół położenia równowagi nieskwantowanego układu (rys. 23).



Rys. 23. Cykl graniczny w skwantowanym układzie

Dokładnego opisu własności dynamicznych dla nieliniowego układu tego typu nie udało się otrzymać. Błędy zaokrąglenia w cyfrowym regulatorze wpływają na dynamiczne własności układu. Te wpływy są znane jakościowo, nie mogą być jednak określone ilościowo.

9. WPŁYW RODZAJU ALGORYTMU NA JAKOŚĆ REGULACJI Z OBIEKTEM O ZADANEJ CHARAKTERYSTYCE

Jakość pracy regulatora cyfrowego w zamkniętym układzie automatycznej regulacji zależy tak samo, jak i w zamkniętym układzie z regulatorem analogowym od własności statycznych i dynamicznych obiektu oraz współczynników nastaw regulatora PID, a ponadto od okresu próbkowania T , wartości kroku kwantyzacji q i rodzaju stosowanej arytmetyki (stałoprzecinkowa względnie zmiennoprzecinkowa) przy danej ilości bitów w słowie mikroprocesora. Stąd jakość regulacji silnie zależy od rodzaju użytego algorytmu.

Przystępując do syntezy regulatora cyfrowego, należy zwrócić uwagę na to, że:

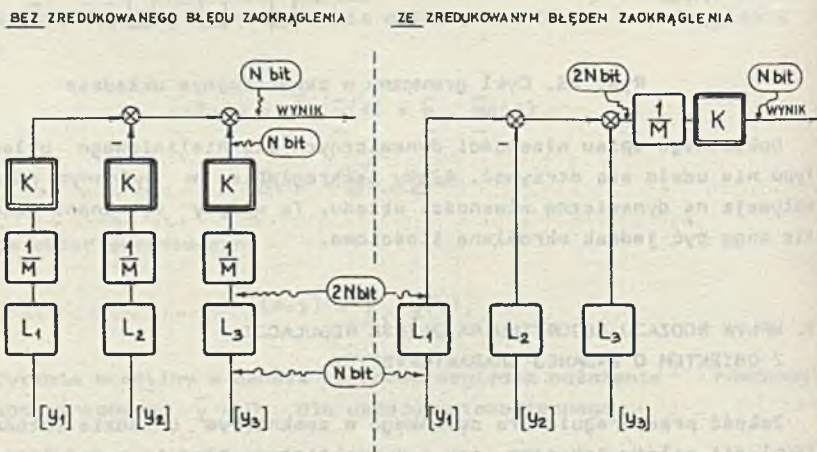
Wyprowadzone dotąd nieliniowości, będące skutkiem charakterystyk użytych elementów w regulatorze cyfrowym, wywołują w zamkniętym układzie regulacji cyfrowej niepożądane zjawiska w postaci cykli granicznych oraz statycznej odchyłki regulacji.

10. REDUKCJA LICZBY BŁĘDÓW ZAOKRĄGLEŃ ORAZ NIELINIOWOŚCI

We wszystkich strukturach regulatorów ilość nieliniowości rośnie ze wzrostem rzędu regulatora. Oprócz tego nieliniowości są powiązane między sobą w sposób, który utrudnia ogólny opis matematyczny (np. badania stabilności) nieliniowego układu. Z tej przyczyny były zaproponowane niektóre urządzeniowo-programowe zmiany, za pomocą których liczba błędów zaokrąglenia, względnie nieliniowości, może być zmniejszona:

a) Nieliniowości na rys. 16-20 można przesunąć (otrzymując układ pokazany na rys. 24) wtedy, gdy:

- wszystkie częściowe skwantowane współczynniki $\frac{L_{INDEX}}{M_{INDEX}}$ posiadają równe mianowniki,
- dodawanie w węzle sumacyjnym odbywa się z podwójną długością słowa,
- dzielenie przez wspólny mianownik odbywa się dopiero po sumowaniu.

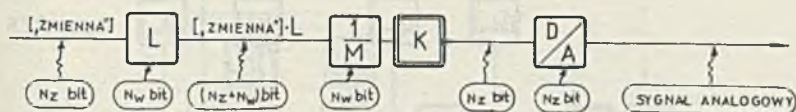


Rys. 24. Ilustracja przeniesienia i połączenia nieliniowości

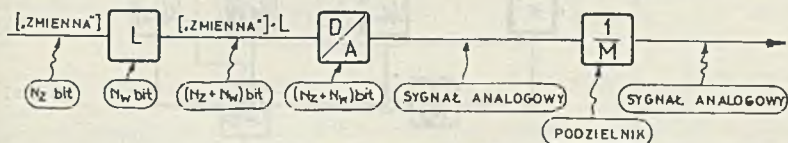
b) Było pokazane wcześniej, że przetwornik D/A o długości słowa N bitów zamienia liczbę dwójkową o długości słowa N bitów bez błędu zaokrąglenia w wartość analogową. Ta własność może doprowadzić do dalszego zmniejszenia błędów zaokrąglenia (rys. 25).

Długość słowa przy przedstawianiu zmiennych byłaby N_z , a długość słowa przy przedstawianiu współczynników N_w . Po pomnożeniu ["zmienna"]. L wynik ma długość $(N_z + N_w)$ bitów. Zamiast najpierw wynik ten podzielić przez M i potem przetwarzać można też postąpić odwrotnie: najpierw wynik przetworzyć D/A i dopiero potem podzielić - już analogowo przez M , bo analogowe dzielenie nie wprowadza błędu zaokrąglenia.

DZIELENIE Z BŁĘDEM ZAOKRĄGLENIA



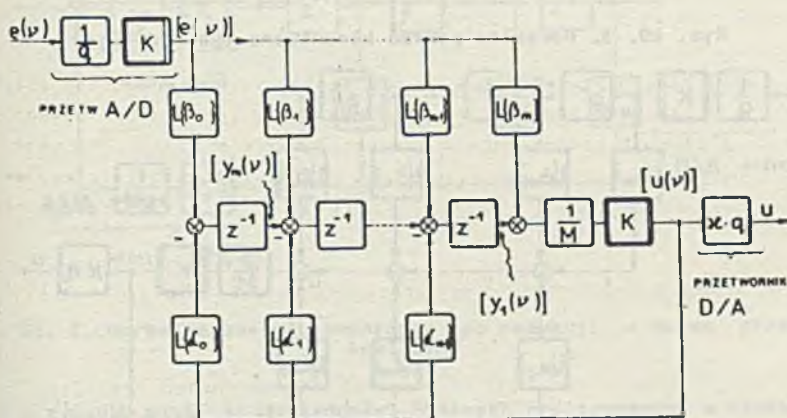
DZIELENIE BEZ BŁĘDU ZAOKRĄGLENIA



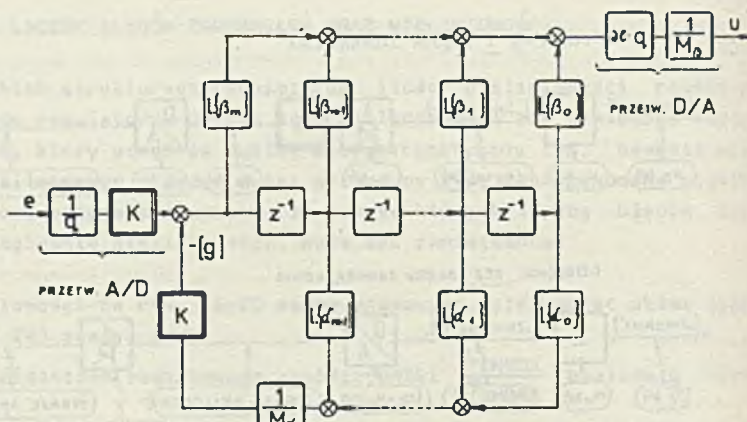
Rys. 25. Ilustracja możliwości wykonania dzielenia z lub bez błędu zaokrąglenia

Wymienione dotąd możliwości regulacji błędów zaokrąglenia zastosowano w przedstawionych wcześniej strukturach regulatorów. Porównanie rysunków 16-20 z 26-30 wykazuje wyraźne zmniejszenie nieliniowości.

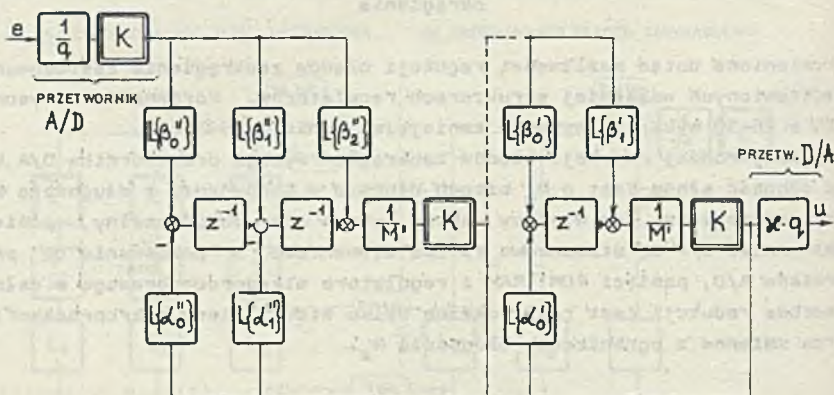
Opisany rodzaj redukcji błędów zaokrąglenia wymaga przetwornika D/A, którego długość słowa jest o N_w bitach dłuższa w porównaniu z długością słowa mikroprocesora. Ten większy nakład wydaje się dopuszczalny, ponieważ przetworniki D/A są stosunkowo tanimi elementami w porównaniu do przetworników A/D, pamięci ROM, RAM i regulatora mikroprocesorowego w całości. Ta metoda redukcji jest realizowalna tylko wtedy, kiedy mikroprocesor przetwarza zmienne z ograniczoną długością N_z .



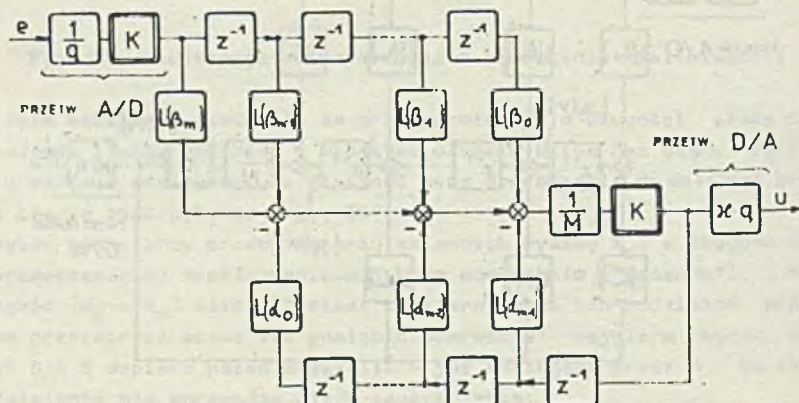
Rys. 26. 1. Normalna postać kanoniczna (po redukcji)



Rys. 27. 2. Normalna postać kanoniczna (po redukcji z jednym przetwornikiem D/A)



Rys. 28. 3. Normalna postać kanoniczna (po redukcji)



Rys. 29. Postać wejście/wyjście (po redukcji)

c) Opierając się na poprzedniej propozycji specjalnie dla 2. normalnej postaci kanonicznej, jest możliwa dalsza redukcja nieliniowości. Zamiast dokonać dzielenia [g] przez M cyfrowo (w mikroprocesorze, z błędem zaokrąglenia), można najpierw [g] przetworzyć za pomocą drugiego przetwornika D/A w wartość analogową, potem od razu podzielić analogowo przez M i wprowadzić przez przetwornik A/D. Uniknięto w ten sposób jednej nieliniowości (rys. 31).

LITERATURA

- [1] Oppenheim A.V., Schafer R.W.: Cyfrowe przetwarzanie sygnałów. WKŁ, Warszawa 1979.
- [2] Цыпкин Я.З.: Оценка влияния квантования по уровню на процессы в цифровых автоматических системах. Автоматика и телемеханика 1960, № 3, сс. 281-285.
- [3] Siffing G., Sommer R.: Untersuchung von DDC-Regelkreisen mit Quantisierungskennlinien. Regelungstechnik 1979, H. 3, ss. 70-75.
- [4] Ackermann J.: Regulacja impulsowa. WNT, Warszawa 1976.
- [5] Schüssler H.W.: Digitale Systeme zur Signalverarbeitung. Berlin, Heidelberg, New York 1973, Springer - Verlag.

Recenzent: Prof. dr hab. inż. Zdzisław Trybalski

Wpłynęło do Redakcji: czerwiec 1983 r.

СИНТЕЗ МИКРОПРОЦЕССОРНОГО ЦИФРОВОГО РЕГУЛЯТОРА

Резюме

Обсуждены главные вопросы цифрового регулятора построенного при использовании микропроцессора с ограниченной длиной слова, снабженного упрощенными преобразователями: аналогово-цифровым и цифрово-аналоговым. Обращено внимание на явления, которые следует учитывать во время синтеза данного регулятора, а также указаны трудности, которые встречается при реализации идеальной псевдодискретной характеристики ПИД.

SYNTHESIS OF MICROPROCESSOR BASED DIGITAL CONTROLLER

Summary

The primary questions relevant to the digital controller based on limited word-length microprocessor furnished with the simplified A/D and D/A converters. The main attention has been paid to the effects which must be taken into consideration during the synthesis process of such controller and difficulties connected with the quasi-continuous ideal PID response realization have been presented.