ZESZYTY NAUKOWE POLITECHNIKI ŚLĄSKIEJ 2002
Seria: ELEKTRYKA z.182 Nr kol. 1551

Lesław TOPÓR-KAMIŃSKI

WIELOWEJŚCIOWY WZMACNIACZ OPERACYJNY W PRĄDOWYCH UKŁADACH NIELINIOWYCH

Streszczenie. Przedstawiono koncepcję oraz możliwe realizacje scalone i dyskretne wielowejściowego napięciowego wzmacniacza operacyjnego (MIOA). Pokazano jego podstawowe układy pracy jako wzmacniacza-dzielnika napięciowego bez dodatkowych rezystancji zewnętrznych, a także jako wzmacniacza prądowego z jedną konduktancją dodatkową. Opisano translinearny element nieliniowy dwójnikowy i wielowejściowy (MITE). Przedstawiono realizacje MITE dla sygnałów prądowych z zastosowaniem MIOA. Na jego bazie zbudowano dwie wersje prądowych układów mnożąco-dzieląco-potęgujących (MDP). Pokazano także inercyjną wersję układu MDP oraz realizacje na jego bazie przetwornika wartości skutecznej sygnału prądowego.

MULTIPLE-INPUT OPERATIONAL AMPLIFIER IN CURRENT MODE NONLINEAR CIRCUITS

Summary. The conception as well as possible integrated and discrete realisations of multiple-input operational amplifiers (MIOA) have been presented. Its basic operational circuits as voltage amplifier/attenuator without additional external resistances and also as current amplifier with a single additional conductance have been shown. Translinear non-linear one-port and multiple-input element (MITE) has been described. MITE realisation for current signals using MIOA has been presented. Basing on that MIOA, two versions of current mode analog multiplier/divider and raising to a power block (MDP), have been arranged. Inertial version of MDP and realisation of current mode RMS to DC converter basing on MDP has been presented.

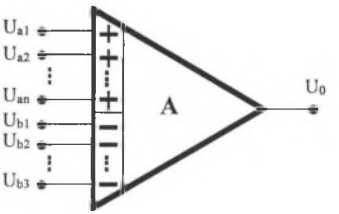
1. WIELOWEJŚCIOWY WZMACNIACZ OPERACYJNY – WIADOMOŚCI WSTĘPNE

Możliwość wspólnej realizacji elektronicznych układów analogowych i współpracujących z nimi układów cyfrowych, w technologiach o dużej skali integracji, pozwala budować je w bardziej złożonych wersjach wielozaciskowych [1], [2], [3]. Uzyskują one w ten sposób większą uniwersalność przez przeniesienie wielu wykonywanych przez nie funkcji do ich wnętrza. Jednocześnie zmniejsza się ilość niezbędnych dodatkowych elementów

zewnętrznych. Właściwości ich mogą być dodatkowo łatwo programowalne przez układ cyfrowy, np. za pomocą kluczy analogowych przełączających zaciski zewnętrzne. Przykładem takiego analogowego przyrządu elektronicznego jest wielowejściowy WO (MIOA – multiple input operational amplifier) [4], [5], o symbolu pokazanym na rys.1. Zakładając, że posiada on równą ilość n wejść odwracających i nieodwracających, opisuje go dla A→∞ zależność:

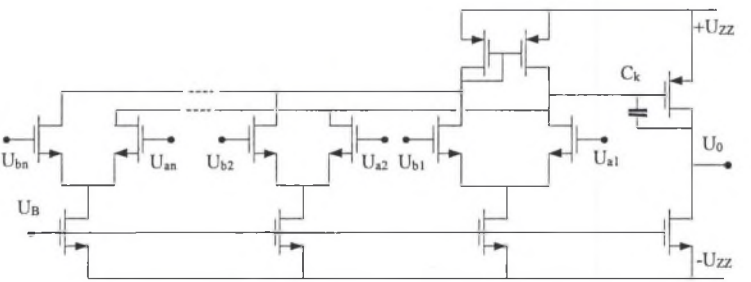
$$U_0 = A\left(\sum_{k=1}^{n} U_{ak} - \sum_{k=1}^{n} U_{bk}\right) \tag{1}$$

Zatem jest on 2n wejściowym napięciowym WO.

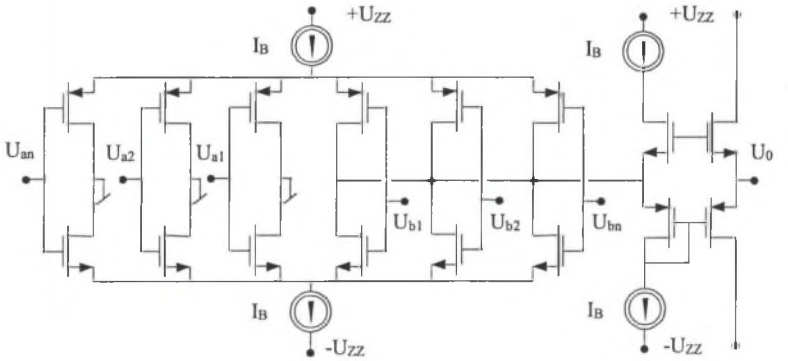


Rys. 1. Symbol wielowejściowego napięciowego wzmacniacza operacyjnego
Fig. 1. Symbol of multiple-input voltage operational amplifier

Jego uproszczone realizacje praktyczne w postaci układów scalonych wykonanych w technice CMOS mogą być rozwinięciem koncepcji układowej stosowanej dla różnicowo-różnicowego WO (DDA – differential-difference amplifier), przez zwiększenie ilości stopni wejściowych jak na rys.2. Inną alternatywną koncepcją realizacji MIOA w technice CMOS jest układ pokazany na rys. 3.

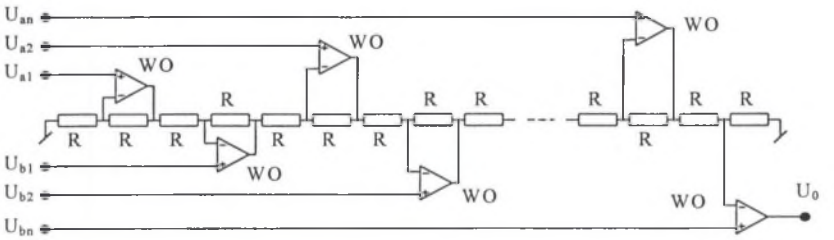


Rys. 2. Prosta realizacja praktyczna MIOA wykonana w technice CMOS
Fig. 2. Simple practical realisation of MIOA in CMOS techniques

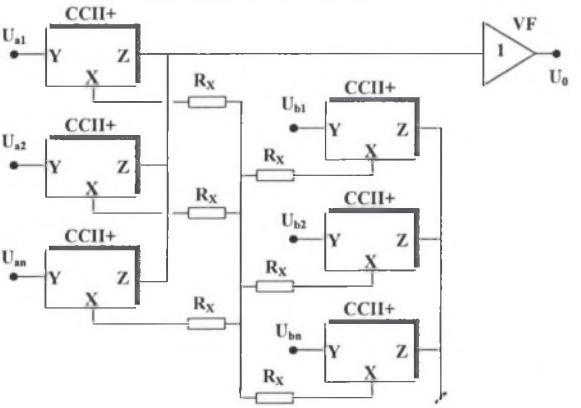


Rys. 3. Alternatywna koncepcja realizacji MIOA w technice CMOS
Fig. 3. Alternative conception of realisation of MIOA in CMOS techniques

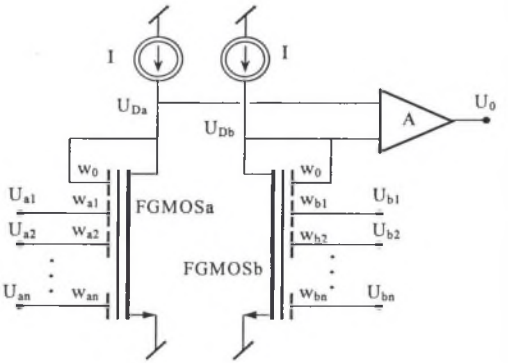
Modele MIOA mogą być też wykonywane z zastosowaniem innych rodzajów wzmacniaczy elektronicznych, np. klasycznych WO lub konwejerów prądowych, co pokazano na rysunkach 4 i 5. W tym przypadku można użyć wzmacniaczy operacyjnych ze sprzężeniem prądowym (CFOA), a rezystancje R_X mogą być naturalnymi (pasożytniczymi) rezystancjami wyjściowymi ich zacisków odwracających.



Rys. 4. Realizacja dyskretna MIOA z zastosowaniem klasycznych wzmacniaczy operacyjnych
Fig. 4. Discrete realisation of MIOA with operational amplifier



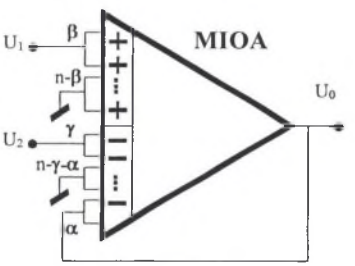
Rys. 5. Realizacja dyskretna MIOA z zastosowaniem konwejerów prądowych lub wzmacniaczy CFA
Fig. 5. Discrete realisation of MIOA with CCII or CFA



Rys. 6. Wielowejściowy WO z parą tranzystorów FGMOS pracujących w obszarze nasycenia
Fig. 6. MIOA with two FGMOS transistors operating in saturation region

Wprowadzając do praktyki układów analogowych tranzystory polowe o bramce swobodnej (FGMOS – floating gate MOS) [6], [7], [8], stosowane już wcześniej w układach cyfrowych, uzyskuje się znaczne uproszczenie konstrukcji MIOA, przy jednoczesnej dużej ilości zacisków wejściowych. Jeżeli do pary tranzystorów FGMOS, pracujących w obszarze nasycenia, dołączy się różnicowy WO o wzmocnieniu A, tak jak to pokazano na rys.6, otrzyma się układ wielowejściowego napięciowego WO.

Wprowadzając sygnały wejściowe na wybraną ilość wejść oraz dokonując sprzężenia zwrotnego na inną określoną ilość wejść wzmacniacza MIOA, otrzymuje się w łatwy sposób bez dodatkowych elementów zewnętrznych wzmacniacze napięciowe o niedużych całkowitych lub ułamkowych współczynnikach wzmocnienia.



Rys. 7. Dwuwejściowy wzmacniacz różnicowy o wzmocnieniach ustalanych ilością zacisków wejściowych i w pętli sprzężenia
Fig. 7. Two-input differential amplifier with amplification values controlled by number of input terminals and in feedback loop

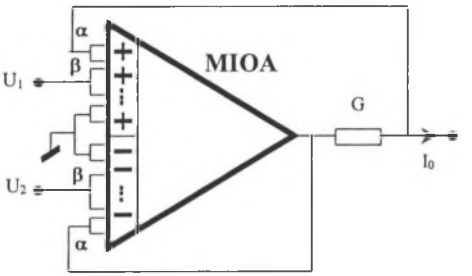
Przykładowy układ z rys.7 opisuje zależność:

$$U_0 = \frac{\beta U_1 - \gamma U_2}{\alpha} \tag{2}$$

gdzie α, β i γ są liczbami połączonych razem zacisków wejściowych zastosowanych MIOA.

W oparciu o układy MIOA w łatwy sposób realizuje się wzmacniacze o wyjściu prądowym, przez wprowadzenie jednej konduktancji zewnętrznej G, tak jak to pokazano na rys.8, a opisano zależnością:

$$I_0 = \frac{\beta}{\alpha} G(U_1 - U_2). \tag{3}$$



Rys. 8. Podstawowy układ źródła prądowego sterowanego różnicą napięć wejściowych
Fig. 8. Basic conception of differential voltage controlled current source

2. TRANSLINEARNY ELEMENT NIELINIOWY

Najczęściej stosowanymi w układach elektronicznych elementami o charakterystykach nieliniowych są przyrządy ze złączem półprzewodnikowym p-n, np. w postaci diody półprzewodnikowej lub tranzystora bipolarnego. Może być to także tranzystor polowy MOS pracujący w obszarze słabej inwersji. Ich charakterystykę z określoną dokładnością aproksymuje funkcja wykładnicza, która przykładowo dla diody ma postać:

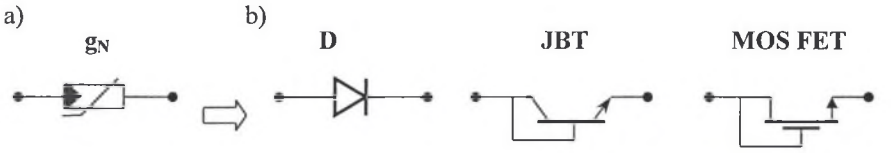
$$I_D = I_S[\exp(U_D/\varphi_T) - 1] \tag{4}$$

gdzie: I_S jest prądem nasycenia o wartościach rzędu 10^{-14}A, a φ_T=kT/q jest potencjałem elektrokinetycznym złącza (k - stała Boltzmanna, T - temperatura bezwzględna, q - ładunek elektronu), przy czym dla t=300K φ_T=25,85mV≈26mV.

Dla tranzystora bipolarnego jest to relacja opisująca prąd kolektora I_C w funkcji napięcia U_{BE}, a prąd drenu I_D w funkcji napięcia U_{GS} dla tranzystora polowego MOS. Wobec bardzo małej wartości prądu I_S może ona być aproksymowana zależnością opisującą uogólniony element translinearny [10] typu:

$$I = I_S \exp\frac{U}{\varphi_T} \tag{5}$$

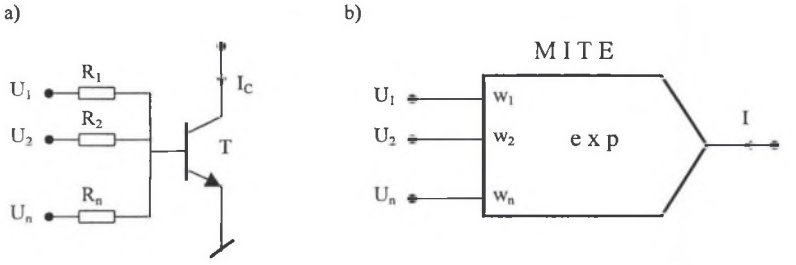
o symbolu pokazanym na rys. 9.



Rys. 9. Uogólniony element translinearny (a) i jego odpowiedniki praktyczne (b)
Fig. 9. Generalised translinear element (a) and its practical equivalents (b)

Zasadniczą właściwością tych elementów uzasadniającą ich nazwę jest liniowa zależność konduktancji (lub transkonduktancji dla tranzystorów) od prądu wyjściowego, czyli:

$$g_m = \frac{dI}{dU} = \frac{I_S}{\varphi_T} \exp\frac{U}{\varphi_T} = \frac{I}{\varphi_T} \tag{6}$$



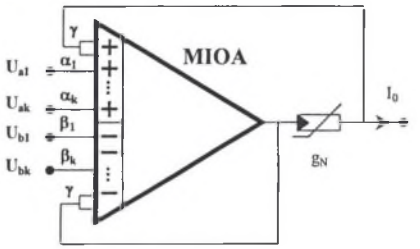
Rys. 10. Wielowejściowy element translinearny: model z tranzystorem JBT (a) oraz symbol (b)
Fig. 10. Multiple-input translinear element: the model with JBT transistor (a) and symbol (b)

Element nieliniowy o charakterystyce (6), ale sterowany sumą napięciowych sygnałów wejściowych nosi nazwę wielowejściowego elementu translinearnego (MITE - multiple input translinear element) [11], [12]. W najprostszej postaci może on być zamodelowany z zastosowaniem tranzystora JBT z *n* rezystorami przyłączonymi do zacisku bazy (rys. 10a). W ogólnej postaci jako blok funkcyjny, mnożący dodatkowo sterujące sygnały wejściowe przez pewne wagi w_k, może mieć symbol pokazany na rys. 10b. Opisuje go wtedy zależność:

$$I = I_S \exp\left(\sum_{k=1}^{n} w_k \frac{U_k}{\varphi_T}\right) \tag{7}$$

3. REALIZACJA MITE Z ZASTOSOWANIEM MIOA

Jeżeli w układzie źródła prądowego z rys.6 wprowadzi się w miejsce liniowej konduktancji G nieliniowy element g_N o charakterystyce (5), otrzyma się wielowejściowy element translinearny pokazany na rys. 11.

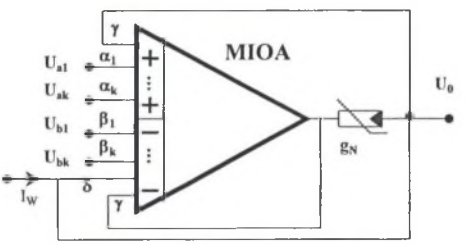


Rys. 11.Wielowejściowy element translinearny z zastosowaniem MIOA
Fig. 11. Multiple-input translinear element using MIOA

Jego prąd wyjściowy opisuje zależność:

$$I_0 = I_S \frac{\exp \dfrac{\sum_{i=1}^{K} \alpha_i U_{ai}}{\gamma \varphi_T}}{\exp \dfrac{\sum_{i=1}^{K} \beta_i U_{bi}}{\gamma \varphi_T}} = I_S \frac{\prod_{i=1}^{K} \exp \dfrac{\alpha_i U_{ai}}{\gamma \varphi_T}}{\prod_{i=1}^{K} \exp \dfrac{\beta_i U_{bi}}{\gamma \varphi_T}} \tag{8}$$

Wykonując dodatkowe sprzężenie zwrotne z wyjścia układu na wejście odwracające i zmieniając jednocześnie kierunek włączenia elementu g_m, uzyskuje się transrezystancyjny układ o wyjściu napięciowym i charakterystyce logarytmicznej, pokazany na rys. 12.



Rys. 12. Logarytmiczny układ transrezystancyjny z zastosowaniem MIOA
Fig. 12. Logarithmic trans-resistance block using MIOA

Opisuje go zależność:

$$U_L = \varphi_T \frac{\lambda}{\delta} \ln \frac{I_W}{I_S} + \sum_{i=1}^{K} \frac{\beta_i}{\delta} U_{bi} - \sum_{i=1}^{K} \frac{\alpha_i}{\delta} U_{ai} \tag{9}$$

Na bazie opisanych układów wykładniczych (exp) i logarytmicznego (log) można tworzyć układy mnożąco-dzieląco-potęgujące (MDP) działające na sygnałach prądowych. Możliwe są dwie wersje ich realizacji: równoległa i łańcuchowa. Pierwsza z nich posiada jeden wyjściowy układ typu „exp" pełniący jednocześnie rolę sumatora pokazany na rys.13. Uwzględniając zależności opisujące bloki „log" i „exp", otrzymuje się opisującą go zależność:

$$I_0 = I_S \frac{\left(\frac{I_1}{I_S}\right)^{\frac{\gamma_1}{\gamma_0}\frac{\alpha_1}{\delta_1}} \left(\frac{I_2}{I_S}\right)^{\frac{\gamma_2}{\gamma_0}\frac{\alpha 2}{\delta_2}}}{\left(\frac{I_3}{I_S}\right)^{\frac{\gamma_3}{\gamma_0}\frac{\alpha_3}{\delta_3}} \left(\frac{I_4}{I_S}\right)^{\frac{\gamma_4}{\gamma_0}\frac{\alpha_4}{\delta_4}}} \tag{10}$$

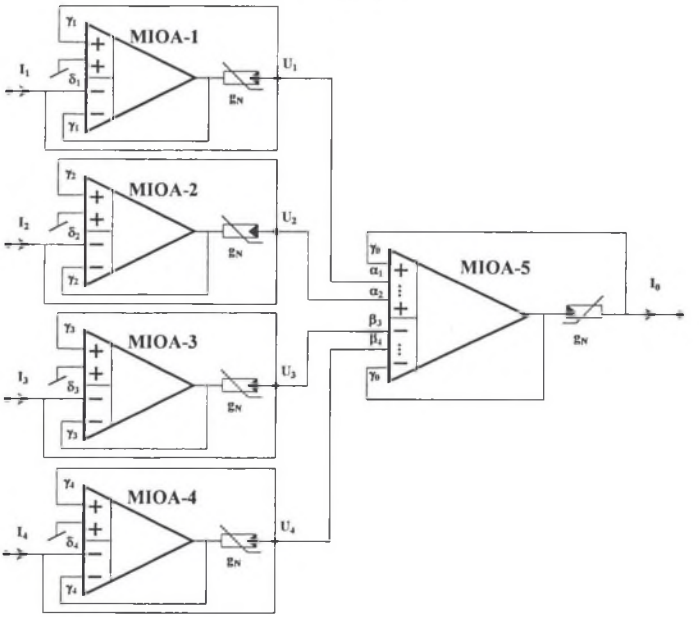
Druga wersja realizacji układu MDP ma postać łańcuchowo połączonych bloków „log" z jednym wyjściowym blokiem „exp", pokazana dla trzech sygnałów wejściowych na rys. 14.

Na podstawie relacji opisującej blok „log" napięcie wejściowe ostatniego bloku ma wartość:

$$U_3 = \varphi_T \frac{\gamma_3}{\delta_3} \ln \frac{I_3}{I_S} - \frac{\alpha_3}{\delta_3} [\varphi_T \frac{\gamma_2}{\delta_2} \ln \frac{I_2}{I_S} - \frac{\alpha_2}{\delta_2} (\varphi_T \frac{\gamma_1}{\delta_1} \ln \frac{I_1}{I_S})] \tag{11}$$

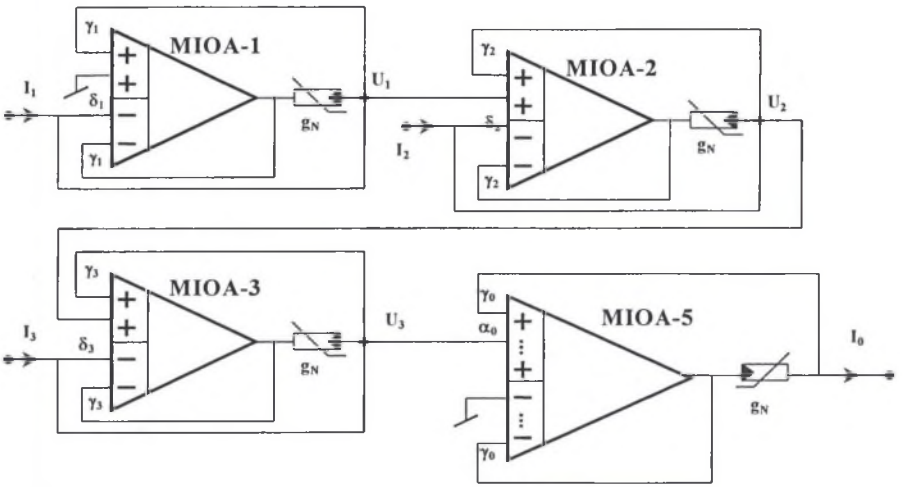
Stąd otrzymuje się relację na prąd wyjściowy o postaci:

$$I_0 = I_S \frac{\left(\frac{I_3}{I_S}\right)^{\frac{\gamma_3}{\delta_3}} \left(\frac{I_1}{I_S}\right)^{\frac{\gamma_1}{\delta_1}\frac{\alpha_2}{\delta_2}\frac{\alpha_3}{\delta_3}}}{\left(\frac{I_3}{I_S}\right)^{\frac{\gamma_2}{\delta_2}\frac{\alpha_3}{\delta_3}}} \tag{12}$$



Rys. 13. Prądowy układ MDP o strukturze równoległej z zastosowaniem elementów translinearnych z MIOA

Fig. 13. Current mode multiplier/divider and raising to power of parallel structure with MIOA translinear elements usage

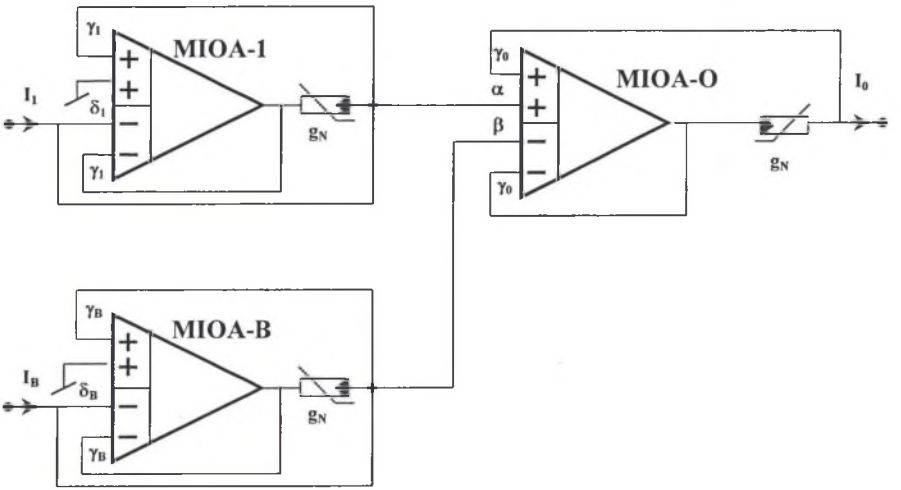


Rys. 14. Prądowy układ MDP o strukturze łańcuchowej z MIOA
Fig. 14. Current mode multiplier/divider and raising to power with cascade structure with MIOA translinear elements usage

Znak potęgi poszczególnych czynników relacji (10) i (12), a tym samym rodzaj operacji, można w oczywisty sposób kształtować przez wybór dodatnich lub ujemnych wejść poszczególnych wzmacniaczy bloków „log" lub wzmacniacza końcowego bloku „exp".

4. KOMPENSACJA WPŁYWU TEMPERATURY NA PRACĘ UKŁADÓW MDP Z ELEMENTAMI TRANSLINEARNYMI

Stosowane praktycznie półprzewodnikowe elementy translinearne posiadają charakterystyki zależne od temperatury poprzez jej wpływ na wartości prądu nasycenia I_S oraz potencjału elektrokinetycznego φ_T. Przy realizacji układów MDP pokazanych na rysunkach 11 i 12 wpływ potencjału φ_T kompensuje się przez jednoczesne zastosowanie układów „log" i „exp". Natomiast wpływ temperatury na zmiany prądu I_S kumuluje się we współczynniku k, występującym przed operacjami MDP. Przyjmując jeden z prądów wejściowych jako pomocniczy, można za jego pomocą skompensować wpływ zmian wartości prądu I_S na pracę układu MDP, a także dodatkowo kształtować wielkość współczynnika *k* całej wykonywanej operacji. Przykładowo, dla układu potęgującego pokazanego na rys.15 sygnałem wejściowym jest prąd I_1, a wyjściowym I_0. Natomiast sygnałem pomocniczym jest prąd I_B.



Rys. 15. Przykładowy układ potęgujący z kompensacją prądu nasycenia I_S
Fig. 15. Example of raising to a power block with compensation of saturation current I_S

W układzie tym relacja opisująca prąd wyjściowy z wydzielonym współczynnikiem k zależnym od prądu I_S ma postać:

$$I_0 = I_s^{1+\frac{\gamma_1}{\gamma_0}\frac{\alpha}{\delta_1}-\frac{\gamma_B}{\gamma_0}\frac{\beta}{\delta_B}} I_B^{-\frac{\gamma_B}{\gamma_0}\frac{\beta}{\delta_B}} I_1^{\frac{\gamma_1}{\gamma_0}\frac{\alpha}{\delta_1}} \tag{13}$$

którą można skrótowo zapisać jako:

$$I_0 = I_s^{1+A_1-A_B} I_B^{A_B} I_1^{A_1} = kI_1^{A_1} \tag{14}$$

Jeżeli dla zadanego wykładnika A_1 dobierze się $A_B=A_1-1$, to prąd kompensacji dla założonego współczynnika k powinien mieć wartość:

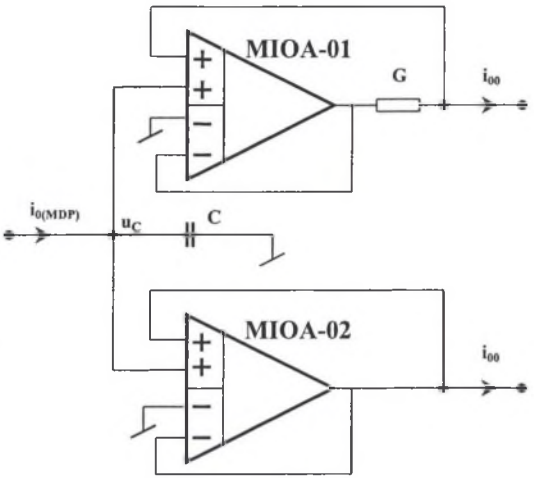
$$I_B = k^{-\frac{1}{A_B}} \tag{15}$$

5. NIELINIOWY UKŁAD INERCYJNY Z MIOA I MITE

Jeżeli do wyjścia prądowego układu MDP z rys.11 (lub 12) dołączy się uziemioną pojemność obciążaną wzmacniaczami o wyjściach prądowych (rys. 16), otrzyma się nieliniowy układ inercyjny opisany równaniem:

$$C\frac{du_C}{dt} = I_S^{\lambda}\frac{i_1^{A_1} i_2^{A_2}}{i_3^{A_3} i_4^{A_4}} \tag{16}$$

gdzie $\lambda=1+A_1+A_2-A_4-A_5$, przy czym współczynniki A_i są takie jak we wzorze (10).



Rys. 16. Inercyjny układ prądowy dołączony do wyjścia układu MDP
Fig. 16. Inertial current circuit connected to MDP circuit output

Wiedząc, że $i_{00}=Gu_C$ dla całego układu otrzymuje się:

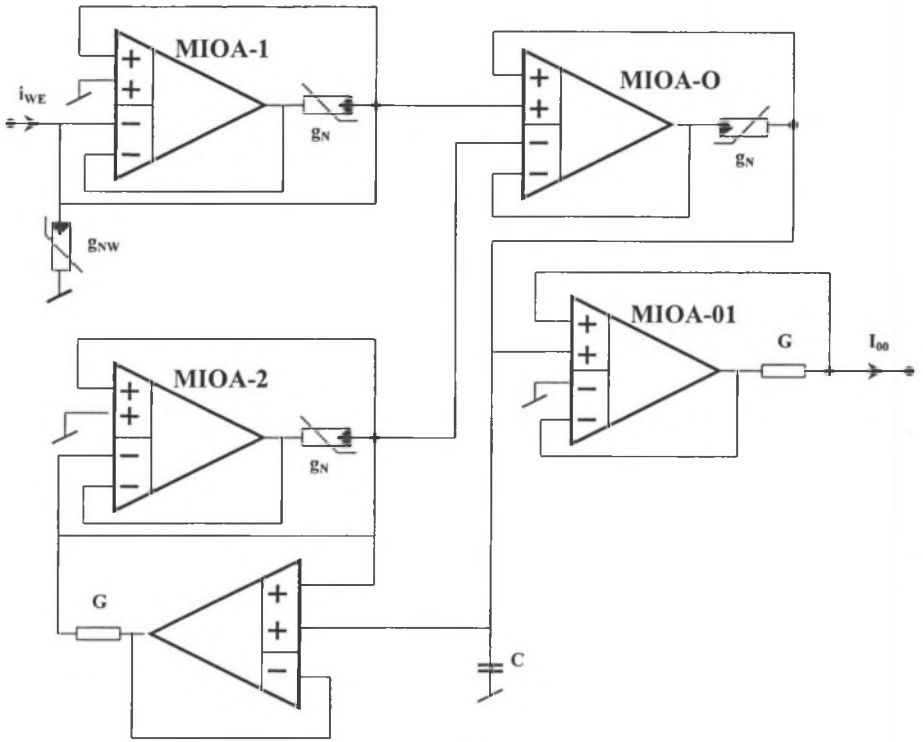
$$i_{00} = I_S^{\lambda} \frac{G}{C} \int_0^T \frac{i_1^{A_1} i_2^{A_2}}{i_3^{A_3} i_4^{A_4}} dt \tag{17}$$

Dokonując sprzężenia zwrotnego jednego wyjścia z jednym z wejść przez wprowadzenie $i_4=i_{00}$, uzyskuje się na podstawie (16) zależność:

$$I_{00} = \left[(A_4+1) I_S^{\lambda} \frac{G}{C} \int_0^T \frac{i_1^{A_1} i_2^{A_2}}{i_3^{A_3}} dt \right]^{\frac{1}{A_4+1}} \tag{18}$$

Na bazie opisanego inercyjnego układu MDP można zrealizować układ wartości skutecznej prądowego sygnału wejściowego, z zastosowaniem MITE i MIOA, pokazany na rys. 17. Otrzymuje się go przy założeniu: $i_2 = i_3 = 0$, $A_1 = 2$, $A_4 = 1$. Przedstawia go wtedy zależność:

$$I_{00} = \sqrt{2 I_S^{\lambda} \frac{G}{C} \int_0^T i_{WE}^2 dt} \tag{19}$$

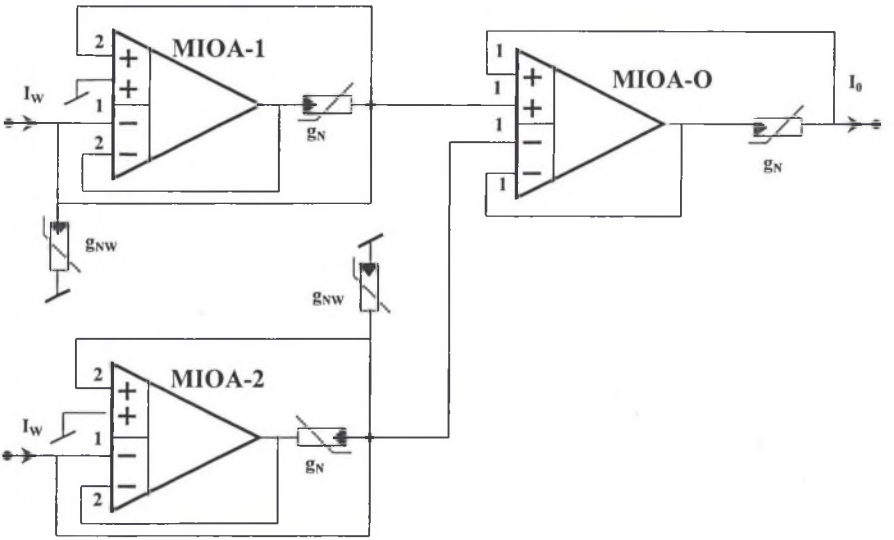


Rys. 17. Przetwornik wartości skutecznej prądowego sygnału wejściowego
Fig. 17. Current mode RMS to DC converter

W układzie tym sygnał wyjściowy musi być albo zawsze dodatni, albo, po dodaniu na wejściu dodatkowego uziemionego elementu translinearnego g_{mW}, ulega wyprostowaniu jednopołówkowemu. Aby układ realizował wartość skuteczną dowolnego sygnału wejściowego, należy zastosować dwa bloki wejściowe pracujące przy różnych jego znakach, tak jak to pokazano na rys. 18, i na oba wejścia podać ten sam sygnał prądowy.

6. WNIOSKI KOŃCOWE

Jakkolwiek wiele złożonych operacji matematycznych na sygnałach wykonuje się obecnie za pomocą układów cyfrowych, to jednak gdy nie jest wymagana duża precyzja obliczeń, bardziej opłacalne technicznie i ekonomicznie są układy analogowe. Dodatkowo, mogą one pracować dla sygnałów prądowych przy niskich napięciach zasilających. Ich parametry, a tym samym rodzaj wykonywanej operacji, mogą być przestrajane przez współpracujące z nimi układy cyfrowe. Wszystkie te warunki spełniają opisane układy nieliniowe z elementami translinearnymi i wielowejściowymi wzmacniaczami operacyjnymi.



Rys. 18. Translinearny prostownik pełnofalowy dla sygnałów prądowych
Fig. 18. Current mode translinear full-wave rectifier

LITERATURA

1. Topór-Kamiński L., Pasko M.: Multiterminal floating nullor and its applications in active circuits. ECCTD Budapeszt 1997.
2. Topór-Kamiński L.: Monitoring napięć i prądów z zastosowaniem wielozaciskowego transkonduktancyjnego WO. II-MSKAE- Częstochowa-Poraj 1999.
3. Topór-Kamiński L., Holajn P.: Wielozaciskowy konwejer prądowy. Monografia. Wyd. Pol. Śląskiej, Gliwice 2001.
4. Gano A. J., Franca J. E.: New multiple input fully differential variable gain CMOS instrumentation amplifier. ISCA- Genowa 2000.
5. Topór-Kamiński L.: Wielowejściowy WO w układach o skokowo ustawianych wzmocnieniach. XXV IC-SPETO, Gliwice-Ustroń 2002.
6. Topór-Kamiński L.: Komputerowa symulacja układów z tranzystorami MOS ze swobodną bramką. ZKwE, Poznań 2001.
7. IEEE Trans. on CAS-II, Special issue on floating-gate devices, circuits, and systems. No. 1. January 2001.
8. Topór-Kamiński L.: Multiple-input floating-gate MOS transistor in simple non-linear analogue circuit. XVIII Sesit Katedry Teoreticke Elektrotechniky. Vysoka Skola Banska - Technika Univerzita, Ostrawa 2002.
9. Topór-Kamiński L.: Tranzystory MOS o bramce swobodnej w obszarze nienasycenia współpracujące ze wzmacniaczami operacyjnymi. ZKwE, Poznań 2002.
10. Gilbert B.: Translinear circuits: an historical review. Analaog Integrated Circuits and Signal Processing, no. 2, 1996.

11. Minch B. A.: Synthesis of dynamic multiple-input translinear element networks. Proc. of the IEEE IS on CTAS, Geneva 2000.
12. Minch B. A.: Multiple-input translinear element log-domain filters. IEEE Trans. on CAS II, no 1, 2001.

Wpłynęło do Redakcji dnia 15 maja 2002 r.

Recenzent: Dr hab. inż. Konstanty Marek Gawrylczyk, Politechnika Szczecińska

Abstract

The conception of multiple-input operational voltage amplifier (MIOA, Fig. 1) described by relation (1) as well as its possible integrated realisations within CMOS techniques (Figs.2 and 3) using FGMOS (Fig. 6) have been presented. MIOA has been applied to constructing voltage amplifier with no additional external resistances also as a current amplifier with a single additional conductance described by relation's (2) and (3). Properties of translinear nonlinear elements: one-port g_N (5) and multiple-input (MITE) (7) have been presented. Basing on MIOA and g_N element, MITE (Fig. 11) and a circuit with logarithmic characteristic (Fig. 12) described by relations (8) and (9) have been constructed. Using them, two versions of current mode analogue multiplier/divider and raising to a power block of (MDPB), have been constructed: one of parallel structure (Fig. 13), the second one cascade structure described by relations (10) and (12). The way of compensation of temperature influencing their operation (Fig. 15) by suitable selection of additional bias current I_B (15) and amplification coefficients of the applied MIOA has been suggested. By introducing to MDP_s additional voltage/current converters and a capacitor (Fig. 16) the inertial MDP block described by relation (16) has been obtained. Coupling its output with one of its inputs, the circuit described by relation (18), has been obtained. Basing on it a converter RMS-DC for current signals has been realized (Fig. 17), to whose input a translinear full-wave rectifier (Fig. 18) can be connected.